

## Development of Metal Substrate with Multi-Stage Nano-Hole Array for Low Temperature Solid Oxide Fuel Cell

Sangkyun Kang<sup>†</sup> and Yong-II Park\*

Rapid Prototype Lab, Department of Mechanical Engineering, Stanford University, Stanford CA 94305, U.S.A.

\*School of Materials and System Engineering, Kumoh National Institute of Technology, Kyungbuk 730-701, Korea

(Received November 1, 2005; Accepted November 22, 2005)

### 저온 고체산화물연료전지 구현을 위한 다층 나노기공성 금속기판의 제조

강상균<sup>†</sup> · 박용일\*

Rapid Prototype Lab, Department of Mechanical Engineering, Stanford University

\*금오공과대학교 신소재시스템공학부

(2005년 11월 1일 접수; 2005년 11월 22일 승인)

#### ABSTRACT

Submicron thick solid electrolyte membrane is essential to the implementation of low temperature solid oxide fuel cell, and, therefore, development of new electrode structures is necessary for the submicron thick solid electrolyte deposition while providing functions as current collector and fuel transport channel. In this research, a nickel membrane with multi-stage nano hole array has been produced via modified two step replication process. The obtained membrane has practical size of 12 mm diameter and 50  $\mu\text{m}$  thickness. The multi-stage nature provides 20 nm pores on one side and 200 nm on the other side. The 20 nm side provides catalyst layer and 30~40% planar porosity was measured. The successful deposition of submicron thick yttria stabilized zirconia membrane on the substrate shows the possibility of achieving a low temperature solid oxide fuel cell.

**Key words :** Solid oxide fuel cell, Thin film, Nanoporous substrate

#### 1. 서 론

고체산화물 연료전지(Solid Oxide Fuel Cell, SOFC)에 있어서 전해질의 박막화에 의한 두께 감소는 연료전지 작동시의 주요 저항의 하나인 ohmic 저항을 저하시키며, 이는 결과적으로 연료전지의 작동온도 범위의 확대를 의미 하므로 지금까지 많은 연구가 이 분야에 집중적으로 행하여져 왔다.<sup>[1-4]</sup> 가장 일반적인 고체산화물 전해질의 제작방법은 마이크론 크기의 직경을 갖는 분말로부터 제조한 슬러리를 사용하는 tape-casting 법이었다. 얻어지는 전해질 막은 고밀도, 고강도 및 양호한 전기적 특성을 나타내지만 공정기술의 한계에 의해 전해질 막은 수백  $\mu\text{m}$ 정도로 두꺼울 수밖에 없었으며, 필연적으로 높은 ohmic 저항치와 높은 작동온도를 가지게 된다.

그 후 개발된 것이 다공질 전극층 위에 비교적 얇은 두께를 가지는 전해질 막을 제조하는 방법이다. 이로써 전해질의 두께는 5~20  $\mu\text{m}$ 까지 감소되었고, 연료전지 작동

온도는 800~1000°C로부터 600~800°C까지 낮추어질 수 있었다.<sup>[4-6]</sup> 최근 PVD, CVD, PLD 및 sol-gel법 등의 반도체 공정을 사용한 전해질 박막의 증착이 시도되면서 전해질 박막두께의 획기적 감소가 보고되었다.<sup>[1,7-10]</sup> 그러나 이들 반도체 박막증착 공정들은 기본적으로 고 평활도를 가지는 기판, 즉 silicon wafer를 중심으로 개발되어 왔으므로,<sup>[11-14]</sup> 거칠고 다공성인 연료전지용 전극 표면에 그대로 적용하기에는 많은 문제점이 있었으며, 따라서 수  $\mu\text{m}$  정도의 두께로 제한될 수밖에 없었다. 즉, 연료전지의 전해질 층은 반드시 연료가스의 확산층으로 기능하는 다공성 전극층 위에 형성되어야 하며 다음 특성들이 유지되어야만 한다. i) 고이온 전도성, ii) 고밀도 및 가스 불투과성, iii) 높은 가스압에 견딜 수 있는 기계적 강도, iv) 2차상의 생성이 없는 양호한 전극접착특성, 이를 여러가지 요구조건들에도 불구하고 연료전지의 저온화에 대한 요구는 산업계를 중심으로 끊임없이 제기되어 왔다.<sup>[15]</sup>

전해질 박막화의 일환으로, 마이크로미터 이하의 두께를 갖는 이트리아 안정화 지르코니아(Yttria Stabilized Zirconia, YSZ) 박막을 점성 알록사이드를 출발물질로 하는 콜겔 공정을 사용하여 양극산화 알루미나 기판 위에 형성시키는 방법이 제시되었다.<sup>[16]</sup> 양극산화알루미나 기판<sup>[17,18]</sup>은 수

<sup>†</sup>Corresponding author : Sangkyun Kang

E-mail : Sangkyun.kang@samsung.com

Tel : +82-31-280-8136 Fax : +82-31-280-9359

십~수백 nm의 직경을 갖는 나노기공들이 column 형태로 정렬된 구조를 가지며 고 평활도의 표면을 유지하므로 산화물 박막의 반도체 증착공정을 그대로 적용할 수 있는 기판형태라 할 수 있다. 그러나 콜겔 공정을 사용한 박막 증착의 경우 열처리시의 큰 수축률과 높은 유기물 함량으로 인한 결함발생으로 인해 연료가스의 투과를 피할 수 없으며 필연적으로 막 두께는 증가할 수밖에 없다는 단점이 제기된다.

본 연구에서는 저온 SOFC용 초박막 전해질 개발의 일환으로써 양극산화 알루미나 기판을 사용, two step replication을 통하여 규칙적으로 배열된 나노기공을 가지는 금속성 기판을 제조하는 효과적인 공정을 개발, 그 특성을 분석한다. Masuda 등은 two step replication 법을 통하여 정렬된 나노기공(nano hole array)이 형성된 백금 및 은을 사용한 금속 기판을 제조하였으며, 기공의 크기는 70~100 nm, 기판의 두께는 3  $\mu\text{m}$ 이었다.<sup>17)</sup> Jiang 등은 1  $\mu\text{m}$  두께의 정렬된 나노기공을 갖는 CdS와 SnS 막을 제작하였으며<sup>18)</sup> Lei 등은 16  $\mu\text{m}$  두께의 정렬된 나노기공을 갖는 Co 막을 제작하였다.<sup>19)</sup> Two step replication에 의해 얻어진 금속기판이 고체산화물 연료전지에 사용될 수 있으려면 충분한 크기와 두께가 확보되어야 한다. 하지만 지금까지의 연구에서 지름이 10 mm 이상, 두께가 20  $\mu\text{m}$  이상이면서 다층 기공구조를 가지는 금속 기판의 제작은 보고된 바가 없으며, 따라서 본 연구에서는 기존의 제조공정을 발전시켜 보다 대형이고 두꺼운 다층기공구조를 갖는 나노기공성 금속 기판을 구현하였다.

## 2. 실험 방법

전체적인 나노 기공성 금속 기판의 제조 공정을 Fig. 1에 나타내었다. 제조과정은 양극 산화 알루미나(Anodic Aluminum Oxide, AAO, Anodisc® 13, 0.02  $\mu\text{m}$ , Whatman) 원형에서 지름 20 nm의 규칙적으로 배열한 기공구조를 갖고 있는 표면 위에 약 10~15 nm 두께의 전극층 (Pt 혹은 Pd)을 진공증착한다. 이 때 형성된 전극층은 향후 전기도금 공정에서의 전극으로 사용되며 완성된 금속 기판에 전해질막이 적층되면 측매층으로 작용한다. 제조 공정상의 제약조건으로 인해 전극층과 필터 멤브레인의 뒷 면의 일부를 전기적으로 연결해야 할 필요가 있는데 이를 위해 전도성 페이스트가 사용되었다. 전도성 에폭시(Chemtronics)를 사용하여 구리 선을 뒷 면의 전도성 페이스트 위에 접착하여 도금용 시편을 준비하였다.

기존의 methyl methacrylate (MMA)-poly(methyl methacrylate) (PMMA) 중합 반응은 밀폐된 용기에서 수행되므로 MMA의 증발을 고려할 필요가 없으나, 본 연구에서의 중합은 밀폐되지 않은 환경에서 수행되어야 하므로 MMA의 증발을 억제할 필요가 있다. 이를 위해 MMA에 17.5%

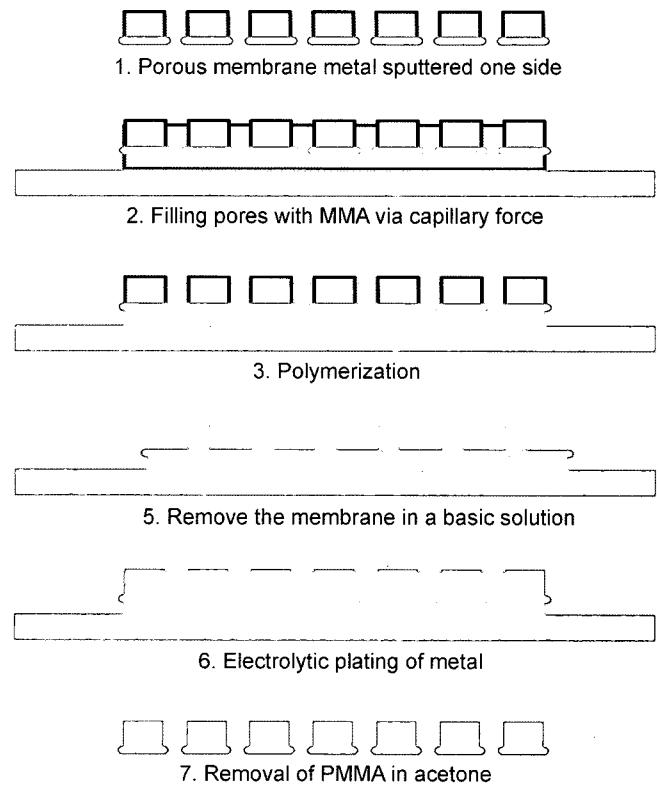


Fig. 1. Two step replication process for the fabrication of metal membrane.

의 PMMA (MW=120,000, Aldrich)를 녹여 만든 PMMA 시럽을 제조하였다. 이 시럽이 열린 기공상에 도포되면 표면에 있는 MMA 분자는 증발하지만 동시에 표면에서 PMMA의 농도가 높아지면서 표면에 PMMA 막이 형성된다. 이 막이 MMA의 증발을 막아주므로 열린 공간에서도 MMA의 손실을 최소화 한 상태로 중합이 가능하다. 중합 반응을 위해 PMMA 시럽에 initiator(benzoyl peroxide)를 5 wt% 섞고 약 5  $\mu\text{l}$ 를 유리 기판 위에 도포한 후 준비된 시편의 전극층이 유리 판을 바라보도록 하여 PMMA시럽 위에 위치시켜 모세관 현상을 유발, AAO내의 다층나노기공을 PMMA 시럽으로 채웠다. 만약 시편 전체를 PMMA 시럽에 담그는 등의 방법으로 다층나노기공에 PMMA를 주입하여 시럽이 전극층의 반대 면, 즉 AAO 표면까지 도포된다면 그 물질이 다음 공정에서 AAO의 제거를 방해하게 된다. 따라서 시편을 PMMA 시럽에 담그는 대신, 전극쪽만 시립에 접촉시켜 반대 면에는 닿지 않게 하는 방식을 사용하였다.

다층나노기공이 PMMA 시럽으로 채워진 시편을 질소 분위기에서 자외선을 사용하여 중합 및 경화하였다. 중합 용기는 지름 10 cm, 두께 1 cm의 원통형 흠타이 파진 알루미늄 용기로, 윗면은 자외선을 투과시키기 위하여 유리로 만들었으며 용기 내부에 질소 분위기를 갖출 수 있도록 purging을 위한 기체의 입/출구를 가진 구조이다. 시편을

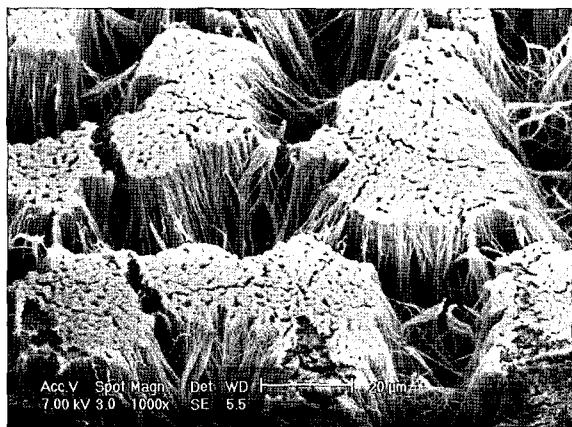


Fig. 2. Fiber section and grouping from the drying of liquid which filled the space between the fibers.

중합 용기 내부에 위치시키고 25 cc/min의 유량으로 질소를 흐르게 한 상태에서 상온에서 자외선을 70분간 조사하여 중합시켰다.

40°C, 10 wt% NaOH 용액에 경화된 샘플을 약 20분간 담가두어 AAO를 제거하면 PMMA로 이루어진 음형(陰形, negative geometry)이 얻어진다. 이 때 얻어진 음형은 높이:지름 비가 300:1인 PMMA 섬유의 접합체로서, 결함이 없는 구조를 얻기 위해서는 이 음형을 액체 속에 보관하여 건조를 방지해야 한다. Fig. 2는 음형이 건조된 경우 발생하는 문제를 보여준다. PMMA 섬유 사이를 채우고 있던 액상이 증발하는 과정에서 고체(PMMA 섬유)-액체(증류수)-기체(대기)의 계면이 형성되어 표면장력이 작용하는 환경이 발생한다. 이를 통하여 일단의 PMMA 섬유들이 접촉하는 현상이 발생하며 이러한 PMMA grouping이 발생한 음형은 PMMA 섬유 사이에 금속을 적층하기에 부적절하다.

다음 단계는 음형 위에 금속을 적층하여 원형과 같은 형상의 금속 구조를 얻는 것이며 금속의 적층은 니켈의 전기도금을 사용하였다. 도금 용액으로는 nickel sulfamate stress free plating bath를 사용하였다. 잔류응력이 없는 도금을 사용하였기 때문에 최종 샘플의 크기와 기계적 성질을 확보할 수 있다. 도금 조건은, 2.1 A/dm<sup>2</sup> forward, 3 A/dm<sup>2</sup> backward이고 2.4시간 도금하여 30 μm 두께의 니켈 기판을 적층하였다. 기존의 연구<sup>17,19</sup>에서는 electroless plating 기법이 사용되었으나 큰 높이/길이 비의 PMMA 섬유가 존재하는 공간에 electroless plating을 수행하면 Fig. 3에서 보는 바와 같은 불규칙한 구조가 얻어진다. 이는 PMMA 섬유 주위의 니켈 적층속도가 더 빠른 데 기인한 것으로 추측된다. 그러므로 전기도금법을 사용하여 이미 적층된 니켈 구조 위로 니켈 이온이 유도되도록 하여 치밀한 니켈 구조를 얻을 수 있었다. 도금이 완료된 샘플을 아세톤에 24시간 담가두어 PMMA 섬유를 녹여내면 목표

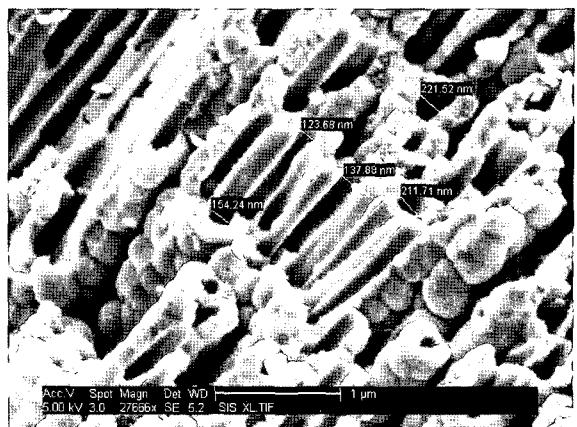


Fig. 3. Porous deposition of nickel with electroless plating. Columnar structures of nickel deposits with 200 nm center holes are observed, which indicates the preferred deposition of nickel on PMMA surface.

했던 나노기공성 금속 기판이 완성된다.

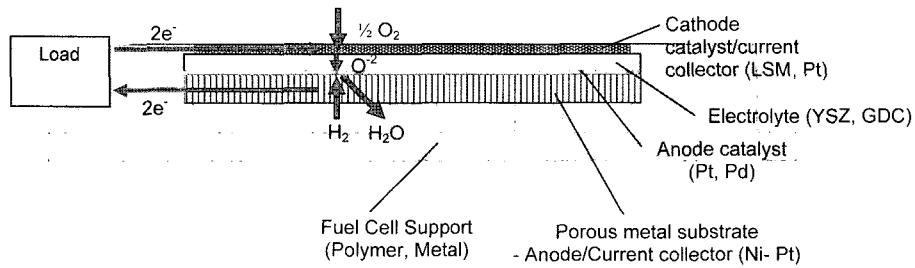
기판의 표면 기공도는 (표면의 기공 면적)/(표면 면적)으로 결정하였다. 먼저 표면의 주사현미경(SEM) 이미지를 얻은 후 소프트웨어적으로 처리하여 기공은 겹게, 그 외의 표면은 희게 만든 후, 전체 면적 중 겹은 부분이 차지하는 비율을 구하여 기공도로 정하였다.

YSZ의 박막증착방법으로서, reactive sputtering에 의한 산화막의 상온 증착 공정을 사용하였다. 사용한 타겟은 99.9%의 Zr-Y(84–16 wt%)합금이며 O<sub>2</sub>/Ar=0.2의 유량비 (O<sub>2</sub>:2 sccm, Ar:10 sccm)로 300 W의 조건을 사용하였다.

### 3. 결과 및 고찰

200~500°C 작동을 목표로 하는 저온형 연료전지의 구조는 Fig. 4에 나타낸 바와 같으며, 이 모델은 저온에서 작동하기 위해 submicron 두께의 전해질막을 사용하고, 이 전해질 막은 나노 기공성 전극 기판(nano porous anode substrate)으로 지지된다. 나노 기공성 전극 기판과 전해질 막 사이에는 촉매층이 위치하여 음극반응을 진행시키며 양극에는 다공성의 금속촉매층을 증착하여 촉매층 및 집전층의 기능을 동시에 수행한다. 나노 기공성 기판을 사용할 경우, submicron 두께의 전해질 막을 reactive sputtering 기법 및 sputter and oxidation method<sup>2)</sup> 등을 통하여 성공적으로 증착하는 것이 가능하다. 이와 같은 연료전지 구조에서 음극 기판은, 1) 전류 집전, 2) 연료(H<sub>2</sub> gas)의 공급 및 반응 부산물(H<sub>2</sub>O gas)의 제거를 위한 통로, 3) 촉매층의 제공, 4) submicron 두께의 전해질 막 생성을 위한 나노 기공 구조, 5) 애노드와 캐소드 간의 압력 차를 견딜 수 있는 강도의 제공 등의 다양한 기능을 수행하여야 한다.

기공이 수직으로 연결된 금속기판은 전기 전도성, 기체



**Fig. 4.** Conceptual design of a low temperature solid oxide fuel cell utilizing submicron thick electrolyte membrane and nano-porous anode metal substrate.

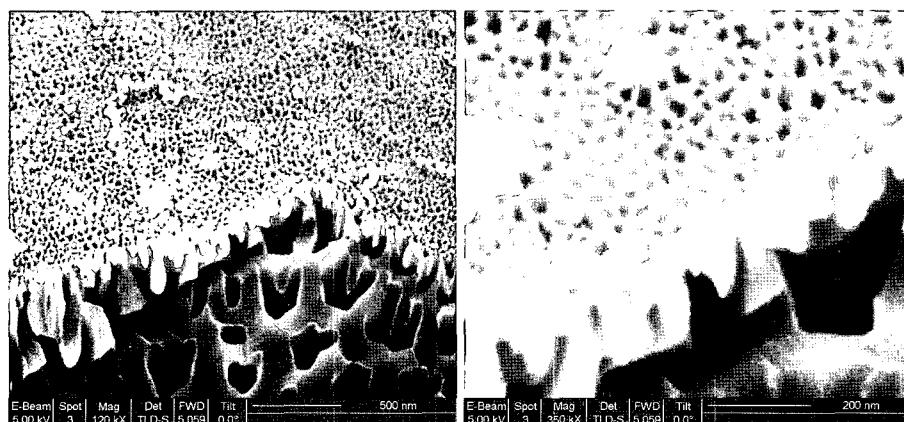
투과성을 가지고 있으므로 집전체로서의 역할과 연료를 전해질 막까지 전달하고 반응부산물을 배출하는 물질전달체로서의 역할을 수행할 수 있다. 그러나 기공의 크기 및 형태, 기판의 두께 등은 금속 기판의 역할을 염두에 두고 결정되어야 한다. 물질 전달체로서의 기능을 원활히 하기 위해서는 기공도를 높이고 기공의 크기를 크게 하는 것이 중요하다. 한 편, 전해질 막을 제조하는 공정 면에서 볼 때, 기공성 기판에 sputtering으로 적층될 수 있는 막의 최소 두께는 기공의 크기에 비례한다. 따라서, 약 100 nm 두께의 막을 적층하는 것을 염두에 둔다면 전해질 막이 적층되는 표면에서 기공의 크기는 약 50 nm정도로 제한되어야 할 것이다. 결론적으로 기공의 크기에 대해 물질전달체로서의 역할 면에서는 큰 기공이, 전해질 막의 적층 기판의 역할로서는 작은 기공이 필요하게 되어 최적화의 필요성이 대두된다.

AAO에서 발견되는 다층 나노 기공 구조(multi-stage nano-hole structure)는 앞서 제기된 최적화가 가능하다. Fig. 5에 다층구조를 가지는 AAO를 나타내었다. 표면의 기공 크기는 20~40 nm이며 깊이 방향으로 기공의 크기는 300~500 nm로 증가한다. 따라서 이러한 다층 구조를 사용하면 물질전달체 및 전해질 적층기판의 두가지 역할

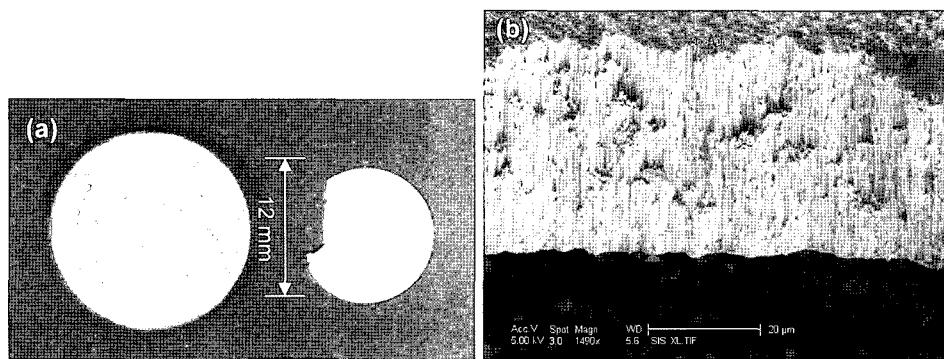
을 동시에 수행하는 기판 구조를 구현할 수 있다.

Two step replication법을 통해 제작될 수 있는 기판의 크기는 원형(AAO)의 크기에 따른다. 지름이 13 mm인 Anodisc를 사용한 경우 지름이 12 mm인 금속기판을 얻을 수 있었으며(Fig. 6(a)), 지름이 47 mm인 Anodisc를 사용한 경우 지름이 35 mm인 금속기판이 제작되었다. 기판의 두께는 전기도금시간에 비례하며 최대 두께는 원형의 두께(Anodisc의 경우 60 µm)에 제한을 받는다. Fig. 6(b)에 제조된 두께 50 µm의 금속기판을 나타내었다.

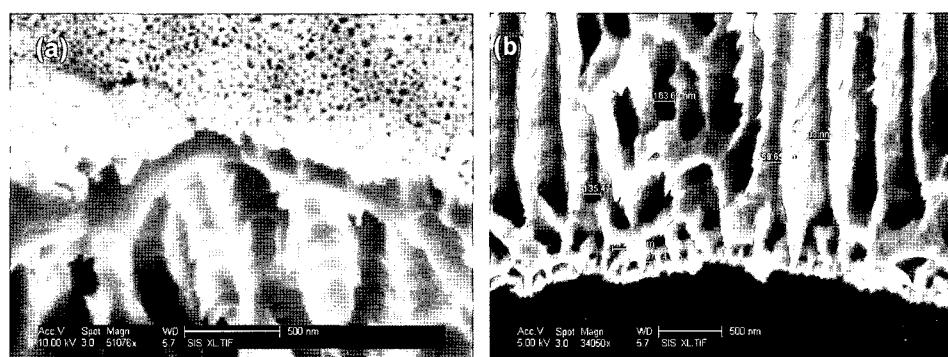
Fig. 7은 니켈 애노드 기판의 나노기공의 다층형상을 보여준다. Fig. 7(a)는 20 nm 기공 구역(윗 면)과 200 nm 기공 구역(아랫 면)이 대비되는 것을 보여준다. 이 형상을 반대편에서 보면(Fig. 7(b)), 기공의 변화가 20 nm부터 200 nm로 전이되는 모습을 볼 수 있는데 이러한 전이는 윗면으로부터 500 nm의 두께 내에서 모두 일어난다. 따라서 이러한 형상은 기판의 대부분은 대구경의 기공(200 nm 이상)으로 이루어져 있으면서도 (물질이동체로서의 역할) 최상부는 기공의 크기가 20 nm 수준으로 감소하여 submicron 두께의 전해질 막 적층을 가능하게 하는 구조를 이룬다. 얹어진 금속기판의 표면기공도는 200 nm 표면의 경우 30~40%, 20 nm 표면의 경우 30~35%로 나타났다(Fig. 8).



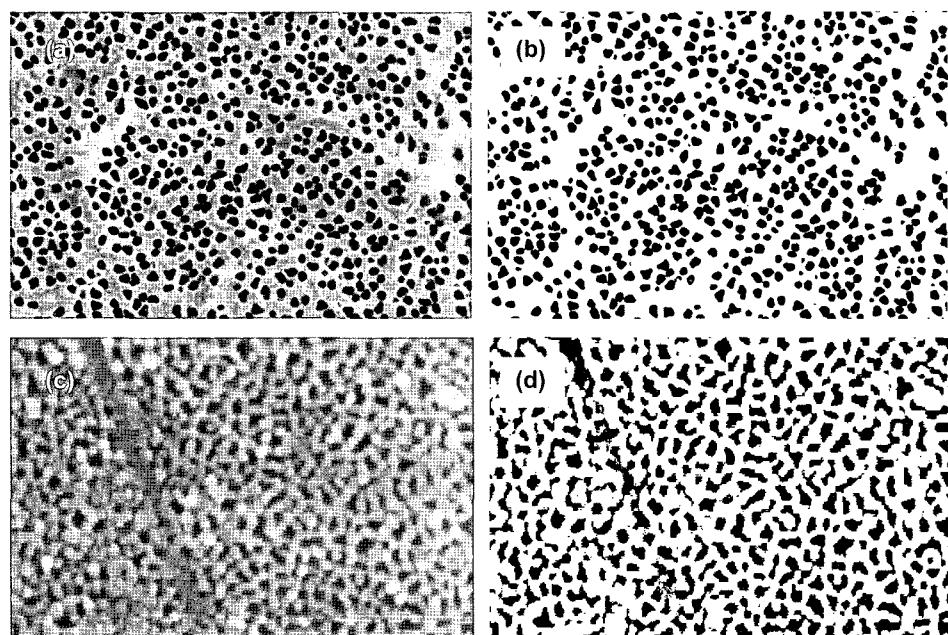
**Fig. 5.** Multi-stage nano pore structure found in an anodic aluminum oxide (Anodisc® 13, 0.02 µm micro filter). The pore size starts at 20~40 nm on the top surface and it increases to 300~500 nm through the thickness.



**Fig. 6.** (a) multi-stage nano porous nickel substrate with 12 mm diameter and (b) the cross section of a nickel substrate. The thickness is 50 μm.



**Fig. 7.** The detailed structure of the completed anode nickel substrate; (a) view from the 20 nm side. The top 10 nm is Pd, which was used as electrode during electroplating and will function as catalyst layer when electrolyte layer is deposited and (b) view from the opposite side of (a). The change of pore size through the thickness can be seen.



**Fig. 8.** Measurement of planar porosity; (a) and (b) 200 nm surface, (c) and (d) 20 nm surface, (b) and (d) are the processed image for the porosity determination.

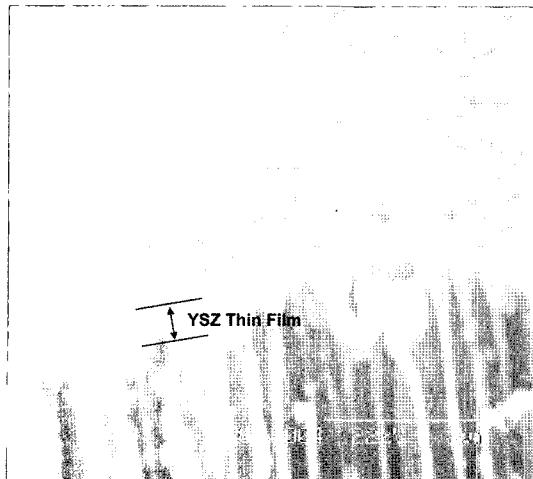


Fig. 9. SEM image of a reactive sputtered YSZ film on the fabricated nano-porous Ni substrate.

Fig. 9에 20 nm 기공크기를 가진 금속기판에 reactive sputtering법으로 증착된 약 400 nm 두께의 YSZ 박막의 SEM상을 나타내었다. 기판상의 기공들이 금속 박막에 의해 완전히 덮여 있음을 알 수 있으며 저온형 고체산화물 연료전지 구성기술로서 활용될 수 있음을 보여 준다.

#### 4. 결 론

본 연구에서는 다층형 기공 구조를 갖는 AAO를 사용하고, PMMA 시럽을 사용한 성형, electroplating의 채용 및 음형의 보관 방식 개선을 통하여, 기존 two step replication 방법으로 제작하지 못했던, 나노 다층형 기공을 갖는 지름이 10 nm이상, 두께가 30  $\mu$ m 이상인 금속 기판을 얻을 수 있었다. 이 금속 기판의 한 면은 20 nm의 기공이, 다른 면은 200 nm의 기공이 존재하며 20 nm 표면은 Pt나 Pd 등의 귀금속으로 이루어져 anode 측면로서의 역할을 수행할 수 있다. 본 연구에서는 금속기판 위에 약 400 nm 의 YSZ 박막이 적층되었으나 20 nm의 기공 크기를 감안할 때 100 nm 이하의 박막 적층도 가능할 것으로 기대된다.

나노기공성 금속 기판을 성형하는 데 사용된 공정(금속 전극 층의 진공 증착, PMMA의 중합, 전기도금 등)은 상용화될 경우 쉽게 경제성을 획득할 수 있을 것으로 기대되며 향후 연구를 통해 수율과 기공도를 높이고 실제 고체산화물 연료전지가 구현된 실험 결과를 통하여 기판의 두께와 측면층의 재질과 구조의 최적화가 가능할 것으로 판단된다.

#### REFERENCES

- J. Will, A. Mitterdorfer, C. Kleinlogel, D. Perednis, and L. J. Gaukler, "Fabrication of Thin Electrolytes for Second-

Generation Solid Oxide Fuel Cells," *Solid State Ionics*, **131** 79-96 (2000).

- Y. Jiang and A. V. Virkar, "A High Performance, Anode-Supported Solid Oxide Fuel Cell Operating on Direct Methanol," *J. Electrochem. Soc.*, **148** [7] A706-09 (2001).
- B. Zhu, "Advantages of Intermediate Temperature Solid Oxide Fuel Cells for Tractionary Applications," *J. Power Sources*, **93** 82-6 (2001).
- R. Doshi, V. L. Richards, J. D. Carter, X. Wang, and M. Krumpelt, "Development of Solid-Oxide Fuel Cells That Operate at 500°C," *J. Electrochem. Soc.*, **146** [4] 1273-78 (1999).
- B. C. H. Steele, "Materials for IT-SOFC Stacks, 35 Years R&D : The Inevitability of Gradualness?", *Solid State Ionics*, **134** 3-20 (2000).
- J. Schoonman, J. P. Dekker, J. W. Briers, and N. J. Kiwiet, "Electrochemical Vapor Deposition of Stabilized Zirconia and Interconnection Materials for Solid Oxide Fuel Cells," *Solid State Ionics*, **46** [3-4] 299-308 (1991).
- L. S. Wang and S. A. Barnett, "Sputter-Deposited Medium-temperature Solid Oxide Fuel Cells with Multi-Layer Electrolyte," *Solid State Ionics*, **61** 273-76 (1993).
- A. F. Jankowski and J. P. Hayes, "Reactive Sputter Deposition of Yttria-Stabilized Zirconia," *Surf. Coat. Tech.*, **76**-77 126-31 (1995).
- C. Xia, S. Zha, W. Yang, R. Peng, D. Peng, and G. Meng, "Preparation of Yttria Stabilized Zirconia Membranes on Porous Substrates by a Dip-Coating Process," *Solid State Ionics*, **133** 287-94 (2000).
- X. Changrong, C. Huaiqiang, W. Hong, Y. Pinghua, M. Guangyao, and P. Dingkun, "Sol-Gel Synthesis of Yttria Stabilized Zirconia Membranes Through Controlled Hydrolysis of Zirconium Alkoxide," *J. Membrane Sci.*, **162** 181-88 (1999).
- G. Koren, E. Polturak, B. Fisher, D. Cohen, and G. Kimel, "Highly Oriented As-Deposited Superconducting Laser Ablated Thin Films of  $Y_1Ba_2Cu_3O_{7-\delta}$  on  $SrTiO_3$ , Zirconia, and Si Substrates," *Appl. Phys. Lett.*, **53** 2330-32 (1998).
- N. Wakiya, T. Yamada, K. Shinozaki, and N. Mizutani, "Heteroepitaxial Growth of  $CeO_2$  Thin Film on Si(001) with an Ultra Thin YSZ Buffer Layer," *Thin Solid Films*, **371** 211-17 (2000).
- S. Horita, H. Nakajima, and T. Kuniya, "Improvement of the Electrical Properties of Heteroepitaxial Yttria-Stabilized Zirconia (YSZ) Films on Si Prepared by Reactive Sputtering," *Vacuum*, **59** 390-96 (2000).
- M. Hartmanova, K. Gmukova, M. Jergel, I. Thurzo, F. Kundracik, and M. Brunel, "Structural and Electrical Properties of Double-Layer Ceria/Yttria Stabilized Zirconia Deposited on Silicon Substrate," *Solid State Ionics*, **119** 85-90 (1999).
- J. Van Herle, R. Ihringer, N. M. Sammes, G. Tompsett, K. Kendall, K. Yamada, C. Wen, T. Kawada, M. Ihara, and J. Mizusaki, "Concept and Technology of SOFC for Electric Vehicles," *Solid State Ionics*, **132** 333-42 (2000).
- T. W. Kueper, S. J. Visco, and L. C. D. Jonghe, "Thin-Film Ceramic Electrolytes Deposited on Porous and Non-Porous Substrates by Sol-Gel Techniques," *Solid State Ionics*, **52**

- 251-59 (1992).
17. K. Masuda and P. Fukuda, "Ordered Metal Nanohole Arrays Made by a Two-Step Replication of Honeycomb Structure of Anodic Alumina," *Science*, **268** 1466-68 (1995).
18. K. Jiang, Y. Wang, J. Dong, L. Gui, and Y. Tang, "Electrodeposited Metal Sulfide Semiconductors Films with Ordered Nanohole Array Structures," *Langmuir*, **17** 3635-38 (2001).
19. Y. Lei, C. Liang, Y. Wu, and L. Zhang, "Preparation of Highly Ordered Nanoporous Co Membranes Assembled by Small Quantum-Sized Co Particles," *J. Vac. Sci. Tech. B*, **19** [4] 1109-14 (2001).