

니켈 실리사이드의 열안정성에 대한 실리카 상부막과 코발트 중간막의 영향

한길진 · 조유정 · 김영철[†] · 오순영* · 김용진* · 이원재* · 이희덕*

[†]한국기술교육대학교 신소재공학과, *충남대학교 전자공학과

Effect of silica top layer and Co interlayer on the thermal stability of nickel silicide

Kil Jin Han, Yu Jung Cho, Yeong Cheol Kim[†], Soon Young Oh*,
Yong Jin Kim*, Won Jae Lee* and Hi Deok Lee*

[†]Dept. Materials Engineering, Korea University of Technology and Education,

*Dept. of Electronics Engineering, Chungnam National University

ABSTRACT

SiO₂ or SiON is usually deposited and annealed after formation of silicide in real transistor fabrication processes. Nickel silicide and nickel silicide with Co interlayer were annealed at 650°C for 30 min with silica top layer in this study to investigate its thermal stability. SEM, XPS, and FPP(four point probe) were employed for the investigation. Nickel silicide with Co interlayer showed improved thermal stability. Co interlayer seems to play a key role to the stability of nickel silicide.

Key Words : SiO₂, Cobalt silicide, Nickel silicide, Co interlayer, Silicide, Top layer, Thermal stability

1. 서 론

CMOS에서 Source, Drain 및 Gate의 접촉저항을 감소시키는 실리사이드는 고속 소자의 구현에 필수적인 요소이다. 여러 실리사이드 물질 중 니켈 실리사이드는 낮은 형성온도, 적은 실리컨 소모량, 선평이 줄어들어 따른 면저항의 감소 등의 장점 때문에 차세대 실리사이드 물질로 대두되고 있다. 일반적으로 실리사이드 형성 후, SiON이나 SiO₂(실리카) 박막, 그리고 BPSG 물질을 형성하기 위해 열을 가하는 후속 열처리가 진행된다. 후속 열처리 시 면저항등의 소자특성에 악영향을 주는 상변태 및 응집현상이 니켈 실리사이드에 나타나며, 이를 억제하기 위한 여러 연구가 활발히 진행되고 있다[1-5].

Fig. 1은 700°C에서의 Ni-Si-O의 3상 상태도를 나타내고 있다[6]. 후속 열공정 온도 근처인 700°C에서 니

켈 실리사이드와 실리카는 공존한다. 이를 통해, 니켈 실리사이드 위에 실리카를 증착한 후 열처리를 하여도 두 물질은 반응하지 않는다고 예상할 수 있다. 또 일부 문헌에 나타난 바와 같이, RTP(Rapid Thermal Process)공정시 나타난 실리카 상부막의 영향은 열 안정화에 긍정적인 영향을 주었다[7]. 이러한 이유로, 지금까지 진행된 니켈 실리사이드의 열 안정성에 대한 연구 중 후속 열처리 시 실리카 상부막이 미치는 영향에 관한 연구는 찾아볼 수 없었다. 하지만, 최근의 소자제조 공정에서 상부막으로 쓰이는 실리카는 박막이므로 스트레스 등 다른 변수가 존재할 수 있어서, 니켈 실리사이드가 실제 CMOS공정에 적용되기 위해서는 이에 대한 연구가 필요하다.

니켈 실리사이드의 열 안정성에 관한 연구가 꾸준히 진행되고 있는 가운데, 최근에는 코발트 중간막이 후속 열처리 시의 열 안정성에 긍정적인 영향을 준다는 사실이 밝혀졌다[8]. 본 연구에서는 후속 열처리 시 실리카 상부막과 코발트 중간막이 니켈 실리사이드에 미치는 영향에 대하여 조사하였다.

[†]E-mail : yckim@kut.ac.kr

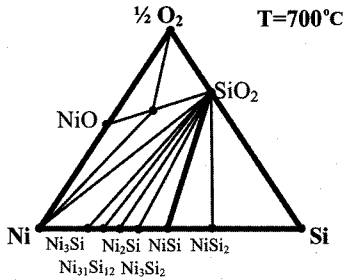


Fig. 1. Ni-Si-O ternary phase diagram.

2. 실험방법

1cm×1cm 크기로 자른 P-doped n type silicon (100) wafer시편의 표면에 존재하는 불순물을 제거하기 위해 황산 혼합용액($H_2SO_4 : H_2O_2 = 4:1$)으로 10분 동안 세정하였고, 희석시킨 불산($HF:DI \text{ water} = 1:100$)으로 30초 동안 세정하여 자연 산화막을 제거하였다. 준비된 시편에 이온빔스퍼터 장비를 이용하여 Ni/TiN (10/25 nm), Ni/Co/TiN (8/2/25 nm)을 각각 증착하였다. 초기압력은 7×10^{-7} torr였고, 증착중의 압력은 2×10^{-4} torr를 유지하였다. 타겟 표면의 산화막과 불순물을 제거하기 위해 pre-sputter를 3분 동안 실시하였고, 금속 박막의 균일한 증착을 위하여 스퍼터하는 동안 웨이퍼 홀더를 회전시켰다.

안정한 실리사이드 형성을 위해 two-step RTP를 실시하였고, first RTP의 공정조건은 500°C 에서 30초이며, 반응 하지 않은 금속 및 TiN 상부막은 황산 혼합액($H_2SO_4 : H_2O_2 = 4:1$)으로 15분 동안 식각하였다. Second RTP의 공정조건은 700°C 에서 30초이며, RTP 동안의 압력은 0.03 torr였다.

제작된 니켈 실리사이드에 PECVD장비로 SiH_4 10 sccm과 N_2O 90 sccm을 흘려주어 실리카박막을 100 nm 증착하였다. 플라즈마 파워와 증착시간은 각각 70 W, 1분이었고, 증착압력은 0.1 torr, 증착온도는 150°C 였다. 실리카 박막 증착 후 $600, 650^\circ\text{C}$ 에서 30분간 열처리하였다. 이때 로에 질소 가스를 흘려주어 환원 분위기를 형성하였고, 열에 의한 잔류응력을 최소화하기 위해 시편 로딩시 시편을 로의 입구에서 3분동안 예열하였다. 열처리가 끝난 후 실리카는 dry etcher 장비를 이용하여 식각하였다.

형성된 실리사이드의 면저항은 FPP(four point probe)를 이용하여 측정하였다. 금속박막의 두께, 실리사이드 두께, 그리고 계면 특성은 FESEM을 이용하여 확인하였다. 또한 XPS depth profile을 이용하여 박막의 깊이에 따른 성분분석을 실시하였다.

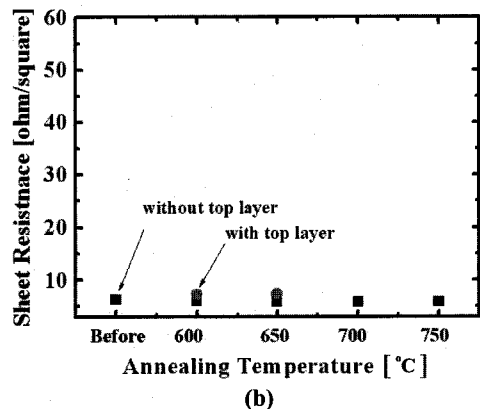
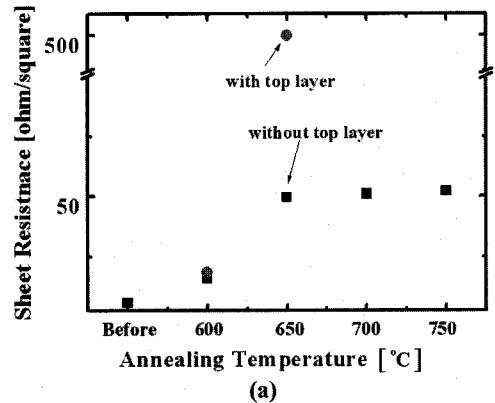


Fig. 2. Sheet resistance of (a) nickel silicide and (b) nickel silicide with Co interlayer after annealing at 650°C . Silica top layer is applied to some samples.

3. 결과 및 고찰

Fig. 2에는 열처리 온도에 따른 니켈 실리사이드의 면저항 분포를 나타내었다. (a)에는 코발트 중간막이 없는 니켈 실리사이드, 그리고 (b)에는 코발트 중간막이 있는 니켈 실리사이드를 각각 나타내었고, 실리카 상부막의 유무에 따라 구분하였다. (a)를 통해 알 수 있듯이 실리카 상부막이 있을 때 열처리한 경우에는 상부막 없이 열처리 하였을 때에 비해 큰 폭으로 면저항이 상승한다. 따라서 실리카 박막이 니켈 실리사이드의 열 안정성에 악영향을 준다는 것을 알 수 있다. (b)에 나타난 코발트 중간막이 있는 니켈실리사이드의 온도에 따른 면저항 분포는 650°C 이상에서도 일정하다. 따라서, 코발트 중간막은 실제 공정과 유사한 실리카 상부막이 있는 니켈 실리사이드의 열 안정성을 개선시켜 준다. 이는 코발트 실리사이드가 니켈 실리사이드보다 열적으로 더 안정한 것에 기인하며, 그림4에서 추가

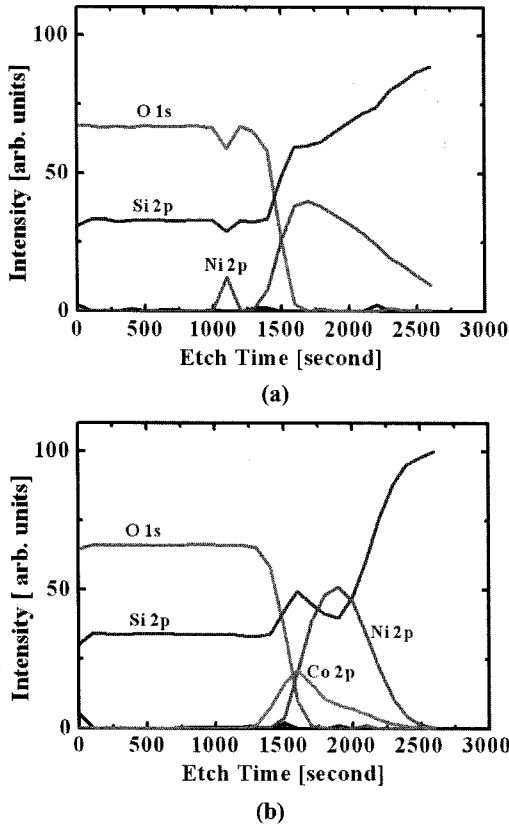


Fig. 3. XPS depth profile of (a) nickel silicide and (b) nickel silicide with Co interlayer after annealing at 650°C with silica top layer.

적으로 언급될 것이다.

Fig. 3은 실리카를 증착한 후 650°C에서 열처리한 니켈 실리사이드의 깊이에 따른 성분분포를 보여주는 XPS depth profile이다. (a)는 코발트 중간막이 없고, (b)는 코발트 중간막이 있는 경우이다. (a)에서 볼 수 있듯이, 니켈 실리사이드의 일부는 단절되어 있었고, 이는 실리카 상부막이 있을 때 면저항이 큰 폭으로 상승하였던 주 요인으로 판단된다. (b)에 나타난 코발트 중간막이 있는 니켈실리사이드의 성분 분포는 코발트 중간막이 없었을 때와 달리 안정한 니켈 실리사이드를 보여주었다. 그리고 코발트 실리사이드 영역은 실리사이드 영역에 골고루 분포하지 않고, 니켈 실리사이드 영역의 상부에 존재하였다.

Fig. 4에는 실리사이드 형성 온도에 따라 달라지는 니켈 실리사이드와 코발트 실리사이드의 면저항을 나타내었다[1, 9, 10]. 본 실험의 후속 열처리 온도인 650°C에서 니켈은 실리콘과 중간상인 NiSi를 형성하고, 온도를 더 높이면 NiSi₂로 상변태한다. 이 온도에서 코발트는

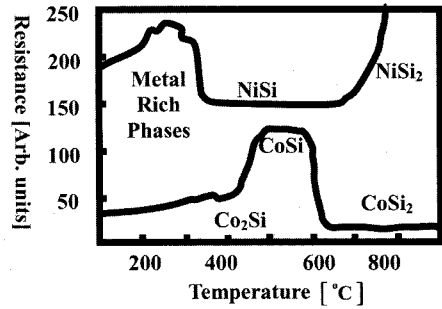


Fig. 4. Evolution of film resistance comparing the Ni-Si and Co-Si systems. The anneals of Co and Ni were performed at 3°C/s in purified He.

실리콘과 안정한 상인 CoSi₂를 형성하여, 온도가 더 높아져도 상변태하지 않는다. 이를 통해, 650°C에서 안정한 코발트 실리사이드층이 니켈 실리사이드의 열안정성 개선에 중요한 역할을 한다는 사실을 알 수 있다.

4. 결 론

반도체 소자 제조공정과 유사하도록 실리카 상부막을 형성한 니켈 실리사이드의 후속 열안정성에 대하여 조사하였다. 실리카와 니켈 실리사이드의 열역학적 안정성에도 불구하고 니켈 실리사이드는 실리카 상부막이 없는 경우에 비해 후속 열처리에 의한 열 안정성이 현저히 떨어졌다. 니켈 실리사이드 제조시 코발트 중간막을 첨가하였을 경우, 실리카 상부막을 형성한 니켈 실리사이드는 개선된 열 안정성을 보여주었다. 이는 실리카와 접촉하고 있는 실리사이드 상부가 열 안정성이 더 우수한 코발트 실리사이드인 것으로 설명된다.

감사의 글

본 연구는 한국과학재단 목적기초연구 (No.: R01-2003-000-11659-0)지원으로 수행되었으며 이에 감사드립니다.

References

1. Lavoie, C., d'Heurle, F. M., Detavernier, C. and Cabral Jr., C., "Towards implementation of a NiSi process for CMOS technologies," Microelectronic Engineering, Vol. 70, pp. 144-157, 2003.
2. Kittl, J. A., Lauwers, A., Chamirian, O., Van Dal, M., Akheyar, A., De Potter, M., Lindsay, R. and Maex, K., "Ni- and Co-based silicides for advanced CMOS

- applications," *Microelectronic Engineering*, Vol. 70, pp. 158-165, 2003.
3. Pawlak, M. A., Kittl, J. A. and Chamirian, O., "Investigation of Ni fully silicided gates for sub-45nm CMOS technologies," *Microelectronic Engineering*, Vol. 76, pp. 349-353, 2004.
 4. Cafra, B., Alberti, A. and Ottaviano, L., "Thermal stability of nickel silicide on silicon on insulator material," *Materials Science and Engineering*, Vol. 114-115, pp. 228-231, 2004.
 5. Foggiato, J., Yoo, W. S., Ouaknine, M., Murakami, T. and Fukada, T., "Optimizing the formation of nickel silicide," *Materials Science and Engineering*, Vol. 114-115, pp. 56-60, 2004.
 6. Lee, P. S., Manginck, D., Pey, K. L., Dai, J. Y., Ho, C. S. and See, A., "On the Ni-Si phase transformation with/without native oxide," *Microelectronic Engineering*, Vol. 51-52, pp. 583-594, 2000.
 7. Choi, C. -J., Ok, Y. -W., Seong, T. -Y. and Lee, H. -D., "Effects of a silicon oxide capping layer on the electrical properties and morphology of nickel silicides," *J. Appl. Phys.*, Vol. 41, pp. 1969-1973, 2002.
 8. Oh, S. -Y., Yun, J. -G., Huang, B. -F., Kim, Y. -J., Ji, H. -H., Wang, J. -S., Park, S. -H., Jeong, Y. -H. and Lee, H. -D., "Thermally robust Nickel Silicide process technology for nano-scale CMOS technology," *AWAD*, pp.167-170, 2004.
 9. d'Heurle, F., Petersson, S., Stolt, L. and Strizker, B., "Diffusion in intermetallic compounds with the CaF₂ structure: A Marker study of the formation of NiSi₂ thin films," *J. Appl. Phys.*, Vol. 53, pp. 5678-5681, 1982.
 10. Poon, M. C., Ho, C. H., Deng, F., Lau, S. S., Wong, H., "Thermal stability of cobalt and nickel silicides," *Microelectronics and Reliability*, Vol. 38, pp. 1495-1498, 1998.