

Special

Thema | 스핀 주입 현상과 스핀 트랜지스터

1. 서론

이 경일 박사과정
(연세대 대학원 금속시스템공학과)
이 우영 교수
(연세대 금속시스템공학과)

1948년 벨연구소에서 진공관을 대체하는 트랜지스터가 개발된 이후 실리콘 CMOS(Complimentary Metal Oxide Semiconductor) 기술을 기반으로 하는 전자 소자 기술은 무어의 법칙(마이크로 칩에 저장할 수 있는 데이터의 양이 매 18개월마다 두 배씩 증가한다는 법칙)을 따르면서 눈부신 발전을 이루어 왔다. 하지만 지난 40년에 걸친 기술적 진보로 인하여 무어의 법칙을 충실히 따라 온 현재의 전자소자기술은 거의 포화 상태이며 향후 20년 후에는 반도체 소자의 크기가 실리콘 격자상수(약 0.54 nm)에 이르러 사실상 트랜지스터의 제작이 불가능할 것으로 예상된다. 따라서 차세대 전자 소자 기술에 대한 새로운 패러다임의 출현이 강력히 대두되고 있다.

이에 대한 대안으로 나노기술을 이용한 CMOS 기술을 심화하여 나노 크기의 게이트를 갖는 MOSFET(Metal Oxide Semiconductor Field Effect Transistor)의 개발을 비롯하여, 단전자 트랜지스터(Single Electron Transistor)와 양자점(Quantum Dot)을 이용한 메모리 및 논리소자를 개발하려는 나노 일렉트로닉스가 주목을 받고 있다. 또한 최근에는 고분자를 이용한 박막 트랜지스터(Thin Film Transistor)가 개발되어 여러 논리 회로를 고분자 박막으로 만들 수 있다는 것을 증명함으로써 분자 수준의 조작을 통한 다양한 분자전자소자(Molecular Electronics)에 대한 연구가 현재 진행 중이다. 분자전자소자 분야는 반도체를 기반으로 하는 현재의 전자소자기술과 달리 새로운 재료를 이용하여 차세대 전자소자를 개발하려는 것이 특징이다.

1897년 톰슨(J.J. Thomson)에 의해 전자가 발견된 이후 1925년 올렌벡(G. Uhlenbeck)에 의해 전자의 스핀이 제창되었으며, 1936년 모트(Neville Mott)에 의해 스핀에 의존하는 전자이동(Spin-dependent Electron Transport)에 대한 이론이 제안되었지만 현재까지 반도체 전자소자는 전자의 두 가지 특성, 즉 전하와 스핀 중에서 양자역학적 성질인 스핀을 고려하지 않고 전하만을 전기장으로 제어하여 오늘날의 발전을 이루어 왔다. 이와 같이 눈부신 반도체 산업 발전의 이면에는 일부 과학자들에 의하

여 스핀에 의존하는 전자이동에 관한 끊임없는 연구의 결과로 전자의 전하와 스핀의 자유도를 동시에 고려한 전자소자를 개발하려는 스핀트로닉스(Spintronics, Spin과 Electronics의 합성어)가 21세기 들어 급속히 학계의 이목을 끌고 있다. 기존의 전자소자와 비교하여 스핀을 고려한 전자소자는 스핀의 고유 특성인 비휘발성(Non-volatility) 뿐만 아니라 초고속 및 초저전력 등의 특성을 가지고 있기 때문에 향후 나노기술의 발전과 함께 차세대 나노 일렉트로닉스의 혁명적 성장을 주도할 것으로 전망되고 있다. 특히 스핀트로닉스 기술은 2000년초 미국의 국가과학기술자문회의 기술위원회가 차기 산업혁명을 선도할 수 있는 국가 나노기술 개발을 제안하면서 나노기술의 가장 대표적인 응용 예로서 거대자기저항(Giant Magnetoresistance, GMR)을 이용한 컴퓨터 하드디스크의 재생헤드(Read Head)를 소개함으로써 더욱 각별한 주목을 받기 시작하였다.

그림1에 있는 로드맵에서 볼 수 있는 바와 같이 현재 스핀트로닉스의 기술은 금속과 반도체를 기반으

로 하는 스핀트로닉스로 대별된다. 금속을 기반으로 하는 스핀트로닉스는 거대자기저항과 터널 자기 저항(Tunnel Magnetoresistance, TMR) 현상을 이용하여 하드디스크의 재생헤드로 응용되고 있을 뿐 아니라 차세대 비휘발성 메모리 소자인 MRAM(Magnetic Random Access Memory)의 개발에 응용되고 있다. 반면 반도체를 기반으로 하는 스핀트로닉스는 하이브리드 스핀 트랜지스터와 자성반도체로 대별되며, 스핀 전계 효과 트랜지스터(Spin Field Effect Transistor, Spin FET), 스핀 발광 다이오드(Spin Light Emitting Diode, Spin LED) 및 스핀 공명 터널링 다이오드(Resonant Tunneling Diode, Spin RTD)와 같이 전기와 자기 및 광소자를 하나로 통합한 미래형 스핀 양자 전자 소자를 연구함으로써 21세기 나노 일렉트로닉스 분야에 선두주자의 역할을 할 수 있을 것으로 기대를 모으고 있다. 나아가서는 전자의 스핀을 이용한 양자 컴퓨터 개발에 기여함으로써 21세기 산업 발전의 핵심 원동력이 될 것으로 전망되고 있다. 본 고에서는 스핀트로닉스 기술 가

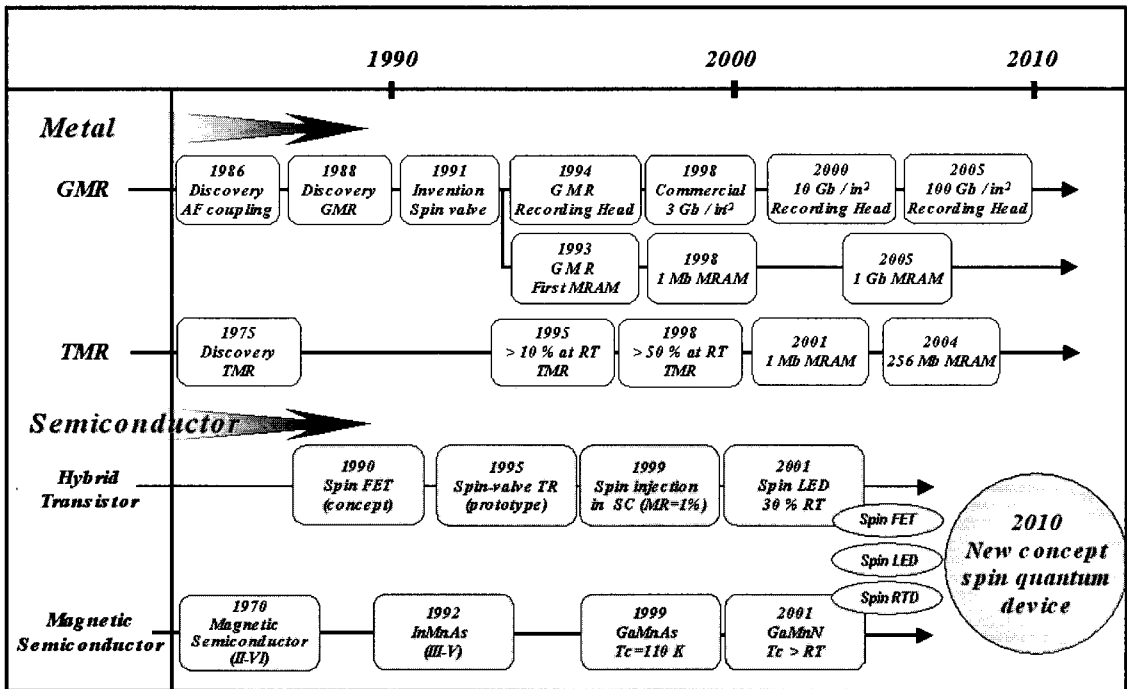


그림 1. The roadmap of spintronics.

운데 하이브리드 스핀 트랜지스터 기술과 관련된 스핀 주입(Spin Injection) 현상과 스핀 트랜지스터의 기본원리를 알아보고 국내외 연구동향을 살펴봄으로써 나노 일렉트로닉스의 새로운 분야인 스핀트로닉스에 대한 이해를 돕고자 한다.

2. 자기 저항(Magnetoresistance)

스핀분극된 전자의 이동(Spin-polarized Electron Transport)은 페르미 준위에서 스핀수의 불균형이 존재하는 강자성 금속에서 주로 일어난다. 즉, 강자성 금속은 스핀분극된 캐리어의 원천으로서 반도체, 초전도체 또는 상자성 금속에 스핀을 주입(Spin Injection) 하거나 터널 장벽을 통하여 터널링하게 하는 역할을 한다. 그림2는 스핀소자에서의 스핀밸브(Spin Valve)효과의 개념도를 보여준다. 두 강자성 금속의 스핀이 서로 나란하면(Parallel State) 저항이 작으며, 반면 스핀이 역방향으로 나란하면(Anti-parallel State) 저항이 크다. 이와 같이 스핀의 배열에 따른 저항 차이를 이용한 자기저항 현상은 이미 컴퓨터 하드디스크의 재생헤드로서 IBM에 의하여 상업화되었다. 이 재생헤드는 1988년에 발견된 강자성 금속과 상자성 금속의 적층구조에서 일어나는 거대 자기저항 현상을 이용한 것이다[1]. 거대 자기저항(Giant Magnetoresistance, GMR) 현상은 Fe/Cr 다층박막에서 처음으로 발견되었으며(그림3), 이는 초고진공(Ultrahigh Vacuum, UHV) 기술이 진보함에 따라 결함이 없는 균일한 나노 크기(1 nm이하) 두께의 다층박막 제조가 가능하였기 때문이었다. 이 거대자기저항 현상은 모트가 제안한 스핀에 의존하는 전자이동에 관한 모델(Two-current Model)로 잘 설명된다.

한편, GMR의 발견이후 스핀트로닉스 기술 중 가장 두드러진 진보는 상온에서 자성체/절연체/자성체 박막구조에서 관찰된 스핀분극된 전자의 터널링 현상인 TMR(Tunneling Magnetoresistance) 현상이다. 저온에서의 TMR 현상은 1975년 줄리에(M. Jullière)에 의하여 발견되었지만[2], 응용적인 측면에서 매우 중요한 상온에서의 스핀의존(Spin-dependent) 터널링 현상은 1995년에 MIT의

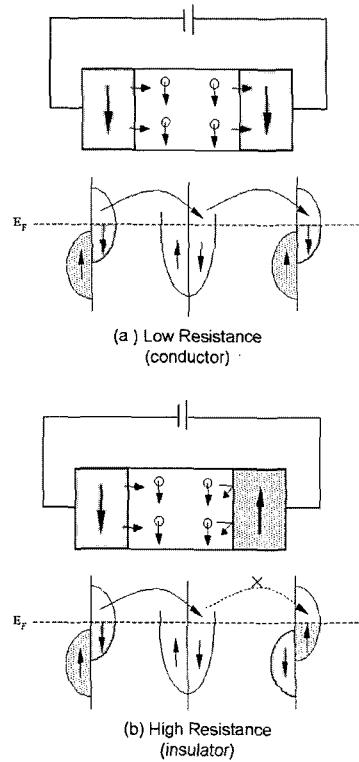


그림 2. Schematics of spin-valve effect of a spin device.

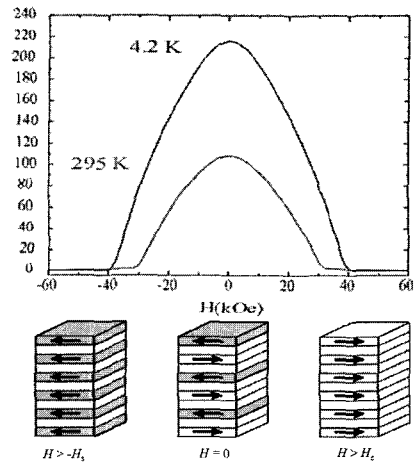


그림 3. GMR(giant magnetoresistance) of a [ferromagnetic/paramagnetic] multilayer.

Moodera에 의해 발견되었다[3]. 그림4와 같이 자기 터널접합소자(Magnetic Tunnel Junction)는 전류가 자기 스핀의 방향에 따라 소자의 저항이 달라지는 성질을 이용해서, "0"(두 스핀의 방향이 평행할 때)과 "1"(반평행할 때)을 판별함으로써 정보를 기록하고 재생할 수 있다. 1990년대 말 차세대 비휘발성 메모리소자 개발에 있어서는 GMR 원리를 이용한 1 Mb의 Prototype의 MRAM(Honeywell)이 개발되었으며, 뒤이어 스핀분극된 전자의 터널링 현상인 TMR 현상을 이용한 MRAM(IBM, Motorola)이 연구 개발되어 새로운 차세대 비휘발성 메모리소자로서 개발 중이다.

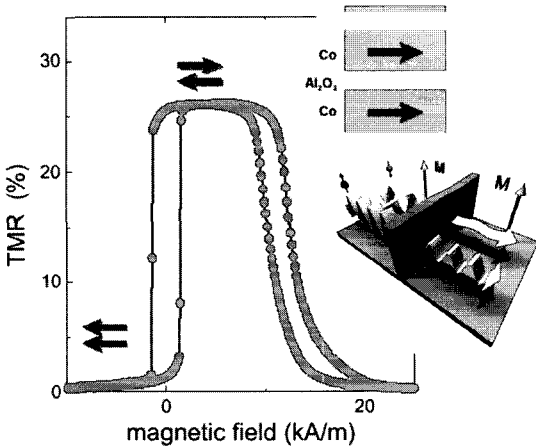


그림 4. TMR effect in a magnetic tunnel junction.

3. 금속 스핀 주입

스핀트로닉스 연구 분야의 가장 큰 관심은 캐리어의 전하와 스핀의 자유도를 동시에 고려하여 메모리 및 논리용 트랜지스터를 구현하려는 데 있다. 스핀분극된 전자를 자성금속으로부터 상자성 금속에 주입하는 스핀 주입(Spin Injection)에 관한 연구가 일부 진행되어 왔으며, 스핀 축적(Spin Accumulation)등과 같은 흥미로운 현상이 일어나는 것으로 보고되었다[4,5]. 이는 전기적으로 스핀을 주입하여 비자성 금속 내부에 업 스핀(Up-spin), 다운스핀

(Down-spin)의 밀도가 다른 비평형상태(Non-equilibrium State)를 얻고자 하는 스핀주입(Spin Injection) 특성에 관한 연구로 이어지게 되었다.

전기적 스핀주입에 관한 연구는 1985년 존슨(Johnson)과 실스비(Silsbee)에 의해 실험적으로는 최초로 보고되었으며, 이 실험을 통해 극저온에서 77 K에 이르는 온도에서 단결정 알루미늄에서의 스핀축적(Spin Accumulation)과 스핀 세차운동(Precession)을 관찰하였다[4,5]. 그림5에서 볼 수 있는 바와 같이 벌크 형태(두께 50 μm , 폭 100 μm)의 고순도 Al에 강자성 박막층(NiFe)을 패터닝하여 형성시킨 구조의 시료를 제작하였으며, 논-로컬(Non-local) 측정법을(그림5(b)) 사용하였다. 이러한 논-로컬 측정법에서는 기존의 스핀밸브 측정법에서 발생할 수 있는 이방성 자기저항(Anisotropic Magnetoresistance, AMR), 로컬 홀 효과(Local Hall Effect) 등에 의한 영향을 배제한 순수한 스핀 주입 효과를 측정할 수 있다는 장점이 있다. 바이어스 전류 I가 F1($x=0$)로부터 왼쪽 접지 전극($x=b$)으로 흐르게 되면 $x=0$ 에서 $x=b$ 인 위치까지는 선형적으로 인가된 만큼 전압감소(Voltage Drop)가 나타나게 된다. 반면 $x>0$ 인 위치에서는 전류의 흐름이 발생하지 않게 되어 $x=0$ 에서 $x=b$ 인 위치까지는 등전위(Equipotential)가 형성되기 때문에 전압감소가 나타나지 않게 된다.

전류와 달리 F1로 부터 주입된 스핀은 주입된 위치를 기준으로 하여 +x, -x 방향으로 동일하게 확산된다. 이때 강자성 금속 F와 비자성 금속(Al) 계면에서는 캐리어(전자)에 의해 전하와 스핀 정보가 함께 전달되기 때문에 전하-스핀(Charge-spin)간 결합(Coupling)이 발생하게 된다. 그림5(a)에 주입된 스핀의 밀도를 음영으로 나타내었다. 보다 짙은 색으로 표현된 곳의 스핀 농도가 높은 것을 나타내고 있으며, 비자성 금속내부를 지나면서 스핀이 겪게 되는 산란(Scattering) 현상으로 인해 주입부로부터 원거리로 떨어질수록 정렬된 스핀의 개수가 감소하게 된다. 이때 스핀 주입부 F1로부터 일정한 거리(L_x)만큼 떨어져 있는 강자성 전극 F2와 충분히 멀리 떨어져 있는 $x=b$ 위치와의 전압을 측정하게 되면 주입된 스핀에 의한 포텐셜 변화를 측정할 수 있게 된다. 스

핀주입이 일어나기 전의 F2와 $x=b$ 인 위치와의 전압을 0으로 기준하면, 강자성 전극 F1과 F2의 자화방향이 평행(반평행)한 경우 양(음)의 전압이 측정되게 된다. 인가된 전류의 크기를 일정하게 유지시키면서 강자성 전극의 길이 방향과 평행한 방향으로 외부 인가자장을 변화시키게 되면, 강자성 전극의 자화배열 상태는 그림6(a)에 나타난 것과 같은 거동을 한다. 결과적으로 두 강자성 전극층의 보자력 차이에서 기인하는 평행(반평행) 자화배열 상태가 얻어지게 되며, 이때 예상되는 측정 전압의 변화는 그림6(b)과 같다. 이러한 현상은 페르미 레벨(Fermi Level)에서 스핀-업 또는 스핀-다운 상태의 전자의 개수가 동일한 비자성 금속(N)층으로 한쪽방향의 스핀이 주입됨에 따라 비자성 금속내부에 스핀이 축적되는 스핀 축적(Spin Accumulation) 현상으로 이해될 수 있다.

스핀 주입 시 수반되는 스핀 축적 및 그에 따른 전압 변화를 이해하기 위하여 그림7에 도시한 전자의 상태밀도(Density of State)를 살펴보면 다음과 같다. 최초 F1에서 N으로의 전류흐름이 발생하면 전하-스핀 커플링에 의해 스핀이 주입되게 되고 비자성 금속 내부의 업(다운) 스핀의 개수가 증가(감소)하여

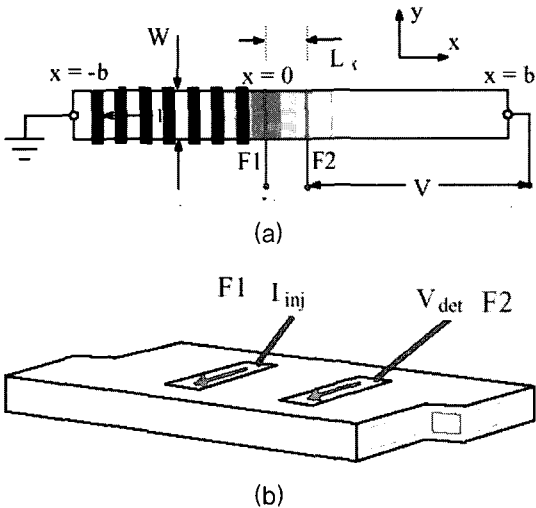


그림 5. (a)Schematics for non-local spin injection experiment (b)structure of spin injection device.

업, 다운 스핀의 농도가 다른 스핀 불균형 상태(Non-equilibrium State)가 된다. 이에 따라, 거리 L_s 만큼 떨어져 있는 F2의 업(다운-) 스핀의 에너지 레벨이 증가(감소)하게 되며 그 에너지 레벨의 변화량에 비례하여 F2와 $V=0$ 인 상태를 유지하고 있는 $x=b$ 위치와의 전압차이가 발생하게 된다. 이때 발생하는 전압차(ΔV)는 비자성 금속(N)으로 주입된 스핀에 의한 스핀 축적 정도에 비례하게 되며, 스핀 주입부와의 거리(L_s)가 커질수록 작아지게 된다. 존슨과 실스비[4,5]는 일련의 실험 결과로부터 벌크 Al의 경우 극저온에서 수백 μm 에 이르는 스핀 확산 거리(Spin Diffusion Length)를 가지는 것을 확인하였다.

벌크형태의 비자성 금속으로의 스핀주입 현상이 관찰된 이후 금속 박막으로의 스핀주입에 관한 연구가 진행되었으며, 그림8과 같은 구조를 통해 Au 박막에서의 스핀 주입 및 거동에 관한 연구가 보고되었다[6]. ‘바이폴라 스핀 스위치(Bipolar Spin Switch)’로 명명되는 이러한 구조에서 강자성 전극 F1로부터 비자성 금속 Au 박막으로 스핀이 주입되게 되며, 주입된 스핀은 박막의 두께(d)만큼 떨어져 있는 측정부 강자성 전극 F2에서 감지되게 된다. 전류의 인가가 없을 경우 스핀 주입부 F1, 스핀 측정부

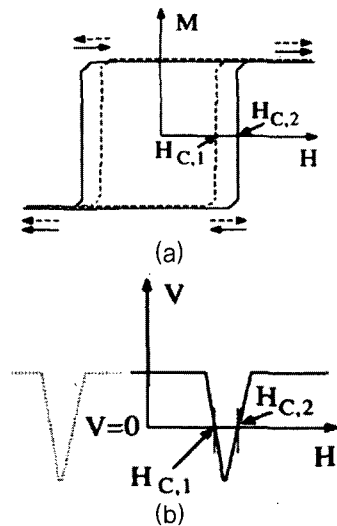


그림 6. (a)Hysteresis loop for F1 and F2 (b)Expected spin injection signals.

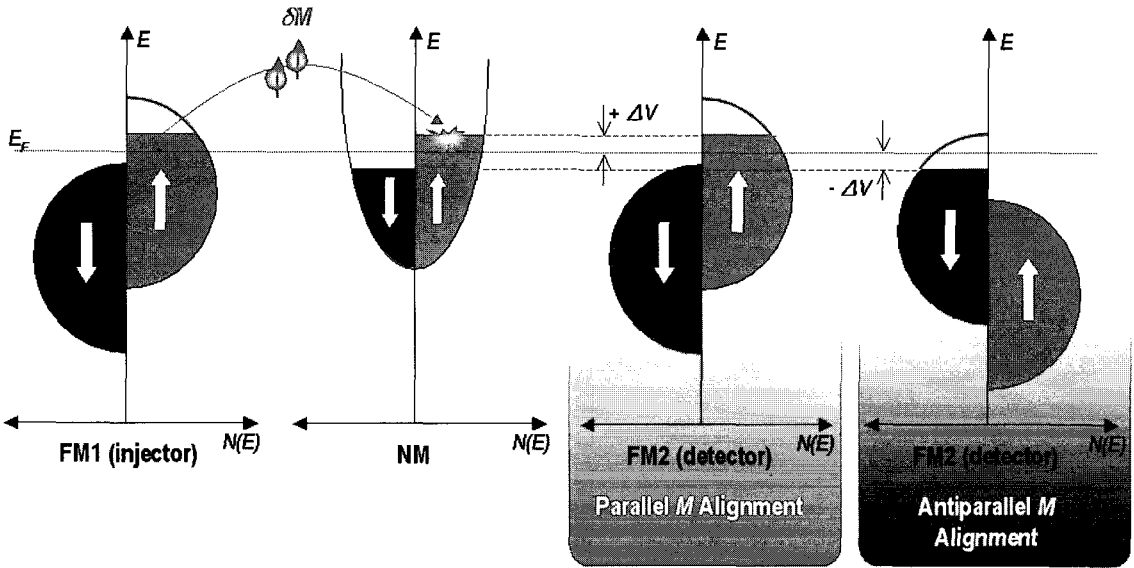


그림 7. Diagrams of the densities of state, $N(E)$, for the ferromagnet/non-magnet/ferromagnet system.

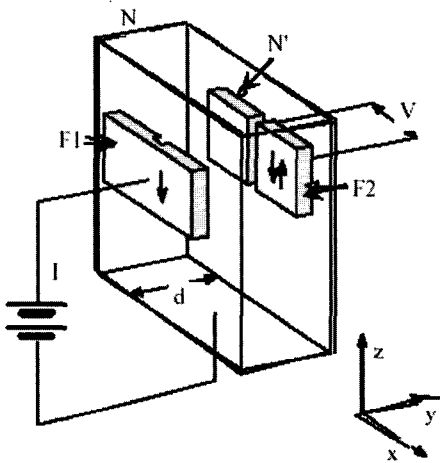


그림 8. The geometry used to measure spin injection signals for a bipolar spin switch.

F2, 비자성 전극 N(N')의 페르미 준위는 모두 동일한 값(E_F)을 갖는다(그림7).

전류가 인가되면 F1에서 N으로의 전류의 흐름이 발생하며 동시에 I_M (Magnetization Current)만큼의

스핀 이동이 발생하게 된다. 이때 I_M 은 다음과 같은 관계를 갖는다.

$$I_M = \eta_1 \beta I_e / e$$

β 는 전자에 의해 발생하는 보어(Bohr) 마그네톤, e 는 전자의 전하량, η 는 스핀전송효율과 관련된 상수를 의미 한다. 이때 $\eta = (J \uparrow \uparrow) / (J \uparrow \downarrow)$ 의 관계를 가지며 $J \uparrow \uparrow, J \uparrow \downarrow$ 는 각각 업, 다운 스핀 전류 밀도를 나타낸다. 실제로 측정되는 전압(V_s)으로부터 인가된 전류에 따른 저항(R_s)을 측정할 수 있으며, 실제 F1, F2 단자간 거리(d)가 스핀 확산거리(δ_s)보다 작은 경우 다음의 관계를 갖으며, $\eta_1 \eta_2$ 는 F1-N, N-F2 사이의 실제 스핀전송효율과 매우 밀접한 관련을 가지고 있다.

$$R_s \equiv \frac{V_s}{I_e} = \eta_1 \eta_2 \frac{\rho \delta_s^2}{2Ad}$$

여기서 A 는 시료의 단면적, d 는 시료의 두께로서 Ad 항은 스핀이 축적되는 비자성 금속층의 부피를

나타내게 된다. 반면 시료의 두께가 스핀확산거리보다 큰 경우($d < \delta_s$) 측정되는 저항변화는 다음과 같이 나타난다.

$$R_s = (\eta_1 \eta_2 \rho \delta_s / 2A) \exp(-d / \delta_s)$$

결과적으로 논-로컬 측정을 통한 스핀주입에 의한 저항변화로부터 스핀확산거리(δ_s)를 도출해 낼 수 있으며, 이와 같은 방법으로 Au 박막의 경우 극저온에서 약 1.5 μm 의 스핀확산거리를 나타내는 것이 확인되었다.

금속으로의 스핀주입과 관련된 또 하나의 대표적인 결과로는 그림9(a)에서 볼 수 있는 것과 같은 소자를 제작하여 Cu에서의 스핀 주입 현상을 관찰한 것이 있다[7]. 그림9(b)에 나타난 개략도와 같이 퍼멀로이(Permalloy) 전극을 형성시키고 그 위에 십자 형태의 Cu 박막을 증착시킨 것으로 전자빔 리소그래피 공정을 이용하여 수백 nm 스케일의 소자를 제작하였다. 두 강자성 전극은 외부자장 인가 시 스위칭 필드(Switching Field)의 크기를 달리하기 위해 각각의 장평비(Aspect Ratio)를 달리하여 각 자성 전극층이 서로 다른 보자력을 갖도록 제작되었다. 비자성 금속층으로의 스핀 주입 및 스핀 축적 현상에 따른 저항변화를 논-로컬 측정법을 이용하여 측정할 점은 동일하나, 기존에 보고된 것과 달리 개선된 형태의 측정 구조를 사용하였다(그림9(b)).

이를 통해 그림10에 나타난 것과 같이 4.2 K에서 상온에 이르는 측정온도에서 전형적인 스위칭 특성을 보이는 스핀 주입 신호를 얻는데 성공하였으며, 이 실험결과를 바탕으로 상온에서 약 350 nm, 극저온에서 약 1 μm 에 이르는 Cu 박막의 스핀 확산 거리를 얻을 수 있었다.

지금까지 여러 금속에서의 스핀주입현상에 관한 연구가 진행되어 왔으며 금속내 스핀전송특성 및 스핀저동에 관한 이해를 통해 향후 스핀소자개발 가능성이 높아지고 있다. 그러나 금속으로 구성된 스핀소자의 경우 스핀주입 현상은 확인되었지만 임피던스가 작아 메모리 소자로 사용하는 데는 한계를 가지고 있는 것으로 알려져 있다[7].

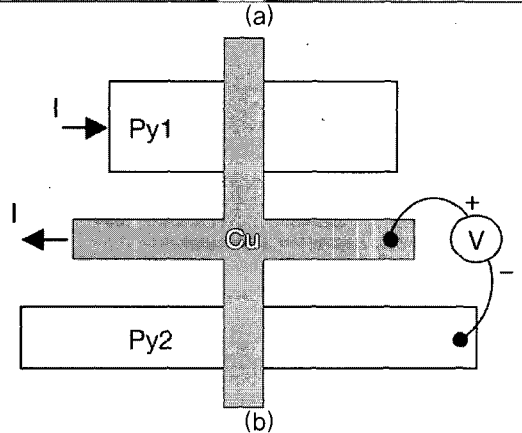
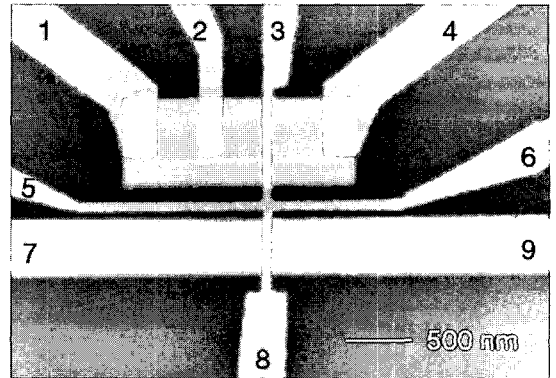


그림 9. (a)Scanning microscope image of the spin injection device (b)Schematic representation of the non-local.

4. 반도체 스핀 주입

4.1 스핀 전계 효과 트랜지스터(Spin Field Effect Transistor)

스핀트로닉스 기술을 실리콘 기반의 전자 소자 기술에 응용하여 그 효율을 극대화하기 위해서는 우선적으로 스핀분극된 전류를 효과적으로 주입할 수 있는 스핀 주입과 주입된 스핀 정보를 감지해 내는 것이 필수적이다. 반도체의 경우 반도체 내부 또는 반도체 소자 내에 스핀이 존재하고 있어야 스핀정보의 감지가 가능할 수 있으며 이는 소자의 구조와 매우 밀접하게 관련되어 있다. 더불어, 실제 스핀 소자의 응용을 위해서는 일련의 스핀 주입, 스핀 전송,

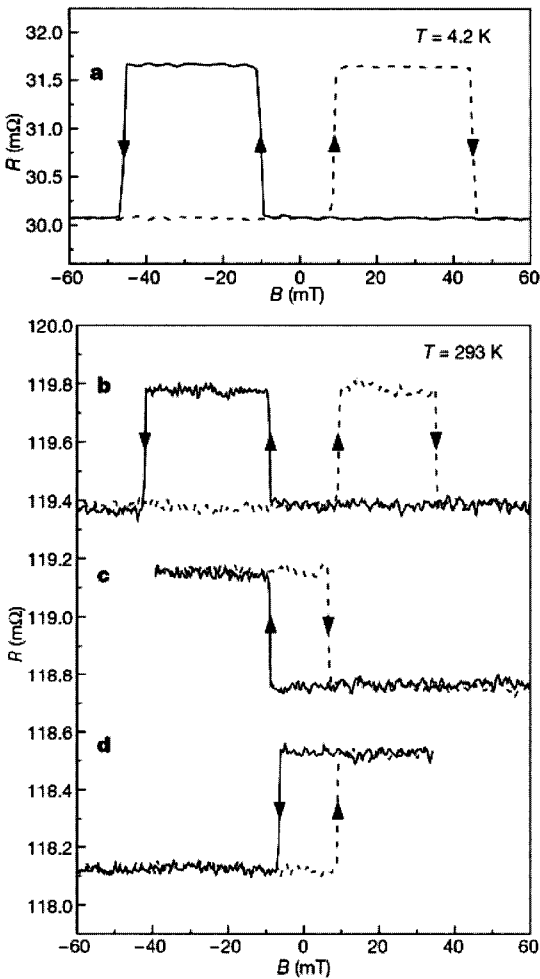


그림 10. The spin-valve effect (a) at $T=4.2\text{K}$ and (b) at room temperature in the non-local geometry for 250 nm electrode spacing. (c),(d) The 'memory effect'.

스핀 감지 특성이 상온에서 매우 작은 유효자장을 제어함으로써 확보될 수 있어야 한다.

반도체에 기반을 둔 스핀트로닉스 연구는 전계 효과 트랜지스터(Field Effect Transistor, FET)의 반도체 채널[8]로의 스핀 주입 응용[4]에 중점을 두고 있다. 1990년 처음으로 Datta와 Das에 의해 제안된 구조는 2 DEG(2-dimensional Electron Gas) 채널에

강자성 소스(Source)와 드레인(Drain)을 연결한 형태로 전자의 평균 자유 행로(Mean Free Path)에 필적하는 소스와 드레인간 채널거리를 가지고 있다(그림11).

이때, 소스와 드레인의 자화값은 채널축(x축)에 편향되며 2 DEG 면에 수직인 전기장은 유효 자기장(Effective Magnetic Field)을 유도한다. 전류가 인가되면 x축과 평행한 방향의 스핀을 가진 캐리어(전자)들이 소스에서 주입되고, 주입된 스핀들은 2 DEG 채널을 지나면서 유효 자기장의 영향에 의한 스핀 세차 운동(Spin Precession)을 하게 된다. 궁극적으로 이러한 스핀 정보 및 신호를 드레인에서 검지되는 메카니즘을 가지고 있다. 게이트 전압을 채널에 인가하면 유효 자기장과 스핀 위상(Spin Phase)이 변화하게 되어, 유효 자기장이(2)의 스핀 세차 운동을 일으키는 크기를 가지면 채널에서 드레인으로 이동하는 운반자의 스핀 방향이 드레인의 자화 방향에 반평행(평행)하게 된다. 이는 곧 소스와 드레인간 전도도의 변화를 가져오며 자화방향 따른 전기전도도는 낮게(높게) 나타내게 된다.

1990년 Datta와 Das에 의해 제안된 스핀 FET(Spin Field Effect Transistor)개념은 이처럼 새로운 물리적 개념으로 이루어져 있었기 때문에 실제 소자의 응용가능성이 낮은 것으로 평가되었다. 하지만 다음 두 가지 수정이 더해지면서 다양한 디지털 스핀 소자들이 고안될 수 있었다. 첫 번째로 채널이 최소의 스핀-궤도 상호작용(Spin-orbit Interaction)을

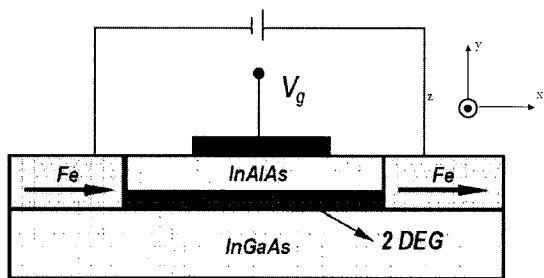


그림 11. A spin-FET proposed by Datta and Das.

나타낼 수 있도록 하였으며 게이트 전압의 범위는 작은 유효 자기장에서 구동되도록 낮추었다. 두 번째로 소스의 자화방향은 한 방향으로 고정되었고 드레인의 자화방향은 소스의 자화방향에 대해 평행과 반평행으로 조절되는 일축 비등방성과 방위를 가지도록 고려되었다. 개선된 스핀 FET의 구체적인 구동 메카니즘은 스핀 밸브나 자기 터널 접합(Magnetic Tunnel Junction)과 유사하다고 볼 수 있다. 소스와 드레인의 자화가 평행(반평행)으로 배열될 경우 소스-드레인 전도도는 높아(낮아)지는 현상을 이용하여 2진법의 정보소자로의 구동이 가능하며, 저장된 정보는 적절한 게이트 전압을 이용하여 읽어 들일 수 있게 되었다. 이러한 구조는 단일 소자에 셀 저장(Cell Storage)과 셀 아이솔레이션(Cell Isolation) 소자의 기능을 동시에 수행할 수 있기 때문에 메모리 소자로의 효용가치가 매우 높다. 구동 조건이 확립된 상태에서 2차원 FET는 출력 이득을 가지고 CMOS 논리 게이트 구조에 사용될 수 있으며 동시에 정보 저장도 이루어 질 수 있기 때문에 디지털 전자 소자로의 응용 가능성 또한 매우 높다.

스핀 FET와 관련하여 스핀주입 소스와 스핀검출 드레인 전극으로 강자성 전이 금속 박막이 제안된 이후 지난 수년간 스핀 주입 전극으로의 응용을 목적으로 자성반도체에 관한 활발한 연구가 진행되었다[9]. 자성반도체의 경우 비자성 III-V족 반도체위에 에피택시(Epitaxy)로 성장되어 비저항이 비자성 반도체와의 전도도 불일치(Conductivity Mismatch) 문제가 발생하지 않는다는 장점을 가지고 있으나, 현재까지 소자 응용에 필요한 특성이 확보되지 못한 실정이다. 예를 들어 대표적인 III-V족 자성반도체인 GaMnAs는 큐리 온도가 상온보다 낮아 ($T_C \approx 110$ K) 소자 응용이 어려운 상태이며 더욱이 이러한 자성반도체들은 홀(Hole) 도핑이 되어 있기 때문에 소스에서 주입된 스핀 분극된 운반자들의 스핀 유지 시간(Spin Lifetime)이 짧다는 단점을 가지고 있다. II-VI족의 자성반도체의 경우도 수 테슬라(Tesla) 이상의 고자기장과 극저온의 조건이 요구될 뿐 아니라 실리콘 기판위에서의 성장 조건이 확보되지 않았으며 소자제작을 위한 리소그래피 공정을 적용시키기 어려운 실정이기 때문에 실제 소자로 응용까지는 개선되

어야 할 많은 제한 요소를 가지고 있다.

이에 반해, 전이 금속 강자성(예컨대, Fe, Co, Ni, NiFe) 박막은 실제 소자 응용 면에 있어 중요한 특성인 상온 이상의 큐리 온도와 작은 보자력을 가지고 있기 때문에 스핀 주입 및 검출 전극으로 사용가능하며 리소그래피 공정 기술의 적용이 용이하다는 장점을 지니고 있다. 금속 강자성 박막을 전극으로 사용하여 2 DEG을 이용한 스핀 주입 및 검출 특성에 관한 하이브리드 트랜지스터에 대한 최근의 연구결과들과 스핀 FET 개발을 위한 원리와 응용 가능성에 대해 알아보았다.

스핀 FET 구현을 위해서는 강자성 금속(F)-비자성(N) 계면에서의 스핀 분극된 전류의 전도가 필수적이며 이는 2 DEG 채널에서의 스핀 분극 수송 메카니즘에 그 기초를 둔다. 기존의 스핀 분극 터널링 실험은 F-N 계면에서 스핀 분극 수송 특성 파악을 위해 강자성 금속과 반도체를 사용하였다. 이러한 실험에서는 진공 터널 장벽을 통해 수송되는 분극된 운반자를 검출하기 위해 GaAs의 발광을 이용하였으며, 밴드갭에서 소수 운반자의 재결합(Recombination)에 따른 스핀 분극화 정도에 비례하여 원형 편광(Circularly Polarized Light)이 방출되는 현상을 이용하였다. GaAs는 밸런스(Valence) 밴드에서의 스핀-궤도 분리(Spin-orbit Splitting)가 크게 나타나 이상적인 재료로 알려져 있으며, 상온 실험에서는 강자성 물질로 Ni을 사용한 경우 터널 전류의 분극율은 5-30% 가량으로 보고 된 바 있다[10]. 반도체에서 캐리어의 스핀 유지시간은 광학적인 방법과 전자

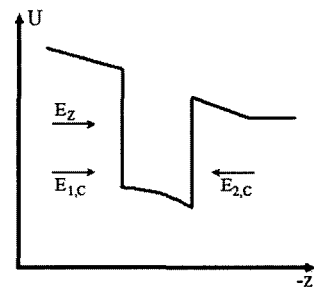


그림 12. Confining potential $U(z)$ for a noncentrosymmetric quantum well

스핀 공명(Electron Spin Resonance, ESR)을 이용하여 연구되어 왔다. 수송 메카니즘 규명을 위한 광학적 방법은 스핀 공명 펌핑(Resonant Pumping)과 패러데이 회전(Faraday Rotation)에 의한 검출법의 개선으로 발전되어 왔으며, 일례로 n-형 GaAs의 스핀 완화 시간(Spin Relaxation Time)이 5 K에서 수 나노(Nano) 초임이 보고되었다. 이와 유사하게 자성 반도체-비자성 반도체 구조에서의 스핀 분극 수송 측정 방법으로 형광성(Fluorescence)을 이용되기도 하였으며[9], 원형 분극된(Circularly Polarized) 형광 방사(Fluorescent Radiation)의 검출여부를 이용해 자성 반도체-비자성 반도체 계면을 가로지르는 스핀 분극된 전류의 존재여부를 확인할 수 있었다. 계면을 통한 스핀 분극 수송이 검증되었음에도 불구하고 모든 측정결과들이 광학적으로 이루어 졌기 때문에 실제 전자소자로의 응용을 위해서는 자성 반도체의 전기적 특성에 관한 보다 많은 연구가 필요하다. 또한, 자성반도체의 경우 자성특성 확보를 위해 수 테슬라에 이르는 매우 큰 자기장이 필요할 뿐 아니라 아직까지 구동 온도가 상온보다 매우 낮아 실제 소자응용에는 큰 어려움이 있다.

반도체와 금속의 스핀 의존 산란은 서로 다른 메카니즘을 가진다. 금속의 스핀 완화(Spin Relaxation)에 대한 Yafet-Elliott 메카니즘이 지배적인데 반해 반도체의 경우 스핀-플립 산란(Spin-flip Scattering)이 더욱 지배적이다. 다이아몬드 또는 징크블렌드(Zinc-blende) 구조를 가진 벌크(Bulk) 반도체는 스핀완화 메카니즘이 밴드구조에 의해 결정된다. 반도체의 경우 전도대(Conduction Band)에서의 스핀 분리(Spin Splitting)가 일어나고 전자의 에너지는 스핀의 준-운동량(Quasimomentum) 방향에 의존하게 되어, 스핀완화(Spin Relaxation)는 전자에 운동량과 에너지에 영향을 받는다. 이러한 스핀완화에 대한 D'yakonov-Perel 메카니즘은 2 DEG에서의 캐리어와 관련이 있으며 GaAs 또는 $In_xGa_{1-x}As$ 와 같이 역대칭성(Inversion Symmetry)이 부족한 모상에 양자우물이 존재하는 경우도 이와 유사한 전도대의 스핀 분리가 일어난다[11]. 이와 같은 스핀분리는 캐리어 운동량($\hbar k$)에 비례하며 양자우물 폭의 제곱에 반비례한다. 2 DEG 내의 캐리어의 거동에 큰 영향을

미칠 수 있는 또 다른 메카니즘은 다음과 같다. 그림 12에서 캐리어를 가두는 양자우물(Quantum Well)의 벽은 전기적 포텐셜 $U(z)$ 를 의미하며, 전기장 $E_{1,C}$ 와 $E_{2,C}$ 는 이 포텐셜의 기울기에 비례하는 매우 큰 값을 갖고 있다. 전기장 $E_{1,C}$ 와 $E_{2,C}$ 는 동일한 크기로 방향은 반대이므로 완벽한 대칭성을 가지나 양자우물 내에 존재하는 전기장이 비대칭일 경우 유효 전기장(E_z)이 발생된다. 스핀궤도효과는 전도대의 큰 분리를 일으킬 수 있으며, D'yakonov-Perel 메카니즘에 의한 것보다 크게 나타난다.

2 DEG내 캐리어의 움직임에 의해 유효전기장(E_z)은 x 또는 y 방향의 유효자기장(H^*)으로 변환된다. 이렇게 발생된 유효자기장은 캐리어의 스핀과 스핀-궤도 상호작용(Spin-orbit Interaction)을 하게 된다. 그 결과 스핀-궤도 결합은 그림 13(b)에 나타난 것과 같은 고유상태(Eigenstate)를 가지게 되며 이때 전자의 에너지 분포는 다음과 같은 관계를 갖는다.

$$E(k) = (\hbar^2 k^2 / 2m^*) \pm \alpha k$$

그림 13에서 볼 수 있는 것과 같이 스핀은 $k_x=0$ 에서 축퇴(Degenerate)되어 있으며 $|k_x|$ 값이 증가할수록 업, 다운 스핀으로의 스핀 분리(Spin Splitting)는 페르미 레벨까지 증가하게 된다. $k_x > 0$ 일 경우 업스핀보다 다운스핀을 가진 캐리어가 많으며 $k_x < 0$ 일 경우 그 반대이다. 페르미바다(Fermi Sea)는 에너지축(E -axis)에 대해 포물선(Parabolic) 형태의 회전운동을

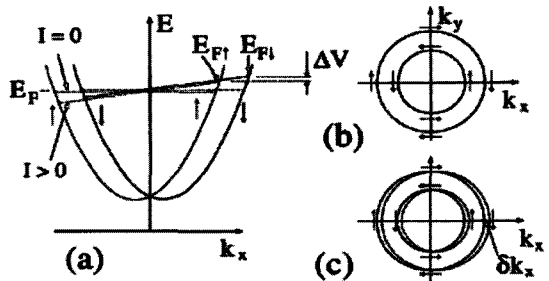


그림 13. Energy dispersion and Fermi surface diagrams describing Rashba effect and current-induced nonequilibrium spin magnetization.

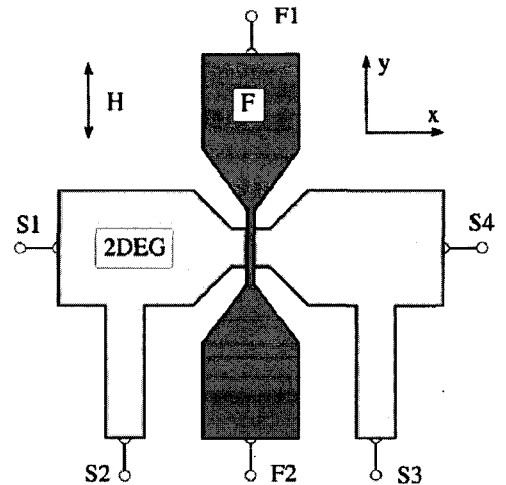
나타내고 페르미면(Fermi Surface)은 $k_{F,max}$ 과 $k_{F,min}$ 을 반경으로 하는 원형운동을 나타낸다(그림13(b)). 이때 화살표로 표시된 스핀고유 상태는 Rashba항에 의해 결정되어지며 운동량 k_x 에 대해 $\pm y$ 의 방향으로 정렬되어 있다(그림13(a)). 이 같은 원형 페르미면(Circular Fermi Surface)을 가진 구조는 Shubnikov-de Haas 측정에 적합하며 그림13(b)에 나타난 페르미 표면은 Shubnikov-de Haas 진동으로부터 유추되었다[11].

Rashba 스핀-궤도 효과는 중요한 결과를 제시하고 있는데, 첫 번째로는 캐리어가 2DEG에 주입된 경우 스핀은 최초 주입시의 스핀정보를 잃게 된다는 것이다. 이는 유효자기장(H^*) 방향을 중심축으로 하는 스핀 세차 운동이 빠르게 일어나지만, 그 유효자기장(H^*)의 방향 역시 운동량을 변화시키는 산란 메카니즘에 의해 변화하게 되어 결과적으로 스핀완화가 빠르게 진행되는 것으로 이해할 수 있다. 두 번째로 Rashba 효과는 외부 게이트전압에 의해 조절된다는 것인데, 이는 2DEG의 페르미 표면에 관한 연구에 있어 매우 중요한 의미를 가지고 있으며 Datta와 Das가 제안한 소자구조에 중요성을 더하고 있다. 셋째로, 강한 스핀-궤도 효과는 비평형 스핀 분극 전자(Non-equilibrium Spin Polarized Electron)의 수를 늘리는 데에 기여하게 된다. 이는 강자성 박막을 이용하여 비평형 스핀 상태를 감지하는 것이 가능하다는 것을 의미한다. '전류 유도 비평형 자화(Current-induced Nonequilibrium Magnetization)'라 명명된 이 기술은 실제 강자성 2DEG 계면에서의 스핀수송 특성 파악에 사용되어 왔다[12,13].

전류유도에 의한 비평형 자화는 다음과 같이 설명할 수 있다. 인가 전류가 0($I=0$)인 상태에서는 업스핀과 다운스핀의 캐리어가 동일 개수를 유지하고 있으나(그림13(b)), 전류가 인가되면 그 상태가 변화하게 된다. 그림13(b)에서 볼 수 있는 것과 같이 2DEG 채널의 x 축 방향으로 양의 전류가 인가되면 페르미 면상에서 δk_x 만큼의 변위가 생기게 되어 $k_x > 0$ 인 부분에서는 $k_{F,max}$ ($k_{F,min}$) 주위의 업스핀(다운스핀) 캐리어의 개수가 증가하게 된다. 이로써 업 또는 다운스핀 서브밴드($E_{F \uparrow}$, $E_{F \downarrow}$)의 화학적 포텐셜(Chemical

Potential)이 증가하게 되며, 이때 $k_{F,max}$ 와 $k_{F,min}$ 에 해당되는 페르미면의 유효넓이 차이로 인해 다운스핀($E_{F \downarrow}$)의 포텐셜증가가 더 크게 나타나게 된다[13]. 이와 마찬가지로 $k_x < 0$ 인 부분에서는 업 또는 다운스핀의 화학적 포텐셜의 감소가 나타나게 된다. 결과적으로 그림13(a)에 나타난 것과 같이 양의 전류 인가 시 $+k_x$ 쪽의 페르미준위가 증가하여 페르미면이 기울어지는 것과 같은 상태가 된다.(음의 전류 인가 시에는 이와 반대로 $+k_x$ 쪽의 페르미준위가 감소하는 방향으로 페르미면이 기울어지게 된다.)

이러한 상대적인 변위 $e\Delta V = E_{F \uparrow} - E_{F \downarrow}$ 는 스핀 분극 전자의 비평형 상태를 반영하게 된다. ΔV 의 크



Permalloy	50 nm	F (metal)
In _{0.45} Al _{0.55} As	5 nm	
Al _{0.6} Ga _{0.4} Sb	7.5 nm	barrier (insulator)
4 ML InAs(Si)		
Al _{0.6} Ga _{0.4} Sb	12.5 nm	
InAs	15 nm	SQW
Al _{0.6} Ga _{0.4} Sb	200 nm	barrier (insulator)
AlSb	> 2.0 μm	
GaAs substrate	(insulating)	

그림 14. (a)Schematic top view of device geometry for detecting current-driven nonequilibrium spin magnetization. (b)Cross-section of planarized device structure.

기는 강자성 전극부(F)를 스핀감지를 위한 포텐시오미터(Potentiometer)로 이용하면 측정 가능하다. 그림14에 측정을 위한 모식도를 나타내었다. 1-10 마이크로미터의 폭을 갖도록 2DEG mesa(Mesa) 구조를 형성하고 S1-S4 에 해당되는 4개의 음접촉 단자를 형성시킨다(그림14(a)). 이때 중앙 접합부의 단면구조는 그림14(b)와 같으며, 스핀 양자 우물로 구동하는 InAs 층 상,하부는 AlGaSb 층으로 절연되어 있음을 알 수 있다. 이때 InAlAs 캡핑층은 홀(Hole)에 의한 누설전류를 방지하기 위한 것이며, 상부 강자성 금속층의 전기비저항은 $30 \mu\Omega\text{cm}$, 2DEG층의 비저항은 $150 \mu\Omega\text{cm}$ 이다. 이에 비해 장벽층의 비저항은 $10 \Omega\text{cm}$ 정도로 매우 크게 나타나기 때문에, '전기전도도 불일치(Conductivity Mismatch)' 에서 기인하는 측정상의 문제는 더 이상 나타나지 않아 스핀 전도 특성에 기여하는 대부분의 저항성분은 계면 저항 성분임을 알 수 있다. 포텐시오메트릭(Potentiometric) 구조를 이용한 측정에서 인가 전류(I)는 단자 S1로부터 S4까지 2DEG 채널을 따라 흐르게 되며, 이때 F2와 S2 양단의 전압을 측정하게 된다. 강자성 전극부 F의 자화방향을 제어하기 위한 외부자장이 y-축 방향으로 인가됨에 따라 F가 $+M_y$ 또는 $-M_y$ 의 자화값을 갖게 되는 상태에서의 전압차(ΔV_F)를 측정할 수 있으며 다음과 같은 관계를 나타낸다[13].

$$\Delta V_F = P_1 \Delta V$$

이때, P_1 은 강자성 전극 F의 스핀분극율에 해당한다.

이와 같은 2DEG 에서의 스핀 서브밴드의 화학적 포텐셜은 강자성 전극(F)-2DEG 간에 전류를 인가하고 그 때 강자성 전극층의 자화배열상태에 따른 계면에서의 전도도(Interfacial Conductance)를 측정하는 다이오드(Diode) 측정법으로도 측정이 가능하다. 그림14(a)를 통해 다이오드법을 살펴보면 전류를 S1에서 F1로 인가하고 F2와 F4사이의 전압을 측정하는 방식이 된다. 다이오드 측정법은 인가 전류의 극성(+,-) 변화만으로 스핀주입과 감지를 동시에 수행할 수 있다는 장점을 가지고 있으며 강자성 금속-2DEG 채널 사이의 계면을 통해 스핀분극된 전류의

원활한 흐름이 매우 중요하다. 포텐시오메트릭 측정법은 직접적으로 스핀 감지가 가능하다는 것과 측정 구조가 비교적 단순하고 강자성 전극 하부로의 전류의 흐름이 있지만 강자성 전극부 자체에는 전류성분의 변화가 없다는 장점들을 가지고 있다.

실제 포텐시오메트릭법과 다이오드법을 이용한 스핀주입 특성 측정결과는 정량적으로 일치하는 것을 알 수 있으며, 그림15에 상기 방법들을 이용하여 측정한 결과를 나타내었다. 그림에서 나타나는 R_p 및 R_d 는 포텐시오메트릭법과 다이오드법(계면)에서 측정되는 저항신호이며, 신호에서 나타나는 외부인가자장에 대한 히스테리틱한 거동은 강자성전극 F의 히스테리시스에서 기인하는 것임을 알 수 있다.

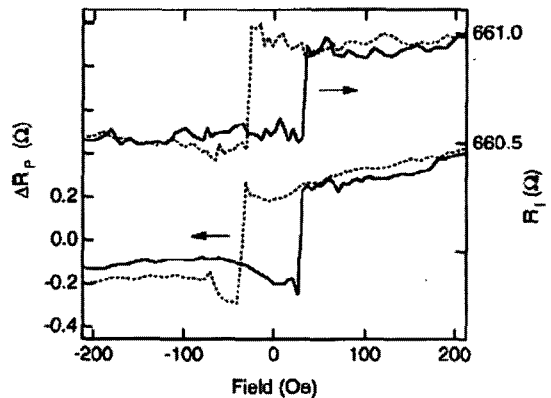


그림 15. Examples of data by using potentiometric and diode geometric method (T=4K).

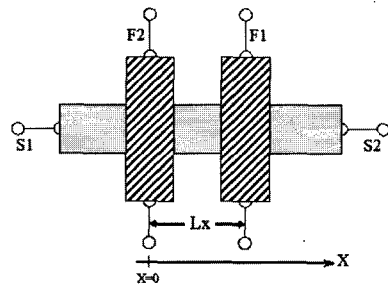


그림 16. Top view of non-local geometry for spin injection and detection.

최근 실스비(Silsbee)에 의해 제안된 이론[14]을 살펴 보면 페르미면에서의 전기화학적(Electrochemical) 포텐셜 차이에 관한 비평형상태의 정도를 산출해내는 것이 가능하다. 이때 $k_{F,max}$ 와 $k_{F,min}$ 의 차이와 스핀전송효율(α)에 비례하는 ' η ' 값과 강자성 전극 F의 스핀분극율이 가장 중요한 변수로서 작용하고 있음을 알 수 있다. 그의 이론은 포텐시오메트릭 측정과 계면저항(다이오드법) 측정시의 저항변화(ΔR)가 $\Delta R_p \sim \Delta R_t$ 로 같은 값을 갖는다는 것을 설명해 주고 있다. 또한, 저항변화는 2DEG 채널의 전자 평균자유행로(Mean Free Path, l)에 해당하는 저항성분(R_λ)에 비례하고 있으며 다음과 같은 관계를 가진다.

$$\Delta R_p / R_\lambda = |m / \eta|$$

이 이론은 그림15에 나타난 실제 측정결과와도 정확히 부합하고 있는 것을 알 수 있다.

그림14(b)에 나타난 것과 같은 구조를 갖는 2DEG 구조에 두개의 강자성금속/2DEG 접합을 형성시켜(그림16) 계면을 통한 스핀전송과 스핀주입, 스핀감지 특성에 관한 연구가 이루어 졌다. 이때, F1, F2는 InAs 채널을 공통전극으로 하고 있는 강자성 전극이며, 전극간 거리(L_x)는 캐리어의 평균 자유 행로 길이를 감안하여 수 마이크로미터가 되도록 제작되었다. 스핀주입특성은 논-로컬(Non-local) 측정법을 이용해 측정할 수 있는데 그 측정법은 다음과 같다[18-20]. 우선 스핀주입원으로 사용되는 F2 전극에 전류를 인가하여 S1단자로 흐르게 하면서 이때 F1과 S2 사이의 전압변화를 측정하게 된다. 이렇게 되면, $x > 0$ 인 영역에서의 실제 유효한 전류의 흐름은 발생하지 않으며 F2에서 채널로 주입된 스핀에 의한 비평형상태에 기인한 전압변화 성분만을 측정할 수 있다. F1, F2의 보자력(Coercivity, H_C) 차이로부터 F1과 F2 강자성전극의 상대적인 자화방향이 평행(Parallel) 또는 반평행(Antiparallel) 상태가 되도록 외부 인가자장의 크기와 방향을 변화시키면 그에 따른 스핀주입 신호를 측정하게 된다.

강자성 전극간 거리 L_x 가 $10.6 \mu\text{m}$ 인 스핀소자에 대해 논-로컬방식으로 측정한 전형적인 스핀주입신

호를 그림17에 나타내었다. 이때 사용된 강자성 전극층 F1, F2는 CoFe과 NiFe로 각각 $70 \text{ Oe}(H_{C1})$ 과 $30 \text{ Oe}(H_{C2})$ 의 보자력을 나타내고 있으며 전극층의 자화배열상태가 반평행한 상태의 자기장 영역에서 저항의 변화가 보이는 것을 알 수 있다. 보다 작은 $L_x(=3.2 \mu\text{m})$ 를 갖는 소자의 경우 그림14의 신호와 동일한 경향을 보이지만 저항변화의 폭은 더 크게 나타나게 되는데, 이는 스핀확산거리(Spin Diffusion Length)가 제한되어 있기 때문에 스핀주입부(F2)와 스핀감지부(F1)의 거리가 짧을수록 스핀주입에 의한 스핀 비평형상태의 폭이 더 크게 나타나는 것으로 해석할 수 있다. 통상적으로 스핀주입에 의한 신호는 측정온도가 올라감에 따라 줄어들게 되는데 이

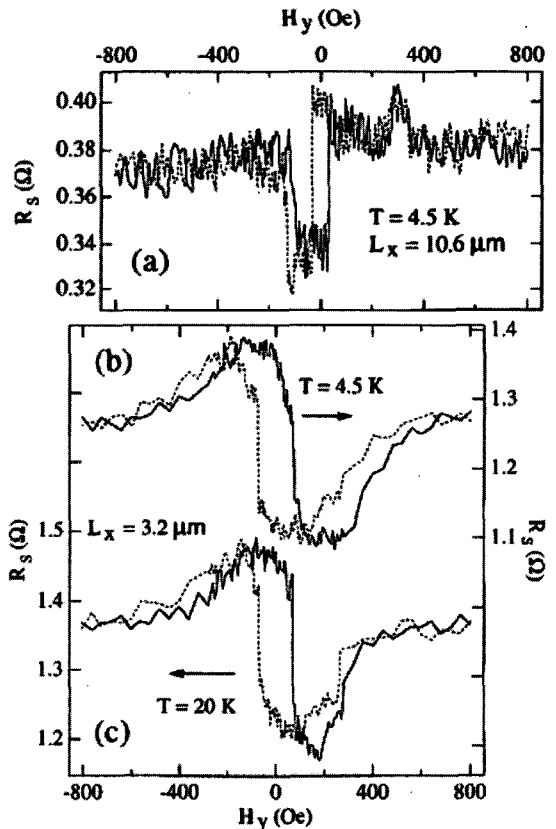


그림 17. Examples of data showing detection of electrical spin injection.

는 양자 우물에서의 스핀 전도에 관한 최근 연구결과로부터 규명되었다.

이와 같은 일련의 연구결과들은 높은 이동도(Mobility)를 갖는 반도체 2DEG 채널로의 전기적인 스핀주입과 함께 강자성전극을 이용한 주입스핀성분의 감지가 가능하다는 것을 증명해주고 있으며 더 나아가 Datta와 Das가 제안한 구조와 유사한 개념의 스핀-FET의 구현 가능성을 제시하고 있는 것으로 해석될 수 있다. 그러나 여전히 매우 낮은 수준의 스핀주입효율과 나노크기의 스핀소자제작에 관한 공정확보 부분은 추가 연구를 통해 개선이 필요한 실정이다.

4.2 스핀 발광 다이오드(Spin Light Emitting Diode)

반도체로의 스핀 주입 현상을 검증하는 또 하나의 방법으로 스핀 LED(Spin Light Emitting Diode) 소자를 제작하여 전기적으로 주입된 스핀 정보를 광학적으로 측정하는 것이 있다. 이러한 스핀 LED는 스핀 주입 특성을 직접적으로 측정할 수 있을 뿐 아니라, 스핀 광소자로의 직접 활용이 가능하기 때문에 최근 들어 매우 활발히 연구가 진행되고 있다. 특히 III-V족 화합물 반도체는 스핀분극된(Spin Polarized) 전자가 긴 수명 시간(Life Time) 및 확산거리 그리고 큰 g 상수(g factor)를 가지고 있어 서로 다른 이종접합 계면을 통한 스핀전송이 용이하다는 장점을 가지고 있다. 일반적으로 스핀 LED 제조를 위해서는 스핀 주입원, 스핀주입 그리고 반도체 이종접합의 형성 기술 등이 필수적이다. 스핀 주입원 으로서는 자성반도체 또는 일반적인 강자성 금속이 사용된다.

자성반도체는 스핀트로닉스 분야의 핵심재료로 전자의 전하와 스핀을 제어하기 위하여 반도체이면서 동시에 자성을 갖는 재료를 말한다. 분자선 에피택시(Molecular Beam Epitaxy, MBE) 성장법을 이용하여 GaAs에서 Ga의 일부를 천이금속인 Mn으로 약 7% 까지 치환시킴으로써 약 110 K의 온도에서 자성 반도체 특성이 보고된 이후 세계적으로 매우 활발한 연구가 진행되고 있다. 최근에는 자성금속의 자기 터널 접합 소자(Magnetic Tunnel Junction)와 유사한 GaMnAs/GaAlAs/GaMnAs(자성반도체/비자성반도체/자성반도체) 구조에서 터널링 자기

저항 효과를 관찰하였다. 자성금속/반도체에서 스핀주입시 계면에서의 스핀산란 및 전도도 불일치에 의해 스핀주입 효율이 떨어지는 문제를 근본적으로 해결하기 위하여 새로운 자성반도체를 개발하고 이를 이용한 자성반도체/반도체 구조의 스핀소자를 개발하기 위하여 많은 연구가 진행되어 왔다.

1999년 독일 Wurzburg 대학의 Molenkamp 그룹 [15]과 일본 동북대 Ohno 그룹과 캘리포니아 Santa Barbara 대학의 Awschalom 그룹[16]에서 자성반도체를 이용한 스핀소자의 결과를 각각 발표하였다. Molenkamp 그룹은 GaAs/AlGaAs 발광 다이오드(Light-emitting Diode, LED)에 스핀 얼라이너(Spin Aligner)로서 II-VI족 자성반도체인 BeMnZnSe를 사용하여 4 K에서 90%의 스핀 주입 효율을 달성하였다(그림18). 또한 Ohno[16] 등은 GaAs 헤테로구조(Hetero Structure)에 III-V족 자성반도체인 GaMnAs를 사용하여 액체질소 온도에서 자기장에 따라 서로

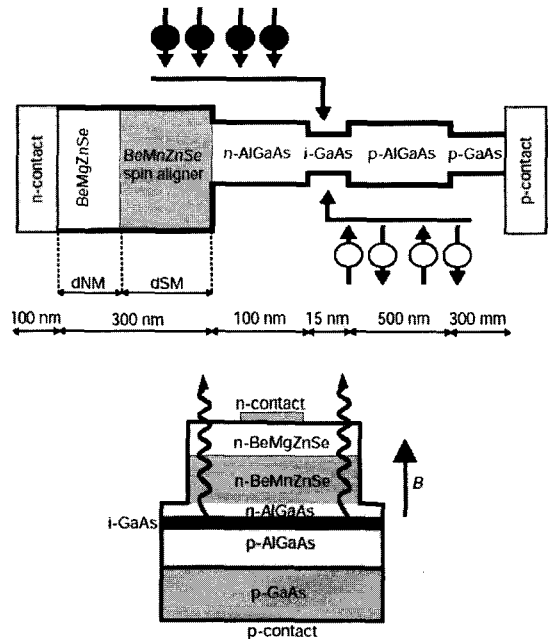


그림 18. Schematic band structure of the spin-LED (upper) and Side view of the device.

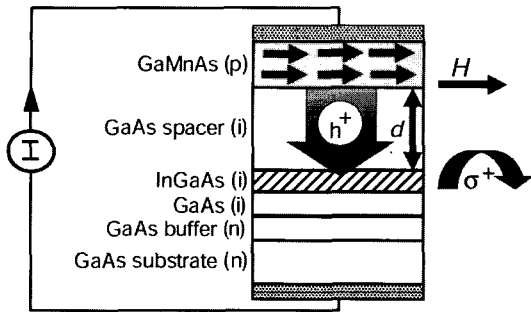


그림 19. Electrical spin injection in an epitaxially grown ferromagnetic semiconductor heterostructure, based on GaAs.

다른 방향으로 스핀분극된 빛을 검출함으로써 스핀 발광 다이오드의 응용 가능성을 제시하였다(그림 19). 하지만 두 연구 모두 Spin LED의 동작온도가 상온이 아니라는 한계성을 가진다. 따라서 큐리온도가 상온 이상의 자성반도체를 찾는 연구가 스핀트로닉스 연구 분야의 최대 현안중 하나이다.

강자성 금속의 경우 상온 이상으로 매우 높은 큐리온도를 가지고 있지만, 반도체와의 계면에서의 전도도불일치(Conductivity Mismatch) 문제를 가지고 있기 때문에 쇼트키 장벽(Schottky Barrier) 또는 절연체 터널장벽(Tunnel Barrier)을 삽입한 구조가 널리 응용되고 있다. 미 해군연구소의 연구팀은 다음 그림20과 같이 쇼트키 장벽을 이용한 강자성금속 / AlGaAs 구조의 스핀 LED 구조를 통해 약 6.5%의 스핀 분극율을 가지고 반도체로의 스핀주입이 이루어지는 것을 광학적으로 측정하는데 성공하였으며 [17], 2001년 일본 동북대의 연구팀에 의해 p-형 GaMnAs 자성반도체를 이용한 에사키 다이오드(Esaki Diode) 형태의 구조[18]에서 스핀 LED를 통한 스핀전송을 보고한 이후 터널링 현상을 이용한 스핀-LED 구조에 많은 관심이 집중되었다. 그러나 p-형 자성반도체를 스핀 주입원으로 사용하는 경우 홀(Hole)이 스핀전송에 기여하는 캐리어로서 작용하게 되는데 홀은 전자에 비해 상대적으로 짧은 스핀 수명시간을 나타내게 되므로 효과적으로 스핀분

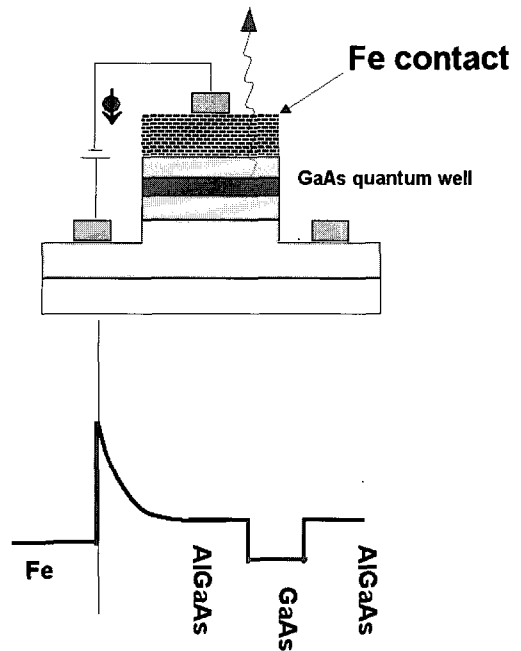


그림 20. Schematic of the ZnMnSe/AlGaAs-GaAs spin-LED.

극된 캐리어를 주입하기 위해서는 매우 높은 캐리어 농도를 필요로 한다는 제한점을 가지고 있다. 이에 반해 최근 스핀분극된 전자를 이용하는 제너 다이오드(Zener Diode) 구조를 응용한 GaAs/(Ga,Mn)As 구조의 스핀 LED에서 약 80%의 스핀주입효율 특성이 보고되었다[19]. 최근에는 강자성금속을 스핀 소스로 이용한 상온 Spin LED[20]가 보고됨에 따라 하이브리드 자성금속-반도체 스핀소자의 개발 전망을 한층 밝게 해 주고 있다.

5. 결론

국내에서는 1990년 초부터 금속을 기반으로 하는 스핀트로닉스인 GMR 및 TMR에 관한 연구를 수행해 왔다. 반면 반도체를 기반으로 하는 스핀트로닉스에 관한 연구는 최근부터 시작되었지만 연구의 저변이 짧은 시간에 확대되었고 많은 좋은 연구 결과를 보이고 있다. 포항공대 스핀 물성 연구센터, 동국

대 양자 기능 반도체 연구센터, 한양대 양자 광기능 물성 연구센터를 중심으로 반도체 스핀트로닉스 관련 연구를 진행 중이다. 특히 한국과학기술연구원은 KIST 비전21 프로그램으로 국내 대학뿐 아니라 해외의 우수 연구기관과 네트워크를 형성하며 스핀 주입 현상에 관한 연구, 스핀 트랜지스터와 스핀 관련 원천기술에 관한 연구에 박차를 가하고 있다.

광-전하-스핀을 동시에 제어하는 스핀트로닉스의 기술은 오래 전부터 그 중요성이 인식되었으나 최근에 와서야 활발하게 연구가 시작된 새로운 도전과 기회의 영역임에 틀림없다. 그럼에도 불구하고 지금까지 연구개발의 현황을 살펴보면 기술 진보가 예상보다 매우 빠르게 진행되고 있다. 현재로서 스핀트로닉스의 미래를 정확히 예측할 수는 없지만 스핀 트랜지스터와 같은 새로운 나노 전자 소자의 출현으로 새로운 전자 기술의 세계가 열릴 것으로 예상되고 있다.

참고 문헌

[1] M. Baibich et al, Phys. Rev. Lett. 61, p. 2472, 1988.
 [2] M. Jullière, Phys. Rev. Lett. 54 A, p. 225, 1975.
 [3] Moodera et al., Phys. Rev. Lett. 74, p. 3273, 1995.
 [4] M. Johnson and Silsbee, Phys. Rev. Lett. 55, p. 1790, 1985.
 [5] M. Johnson and Silsbee, Phys. Rev. B 37, p. 5312, 1988.; Phys. Rev. B 37, p. 5326, 1988.
 [6] M. Johnson, Phys. Rev. Lett. 70, p. 2142, 1993.
 [7] F. J. Jedema, A. T. Filip, and B. J. van Wees, Nature 410, p. 345, 2001.
 [8] S. Datta and B. Das, Appl. Phys. Lett. 56, p. 665, 1990.
 [9] Y. Ohno, D. K. Young, B. Beschoten, H. Matsukura, H. Ohno, and D. D. Awschalom, Nature 402, p. 790, 1999.
 [10] S. F. Alvarado, P. Renaud, Phys. Rev. Lett. 68, p. 1387, 1992.
 [11] J. Luo, H. Munekata, F. F. Fang, and P. J. Stiles, Phys. Rev. B 41, p. 7685, 1990.
 [12] P. R. Hammer, B. R. Bennett, M. J. Yang, and M. Johnson, J. Appl. Phys. 87, p. 4665, 2000.
 [13] P. R. Hammer and M. Johnson, Appl. Phys. Lett. 79, p. 2591, 2001.

[14] R. H. Silsbee, Phys. Rev. B 68, p. 153312, 2001.
 [15] R. Fiederling, M. Keim, G. Reuscher, W. Ossau, G. Schmidt, A. Waag and L. W. Molenkamp, Nature 402, p. 787, 1999.
 [16] Y. Ohno, D. K. Young, B. Beschoten, F. Matsukura, H. Ohno and D. D. Awschalom, Nature 402, p. 790, 1999.
 [17] R. M. Stroud, A. T. Hanbiki, Y. D. Park, G. Kioseoglou, A. G. Petukhov, and B. T. Jonker, Phys. Rev. Lett. 89, p. 166602, 2002.
 [18] M. Kohda, Y. Ohno, K. Takamura, and H. Ohno, Jpn. J. Appl. Phys. 40, L1274, 2001.
 [19] P. van Dorpe, Z. Liu, W. van Roy, V. F. Motsnyi, M. Sawicki, G. Borghs, and J. de Boeck, Appl. Phys. Lett. 84, p. 3495, 2004.
 [20] A. T. Hanbicki, B. T. Jonker, G. Itskos, G. Kioseoglou, and A. Petrou, Appl. Phys. Lett. 80, p. 1240, 2002.

저자|약력



성명 : 이 경일

◆ 학력

- 1999년 광운대 전자재료공학과 공학사
- 2001년 광운대 대학원 전자재료공학과 공학석사
- 현재 연세대 대학원 금속시스템공학과 박사과정

◆ 경력

- 2001년 - 2003년 KIST 위촉연구원



성명 : 이 우영

◆ 학력

- 1986년 연세대 금속공학과 공학사
- 1988년 연세대 대학원 금속공학과 공학석사
- 2000년 Univ. of Cambridge 물리학과 이학박사

◆ 경력

- 1988년 - 1993년 포항산업과학연구원 (RIST) 주임연구원
- 1993년 - 1995년 삼성전기 종합연구소 선임연구원
- 1999년 - 2000년 케임브리지대 Cavendish Laboratory Research Associate
- 2001년 - 2001년 미국 해군연구소 방문연구원
- 2001년 - 2003년 KIST 선임연구원
- 2003년 - 현재 연세대 금속시스템공학과 교수