

Nanotube기반 메모리소자

황호정, 강정원 (중앙대학교)

1. 서론

나노튜브의 대명사 격으로 쓰이는 탄소나노튜브(CNT: carbon nanotube)는 1991년 일본의 Iijima가 전기방전법으로 풀러렌을 합성할 때 축구공 모양의 풀러렌 이외에도 침상구조(다층 탄소나노튜브)가 합성됨을 투과전자 현미경에 의해 확인함으로써 처음 발견되었다. 그 이후로 Iijima와 미국의 IBM 연구소의 Bethune 등이 전기방전시 Fe, Ni, Co 등과 같은 전이금속을 첨가하였을 때도 단층 탄소나노튜브가 만들어짐을 발견하였으며¹⁾, 이에 관한 본격적인 연구는 1996년 미국의 Smalley 그룹이 레이저 증발법에 의해 상당량의 시료를 만들어내면서부터 활발하게 추진되었다. 탄소나노튜브는 말 그대로 탄소로 구성되어 있는 속이 빈 튜브모양의 구조체이고 나노란 말은 직경의 크기가 수 내지 수십 나노미터이기 때문에 붙여진 이름이다. 직경이 수 나노미터의 크기가 되면 원주방향으로 움직이는 전자의 운동이 제한을 받게 되고, 따라서 저차원 양자현상이 나타나게 된다. 이 양자현상은 또 튜브의 축에 대하여 감기

형태(chirality)에 따라서 아주 다르게 나타나서 탄소나노튜브는 반도체 성질을 띠거나 금속성질을 띠기도 한다. 이러한 성질은 탄소나노튜브에서만 나타나는 특이한 현상으로 탄소나노튜브의 다양한 응용 요인이 된다. 또한 탄소나노튜브는 직경이 나노크기인 반면에 길이는 수 마이크로미터에서 수 밀리미터까지 길어서 길이 대 직경의 비가 수만이 넘는다. 탄소나노튜브는 흑연을 둘둘 말아 놓은 형태이기 때문에 탄소재료가 갖고 있는 역학적 견고성을 그대로 갖고 있다. 또 모든 원자가 표면에 노출되어 있으므로 외부 기체와 반응할 뿐만 아니라 외부 기체와 반응할 경우 탄소나노튜브 자체의 전도성이 아주 크게 변하여 이를 이용한 고감도 센서 등에도 응용이 되고 있다. 이러한 특성들 때문에 탄소나노튜브는 나노기술 분야에서 가장 각광받고 있는 재료이며 NT, BT, IT 모든 분야에서 고기능, 다기능 성질을 보여주고 있다. 이 분야 연구는 아직도 기초단계에 있으면 그동안 각종 소자 응용에 관한 많은 연구결과가 보고되었으며, 응용분야에 따라 그 발전속도가 상이하다. 예를 들어 탄소나노튜브의

뾰족한 성질을 이용한 전계방출디스플레이 개발은 상당히 실용화에 근접해 있다고 말할 수 있다. 그러나 트랜지스터 응용은 아직도 금속과 나노튜브 사이의 접합에 관한 이해가 부족하여 실용화와 단계에 도달하지 못한 상태이다.

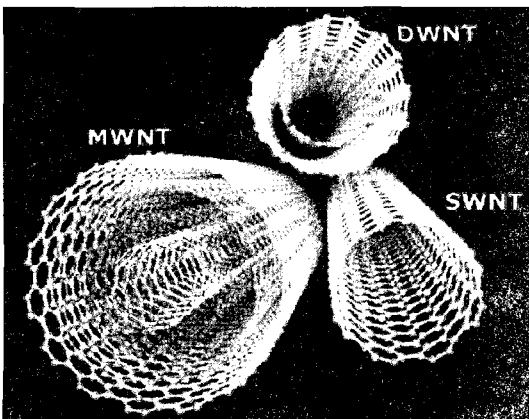
정보저장 기억소자(Memory)는 현재 마이크로전자공학의 핵심영역중의 하나로, 고집적률, 고속정보처리능력, 저전력 소비 및 접적기술 용이성 등의 분야에서 활발한 개발이 이루어지고 있다. 본고에서는 아직 실용화에는 거리가 있지만 현재 관심이 고조되고 있는 탄소나노튜브 메모리소자 개발에 대한 전반적인 현황과 그 전망에 대해 알아보고자 한다. 탄소나노튜브를 사용하면 CD 1000장 이상의 정보를 저장할 수 있는 테라급 메모리칩을 만들 수 있다. 본고는 제 I절 서론에 이어 제 II절에서는 탄소나노튜브에 대한 간략한 이해와 제 III절의 탄소나노튜브기반 메모리소자의 연구 동향, 제 IV절의 향후 전망 등으로 구성되어있다.

II. 탄소나노튜브

탄소나노튜브의 종류는 합성 방법과 실험 조건에 따라 그림 1과 같이 단층(single-wall), 다층 (multi-wall) 나노튜브 등으로 분류한다. 단층 나노튜브는 단순히 흑연구조 한 층을 말아 끝을 연결해 놓은 구조이고, 직경은 보통 0.5 ~ 3 nm 이며, 층의 개수가 증가함에 따라서, 각 층은 0.34 nm 정도의 간격으로 겹겹이 둘러싼다. 다층 탄소나노튜브에서는 각 층 사이가 흑연에서와 비슷하게 반데르발스 결합을 하여 다발을 이루면서 서로 엉겨 붙는 성질을 가지고 있다. 그림 2는 흑연판을 말아 감는 방향에 따라 만들어진 단층 나노튜브 모양을 보여주고 있다.

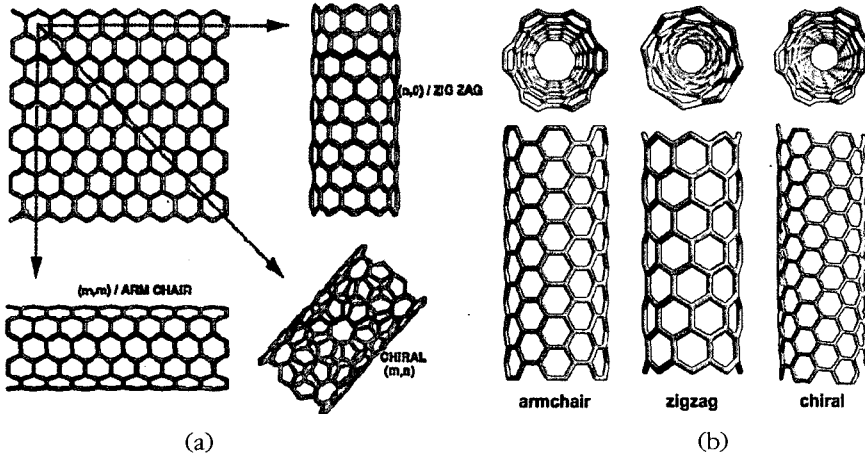
탄소나노튜브의 원자구조는 흑연 한 층을 둘둘 말아 감은 형태로 쉽게 생각할 수 있다. 흑연판은 육각형의 반복으로 이루어져 있으며, 이 반복 벡터는 그림 3에서 보는 바와 같이 두 개의 2차원 기본단위 벡터 a_1 과 a_2 에 의해 모두 표현될 수 있다. 따라서 흑연판 위에서의 병진 벡터는 다음과 같이 표시된다.

$$C_h = ma_1 + na_2 \quad (1)$$



〈그림 1〉 탄소나노튜브 종류

여기서 m 과 n 은 정수이다. 나노튜브는 바로 이 벡터에 의해 정의된 점을 연결하여 감으면 만들어지고, 직경 및 감긴 형태는 (m,n) 에 의해 표시된다. 이 벡터는 나노튜브의 chiral 벡터와 동일하다. 그림 2(a)의 상단우측은 $(m,0)$ 의 점을 잡아 둘둘 말은 zigzag 나노튜브로서 튜브의 가장자리 모양이 zigzag이다. 하단좌측은 (m,m) 의 점을 잡아 만든 armchair 나노튜브로 가장자리의 모양이 안

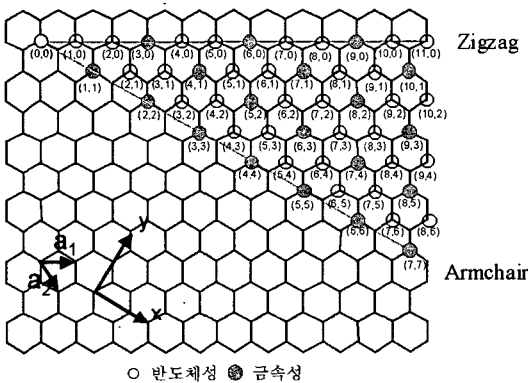


〈그림 2〉 탄소나노튜브 구조 (a) 흑연 판을 둘둘 마는 방향에 따른 탄소나노튜브 구조, b) armchair형, zigzag형, chiral형 나노튜브의 단면 및 측면 구조

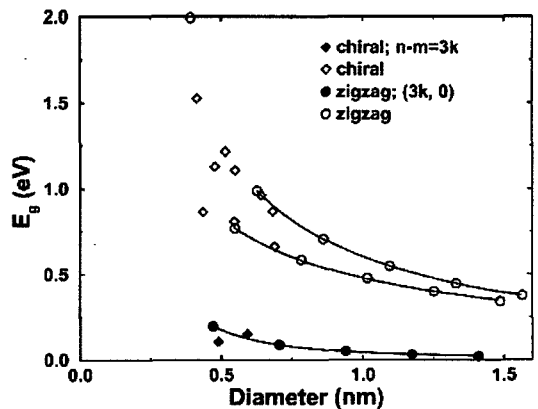
각의자 모양이며, 대각방향은 (m,n) 점의 방향으로 만든 chiral 나노튜브모양이다.

탄소나노튜브의 이러한 주기성은 그림 3에 보이는 것과 같이 각 나노튜브의 직경과 chiral 벡터에 따라 전기 전도성이 금속성 또는 반도체성을 나타내는데, 이를 요약하면 다음과 같다. (m,n) 나노튜브에서 $(m-n) =$

$3k$ ($k=0,1,2,\dots$) 일 경우는 금속성 나노튜브이며 이외의 경우는 반도체성 나노튜브가 된다. 그러므로 zigzag형 나노튜브는 대부분 반도체성이며 armchair형 나노튜브는 모두 금속성이다. 그림 4는 탄소나노튜브의 반경이 증가함에 따라서 반도체성 나노튜브의 밴드갭이 감소하는 것을 보여준다.



〈그림 3〉 탄소나노튜브 전기적 특성



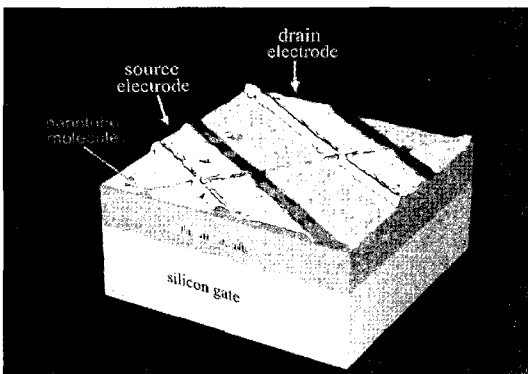
〈그림 4〉 탄소나노튜브 밴드갭 [2]

III. 탄소나노튜브기반 메모리소자

1. Back-gate 탄소나노튜브 전계효과 트랜지스터(CNT-FET)

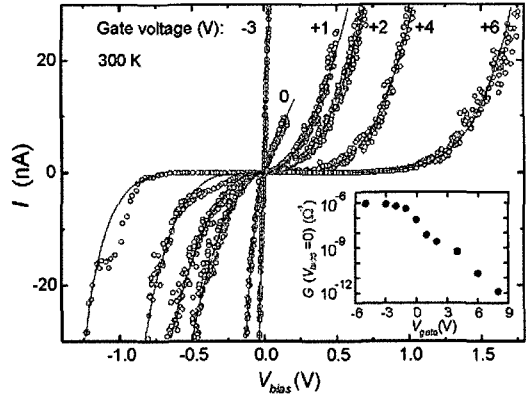
탄소나노튜브를 이용한 최초의 전자소자는 금속성 단층탄소나노튜브의 단전자 트랜지스터이다.^[3] 탄소나노튜브를 측정하기 위해서는 반도체공정과 같은 방법으로 광 또는 전자선 사진술을 써서 금속을 기판위의 나노튜브에 증착하여 외부의 측정 장치와 연결해야 한다. 이때 금속과 나노튜브의 접합이 접촉 저항을 무시할 수 있는 Ohmic 연결을 만들기 쉽지는 않다. 따라서 큰 접촉 저항을 갖게 되므로 ‘금속-탄소나노튜브-금속’의 연결 상태가 마치 두 금속 전극사이에 금속성 탄소나노튜브가 터널링 장벽으로 차폐되어 있는 섬으로 격리된 것과 같은 모양이 된다. 이런 소자는 양자점 및 양자선을 갖는 단전자 트랜지스터로 작동될 수 있다.

그림 5는 전형적인 back-gate CNT-FET의 구조와 전류-전압 특성을 보여준다. 게이트 전압 (V_g)가 0보다 클 때에는 매우 낮은 소



(a)

〈그림 3〉 Sample Community Entities



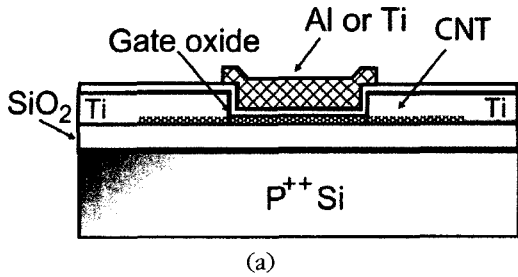
(b)

〈그림 5〉 (a) Back-gate CNT-FET 구조 (b) 전류-전압 곡선^[3]

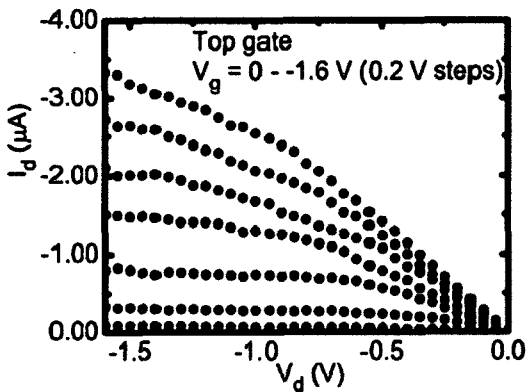
스-드레인 전압(V_{bias})에서 전류가 거의 흐르지 않는 것을 볼 수 있다. 소스-드레인 전압이 증가함에 따라서, 비선형적인 전류-전압 특성을 보여준다. 그림 5(b)의 내부 그림은 낮은 소스-드레인 전압에서 게이트 전압의 변화에 따라 1×10^6 이상의 전도도 (conductance) 변화를 보여준다.

2. Top-gate 탄소나노튜브 전계효과 트랜지스터

그림 6은 전형적인 top-gate CNT-FET의 구조와 측정된 드레인 전류(I_d) - 드레인 전압(V_d) 특성을 보여준다. 파라미터는 게이트 전압(V_g)이다.^[4] 도핑된 실리콘 기판위에 약 300 nm 정도의 실리콘 산화막을 증착하고, 단층탄소나노튜브를 분산시켜 붙인 후 원자현미경을 통해 위치를 확인한다. 그리고 전자선 사진술을 써서, 크롬이나 티타늄 혹은 팔라듐 등의 금속선을 나노튜브위에 약 30 nm 두께로 진공 증착해 연결한다. 탄소나노



(a)



(b)

〈그림 6〉 (a) Top-gate 탄소나노튜브 트랜지스터 구조 (b) 전류-전압 곡선^[4]

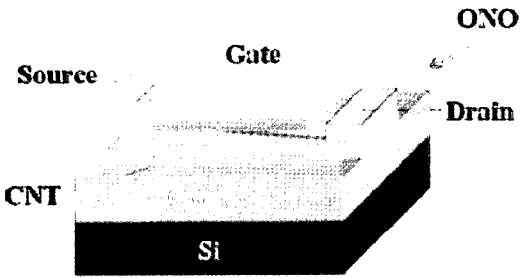
튜브와 크롬, 티타늄 접합 저항은 500 k Ω 이상으로 측정되는데 열처리 등을 통해 금속-카바이드를 형성시켜 저항 크기를 어느 정도 줄일 수 있고, 팔라듐 접합은 Ohmic 접합 특성을 얻기가 쉽다. 대체로 공통적인 결과를 요약해 보면, 첫째, 선형 영역의 일정한 드레인 인가전압 ($V_d > 0$) 에서는 게이트전압 ($V_g < 0$)이 증가함에 따라 소스-드레인 사이의 전류 ($I_d < 0$)가 증가한다. 이로부터 전하운반체는 정공(hole)임을 알 수 있고 탄소나노튜브가 p형 성질을 갖고 있다고 생각할 수 있다. 둘째, 게이트 전압 ($V_g < 0$)을 고정했을 때 드레인 전류와 드레인 전압사이의 관계는 드레인 전압 크기($|V_d|$)가 어느 정도 증가하면 전류

가 포화되는 경향을 보인다. 특히 포화영역의 드레인 전류($|I_{d,sat}|$)는 게이트 전압 ($|V_g - V_t|$)의 제곱에 비례한다. 이와 같은 결과와 분석은 전통적인 실리콘 MOSFET와 CNT-FET의 유사성이 강조되어 세밀한 분석에 앞서서 기존의 이론을 적용하여 해석하곤 한다.

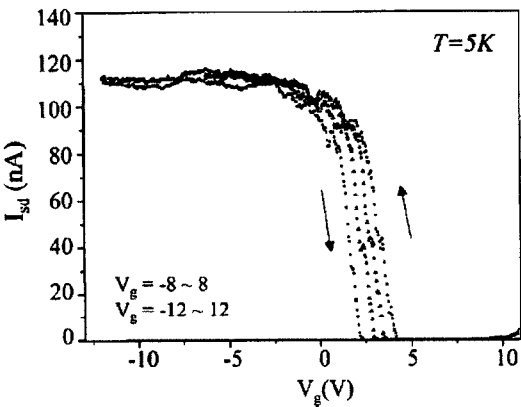
FET로 논리회로와 메모리를 고집적하기 위해서는 CMOS가 필요하므로, n형 FET가 p형과 함께 조합되어 제작되어야 한다. 따라서 p형 CNT-FET를 도핑을 통하여 n형으로 전환시키기 위해 칼륨을 증발시켜 도핑하거나, 적절한 두께의 절연층으로 덮여 있는 곳의 탄소나노튜브에 수소를 이용하여 흡착된 산소를 환원시켜 n형으로 전환시키는 방법들이 사용된다. 또한 PMMA로 덮여 있는 p형 CNT-FET영역의 탄소나노튜브에 칼륨 도핑하거나, 진공에서 200 $^{\circ}\text{C}$ 에서 10시간 동안 열처리함으로써 n형으로 전환하는 방법들이 제안되어왔다.

3. 탄소나노튜브 전계효과 트랜지스터 기반 메모리소자

그림 7(a)의 Top-gate CNT-FET 기반 메모리소자는 2003년 국내 연구진에 의하여 소개되었다.^[5] 전하저장 매체로 탄소나노튜브 위에 $\text{SiO}_2\text{-Si}_3\text{N}_4\text{-SiO}_2$ (ONO) 박막을 성장시켰다. 따라서 그림 7(a)와 같이 탄소나노튜브와 게이트사이의 ONO 박막에 탄소나노튜브로부터 터널링된 전자가 트랩 사이트에 붙잡히게 된다. 그림 7(b)에서와 같이, 게이트 전압이 4 V이상일 때 전자 트랩이 일어나 거의 60 mV의 문턱전압 이동이 전하충전시간과



(a)



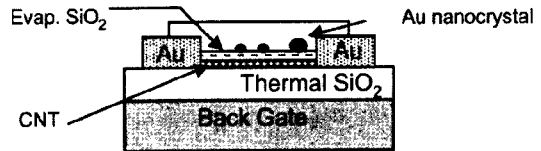
(b)

〈그림 7〉 ONO 전자저장소 CNT-FET 비휘발성 메모리소자 (a) 구조 (b) 전류-전압 곡선 [5]

무관하게 만들어졌다. ONO 전자저장소를 가지는 CNT-FET는 초고집적 비휘발성 메모리 소자에 활용될 수 있음을 보여주었다.

그림 8은 앞의 back-gate CNT-FET를 변형한 나노튜브 전계효과 트랜지스터 비휘발성 메모리소자이다.[6] Back-gate CNT-FET에 산화막/금 나노입자/산화막 등을 다시 추가한 구조이다. 이러한 CNT-FET가 동작할 때 전하가 금 나노입자에 저장되어, 게이트 전압이 사라진 이후에도 금 나노입자에서의 Coulomb blockade 현상으로 비휘발성 메모리소자로 동작하게 된다. 산화막을 통한 터널링 현상으로 인하여 비휘발성은 10 K에서

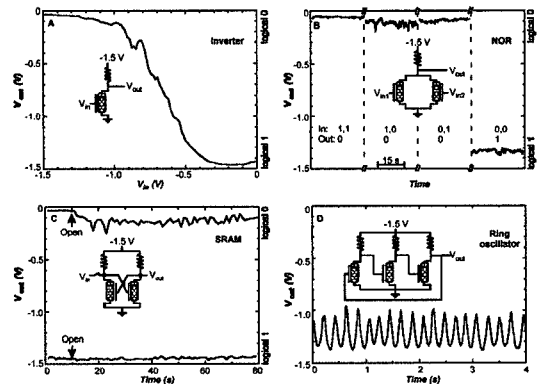
는 6200초 이상 유지되는 반면에, 상온에서는 거의 800초 정도로 측정되었다. 상온에서의 비휘발성을 향상시키기 위해서는 탄소나노튜브 위에 더욱 성능이 좋은 절연막을 성장시켜야 한다.



〈그림 8〉 탄소나노튜브 기반 금속 나노덩어리에 전하저장 비휘발성 메모리 [6]

4. CNT-SRAM

현재 탄소나노튜브 기반 기초 전자회로는 제작이 가능한 상태이다.[7] 그림 9는 탄소나노튜브로 구성된 스위칭소자와 외부저항을 연결하여 인버터, NOR 게이트, SRAM, ring 진동기를 제작하여 측정한 결과이다. 제작된 간단한 CNT-SRAM은 메모리 소자로 동작하는 것을 볼 수 있다. 외부의 입력단자를 통하여 논리값 1 및 0을 기록하고, 기록된 논리값을 읽어낼 수 있다.



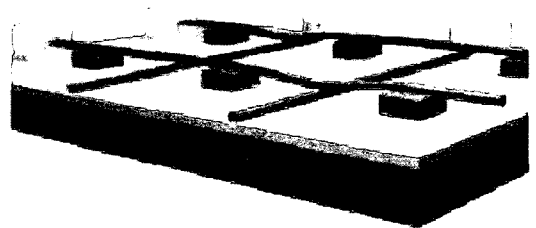
〈그림 9〉 CNT 논리회로. 인버터, NOR게이트, SRAM, Ring 진동기 [7]

5. Nanoelectromechanical CNT 메모리

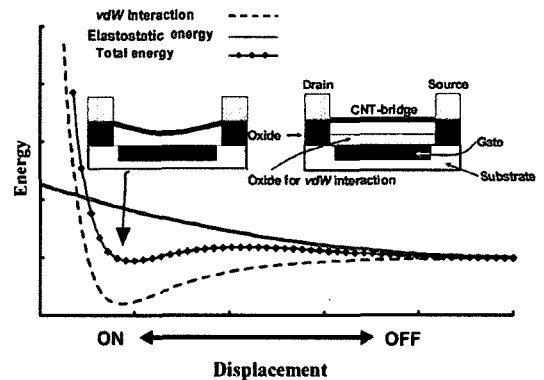
탄소나노튜브의 전기기계적 특성을 이용한 메모리⁸⁾는 그림 10과 같이 탄소나노튜브들이 서로 가로지르도록 제작한 후, 이들 탄소나노튜브 사이의 반데르발스 힘을 이용하는 소자가 최초로 소개되었다. 탄소나노튜브 사이에 전위차에 의하여 쿨롱힘에 의한 인력으로 탄소나노튜브가 서로 접촉하게 되며, 이때 전류가 흐르게 된다. 만약 탄소나노튜브의 구부러지는 정도가 탄성영역 내에 있다면, 두 탄소나노튜브 사이의 전위차가 사라질 때, 탄소나노튜브는 다시 떨어지게 된다.

최근 Nantero란 회사는 이러한 방법을 응용하여 NRAM(Nano-RAM)이라 불리는 탄소나노튜브 메모리소자를 개발하였다⁹⁾. 그림 11는 NRAM의 개념적인 동작을 보여준다. 게이트 전극에 공급된 전압에 의해 CNT에 전하가 유도된다. 정전하는 정전기력을 일으키고, 이것은 CNT를 구부린다. CNT와 게이트 사이에 발생하는 정전기력에 의해 CNT가 구부러지고 CNT가 게이트 전극 위에 접촉하게 된다. 정전기력 이외에, CNT와 게이트 전극 사이의 간격에 따른 원자간 인력도 CNT에 영향을 미쳐 CNT를 더욱 구부린다. 정전기력과 원자간 힘에 대항하여 CNT 탄성력, 즉 CNT가 본래의 위치로 복귀하려는 힘이 작용한다. 전압이 게이트에 인가될 때, CNT의 평행 위치는 정전기력, 탄성력과 원자간 힘으로부터 얻어진다. CNT와 게이트 전극 사이에 공급된 전위차가 특정 전위보다 커지면, CNT는 불안정해지고 게이트 전극에 급속하게 접촉한다. CNT를 게이트에 접촉하게 하는 전위차를 turn-on 전압이라고 정의

하면, turn-on 전압이 가해졌을 때 CNT는 게이트 전극과 접촉하게 되고, 소자는 ON-상태가 된다. 구부러진 CNT와 금속게이트 사이에 추가적으로 나타나는 원자간 인력이 ON-OFF 사이에 히스테리시스를 발생시키고 이것이 NRAM을 비휘발성 메모리 소자로 동작하게 만든다.



〈그림 10〉 반데르발스 힘을 이용한 탄소나노튜브 메모리⁸⁾



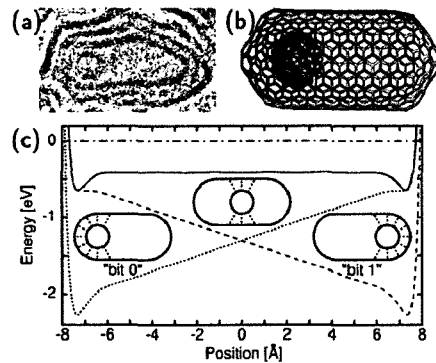
〈그림 11〉 비휘발성 NRAM의 기본 원리⁹⁾

6. 나노튜브기반 분자 전기이동 메모리 (Fullerene Electromigration Memory)

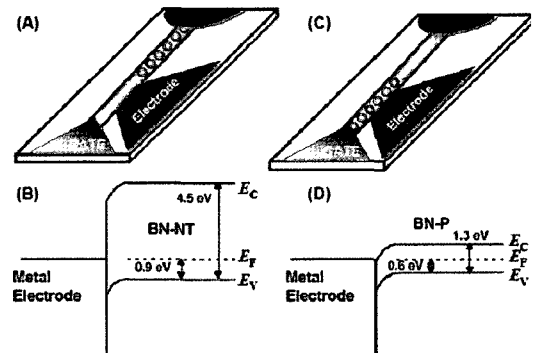
탄소나노튜브 내부에 삽입된 분자의 위치 제어를 이용한 메모리 소자인 그림 12와 같은 Bucky-Shuttle 메모리가 소개되었다¹⁰⁾. 탄소나노캡슐 내부에 삽입되어있는 풀러렌

분자가 반데르발스 힘에 의하여 탄소나노캡슐의 양쪽 끝에서 안정화되기 때문에, 풀러렌 분자의 위치를 외부의 전계로 조절하여 정보를 저장하는 방법이다. 이와 같이 Bucky-Shuttle 메모리는 탄소나노캡슐의 대량 생산의 어려움 및 조작의 어려움으로 상용화는 어렵다. 따라서 Bucky-Shuttle 메모리를 실현하기 위한 방법으로 탄소나노튜브 내부에 금속물질이 들어가서 이온화된 엔도풀러렌들이 삽입되어있는 풍각지 모양의 나노피포드를 활용하는 방법이 제안되었다.^[10] 나노피포드는 대량 합성이 가능하며, 탄소나노튜브 조작성과 동일한 방법으로 나노피포드를 조작성할 수 있기 때문에, 실현이 가능한 분자 전기이동 메모리에 활용될 수 있는 것이다. 나노피포드 내부에서 엔도풀러렌 분자 위치에 따라서 탄소나노튜브의 전기적 특성이 변화하므로, 이 변화를 외부 회로를 통하여 측정함으로써 비휘발성 메모리 소자로 활용할 수 있다. 그림 13과 같이 질화붕소나노튜브(Boron-Nitride nanotube)를 이용할 수도 있다. 탄소나노튜브의 경우에는 구조에 따라서 금속성 또는 반도체성을 가지기 때문에, 나노피포드를 이용한 분자전기이동메모리 소자에 활용하기 위해서는 반도체성 탄소나노튜브만을 선택적으로 활용할 수 있어야 하는 반면에, 질화붕소나노튜브는 그 구조와 무관하게 거의 4.5 eV 정도의 밴드갭을 가지므로 (그림13 (A)(B)) 구조에 따른 선택이 필요치 않는 장점이 있다. 또한 탄소나노튜브는 반도체성을 가진다 하여도 밴드갭이 작고 반경에 따라서 변하기 때문에, 균일하게 동작하는 메모리 소자를 제작하기 위해서는 동일한 반경의 탄소나노튜브로만 정제하는 기

술이 필수적으로 요구된다. 그러나 질화붕소나노튜브는 반경과 무관하게 밴드갭이 일정한 장점이 있다. 질화붕소나노튜브 내부에 엔도풀러렌 분자가 삽입될 경우, 그 밴드갭은 1.3 eV로 감소하기 때문에 (그림 13(C)(D)) 질화붕소나노튜브는 거의 부도체성에서 반도체성으로 변화하게 된다. 따라서 그림 13과 같이 질화붕소나노튜브 내부에서 엔도풀러렌의 위치를 제어함으로써 비휘발성 메모리로 활용이 가능하다.



〈그림 12〉 Bucky-Shuttle 메모리 (a) 합성 TEM 이미지 (b) Bucky-Shuttle 모델 구조 (c) 탄소나노캡슐에서 풀러렌의 위치에 따른 반데르발스 에너지^[10]



〈그림 13〉 질화붕소나노튜브 기반 엔도풀러렌 위치 제어 메모리

IV. 향후 전망

국내외적으로 나노튜브 관련 연구는 매우 활발하게 진행되고 있어, 그 물성특성 연구를 넘어선 상용화의 길이 넓게 열리게 될 것이다. 나노튜브 합성, 정제 및 선택적 성장 기술의 발전으로 향후 나노튜브를 이용한 다양한 전자소자의 개발이 활발하게 이루어질 것으로 예상되며, 특별히 나노튜브기반 메모리소자가 상용화될 것으로 기대된다. 탄소나노튜브를 이용한 메모리는 전통적인 전하충전 방식의 메모리소자에서부터 단전자 메모리소자, 나노전자기계기반 메모리소자, 분자전기이동 기반 메모리소자 등 다양한 방식으로 응용될 것으로 기대된다. 향후 나노튜브는 IT, NT, BT 등의 연구 및 기술개발에서 관련 연구기관 및 회사에서 활발한 연구가 진행되어 융합 환경 속에서 미래 시장 환경을 더욱 넓혀 갈 것으로 전망된다.

참고 문헌

- [1] S. Iijima, "Helical microtubules of graphitic carbon," *Nature* Vol. 354, pp. 56-58, 1991.; S. Iijima, and T. Ichihashi, "Single shell carbon nanotubes of one nanometer diameter," *Nature* Vol. 363, pp. 603-605, 1993.
- [2] R. Saito, M. Fujita, G. Dresselhaus, and M. S. Dresselhaus, "Electronic structure of graphene tubules based on C_{∞} ," *Phys. Rev. B* Vol. 46, pp. 1804-1811, July, 1992.
- [3] S. J. Tans, A. R. M. Verschueren, and C. Dekker, "Room-temperature transistor based on a single carbon nanotube," *Nature* Vol. 393, pp. 49-52, 1998.
- [4] S. J. Wind, J. Appenzeller, R. Martel, V. Derycke, and Ph. Avouris, "Vertical scaling of carbon nanotube field-effect transistors using top gate electrodes," *Appl. Phys. Lett.* Vol. 80, pp. 3817-3819, 2002.
- [5] W. B. Choi, S. Chae, E. Bae, J.-W. Lee, B.-H. Cheong, J.-R. Kim, J.-J. Kim, "Carbon-nanotube-based nonvolatile memory with oxidenitrideoxide film and nanoscale channel," *Appl. Phys. Lett.* Vol. 82, pp. 275-277, 2003.
- [6] U. Ganguly, E. C. Kan, and Y. Zhang, "Carbon nanotube-based nonvolatile memory with charge storage in metal nanocrystals," *Appl. Phys. Lett.* Vol. 87, pp. 043108, 2005.
- [7] A. Bachtold, P. Hadley, T. Nakanishi, C. Dekker, "Logic circuits with carbon nanotube transistors," *Science* Vol. 294, pp. 1317-1320,

2001.

- [8] T. Rueckes, K. Kim, E. Joselevich, G. Tseng, CL Cheung and C. Lieber. "Carbon nanotube-based nonvolatile random access memory for molecular computing," Science Vol. 289, pp. 94-97, 2000.
- [9] J. W. Ward, M. Meinhold, B. M. Segal, J. Berg, R. Sen, R. Sivarajan, D. K. Brock, and T. Rueckes, "Non-Volatile Nanoelectromechanical Memory Element Utilizing a Fabric of Carbon Nanotubes", in proceedings for Non-Volatile Memory Technology Symposium, 15-17 November 2004, pp.34-38. Orlando, Florida; J. W. Kang, J. H. Lee, H. J. Lee, and H. J. Hwang, "Electromechanical modeling and simulations of nanobridge memory device," Physica E Vol. 28, pp. 273-280, August 2005.
- [10] Y.-K. Kwon, D. Tománek, and S. Iijima, "Bucky Shuttle" Memory Device: Synthetic Approach and Molecular Dynamics Simulations, Phys. Rev. Lett. Vol. 82, No. 7, pp. 1470-1473, February, 1999.
- [11] J. W. Kang and H. J. Hwang, "Schematics and Atomistic Simulations of Nanomemory Element Based on Carbon Tube-to-Peapod Transition," Jpn. J. Appl. Phys. Vol. 73, no. 7A, pp. 4447-4452, July, 2004.

저자소개



황 호 정

2001년 2월 - 2002년 1월 대한전자공학회 부회장
 2000년 11월 - 현재 중앙대학교 제1캠퍼스 창업보육 센터 소장
 2003년 1월 - 2005년 1월 중앙대학교 공과대학장
 주관심 분야 나노 전자전기 소재개발, 반도체 공정 및 소자



강 정 원

2002년 9월 - 2003년 8월 중앙대학교 기술과학연구소 전임연구원
 2003년 9월 - 2005년 8월 중앙대학교 기술과학연구소 초빙교수
 주관심 분야 반도체소자, 반도체공정, 나노전자소자, NEMS, CAD