

논문 2005-42SD-10-4

# 오차범위 분석을 통한 고정길이 modified Booth 곱셈기의 최대오차 감소

(Maximum Error Reduction for Fixed-width Modified Booth Multipliers  
Based on Error Bound Analysis)

조 경 주\*, 정 진 균\*\*

(Kyung-Ju Cho and Jin-Gyun Chung)

## 요 약

최대 양자화 오차는  $W$  비트 입력으로부터  $W$  비트의 곱을 출력하는 고정길이 곱셈기의 성능에 많은 영향을 준다. 본 논문에서는 고정길이 modified Booth 곱셈기의 오차범위를 분석한 후 최대오차를 줄이기 위해 추가해야 하는 칼럼 수를 결정하는 방법을 제안한다. 또한, 오차범위 분석방법이 reduced-width 곱셈기 디자인 시에도 적용할 수 있음을 보인다. 시뮬레이션을 통해 제안한 오차분석 방법이 고정길이 modified Booth 곱셈기의 실제 디자인에 유용하게 사용될 수 있음을 보인다.

## Abstract

The maximum quantization error has serious effect on the performance of fixed-width multipliers that receive  $W$ -bit inputs and produce  $W$ -bit products. In this paper, we analyze the error bound of fixed-width modified Booth multipliers. Then, the estimation method for the number of additional columns for fixed-width multipliers is proposed to limit the maximum quantization error within a desired bound. In addition, it is shown that our methodology can be extended to reduced-width multipliers. By simulations, it is shown that the proposed error analysis method is useful to the practical design of fixed-width modified Booth multipliers.

**Keywords:** Fixed-width, modified Booth multiplier, quantization error, rounding

## I. 서 론

고속 곱셈기는 DSP 응용의 VLSI 구현에 필수적인 요소이다. 그러나 고속 곱셈기는 전체 시스템에서 면적과 전력소모를 많이 차지한다. 많은 DSP 응용에서 곱셈 결과는 워드길이의 증가를 방지하기 위하여 양자화된다. 예를 들면, 각각  $W$  비트인 승수와 피승수의 곱셈에서 계산된  $(2W-1)$  비트의 결과 중  $(W-1)$  비트의 LSBs(Least-Significant Bits)를 제거하고  $W$  비트로 양자화해야 하는 경우가 발생하며 이때 고정길이 곱셈기를 이용하면 효율적인 구현을 할 수 있다. 일반적인 고

정길이 곱셈기는  $(W-1)$  비트의 LSBs를 계산하는데 필요한 adder cell을 제거하고, 나머지 adder cell에 적절한 오차 보상 바이어스를 더해준다. Baugh-Wooly, CSD(Canonic Signed Digit), modified Booth 곱셈기 등의 곱셈기 구조에 적합한 다양한 방법의 오차보상 방법이 연구되었다<sup>[1]-[6]</sup>.

기존의 연구는 오차보상 시 평균 오차를 줄이는데 초점을 두었다. 그러나 DCT, FFT와 같이 멀티 스테이지를 갖는 응용에서는 앞 스테이지의 오차가 뒤 스테이지에 영향을 주어 최종 스테이지에서는 상당히 큰 오차가 발생하게 된다. 또한, 단일 스테이지의 응용에서 곱셈기의 워드길이가 증가할수록 최대오차는 선형적으로 증가한다. 이러한 경우를 방지하기 위해서 고정길이 곱셈기의 최대오차를 제한할 필요가 있다.

본 논문에서는 고정길이 modified Booth 곱셈기의 오차범위를 분석하여 워드길이에 따른 오차범위를 유도한다. 최대오차가 원하는 범위보다 클 경우, 이를 제한하

\* 학생회원, \*\* 정회원 전북대학교 전자정보공학부  
(Dept. of Electronic & Information Engr. Chonbuk National University)

※ 본 연구는 정보통신부 및 정보통신연구진흥원의 대학 IT연구센터 육성·지원 사업의 연구결과로 수행되었음

접수일자: 2005년6월2일, 수정완료일: 2005년9월25일

기 위해 추가해야할 칼럼 수를 쉽게 결정하는 방법을 제안한다. 또한, 제안한 방법이 reduced-width 곱셈기 디자인 시에도 적용할 수 있음을 보인다.

### II. Modified Booth 곱셈기

병렬 곱셈기의 디자인 시 부분곱의 수를 줄이기 위해 modified Booth 인코딩이 널리 사용된다. 워드길이가  $W$  비트이고 2의 보수인 다음 두 수  $X$ 와  $Y$ 의 곱을 고려하자.

$$X = -x_{W-1} + \sum_{i=1}^{W-1} x_{W-1-i} 2^{-i}$$

$$Y = -y_{W-1} + \sum_{i=1}^{W-1} y_{W-1-i} 2^{-i}$$
(1)

Modified Booth 인코딩에서  $x_{-1}$ 은 항상 0이고 워드길이가  $W$ 는 짝수라고 가정한다. 식 (1)의 승수  $Y$ 를 modified Booth 인코딩하면 다음과 같이 표현된다.

$$Y = \sum_{i=0}^{W/2-1} y'_{W/2-1-i} 2^{-(2i+1)}$$
(2)

여기서,

$$y'_i = -2y_{2i+1} + y_{2i} + y_{2i-1}$$
(3)

이며, 표 1에 저전력 modified Booth 인코딩 진리표를 나타내었다.

그림 1은  $W=8$ 인 경우에 대한 modified Booth 곱셈기의 부분곱 배열이다. 마지막 행의 상수벡터(0101011)는 2의 보수 곱셈 시 고려해야할 부호확장 제거를 위한 compensation 벡터이다.

### III. 고정길이 modified Booth 곱셈기

#### 1. 고정길이 곱셈기의 구조

Modified Booth 곱셈기의 부분곱은 그림 2와 같이 MP (Most-significant Part)와 LP (Least-significant Part)로 나눌 수 있다. 보다 효율적인 오차보상 바이어스를 만들기 위해 LP를 다시  $LP_{major}$ 와  $LP_{minor}$ 로 나눈다. 그림 2에서  $c$ 는  $LP_{major}$ 에 속한 칼럼 수를 나타낸다.

그림 2로부터  $(2W-1)$  비트의 이상적인 곱  $P_I$ 는 다음과 같이 표현할 수 있다.

$$P_I = S\_MP + S\_LP$$
(4)

표 1. 저전력 modified Booth 인코딩 진리표  
Table 1. Low power modified Booth encoding table.

$y_{2i+1}$	$y_{2i}$	$y_{2i-1}$	$y'_i$	$X_{sel,i}$	$(2X)_{sel,i}$	$N_i$
0	0	0	0	0	0	0
0	0	1	1	1	0	0
0	1	0	1	1	0	0
0	1	1	2	0	1	0
1	0	0	-2	0	1	1
1	0	1	-1	1	0	1
1	1	0	-1	1	0	1
1	1	1	0	0	0	0

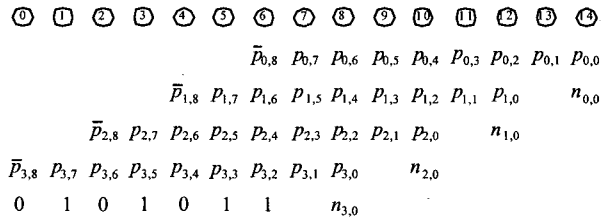


그림 1.  $W=8$ 인 경우에 대한 부분곱 배열  
Fig. 1. Partial product array for  $W=8$ .

여기서,  $S\_MP$ 와  $S\_LP$ 는 각각 MP와 LP에 속한 원소들의 합을 나타낸다.

전형적인 고정길이 곱셈기의 디자인 방법은  $S\_LP$ 의 계산에 필요한 adder cell을 제거하고,  $S\_MP$ 의 계산에 필요한 adder cell에 확실적인 추정치에 근거한 적절한 오차보상 바이어스를 더해준다. 따라서  $W$  비트로 양자화된 곱  $P_Q$ 는 다음과 같이 표현할 수 있다.

$$P_Q = S\_MP + \sigma \times 2^{-(W-1)}$$
(5)

여기서,  $\sigma$ 는 오차보상 바이어스이며, LP에서 MP로 전파되는 캐리신호를 의미한다.

반올림(rounding)과 버림(truncation) 방법에 의해 양자화된 곱은 다음과 같이 표현할 수 있다.

$$P_R = S\_MP + \sigma_R \times 2^{-(W-1)}, \quad \sigma_R = \lceil S\_LP / 2 \rceil,$$

$$P_T = S\_MP + \sigma_T \times 2^{-(W-1)}, \quad \sigma_T = \lfloor S\_LP / 2 \rfloor$$
(6)

여기서  $\lceil t \rceil$  와  $\lfloor t \rfloor$  는 각각  $t$ 에 대한 round와 floor 연산을 나타낸다. 이 방법들은 최대오차가  $2^{-(W-1)}$ 의 weight를 넘지 않는 장점이 있으나 그림 2의 모든 부분곱들을 더한 후 round와 floor 연산을 적용하기 때문에 하드웨어 사용면에서 효율적이지 못한 단점이 있다.

그림 2로부터  $S\_LP$ 는 다음과 같이 표현할 수 있다.

$$S\_LP = S\_LP_{major} + S\_LP_{minor}$$
(7)

만약,  $LP_{major}$ 가 하나의 칼럼을 가질 경우( $c=1$ ),  $S\_LP_{major}^{c=1}$ 와  $S\_LP_{minor}^{c=1}$ 는 다음과 같다.

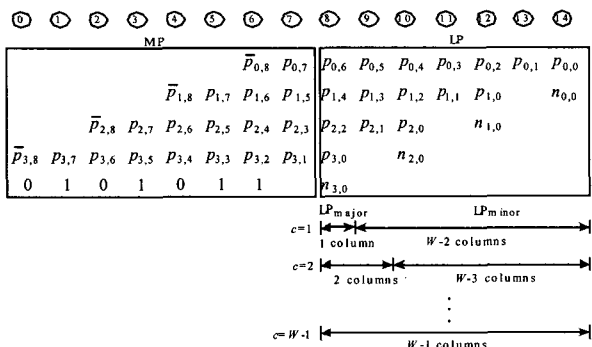


그림 2. W=8인 경우에 대한 부분곱 배열에서 MP와 LP  
Fig. 2. MP and LP in partial product array for W=8.

$$S\_LP_{major}^{c=1} = p_{0,6} + p_{1,4} + p_{2,2} + p_{3,0} + n_{3,0} \quad (8)$$

$$S\_LP_{minor}^{c=1} = 2^{-1}(p_{0,5} + p_{1,3} + p_{2,1}) + 2^{-2}(p_{0,4} + p_{1,2} + p_{2,0} + n_{0,0}) + \dots + 2^{-6}(p_{0,0} + n_{0,0}) \quad (9)$$

LP 부분에서는 LPmajor의 weight가 가장 크기 때문에 LPmajor가 LP로부터 생성된 캐리신호에 가장 큰 영향을 준다. 참고문헌 [4]에서는 LPminor에서 근사캐리를 구해 LPmajor에 더한 후 그 결과의 캐리를 오차보상 바이어스로 정의하였다. 고정길이 modified Booth 곱셈기의 구조는 그림 3과 같고 오차보상 바이어스는 다음과 같다.

$$\sigma_{[4]} = C_E[S\_LP_{major} + C_A[S\_LP_{minor}]] \quad (10)$$

여기서, CE[t]와 CA[t]는 각각 t에 대한 정확한 캐리 값과 근사캐리 값을 나타낸다. CA[S\\_LPminor]는 LPminor에서 LPmajor로의 근사캐리 값을 나타낸다.

### 2. 근사캐리 신호의 생성

그림 2의 부분곱은 Booth 인코딩 계수로부터 직접적인 영향을 받는다. S\\_LPminor를 근사하기 위해 Booth 인코딩 계수 yi''을 다음과 같이 정의한다.

$$y_i'' = \begin{cases} 1 & \text{if } y_i' \neq 0 \\ 0, & \text{otherwise} \end{cases} \quad (11)$$

표 1로부터, yi''은 다음과 같이 간단히 계산할 수 있다.

$$y_i'' = X_{sel,i} \vee (2X)_{sel,i} \quad (12)$$

여기서, ∨는 OR 연산을 의미한다.

S\\_LPminor에 대한 기대값 E[S\\_LPminor]는 c=1 인 경우 통계적인 분석을 이용해 다음과 같이 표현할 수 있다.[4].

$$E[S\_LP_{minor}] = 2^{-1} \sum_{i=0}^{W/2-2} y_i'' \quad (13)$$

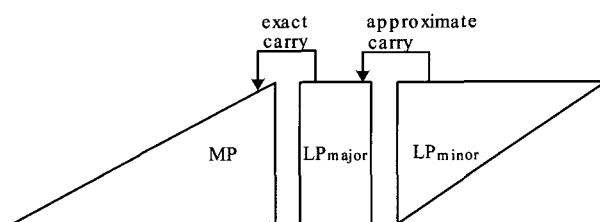


그림 3. 고정길이 modified Booth 곱셈기 구조  
Fig. 3. Fixed-width modified Booth multiplier structure.

따라서 W=8인 경우 E[S\\_LPminor]는 다음과 같다.

$$E[S\_LP_{minor}] = 2^{-1}(y_2'' + y_1'' + y_0'') \quad (14)$$

그림 2로부터 yi'에 관련된 부분곱이 LPminor에는 포함되지 않기 때문에 yi'는 S\\_LPminor의 기대값에는 아무런 영향을 주지 않음을 알 수 있다.

식 (14)에서 E[S\\_LPminor]의 반올림된 값의 최대값은 2이므로 두 개의 근사캐리 신호가 필요하며 참고문헌 [4]의 ACGP I (Approximate Carry Generation Procedure I)을 이용하여 두 개의 근사캐리 신호를 다음과 같이 계산할 수 있다.

$$a\_carry\_0 = y_2'' \vee y_1'' \vee y_0'' \quad (15)$$

$$a\_carry\_1 = y_2'' \wedge y_1'' \wedge y_0''$$

여기서 ∧는 AND 연산을 의미한다.

근사캐리 값의 합은 다음과 같이 일반화 할 수 있다.

$$\sum_{i=0}^{N_{AC}-1} a\_carry\_i = \left[ \sum_{i=0}^{\lfloor (k-c)/2 \rfloor_r - 1} \frac{y_i''}{2} \right]_r \quad (16)$$

여기서, NAC는 근사캐리(approximate carry) 신호의 수로서 NAC=⌊(k-c)/2⌋r이며 k는 제거되는 칼럼의 수로서 k=W-1-c 이다.

### IV. 오차범위 분석

이 장에서는 고정길이 modified Booth 곱셈기의 오차범위를 분석하고, 최대오차를 줄이기 위한 적절한 LPmajor의 칼럼 수 c의 결정방법을 제안한다.

#### 1. LPmajor가 한 칼럼을 갖는 경우(c=1)

W=8인 경우, 식 (8)과 (9)를 이용해 S\\_LPmajor^{c=1}와 S\\_LPminor^{c=1}의 범위를 계산하면 다음과 같다.

$$0 \leq S_{LP_{major}^{c=1}} \leq W/2 + 1 \quad (17)$$

$$0 \leq S_{LP_{minor}^{c=1}} \leq W/2 - 1$$

따라서  $S_{LP^{c=1}}$ 의 범위는 같다.

$$0 \leq S_{LP^{c=1}} \leq W \quad (18)$$

또한, 근사캐리  $a_{carry\_i}$ 는 0 또는 1의 값만을 가지므로  $S_{LP_{minor}^{c=1}}$ 을 근사하는 모든 근사캐리의 합의 범위는 다음과 같다.

$$0 \leq \sum_{i=0}^{N_{AC}-1} a_{carry\_i}^{c=1} \leq N_{AC} \quad (19)$$

최대오차는 그림 4와 같이  $LP_{minor}$ 에서 부분곱의 비트들이 (a) 모두 '0' ( $X=xx000000$ ,  $Y=xx010101$ ) 또는, (b) 모두 '1' ( $X=xx000000$ ,  $Y=xx101010$ )일 때 발생한다.  $LP_{minor}$ 에서 근사캐리로 인한 근사오차를 다음과 같이 정의하면

$$\Delta_{minor}^{c=1} = S_{LP_{minor}^{c=1}} - \sum_{i=0}^{N_{AC}-1} a_{carry\_i}^{c=1} \quad (20)$$

식 (17)과 (19)를 이용하여  $LP_{minor}$ 의 근사오차 범위를 다음과 같이 구할 수 있다.

$$-N_{AC} \leq \Delta_{minor}^{c=1} \leq (W/2 - 1) - N_{AC} \quad (21)$$

$LP_{major}$ 의 원소들과 근사캐리 신호의 덧셈 후 캐리 신호들만 MP에 보상 바이어스로서 더해지므로  $LP_{major}$ 에서 합 신호의 버림으로 인한 오차범위는 다음과 같다.

$$0 \leq \Delta_{major}^{c=1} \leq 1 \quad (22)$$

식 (21)과 (22)에 의해 LP 부분의 근사화로 인한 전

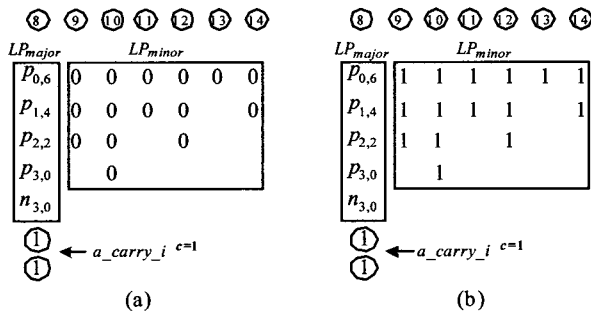


그림 4. 최대 근사오차의 발생( $c=1$ ): (a)  $X=xx000000$ ,  $Y=xx010101$ , (b)  $X=xx000000$ ,  $Y=xx101010$

Fig. 4. Worst case approximation error with  $c=1$ : (a)  $X=xx000000$ ,  $Y=xx010101$ , (b)  $X=xx000000$ ,  $Y=xx101010$ .

체 오차범위 ( $\Delta_{total}^{c=1} = \Delta_{major}^{c=1} + \Delta_{minor}^{c=1}$ )는 다음과 같다.

$$-N_{AC} \leq \Delta_{total}^{c=1} \leq W/2 - N_{AC} \quad (23)$$

따라서 고정길이 곱셈기의 양자화 오차 ( $\epsilon = P_I - P_Q$ )의 범위는 다음과 같다.

$$-2^{-W} N_{AC} \leq \epsilon^{c=1} \leq 2^{-W} (W/2 - N_{AC}) \quad (24)$$

식 (24)에서  $W=8$ 이고  $c=1$ 인 경우,  $N_{AC}$ 는 2이고, 최대 절대오차는  $2^{-(W-1)}$ 이다.  $2^{-(W-1)}$ 의 weight는 고정길이 곱셈기 곱의 LSB의 weight이다. 만약,  $W=10$ 이고  $c=1$ 인 경우, 최대오차는  $1.5 \times 2^{-(W-1)}$ 이다. 이 경우, 최대오차가 LSB의 weight보다 크기 때문에 바람직하지 않다. 따라서 최대오차를 LSB의 weight로 제한하는 방법이 요구된다. 본 논문에서는 최대오차가 요구되는 범위를 넘을 때  $LP_{major}$ 의 칼럼 수를 증가시켜 효율적으로 오차범위를 줄이는 방법을 제안한다.

2.  $LP_{major}$ 가 두 칼럼 이상을 갖는 경우 ( $c \geq 2$ )

우선,  $LP_{major}$ 가 두 칼럼인 경우를 고려한다. 그림 2로부터  $c=2$ 인 경우의  $S_{LP_{major}^{c=2}}$ 와  $S_{LP_{minor}^{c=2}}$ 는 각각 다음과 같이 표현할 수 있다.

$$\begin{aligned} S_{LP_{major}^{c=2}} &= S_{LP_{major0}^{c=2}} + S_{LP_{major1}^{c=2}} \\ &= S_{LP_{major}^{c=1}} + 2^{-1}(p_{0,5} + p_{1,3} + p_{2,1}) \end{aligned} \quad (25)$$

$$\begin{aligned} S_{LP_{minor}^{c=2}} &= 2^{-2}(p_{0,4} + p_{1,2} + p_{2,0} + n_{0,0}) + \dots \\ &\quad + 2^{-6}(p_{0,0} + n_{0,0}) \end{aligned} \quad (26)$$

$c=1$ 인 경우와 유사한 방법으로  $S_{LP_{major1}^{c=2}}$ 와  $S_{LP_{minor}^{c=2}}$ 의 범위를 다음과 같이 구할 수 있다.

$$0 \leq S_{LP_{major1}^{c=2}} \leq 2^{-1}(W/2 - 1) \quad (27)$$

$$0 \leq S_{LP_{minor}^{c=2}} \leq 2^{-1}(W/2 - 1)$$

식(16)에 의해,  $S_{LP_{major}^{c=2}}$ 의 근사캐리 값의 범위는 다음과 같다.

$$0 \leq \sum_{i=0}^{N_{AC}-1} a_{carry\_i}^{c=2} \leq 2^{-1} N_{AC} \quad (28)$$

최대오차는 그림 5와 같이  $LP_{minor}$ 에서 부분곱의 비트들이 (a) 모두 '0'( $X=xxx00000$ ,  $Y=xx010101$ ) 또는, (b) 모두 '1' ( $X=xxx00000$ ,  $Y=xx101010$ )일 때 발생한다. 식 (27)과 (28)에 따라 근사오차의 범위는

$$-2^{-1} N_{AC} \leq \Delta_{minor}^{c=2} \leq 2^{-1} \{(W/2 - 1) - N_{AC}\} \quad (29)$$

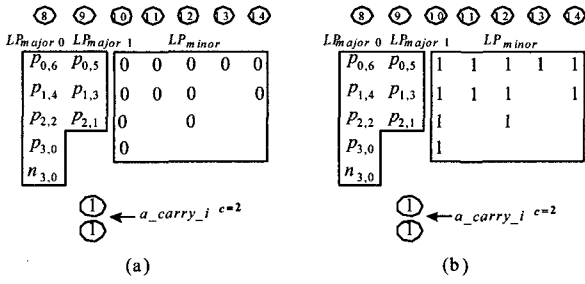


그림 5. 최대 근사오차의 발생(c=2): (a) X=xxx00000, Y=xx010101, (b) X=xxx00000, Y=xx101010  
 Fig. 5. Worst case approximation error with c=2: (a) X=xxx00000, Y=xx010101, (b) X=xxx00000, Y=xx101010.

이고  $LP_{major1}^{c=2}$ 로부터의 반올림으로 인한 오차 ( $\Delta_{major1}^{c=2}$ )의 범위는 다음과 같다.

$$-2^{-1} \leq \Delta_{major1}^{c=2} \leq 0 \quad (30)$$

식 (22), (29), (30)에 의해, LP 부분의 총 오차범위 ( $\Delta_{total}^{c=2} = \Delta_{minor}^{c=2} + \Delta_{major1}^{c=2} + \Delta_{major0}^{c=1}$ )는 다음과 같다.

$$-2^{-1}(N_{AC}+1) \leq \Delta_{total}^{c=2} \leq 2^{-1} \{(W/2-1) - N_{AC} + 2\} \quad (31)$$

따라서 고정길이 곱셈기의 양자화 오차 ( $\epsilon = P_I - P_Q$ )의 범위는 다음과 같다.

$$-2^{-(W+1)}(N_{AC}+1) \leq \epsilon^{c=2} \leq 2^{-(W+1)} \{(W/2-1) - N_{AC} + 2\} \quad (32)$$

일반적인 W와 c에 대해 LP 부분의 근사화로 인한 전체 오차범위와 양자화 오차범위를 다음과 같이 유도할 수 있다.

$$\begin{aligned} -2^{-(c-1)}(N_{AC}+2^{(c-1)}-1) &\leq \Delta_{total} \leq 2^{-(c-1)}(W/2 - [c/2]_r - N_{AC} + 2^{c-1}) \\ -2^{-(W+c-1)}(N_{AC}+2^{(c-1)}-1) &\leq \epsilon \leq 2^{-(W+c-1)}(W/2 - [c/2]_r - N_{AC} + 2^{c-1}) \end{aligned} \quad (33)$$

식 (33)으로부터 최대오차를 계산하면 다음과 같다.

$$|\epsilon_{max}| = \begin{cases} 2^{-(W-1)}(1 + [(W-6)/4] \times 2^{-1}), & \text{for } c=1 \\ 2^{-(W-1)}(1 + [(W-10)/4] \times 2^{-2}), & \text{for } c=2 \\ 2^{-(W-1)}(1 + [(W-20)/4] \times 2^{-3}), & \text{for } c=3 \\ 2^{-(W-1)}(1 + [(W-36)/4] \times 2^{-4}), & \text{for } c=4. \end{cases} \quad (34)$$

고정길이 곱셈기 디자인 시 양자화 오차를  $2^{-(W-1)}$ 보다 작거나 같게 하기 위한 적절한 c값은 식 (34)를 이용

표 2.  $|\epsilon_{max}| \leq 2^{-(W-1)}$  위한 W와 c의 관계  
 Table 2. Relation Between W and c for  $|\epsilon_{max}| \leq 2^{-(W-1)}$ .

W	W<10	10≤W<14	14≤W<24	24≤W<40
c	1	2	3	4

하여 표 2와 같이 결정할 수 있다.

### 3. Reduced-width 곱셈기에 적용

(2W-1)-to-M reduced-width 곱셈기는 (2W-1)비트의 이상적인 곱으로부터 M비트의 곱을 생성한다<sup>[1]</sup>. 여기서,  $W < M < (2W-1)$ 이다.

제한한 고정길이 modified Booth 곱셈기의 오차분석 방법은 reduced-width 곱셈기에도 적용할 수 있다.

예를 들면, W=8인 15-to-9 reduced-width 곱셈기는 LSBs 6비트를 제거하여 9비트 곱으로 양자화 된다. c=1인 경우, 그림 2로부터  $0 \leq S_{LP_{minor}^{c=1}} \leq 3$ 이고 근사캐리 신호는 식 (15)와 동일함을 알 수 있다. 또한,  $-2 \leq \Delta_{minor}^{c=1} \leq 1$ ,  $0 \leq \Delta_{major}^{c=1} \leq 1$ 이다. 따라서 15-to-9 reduced-width 곱셈기의 LP 부분의 근사화로 인한 전체 오차범위는  $-2 \leq \Delta_{total}^{c=1} \leq 2$ 이고, 양자화 오차의 범위는  $-2^{-8} \leq \epsilon^{c=1} \leq 2^{-8}$ 이다.

c=2인 경우,  $0 \leq S_{LP_{minor}^{c=2}} \leq 2$ 이고 근사캐리 신호는 다음과 같이 계산된다.

$$a\_carry\_0 = y'_1 \wedge y''_0 \quad (35)$$

또한,  $LP_{minor}$ 에서의 근사캐리의 오차,  $LP_{major1}$ 에서의 반올림으로 인한 오차,  $LP_{major0}$ 에서의 버림으로 인한 오차는  $-2^{-1} \leq \Delta_{minor}^{c=2} \leq 2^{-1}$ ,  $-2^{-1} \leq \Delta_{major1}^{c=2} \leq 0$ ,  $0 \leq \Delta_{major0}^{c=1} \leq 1$ 이다. 따라서 LP 부분의 근사화로 인한 전체 오차범위는  $-2^{-1} \times 2 \leq \Delta_{total}^{c=2} \leq 2^{-1} \times 3$ 이고 양자화 오차의 범위는  $-2^{-9} \leq \epsilon^{c=2} \leq 0.75 \times 2^{-8}$ 이다.

## V. 실험 및 결과

고정길이 곱셈기의 성능을 평가하기 위해 각 워드길이에 따라 가능한 모든 입력을 고려하여 시뮬레이션을 하였다. 기존의 방법과 성능을 비교하기 위해 오차의 절대값을 취한 후 최대오차, 평균오차를 계산하였다. 표 3~5는 다양한 양자화 방법의 성능 비교이다. 표 3~5에서  $\sigma_{33}$ 는 참고문헌 [3]에서 제안한 고정길이 modified Booth 곱셈기의 오차보상 방법으로 참고문헌 [4]의 방법에 비해 오차가 더 크음을 알 수 있다. 또한, 반올림 방법과의 일치하는 횟수를 알아보기 위해 표 6에서 다음과 같이 정의 되는 적응률(hit-ratio)을 비교하였다.

$$\text{hit ratio} = \frac{\# \text{ of cases (quantized value} = \text{ideal rounded value)}}{\text{total \# of cases}} \quad (36)$$

표 3. 최대 절대오차의 비교

Table 3. Comparison of maximum absolute error.

방법	W=6 ( $\times 2^{-5}$ )	W=8 ( $\times 2^{-7}$ )	W=10 ( $\times 2^{-9}$ )	W=12 ( $\times 2^{-11}$ )	W=14 ( $\times 2^{-13}$ )	W=16 ( $\times 2^{-15}$ )
$\sigma_{[3],c=1}$	1.281	1.680	2.080	2.480	2.880	3.282
$\sigma_{[3],c=2}$	0.969	1.164	1.365	1.565	1.765	1.970
$\sigma_{[4],c=1}$	1	1	1.5	1.5	2	2
$\sigma_{[4],c=2}$	0.75	0.75	1	1	1.25	1.25

표 4. 절대오차의 평균 비교

Table 4. Comparison of average absolute error.

방법	W=6 ( $\times 2^{-5}$ )	W=8 ( $\times 2^{-7}$ )	W=10 ( $\times 2^{-9}$ )	W=12 ( $\times 2^{-11}$ )	W=14 ( $\times 2^{-13}$ )	W=16 ( $\times 2^{-15}$ )
$\sigma_{[3],c=1}$	0.326	0.393	0.449	0.497	0.539	0.582
$\sigma_{[3],c=2}$	0.319	0.341	0.357	0.371	0.385	0.392
$\sigma_{[4],c=1}$	0.289	0.300	0.322	0.333	0.348	0.363
$\sigma_{[4],c=2}$	0.254	0.263	0.270	0.274	0.278	0.284

표 5. 적중률의 비교

Table 5. Comparison of hit-ratio.

방법	W=6	W=8	W=10	W=12	W=14	W=16
$\sigma_T$	0.5	0.5	0.5	0.5	0.5	0.5
$\sigma_{[3],c=1}$	0.748	0.678	0.618	0.573	0.537	0.520
$\sigma_{[3],c=2}$	0.711	0.726	0.720	0.707	0.692	0.681
$\sigma_{[4],c=1}$	0.791	0.810	0.783	0.766	0.745	0.732
$\sigma_{[4],c=2}$	0.895	0.892	0.883	0.875	0.866	0.854

표 3으로부터 W=10인 경우 최대오차를 LSB의 weight ( $2^{-9}$ )로 제한하기 위해 2 칼럼( $c=2$ )을 사용해야하며 W=14인 경우는 두 칼럼을 사용해도 LSB의 weight ( $2^{-13}$ )보다 크기 때문에 3 칼럼 ( $c=3$ )을 사용해야함을 알 수 있다. 이것은 표 2에서 예측한 값과 정확히 일치함을 보인다. 표 4와 6으로부터  $c=2$ 일 경우  $c=1$ 일 경우보다 평균 오차가 약 16% 감소하고 적중률도 약 10% 증가함을 알 수 있다.

## VI. 결 론

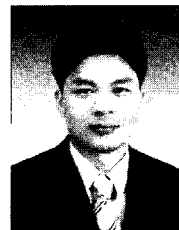
고정길이 modified Booth 곱셈기 디자인 시 최대오차가 원하는 범위보다 클 경우 추가해야할 칼럼 수를 오차범위 분석을 통해 결정하였다. 또한, 최대오차를 워드 길이 W와  $LP_{major}$ 의 칼럼 수 c의 함수로 표현하였다.

제안한 오차분석 방법을 reduced-width 곱셈기에도 확장하여 적용할 수 있음을 보였고, 시뮬레이션을 통해 오차분석 방법이 타당함을 확인하였다.

## 참 고 문 헌

- [1] J. M. Jou, S. R. Kung, and R. D. Chen, "Design of a low-error fixed-width multiplier for DSP applications," *IEEE Trans. Circuits and System II*, vol. 46, pp. 836-842, Jun. 1999.
- [2] S. M. Kim, J. G. Chung, and K. K. Parhi, "Low error fixed-width CSD multiplier with efficient sign extension," *IEEE Trans. Circuits and Systems I*, vol. 50, pp. 984-993, Dec. 2003.
- [3] M. A. Song, L. D. Van, T. C. Huang and S. Y. Kuo, "A generalized methodology for low-error and area-time efficient fixed-width Booth multipliers", *Proc. IEEE 47th MWSCAS*, I pp.9-12, Jul. 2004.
- [4] K. J. Cho, K. C. Lee, J. G. Chung and K. K. Parhi, "Design of low error fixed-width modified Booth multiplier," *IEEE Trans. VLSI Systems*, vol. 12, pp. 522-531, May 2004.
- [5] K. J. Cho, S. M. Lee, S. H. Park, J. G. Chung, "Error bound reduction for fixed-width modified Booth multiplier", *Proc., 38th Asilomar Conf. Signals, Systems, Computers, Pacific Grove, CA*, Nov. 2004.

## 저 자 소 개



조 경 주(학생회원)

2000년 원광대학교 전기공학부  
학사 졸업  
2002년 전북대학교 정보통신학  
석사 졸업

2002년~현재 전북대학교  
정보통신공학 박사과정

<주관심분야 : VLSI 신호처리, OFDM, 고속 DSL 모델>



정 진 균(정회원)

1985년 전북대학교 전자공학과  
학사 졸업

1991년 Univ. Minnesota 전기공학  
석사 졸업

1994년 Univ. Minnesota 전기공학  
박사 졸업

1995년~현재 전북대학교 전자정보공학부 부교수  
1996년~현재 전북대학교 정보통신연구소 연구원  
2003년~현재 전북대학교 IDEC 센터장

<주관심분야 : VLSI 신호처리, DSL 모델>