

Two-Tone 입력을 이용한 RF 전력증폭기 메모리 특성의 신경망 모델링

Neural Network Modeling of Memory Effects in RF Power Amplifier Using Two-tone Input Signals

황보훈 · 김원호 · 나완수 · 김병성 · 박천석 · 양영구

Hoon Hwangbo · Won-Ho Kim · Wansoo Nah · Byung-Sung Kim ·
Cheonsuk Park · Youngoo Yang

요 약

본 논문에서는 투톤(two-tone) 신호가 입력된 RF 전력 증폭기의 출력단에서 관찰되는 메모리 효과를 신경망 회로를 이용하여 모델링 하였다. 입력 신호의 톤 간격과 전력 레벨의 변화에 따른 출력 전력의 IMD(Inter-Modulation Distortion) 비대칭성을 측정하여 고출력 RF 전력 증폭기의 메모리 효과를 확인하였으며, 서로 다른 중심 주파수에서의 메모리 효과도 실험적으로 확인하였다. 투톤 입력 신호 테스트에 기초한 전력 증폭기의 모델링 방법으로 TDNN(Tapped Delay Line-Neural Network) 방식을 적용하였으며 이 방식이 다른 여러 가지 모델링 방법과 비교하여 매우 신뢰할만한 정확성을 가짐을 보였다.

Abstract

In this paper, we used neural network technique to model memory effects of RF power amplifier which is fed by two-tone input signals. The memory effects in power amplifier were identified by observing the unsymmetrical distribution of IMD(Inter-Modulation Distortion) measurements with the change of tone spacings and power levels. Different asymmetries of IMD were also found at different center frequencies. We applied TDNN technique to model LDMOS power amplifier based on two tone IMD data, and the accuracy was very high compared to other modeling methods such as the(memoryless) adaptive modeling method.

Key words : RF Power Amplifier, Memory Effect, Tapped Delay Line-Neural Network(TDNN)

I. 서 론

무선통신 기지국에서의 RF 전력 증폭기의 출력을 선형화 하기 위해서 지금까지 많은 연구가 수행되어 왔다^{[1],[2]}. 현재까지 연구가 진행되어온 방식들은 크게 아날로그 방식과 디지털 방식으로 나눌 수 있다. 요즘도 아날로그적인 방식으로 선형화 하는 기법들이 소개되고 있지만 아날로그 방식은 일반적으로 효

율이 낮으며 단가가 높은 단점이 있다. 예를 들면 아날로그 방식의 보상 효율은 5~8%, feed-forward 방식도 6~10% 정도의 효율을 보이고 있지만 디지털 방식은 12~14%의 효율을 보이고 있다. 더구나 최근의 WCDMA나 CDMA-2000^{[3],[4]}과 같은 광대역, 고출력 시스템에서 발생하는 메모리 효과를 보상하기 위해서는 아날로그 방식으로는 한계가 있는 것으로 알려져 있다^{[5]~[8]}.

「본 연구는 산업자원부 지방기술혁신사업(RTI04-03-04) 지원으로 수행되었음.」

성균관대학교 정보통신공학부(School of Information and Communications Engineering, Sungkyunkwan University)

· 논문 번호 : 20050818-090

· 수정완료일자 : 2005년 10월 4일

최근에는 A/D, D/A 변환기의 성능 개선으로 인하여 디지털 신호처리 기법으로 메모리 효과를 모델링하고 보상하기 위한 노력이 다양하게 수행되고 있으며 미국의 Intersil과 캐나다의 PMC-Sierra와 같은 업체들이 상용 제품을 개발하고 있는 중이다.^{[9]~[13]} 메모리 효과의 모델링이 중요한 이유는 정확한 전력 증폭기 모델을 통해서만이 완벽한 보상이 설계가 가능하기 때문이다. 일반적인 모델링 방식으로는 시스템 시뮬레이션 방식과 behavioral 방식이 있다. 간단한 특성이라면 시스템 시뮬레이션이 적합한 방식이지만 메모리 효과와 같은 복잡한 특성을 모델링 하는 데는 behavioral 방식이 적합하다.

지금까지의 디지털 메모리 효과 모델링 기법은 크게 튜튼 기반 모델링 방식, auto-correlation 방식, 복소 포락선 기반 모델링 방식, volterra series 방식, Tapped Delay Line(TDL) 방식, 신경망 방식 등으로 나눌 수 있다.^{[14]~[21]} 특히 튜튼 기반 모델링 방식으로는 parallel LN, parallel weiner, memory polynomial 방식 등이 있으며 보다 우수한 특성을 얻기 위해서 TDL 기법이 도입되고 있다.^{[20],[21]} TDL 기법은 복소 포락선 모델링 방식에도 응용될 수 있으며 최근에는 TDL 기법과 신경 회로망(neural network) 방식을 혼용한 모델링 논문이 제시되었다.^{[22]~[24]}

본 논문에서는 튜튼 입력 신호 테스트에 기초한 전력 증폭기의 모델링 방법으로 TDL 기법과 신경 회로망 기법을 결합한 TDNN(Tapped Delay Line-Neural Network) 방식을 적용하였으며 논문의 전반부에서는 전력 증폭기의 제작과 IMD의 측정을, 후반부에서는 TDNN 방식의 적용 과정을 기술하고 그 결과를 다른 방법들과 비교하여 제시한 방법의 유효성을 보였다.

II. 본 론

2-1 전력 증폭기의 설계 및 제작

그림 1은 전체 과정의 개요를 보인다. 우선 실험에 사용될 전력 증폭기를 설계하고, 설계된 전력 증폭기의 특성을 시뮬레이션을 거쳐 검증한 후, 실제로 전력 증폭기를 제작하였다. 그리고 이 제작한 전력 증폭기를 이용하여 실험을 통해 IMD 데이터를 획득하였다. 여기서 획득한 전력 증폭기의 입력과

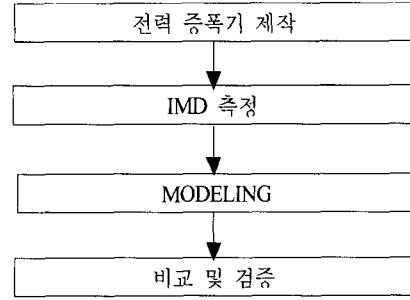


그림 1. 전체 과정의 개요
Fig. 1. Overview of all process.

출력에 대한 실험 데이터들을 여러 가지 알고리즘에 적용하여 메모리 효과를 모델링 하였다. 적용된 알고리즘으로는 다항식을 이용한 모델링, non-adaptive least square 방식, adaptive LMS(Least Mean Square) 방식, 그리고 본 논문에서 제시한 Tapped Delay Neural Network(TDNN) 방식 등이 있다.

표 1은 본 논문에서 사용한 트랜지스터의 특성을 나타낸다. 표 1에 나타난 각 트랜지스터들의 특성은 제조 회사에서 제시한 data sheet를 토대로 표기한 것이며 설계된 전력 증폭기의 line-up을 그림 2에 나타내었다.

그림 2에서 알 수 있듯이 전체 증폭기는 3개의 트랜지스터를 직렬로 연결하여 구성하였으며 전체적으로 약 58 dB 정도의 이득을 갖는다. 여기서 구동

표 1. 실험에 사용된 각 트랜지스터의 사양
Table 1. Specification of transistors in experiment.

모듈	부품명	제조회사	이득 (dB)	P1 dB (dBm)	I _D (mA)
Drive	MHL21336	Motorola	31	35	500
	MRF21045	Motorola	15	41.5	500
Main	MRF21125	Motorola	13	46	1,600

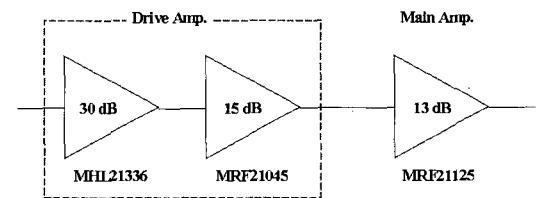


그림 2. 설계된 각 전력 증폭기의 line-up
Fig. 2. Line-up of amplifiers.

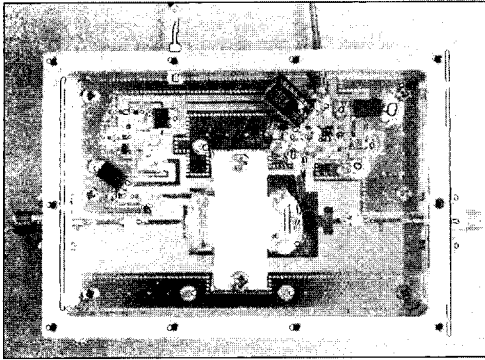


그림 3. 제작된 125 W(PEP) 전력 증폭기
Fig. 3. Fabricated 125 W power amplifier.

증폭기(drive amplifier)에는 MRF21045(Class AB, 125 W PEP, LDMOS)를 사용하였다. 이러한 라인업을 가지고 실제로 제작한 전력 증폭기의 외관을 그림 3에 나타내었다.

2-2 혼변조 왜곡(IMD)의 측정

전력 증폭기의 IMD 측정을 위한 전체적인 시스템 구성을 그림 4에 나타내었다. 벡터 신호 발생기(Agilent, E4438C)를 이용하여 WCDMA와 CDMA-2000의 각 주파수를 중심으로 하는 투톤 신호를 전력 증폭기에 입력하였다. 전력 증폭기에서 출력된 RF 출력은 감쇄기를 통과한 후 결합기를 통해 파워 미터(Agilent, E4418B)로 입력되어 출력 전력의 수치를 얻을 수 있게 하였다. 또한 스펙트럼 분석기(HP 8564-E)로 혼변조 왜곡을 관찰하였으며 이것을 GPIB에 연결하여 PC로 데이터를 전송하였다. 출력 전력이 46 dBm(40 W, average power)인 지점(P1 dB point)을 기준으로 표 2와 같이 입력 신호를 중심 주파수 2.117

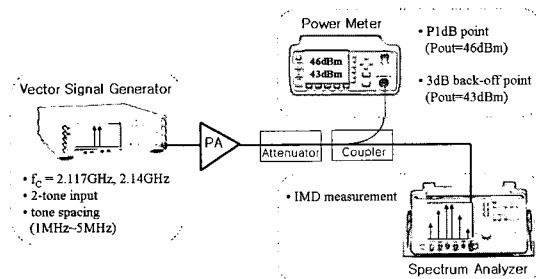


그림 4. 전체 시스템의 구성
Fig. 4. Structure of total system.

표 2. 중심 주파수 및 출력 전력 변화에 따른 two-tone 입력 신호의 평균 전력(dBm)

Table 2. Average input power with two center frequencies and output powers(dBm).

중심 주파수 \ 톤 간격	2.14 GHz		2.117 GHz	
	46 dBm	43 dBm	46 dBm	43 dBm
1 MHz	-12.46	-15.72	-12.80	-16.00
2 MHz	-12.46	-15.70	-12.84	-16.00
3 MHz	-12.42	-15.64	-12.78	-15.98
4 MHz	-12.42	-15.60	-12.74	-15.90
5 MHz	-12.32	-15.46	-12.70	-15.84

GHz와 2.14 GHz를 각각 기준으로 하여 투톤 사이의 간격을 1 MHz부터 5 MHz까지 1 MHz씩 변화를 주면서 스펙트럼 분석기를 통해 IMD를 관찰하였다. 같은 과정을 출력 전력이 43 dBm(20 W, average power)인 지점(3 dB back off point)에서 반복하였다.

2-3 측정 결과

그림 5와 그림 6은 톤 간격과 출력 전력의 변화에 대해서 IM3upper(Upper IM3)와 IM3lower(Lower IM3)의 차이를 도시한 그림이다. 메모리 효과가 없는 이상적인 경우에는 IM3upper와 IM3lower가 서로 같기 때문에 그 차이는 0이 되지만, 측정 결과에서는 그림

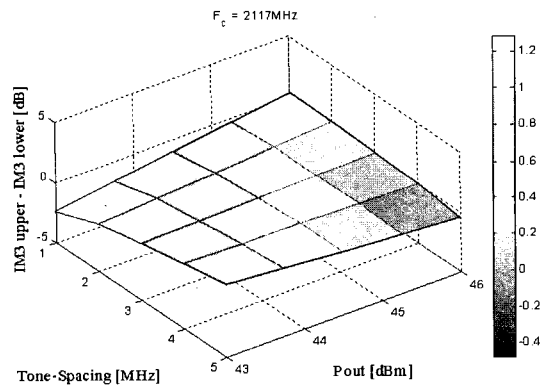


그림 5. 중심 주파수 2.117 GHz일 때의 tone 간격과 P_{out} 변화에 따른 IM3upper-IM3lower의 비대칭 양상

Fig. 5. Asymmetries of IM3upper-IM3lower for variable tone-spacings and output power at the center frequency of 2.117 GHz.

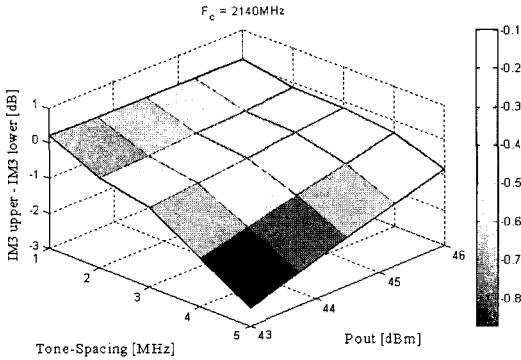


그림 6. 중심 주파수 2.140 GHz일 때의 tone 간격과 P_{out} 변화에 따른 IM3upper-IM3lower의 비대칭 양상

Fig. 6. Asymmetries of IM3upper-IM3lower for variable tone-spacings and output power at the center frequency of 2.140 GHz.

에서 볼 수 있듯이 IM3upper와 IM3lower의 비대칭성이 관측되었다. 또, 중심 주파수를 바꾸었을 때에도 바꾸기 전과 확연히 다른 비대칭 특성이 보였다. 그림에서 오른쪽에 보이는 막대 그래프에는 실제 값이 아닌 gradient 값으로 양상을 보였다.

이 실험 결과는 전력 증폭기의 IMD 특성이 tone 간격과 pout, 또 중심 주파수에 따라서 달라지는 메모리 효과를 직접적으로 나타내고 있다^{[6],[21]}.

III. Behavioral 모델링

전력 증폭기의 정확한 모델링을 위해서 최근에 부각되고 있는 기술은 Tapped Delay Line(TDL) 방식과 Neural Network(NN) 방식이다. 가장 최근에는 이들을 부합시킨 Tapped Delay Neural Network(TDNN) 방식이 나왔다^[23]. 본 논문에서는 이 TDNN 방식을 투톤 IMD 특성을 모델링 하는 기본 방식으로 채택하였으며 MATLAB을 이용하여 이 TDNN 방식을 이용한 결과를 polynomial 모델링, non-adaptive least square(correlation) 모델링, adaptive LMS(Least Mean Square) 모델링과 비교 분석하였다^{[9],[10]}. 기존에도 투톤 IMD 특성을 분석하는 논문이 있었지만 그 논문은 memory polynomial 방식을 사용했으며 본 논문은 TDNN 방식을 사용했다는 차이점이 있다^[21].

3-1 시뮬레이션

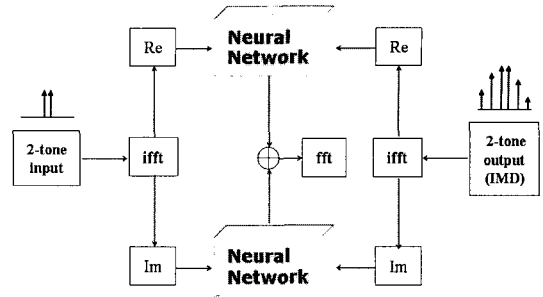


그림 7. TDNN 방식의 block diagram
Fig. 7. Block diagram of TDNN method.

그림 7은 신경망 회로를 이용한 시뮬레이션의 전체적인 과정을 보인다. 즉 투톤 입력이 역 푸리에 변환을 통해서 실수부와 허수부로 나뉘고, 측정된 출력의 IMD 신호 역시 역 푸리에 변환을 통해서 실수부와 허수부로 나뉜 후, 각각 실수부와 허수부에서의 신경 회로망을 통해서 학습되게 된다. 그림 8은 이렇게 학습된 신경망에 임의의 투톤 입력 신호가 들어갔을 때의 예측 과정을 보이고 있다. 신경망은 일단 학습된 후에는 임의의 값을 입력하였을 때 별도의 시뮬레이션이 필요 없이 바로 결과를 얻을 수 있는 특성을 가지고 있다. 그러므로 임의의 투톤 입력 신호는 역 푸리에 변환되어 학습된 신경 회로망을 거친 후, 실수부와 허수부가 합해져서 푸리에 변환을 통해서 시간 영역의 데이터로 바뀐다. 이 시간 영역의 데이터는 측정된 시간 영역의 출력 신호와 비교되어 모델링의 정당성을 검증할 수 있게 된다.

그림 9는 TDNN 방식 시뮬레이션의 알고리즘을 나타낸다. 그림에서의 delay tap은 실수부와 허수부

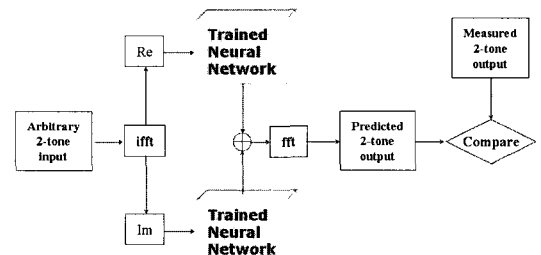


그림 8. 학습된 신경망을 이용한 임의의 입력에 대한 결과 예측
Fig. 8. Prediction for arbitrary input using trained neural network.

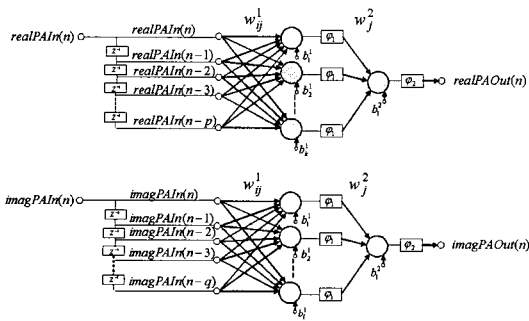


그림 9. Tapped delay neural network의 구조
Fig. 9. Structure of tapped delay neural network.

모델링에 각각 20개($p=q=20$)를 주었고 은닉 뉴런의 개수는 5개($k=l=5$)를 취하였다. 식 (1)~(4)는 그림 9에서 나타난 신경 회로망 구조의 출력을 수식으로 나타낸 것이다^[22]. 정확한 모델링을 위해서는 IMD의 위상 성분까지 고려하여야 하지만 본 논문에서는 IMD의 크기 성분만을 가지고 시뮬레이션 하였다^[25].

$$\begin{aligned}
 & realPAOut(n) \\
 &= \phi_2 \left(\sum_{j=1}^k w_j^2 \phi_1 \left(\sum_{i=0}^p w_{ij}^1 realPAIn(n-i) + b_j^1 \right) + b_j^2 \right)
 \end{aligned} \tag{1}$$

$$\begin{aligned}
 & imagPAOut(n) \\
 &= \phi_2 \left(\sum_{j=1}^l w_j^2 \phi_1 \left(\sum_{i=0}^q w_{ij}^1 imagPAIn(n-i) + b_j^1 \right) + b_j^2 \right)
 \end{aligned} \tag{2}$$

$$\phi_1(x) = \tanh(x) = \frac{1 - e^{-2x}}{1 + e^{-2x}} \tag{3}$$

$$\phi_2(x) = \begin{cases} 1, & +\frac{1}{2} \leq x \\ x, & -\frac{1}{2} \leq x \leq \frac{1}{2} \\ x, & x \leq -\frac{1}{2} \end{cases} \tag{4}$$

신경망의 훈련 데이터로 입력된 신호는 $p=q=20$ 의 delay를 가지면서 신경망의 5개 은닉 뉴런에 입력되게 된다. 은닉 뉴런을 통하여 입력된 신호는 가중치가 곱해진 후 식 (3)의 활성화 함수를 거친 후 출력 뉴런으로 입력되게 된다. 출력 뉴런에서는 이 신호에 다시 가중치를 곱하고 식 (4)의 활성화 함수로 보내어 모델링의 수렴도를 높이게 된다. 이러한 일련의 과정들이 역전파 신경망 방식을 통하여 반복됨으로서 최종적인 모델링 결과가 얻어진다. 이런 방식은

입력된 신호가 delay를 가지며 입력되기 때문에 부가적인 메모리 효과가 같이 모델링 된다는 장점을 지닌다.

본 논문에 쓰인 방법과 비교되는 시뮬레이션을 위하여 polynomial 방식과 non-adaptive least square 방식, adaptive least square 방식을 채택하였다. Polynomial 방식은 least square 방식의 일종으로 근사 함수를 시간(t)의 거듭 제곱 형태로 두어서 임의의 계수와의 곱 행렬인 Vandermonde matrix를 구성하여 해를 구하는 방식이며 least square 방식은 근사 함수로서 일반적인 정현파적 신호를 주고 계수와의 곱 행렬인 Toeplitz matrix를 구성하여 해를 도출하는 방식이다. 마지막으로 adaptive least square 방식은 위의 두 방식들이 시간이 지남에 따라 계수를 갱신하지 않는 방식이라면 가중치를 두고 계수가 계속 바뀌는 방식을 사용하여 문제를 푸는 방식이다. 본 논문에서는 polynomial 방식에 12차까지의 근사 방식을 택하였고 non-adaptive 방식은 580개의 데이터 포인트를 사용하였다. 그리고 adaptive 방식은 500개의 데이터를 취한 후 가중치(delta)를 0.01로 취하였다.

3-2 결과 및 분석

그림 10은 중심 주파수가 2.140 GHz일 때의 실측한 IMD 값과 예측한 IMD 값들을 나타낸 것이다. (a) polynomial 방식은 IMD의 양상 자체를 따라 가는데 실패하였고 (b)의 non-adaptive least square 방식은 주파수까지는 잘 모델링 하지만 그 크기까지 모델링하는데 있어서는 좋은 결과를 보이지 못하고 있다. (c)의 adaptive LMS 방식도 정확한 모델링에는 실패하였다. (d) TDNN 방식에서는 계산 결과값이 실측한 결과값을 잘 예측하고 있음을 알 수 있다. 즉 시뮬레이션 결과를 통하여 비교한 4가지 방식 중에서 본 논문에서 제시한 그림 9의 TDNN 방식이 다른 방식에 비해서 월등한 모델링 특성을 보임을 알 수 있다. 그림 11은 중심 주파수가 2.117 GHz일 때의 실측한 IMD 값과 예측한 IMD 값들을 나타낸 것이고 이 경우도 그림 9와 마찬가지로 TDNN 방식이 다른 방식보다 우수한 모델링 특성을 보임을 알 수 있으며, adaptive 방식이 non-adaptive 방식과 비교해서 좋은 특성을 내지 못하고 있음을 알 수가 있다. 그림 10과 11

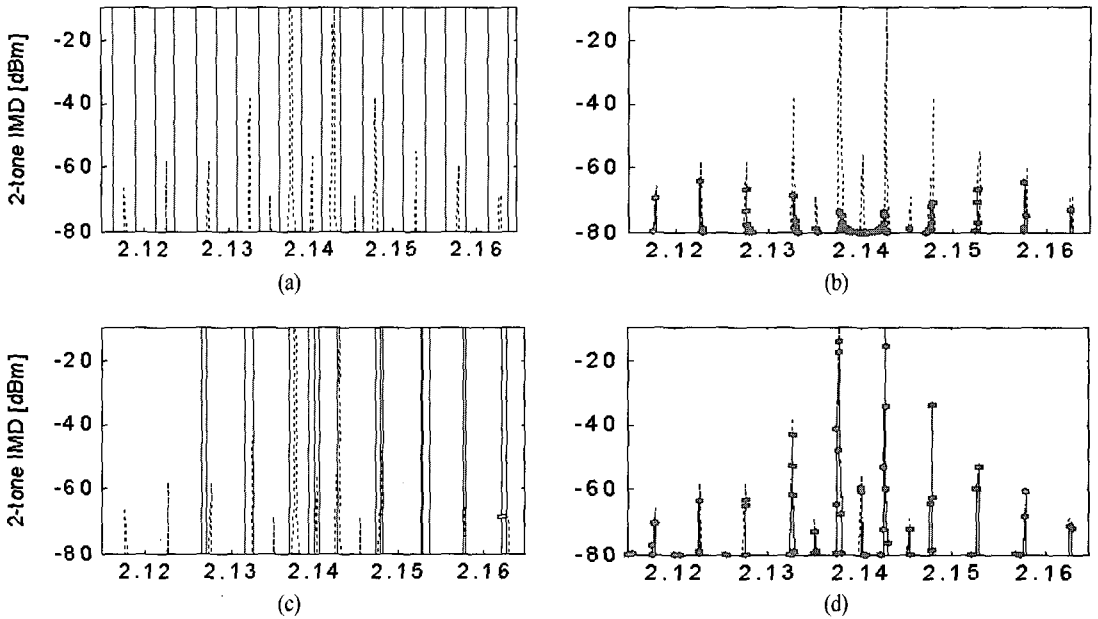


그림 10. 중심 주파수가 2.140 GHz일 때의 (a) Polynomial, (b) Non-adaptive least square, (c) Adaptive LMS, (d) 본 논문에서 적용한 TDNN의 시뮬레이션 결과. 여기서 점선은 실측데이터를, 실선 및 점은 각종 알고리즘으로 계산한 예측 데이터를 나타낸다.

Fig. 10. Center frequency 2.140 GHz (a) Polynomial, (b) Non-adaptive least square, (c) Adaptive LMS, (d) Dotted line: measured data, solid line and dots: predicted results using TDNN.

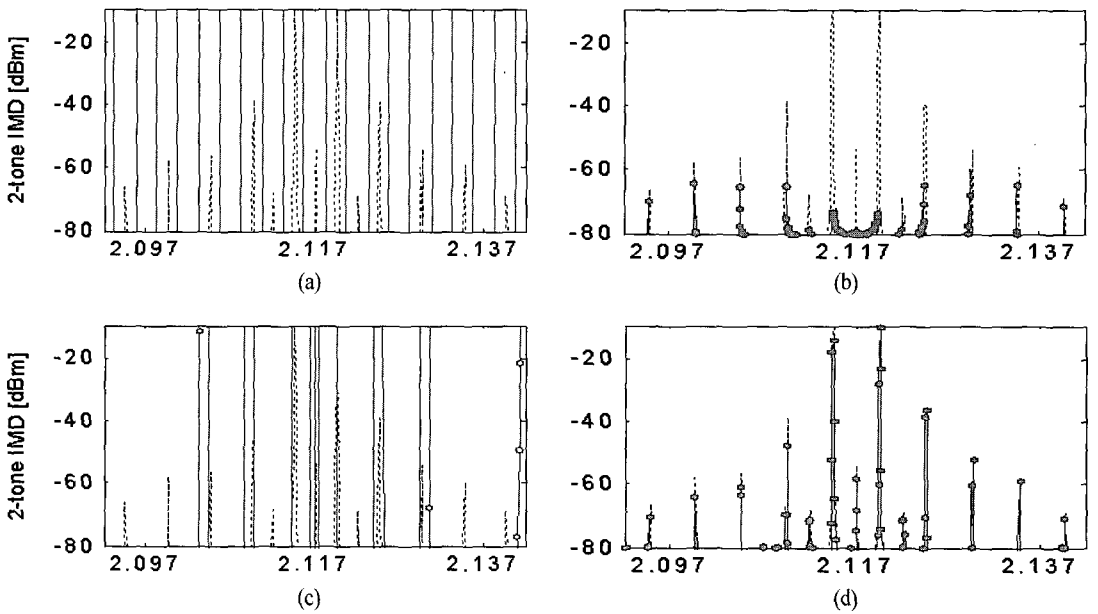


그림 11. 중심 주파수가 2.117 GHz일 때의 (a) Polynomial, (b) Non-adaptive least square, (c) Adaptive LMS, (d) TDNN의 시뮬레이션 결과. 여기서 점선은 실측데이터를, 실선 및 점은 각종 알고리즘으로 계산한 예측 데이터를 나타낸다.

Fig. 11. Center frequency 2.117 GHz (a) Polynomial, (b) Non-adaptive least square, (c) Adaptive LMS, (d) Dotted line: measured data, solid line and dots: predicted results using TDNN.

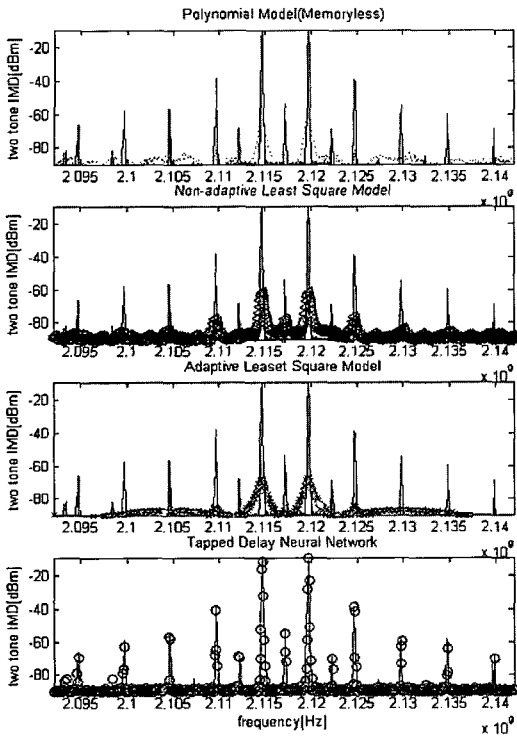


그림 12. 최적 조건을 이용한 각 방식들의 비교
Fig. 12. Best fitting results of each methods.

은 TDNN 방식 이외의 방식들이 모두 발산하여 비교가 용이하지 않기 때문에 각 방식들의 가중치 및 조건을 바꾸어가며 최적의 결과를 얻은 그림을 TDNN 방식과 함께 그림 12에 나타내었다. Polynomial 방식과 non-adaptive 방식, adaptive 방식이 정확한 결과를 못 가지는 이유는 우선 모두가 tapped delay를 가정하지 않았다는 것이다. 그러므로 비선형 특성은 어느 정도 모델링이 가능하나 메모리 효과와 같은 특성을 제대로 모델링 하기 힘든 것이다. 그림에도 불구하고 non-adaptive 방식이 다른 방식보다 양호한 모델링 특성을 보인 것은 tapped delay를 고려하지 않은 모델에서는 가중치 갱신이 오히려 근사화에 방해 요소가 되기 때문이다.

TDNN 방식이 임의의 두톤 파형에 대한 출력을 어느 정도 예측할 수 있는지를 알아보기 위해서 주파수 2,140 MHz에서 두톤의 간격을 5 MHz로 했을 때 훈련된 neural network를 이용, 임의의 톤 간격(1 MHz~4 MHz)에서의 예측한 IMD 값들을 그림 13에 도시하였다. 그림 13(a)는 5 MHz의 톤 간격에서 혼

련하여 얻은 결과와 실측값이고 그림 (b)부터 (e)는 각각 1 MHz, 2 MHz, 3 MHz, 4 MHz의 톤 간격에 대하여 미리 훈련된 TDNN을 통과시켜 얻은 결과 값들과 실측값들을 도시한 것이다. 그림 13에서 점선으로 나타낸 측정 결과와 점으로 나타낸 예측 값이 IMD의 peak에서 일치하지 않은 이유는 너무 많은 데이터 개수를 주었을 경우 point 밀도가 높아져서 그림 상에서 일치 여부를 알아보기 힘들었기 때문에 데이터 수를 인위적으로 줄였기 때문이며 실제로 충분한 데이터 개수로 예측하였을 때에 IMD의 peak 값까지 모두 잘 예측하였음을 확인하였다. 그림 13에서 알 수 있듯이 TDNN은 임의의 톤 간격에 대해서도 뛰어난 예측 성능을 보이고 있다. 중심주파수 2,117 MHz에서의 결과도 비슷하기 때문에 그 결과는 생략하였다.

본 논문에서 제시한 TDNN 방식은 전력 증폭기의 전달 특성을 뉴런을 통해 학습한 모델링 방식이기 때문에 임의의 신호에 대한 재현성 또한 우수하다. 더욱이 단지 20개의 delay tap을 가지고서도 정확한 모델링 결과를 도출하기 때문에 behavioral 방식의 전력 증폭기 모델링뿐만 아니라 다른 RF 소자들에서 발생하는 dynamic 비선형 현상 모델링에도 유용하게 쓰일 수 있을 것으로 사료된다.

IV. 결 론

본 논문에서는 투톤 입력이 인가된 전력 증폭기의 출력단에서의 IMD를 측정하고 톤 간격과 P_{out} 값이 바뀔 때 따라서 전력 증폭기의 출력에 IMD의 비대칭성이 나타남을 확인하였으며 또한 중심 주파수가 바뀌었을 때도 비대칭 양상이 각기 다르게 나타남을 확인하여 이것이 전형적인 메모리 효과를 나타내고 있음을 보였다. 이러한 메모리 효과가 포함된 전력증폭기의 출력 특성을 모델링하기 위해서 측정된 IMD 데이터를 이용하여 TDNN 모델링을 하였으며, 이 모델링 방법이 임의의 톤 간격 입력에 대한 IMD 결과를 잘 예측할 수 있음을 보였다. 앞으로 IMD의 위상 성분까지 고려한 측정과 모델링 방법이 요구되며 더 나아가서 CDMA 신호의 I와 Q 데이터에 TDNN을 적용하고 재현 특성을 연구해야 할 과제가 남아 있다.

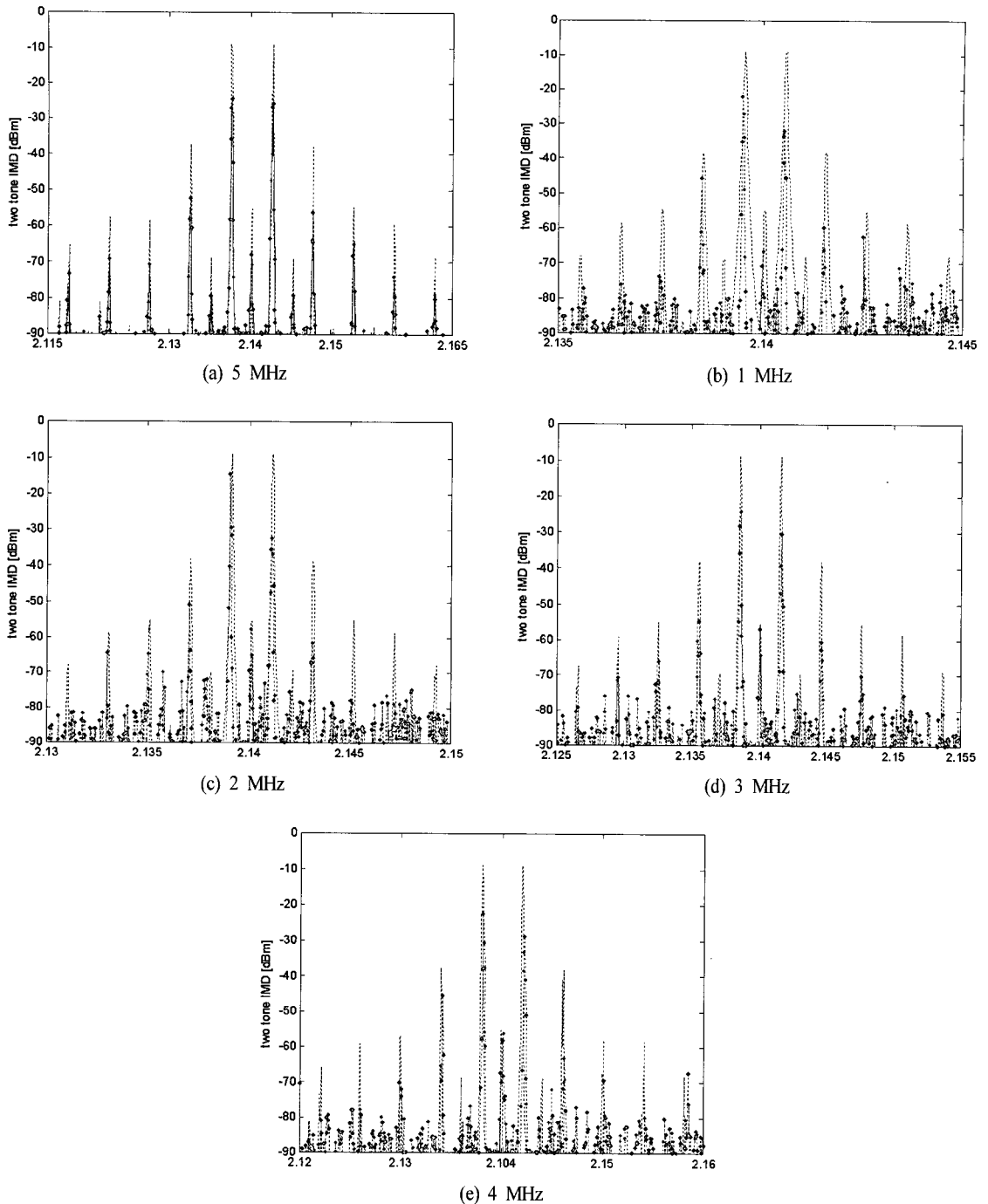


그림 13. 임의의 톤 간격에 대한 IMD 값을 예측한 결과. 진한 점선: 실측데이터, 옅은 점선 및 점: 계산한 예측치
 Fig. 13. Predicted IMD at different tone spacing.

참 고 문 헌

[1] Steve C. Cripps, *Advanced Techniques in RF Power Amplifier Design*, Artech House, 2002.
 [2] Peter B. Kenington, *High-Linearity RF Amplifier Design*, Artech House, 2000.

- [3] Michel C. Jeruchim et al., *Simulation of Communication Systems: Modeling, Methodology, and Techniques*, 2nd Edition, Kluwer, 2000.
- [4] S. M. McBeath et al., "W-CDMA power amplifier modeling", *IEEE Vehicle Technology Conference*, vol. 4, pp. 2243-2247, 2001.
- [5] Stephen A. Maas, *Nonlinear Microwave and RF Circuits*, Artech House, 2003.
- [6] Joel Vuolevi, Timo Rahkonen, *Distortion in RF Power Amplifiers*, Artech House, 2003.
- [7] Piet Wambacq, Willy Sansen, *Distortion Analysis of Analog Integrated Circuit*, Kluwer, 1998.
- [8] Jose Carlos Pedro, Nuno Borges Carvalho, *Intermodulation Distortion in Microwave and Wireless Circuits*, Artech House, 2003.
- [9] Richard G. Lyons, *Understanding Digital Signal Processing*, Addison-Wesley, 1997.
- [10] Samuel D. Stearns, *Digital Signal Processing with Examples in MATLAB*, CRC Press, 2003.
- [11] <http://www.intersil.com/>
- [12] <http://www.pmc-sierra.com/>
- [13] V. John Mathews, Giovanni L. Sicuranza, *Polynomial Signal Processing*, John Wiley & Sons, Inc., 2000.
- [14] J. Kim, K. Konstantinou, "Digital predistortion of wide band signals based on power amplifier model with memory", *Electron. Lett.*, vol. 37, no. 23, pp. 1417-1418, Nov. 2000.
- [15] Michael S. Heutmaker et al., "Envelope distortion models with memory improve the prediction of spectral regrowth for some RF amplifiers", *Applied Microwave and Wireless*, pp. 72-78, Jul.-Aug. 1997.
- [16] Michael S. Heutmaker et al., "Using digital modulation to measure and model RF amplifier distortion", *Applied Microwave and Wireless*, pp. 36-39, Mar.-Apr. 1997.
- [17] Kathleen J. Muhonen, Mohsen Kavehrad, "Amplifier linearization with memory for broadband wireless applications", *Asilomar Conference on Signals, Systems and Circuits*, vol. 1, pp. 689-693, 2001.
- [18] Muhammad A. Nizamuddin, "Nonlinear tapped delay line digital predistorter for power amplifier with memory", *Wireless Communications and Networking*, pp. 607-611, Mar. 2003.
- [19] C. J. Clark et al., "Time-domain envelope measurement technique with application to wideband power amplifier modeling", *IEEE Trans. Microwave Theory Tech.*, vol. 46, no. 12, pp. 2531-2540, Dec. 1998.
- [20] H. Ku et al., "Extraction of accurate behavior models for power amplifiers with memory effect using two-tone measurements", *IEEE MTT-S Int. Microwave Sym. Dig.*, pp. 139-142, Jun. 2002.
- [21] H. Ku, J. S. Kenny, "Behavioral modeling of nonlinear RF power amplifiers considering memory effects", *IEEE Trans. Microwave Theory Tech.*, vol. 51, no. 12, pp. 2495-2504, Dec. 2003.
- [22] Simon Haykin, *Neural Networks*, 2nd Edition, Prentice Hall, 1999.
- [23] Taj Liu et al., "Dynamic behavioral modeling of 3 G power amplifiers using real-valued time-delay neural networks", *IEEE Trans. Microwave Theory Tech.*, vol. 52, no. 3, pp. 1025-1033, Mar. 2004.
- [24] Martin T. Hagan et al., *Neural Network Design*, PWS Publishing Co., 1995.
- [25] Y. Yang, J. Ji, J. Nam, B. Kim, and M. Park, "Measurement of the two tone transfer characteristics of high power amplifier", *IEEE Trans. Microwave Theory Tech.*, vol. 49, no. 3, pp. 568-571, Mar. 2001.

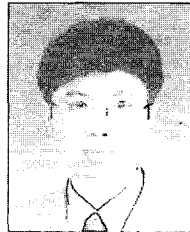
황보 훈



패키징

1999년 2월: 성균관대학교 전기전자컴퓨터공학부 (공학사)
2001년 2월: 성균관대학교 전기전자컴퓨터공학부 (공학석사)
2001년 3월~현재: 성균관대학교 정보통신공학부 박사과정
[주 관심분야] 전력증폭기, EMC,

김 병 성



정보통신공학부 부교수
[주 관심분야] RFIC, RF 소자 모델링, RF 시스템

1989년 2월: 서울대학교 전자공학과 (공학사)
1991년 2월: 서울대학교 전자공학과 (공학석사)
1997년 2월: 서울대학교 전자공학과 (공학박사)
1997년 9월~현재: 성균관대학교

김 원 호



신, WiBro

2003년 2월: 성균관대학교 전기전자컴퓨터공학부 (공학사)
2005년 2월: 성균관대학교 전기전자컴퓨터공학부 (공학석사)
2005년 9월~현재: KT 시스템 연구소
[주 관심분야] 전력증폭기, 무선통신, WiBro

박 천 석



1995년 9월~현재: 성균관대학교 정보통신공학부 교수
[주 관심분야] RF 전력 증폭기 설계, 선형화 기술 및 효율 향상 기술

1988년 2월: 서울대학교 전기공학과 (공학사)
1990년 2월: 한국과학기술원 전기 및 전자공학과 (공학석사)
1995년 2월: 한국과학기술원 전기 및 전자공학과 (공학박사)
1994년 3월~1995년 8월: 인제대학교 부교수

나 완 수



1991년 6월~1995년 1월: 한국전기연구원 초전도 응용 연구소 선임연구원
1995년 3월~현재: 성균관대학교 정보통신공학부 교수
[주 관심분야] RF 응용분야, 패키징, 초전도 응용

1984년 2월: 서울대학교 전기공학과 (공학사)
1986년 2월: 서울대학교 전기공학과 (공학석사)
1991년 2월: 서울대학교 전기공학과 (공학박사)
1991년 7월~1993년 2월: Guest collaborator at SSCL(Superconducting Super Collider Laboratory), Waxahachie, Texas, USA

양 영 구



2005년 3월~현재: 성균관대학교 정보통신공학부 조교수
2005년~2006년: 세계인명사전 마르퀴즈 "Who's Who in the World" 등재
[주 관심분야] 전력증폭기 설계 및 모델링, RFIC

2002년 2월: 포항공과대학교 전자전기공학과 (공학박사)
2002년: "Honorable mentions" award, Student Paper Competition, 2002 IEEE MTT-S Int. Microwave Symp.
2002년 8월~2005년 2월: Skyworks Solutions Inc. Senior Electronic Design Engineer