

Study of the Switching Errors in an RSFQ Switch by Using a Computerized Test Setup

Sehoon Kim*, Seung Hun Baek, Jung Kuk Yang, Junho Kim and Joonhee Kang
University of Incheon, Incheon, S. Korea

자동측정장치를 사용한 RSFQ switch의 Switching error에 관한 연구

김세훈*, 백승헌, 양정국, 김준호, 강준희

Abstract

The problem of fluctuation-induced digital errors in a rapid single flux quantum (RSFQ) circuit has been a very important issue. In this work, we calculated the bit error rate of an RSFQ switch used in superconductive arithmetic logic unit (ALU). RSFQ switch should have a very low error rate in the optimal bias. Theoretical estimates of the RSFQ error rate are on the order of 10^{-50} per bit operation. In this experiment, we prepared two identical circuits placed in parallel. Each circuit was composed of 10 Josephson transmission lines (JTLs) connected in series with an RSFQ switch placed in the middle of the 10 JTLs. We used a splitter to feed the same input signal to both circuits. The outputs of the two circuits were compared with an RSFQ exclusive OR (XOR) to measure the bit error rate of the RSFQ switch. By using a computerized bit-error-rate test setup, we measured the bit error rate of 2.18×10^{-12} when the bias to the RSFQ switch was 0.398 mA that was quite off from the optimum bias of 0.6 mA.

Keywords : bit error rate, XOR , switch, flux, quantum

I. 서론

현재의 반도체로 만든 디지털 소자들은 많은 연구와 발전을 거듭해 왔다. 하지만 더 많은 정보 처리와 통신의 수요에 대응하기 위해서 더 빠른 동작 속도를 가지는 디지털 소자를 만

들어야 했고, 이에 반도체보다 소비전력이 적고 속도가 빠른 초전도를 이용한 디지털 소자를 연구하게 되었다 [1,2]. 반도체 디지털 소자의 경우 많은 연구에 의해서 에러를 측정하는 기술들이 많이 개발되어 있지만 초전도 디지털 소자의 경우 이 분야에 대한 연구는 아직 초보 단계라고 할 수 있다. 이번 연구를 통하여 소자의 에러발생에 대한 측정을 할 수 있는 기술을 개발하고 소자의 신뢰성에 대한 연구를 수

*Corresponding author. Fax : +82 032 766 8018
e-mail: noohes@incheon.ac.kr

행하였다.

조셉슨 접합을 사용한 RSFQ (Rapid Single Flux Quantum) 소자를 이용하여 초전도 ALU (Arithmetic Logic Unit) [3]를 만들게 되며 ALU 안에 각기 다른 기능을 하는 부분들이 있으며 그 중에 RSFQ switch가 나타내는 에러를 측정하였다. 에러 측정은 XOR(exclusive OR)[4-6] 논리 소자를 이용하여 회로를 구성하고 측정하였다. 회로는 CAD툴인 XICTM[Whiteley Reearch, USA]와 시뮬레이션 툴인 WRspiceTM[Whiteley Reearch, USA], 그리고 인덕턴스 추출프로그램인 Lmeter를 사용하여 설계하였다.

II. 회로설계 및 측정

1. 회로설계

Fig. 1에서 보듯이 switch 소자의 에러측정을 위하여 논리소자인 XOR를 이용하였다 [7].

DC/SFQ를 통하여 외부의 신호를 SFQ (single flux quantum) 펄스로 만들어 주게 되며 발생된 펄스는 splitter에서 두 개의 같은 신호로 분리되고 각각의 신호는 테스트 소자인 두 개의 switch에 동시에 입력되며 switch를 거쳐 XOR 소자에 입력된다. 입력된 신호가 같다면 XOR 논리값에 따라 출력신호는 없게 된다.

만약 두 개의 switch중에 하나가 에러를 발생하게 되면 XOR 논리식에 의해서 출력 값이 있게 되며 출력 값을 측정함으로써 에러의 발생유무를 알 수 있다.

Fig. 2는 실제 제작된 회로의 layout을 보여주

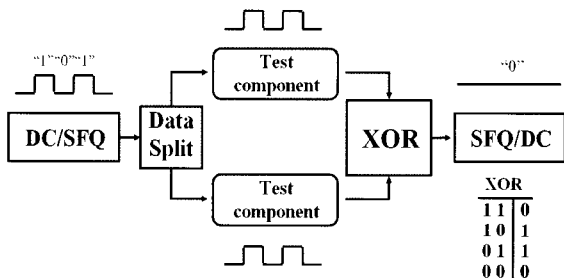


Fig. 1. Block diagram of BER(Bit error rate) measurement by using RSFQ XOR(exclusive OR).

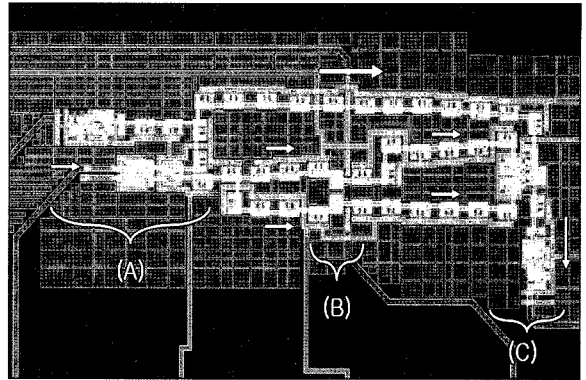


Fig. 2. Layout of the BER measurement circuit.

고 있다. 그림 상에 표시되어 있는 화살표는 데이터의 흐름을 보여주고 있다. Fig. 2 (A)부분의 아래쪽에 외부의 신호를 SFQ펄스로 만들어 주는 DC/SFQ가 있으며, 위쪽에는 SFQ신호가 제대로 만들어지고 있는 지를 SFQ/DC를 넣어 외부에서 oscilloscope를 이용하여 볼 수 있도록 하였다.

DC/SFQ는 두 개의 SFQ펄스 출력 단을 가지고 있으며 하나는 switch쪽으로 가는 데이터로 쓰이고 또 다른 하나는 XOR에 필요한 clock 신호로 쓰이게 된다.

(B)부분은 테스트에 쓰인 switch가 있는 부분이다. DC/SFQ에서 발생한 SFQ펄스는 두 개의 같은 펄스로 나뉘어지고 JTLs(Josephson transmission lines)를 따라 이동하여 switch를 거쳐서 이동하게 된다.

(C)부분은 XOR가 있는 부분이다. switch를 거쳐서 다시 JTLs를 따라 이동한 SFQ펄스가 XOR의 양단에 입력되고 두 개의 switch중에서 어느 하나라도 에러가 발생하게 되면 clock에 맞추어서 출력 값을 내보낸다.

2. 회로측정

에러의 측정은 한국광기술원에서 임계전류밀도 J_c 가 1 kA/cm^2 로 제작된 칩을 사용하였다. Bit-error-rate(BER)를 측정하기 전에 실제 제작된 회로의 작동을 확인해야 한다. Fig. 3은 회로에 bias와 신호를 인가하여 각각의 출력 단에서 나오는 신호를 oscilloscope로 확인한 것이다. 입력

신호는 500 kHz의 사각 파를 주었으며 Input_Mon이라는 것은 Fig. 2에서 (A) 부분의 DC/SFQ에서 나오는 신호이며 clock 신호를 보여준다. 500 kHz 입력신호의 phase가 high에서 low로 떨어지는 순간에 SFQ펄스가 발생하며 SFQ/DC는 SFQ펄스가 하나 도착했을 때 phase가 변하게 된다. 모니터상에서 Input_Mon은 input 신호에 비해서 1/2인 250 kHz로 나오는데 SFQ/DC의 특성이 T-Flip flop과 같아서 하나의 파형이 완성되기 위해서는 두 개의 SFQ펄스가 필요하며 파형의 phase 변화 점에서 펄스가 하나씩 있는 것이다.

실험에 사용한 switch는 RSFQ DC-switch로서 바이어스가 high상태일 때 open된다. Switch 2는 바이어스가 항상 high상태이고 switch1은 signal generator를 연결하여 high상태와 low상태가 교대로 나오도록 하였다. Switch 1이 high상태 즉 open일 때 switch 두 개의 신호가 같아지므로 XOR에서 논리값출력이 없는 것을 Fig. 3의 XOR 출력 값 파형에서 볼 수 있다. 그리고 switch 1이 low 상태 즉 close 일 때 switch 2를 지난 신호만 XOR에 도착하게 되므로 논리값에 따라 신호가 나오고 있다.

Oscilloscope를 이용하여 각각 출력 단에서 나오는 신호가 정상인지 확인하고 회로를 구성하고 있는 소자들의 최적화된 바이어스 값을 측정하여 에러측정을 시작할 때 소자들이 최적

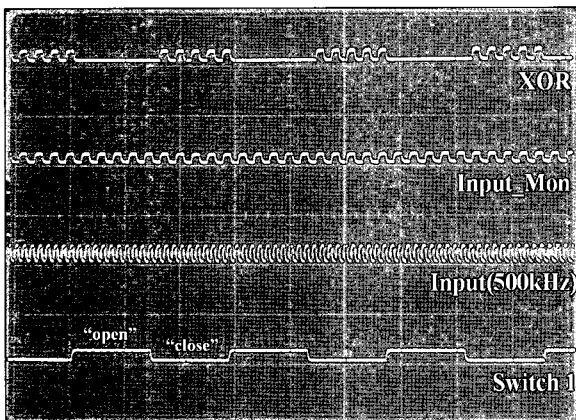


Fig. 3. Scope traces obtained from the BER test at 500 kHz clock rate.

의 동작상태를 유지할 수 있게 했다. 에러측정은 switch 하나를 바이어스를 변화시켜가면 에러의 개수를 측정했다.

3. 측정환경 및 PXI system

제작된 칩을 high speed cyroprobe에 장착하여 액체 헬륨을 이용하여 칩의 온도가 4.2 K가 되도록 하여 초전도 상태를 만들었다.

Fig. 4는 측정 장비들의 모습을 보여주고 있다. XOR에서 나오는 출력 값을 PXI & SCXI [National Instruments, USA]로 입력 받아서 Labview [National Instruments, USA] 프로그램으로 출력 신호를 확인할 수 있다. Fig. 5는 Labview로 프로그래밍한 errors counter 프로그램의 front panel이다. PXI & SCXI로 들어오는 신호를 그래프를 통해서 볼 수 있다. XOR의 출력에 연결되어있는 SFQ/DC에서 나오는 전압은 인가되어있는 바이어스에 따라 조금은 차이가 있지만 대략 1 mV정도이며 이것을 3000배로 증폭하여 볼 수 있다.

에러의 개수를 세는 방법은 크게 두 가지를 이용하였다.

첫째 에러발생이 많이 일어나는 구간에서는 낮은 입력주파수를 사용하고 Fig. 6의 (A)와 같이 sampling 방법을 사용하며 $t_1 = t_2 = t_3$ 는 같은 시간이다. 연속적인 입력신호에 대해서 에러는 random하게 발생하므로 일련의 sampling을 반복 수행해서 통계적으로 모든 구간의 에러를

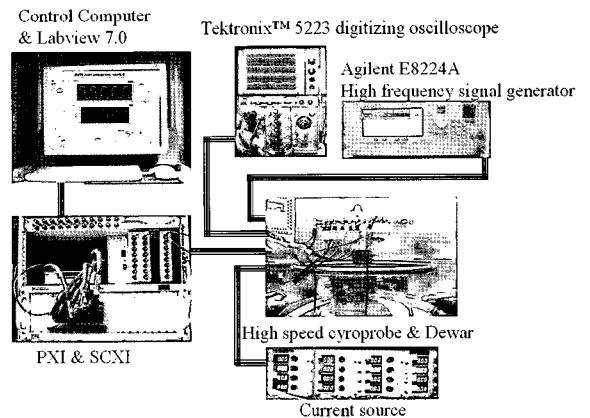


Fig. 4. Experiment system setup.

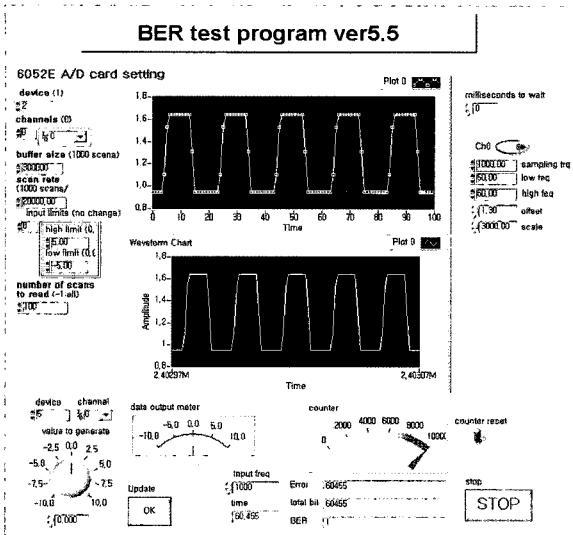


Fig. 5. Automatic BER analysis system by PXI and Labview software.

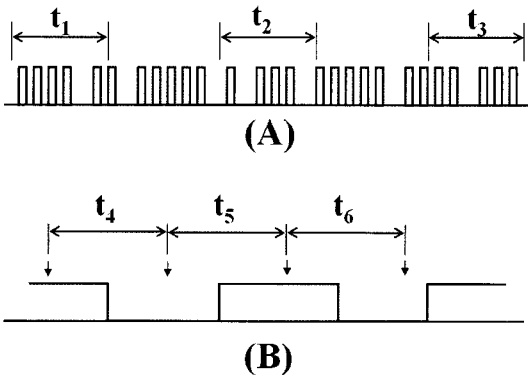


Fig. 6. Data sampling ($t_1 = t_2 = t_3, t_4 = t_5 = t_6$).

세지 않아도 BER를 계산할 수 있으며 BER > 10^{-3} 구간에서는 샘플링 방법으로 측정하였다.

두 번째는 에러의 개수가 아주 적을 경우로 BER < 10^{-4} 정도 높은 입력주파수를 사용하며 sampling작업이 아닌 일정 시간 사이의 출력 값을 비교하여 에러를 검출할 수 있었다. Fig. 6에서 보듯이 화살표가 있는 곳의 출력 값과 다음 화살표가 있는 곳의 출력 값을 비교하여 변화가 있으면 에러가 생긴 것으로 확인할 수 있었다. $t_4 = t_5 = t_6 = 1$ ms 이다.

PXI & SCXI를 이용한 자동 에러측정은 oscilloscope를 이용하여 에러를 관측, 개수를

세는 것보다 더 정확하며, 통계적인 신뢰성을 가지게 하기 위해서 에러의 개수가 100개 이상 일 때까지 회로를 작동시켰다. 입력주파수 1 GHz 일 때 자동 측정 시스템을 이용하여 측정한 BER의 최하 값은 바이어스가 0.398 mA에서 2.18×10^{-12} 이다. 이 값을 최적 바이어스 값인 0.6 mA보다 적은 바이어스 값에서 측정한 것이므로 최적 바이어스 값에서는 더 적은 BER값을 예상할 수 있었다.

III. 결론

본 연구를 통해서 XOR 논리소자를 이용하여 초전도 ALU에 사용된 RSFQ DC switch의 BER를 측정할 수 있었다. 회로는 CAD프로그램인 XIC™과 시뮬레이션 프로그램인 WRspice™, 그리고 인덕턴스 추출프로그램인 Lmeter™를 사용하여 설계했고 제작하였다. PXI & SCXI를 이용한 자동 BER 측정에서 입력주파수 1GHz일 때 최적바이어스인 0.6 mA보다 적은 0.398 mA에서 BER이 2.18×10^{-12} 으로 측정되었으며 최적 바이어스 값에서는 더 낮은 BER을 예상할 수 있었다.

Acknowledgments

본 연구는 한국과학재단 지정 인천대학교 멀티미디어 연구센터의 연구비 지원에 의해 수행되었습니다.

References

[1] K. K. Likarev and V. K. Semenov, "RSFQ Logic/Memory Family: A new Josephson-Junction Technology for Sub-Terahertz Clock-Frequency Digital Systems", IEEE Trans. Appl. Supercond., 1, pp3-28, (1991)
 [2] C.J. Fourie, W.J. Perold; "Ultra high-speed superconducting RSFQ(Rapid Single-Flux-Quantum)

- digital switching logic”, IEEE Trans. AFRICON, 2, pp 1183-1188 (1999)
- [3] Jin-Young Kim, Sehoon Kim, and Joonhee Kang, “Construction of an RSFQ 4-Bit ALU with Half Adder Cells”, IEEE Trans. Appl. Supercond, 15-2, pp308-311 (2005).
- [4] V.K. Kaplunenko, V.P. Koshelets, K.K. Likharev, V.V. Migulin, O.A. Mukhanov, G.A. Ovsyannikov, V.K. Semenov, I.L. Serpuchenko, and A.N. Vystavkin, “Experimental Study of the RSFQ Logic element”, IEEE Trans. Magnetics, 25-2, pp861-864 (1989).
- [5] O.A. Mukhanov, S.V. Polonsky, V.K. Semenov, “New elements of the RSFQ logic family”, IEEE Trans. Magnetics, 27-2, pp2435-2438 (1991).
- [6] Eric J. Dean, Paul D. Dresselhaus, John X. Przybysz, Andrew H. Miklich, and A. Hodge Worsham, “Bit Error Rate Measurements for GHz Code Generator Circuit”, IEEE Trans. Appl. Supercond., 9-2, pp3598-3601 (1999).
- [7] Q.P. Herr, M.J. Feldman, “Error rate of RSFQ circuits: theory”, IEEE Trans. Appl. Supercond., 7-2, pp2661-2664 (1997).