

논문 2005-42TC-9-6

# Doherty 증폭기의 열 메모리 효과 모델링과 보상

## (Thermal Memory Effect Modeling and Compensation in Doherty Amplifier)

이 석 회\*, 이 상 호\*\*, 방 성 일\*\*

(Suk-Hui Lee, Sang-Ho Lee, and Sung-Il Bang)

### 요 약

RF 전력증폭기 및 Doherty 전력증폭기의 열 메모리 효과는 변조신호의 대역폭과 동작 전력의 레벨에 따라 민감하게 영향을 미친다. 본 논문에서는 전기적인 비선형성을 정확히 모델링하고 열 메모리 효과가 Doherty 증폭기의 왜곡형성에 어떤 영향을 미치는지에 대해 연구하였다. Doherty 증폭기의 열 메모리 특성을 모델링하기 위하여 순시적으로 소모되는 전력과 순시 접합온도의 정확한 관계식을 정립하여 제안하였다. 제안된 모델의 파라미터는 서로 다른 여기상태에 따라 전력증폭기의 특성이 결정되는데, 트랜지스터의 열 메모리 효과는 대역폭이 넓은 W-CDMA 및 UMTS 시스템에서 충분히 고려되어야 한다. 이러한 열 메모리 효과를 사전왜곡 함수에 적용하여 선형화된 전력증폭기의 출력스펙트럼에서 최대 20 dB정도의 ACLR 개선효과를 보인다. 측정결과는 60W급 LDMOS Doherty 전력증폭기로 측정하였으며, 열 메모리 보상은 ADS로 검증하였다.

### Abstract

Memory effect, which influence the performance of Doherty amplifier, become more significant and critical in designing these circuits as the modulation signal bandwidth and operation power level increase. This paper reports on an attempt to investigate, model and quantify the contribution of the electrical nonlinearity effects and the thermal memory effects to a Doherty amplifier's distortion generation. Also this paper reports on the development of an accurate dynamic expression of the instantaneous junction temperature as a function of the instantaneous dissipated power. This expression has been used in the construction of an electrothermal model for the Doherty amplifier. Parameters for the new proposed behavior model were determined from the Doherty amplifier measurements obtained under different excitation conditions. This study led us to conclude that the effects of the transistor self-heating phenomenon are important for signals with wideband modulation bandwidth(ex. W-CDMA or UMTS signal). Doherty amplifier with electrothermal memory effect compensator enhanced ACLR performance about 20 dB than without electrothermal memory effect compensator. Experiment results were measured by 60W LDMOS Doherty amplifier and electrothermal memory effect compensator was simulated by ADS.

**Keywords** : Behavior model, distortion, electro thermal, memory effect, Doherty amplifier

## I. 서 론

무선 기지국용 RF 전력증폭기의 설계는 동작 주파수 대역폭의 증가와 포락선의 변화, 전력효율 및 선형성 등으로 인하여 점점 더 복잡해지고 있다. 이러한 어려

움을 극복하기 위하여 Doherty 증폭기 트랜지스터의 동작모드와 정합회로의 구성방법을 선택하는 것은 매우 중요하다. 더욱이 기존의 전력증폭기에 비해 선형성이 우수한 Doherty 증폭기의 설계에 있어서 고려되지 않은 여러 요인들에 의해서 증폭기의 정확한 성분분석과 동작특성이 제한된다<sup>[1,2]</sup>. 이와 같은 성능저하의 주요 요소들은 BJT와 FET와 같은 전력증폭기의 기법과 구조적 형태(switching, push-pull, 평형 또는 단일 증폭기)

\* 학생회원, \*\* 정회원, Dankook University 전자공학과  
(Dept. of Electronics Eng. Dankook University)  
접수일자: 2005년5월11일, 수정완료일: 2005년9월6일

에 따라 다르게 나타난다. 최근에는 전력 증폭기의 동작특성을 저하시키는 주요원인인 메모리 효과(thermal memory effect)에 대한 많은 관심과 연구가 진행되고 있다. 메모리 효과에 대한 정확한 해석과 그 효과를 정확하게 측정하고 정량화하는 것은 고효율 전력증폭기를 설계하기 위한 중요한 단계이다.

이와 같은 메모리 효과는 크게 전기적인 것과 열전 메모리 효과로 구분된다<sup>[3-5]</sup>. 그 중에서 우선적인 전기적 메모리 효과(electrical memory effect)는 기저대역의 주파수뿐만 아니라 반송파 주파수 및 고조파 성분에서 입력신호 대역에 걸쳐 바이어스와 정합회로 임피던스의 변화에 의해 발생한다. 특히 FET로 구성하는 전력증폭기에서는 정합회로와 바이어스 회로의 설계를 매우 중요하게 고려하여야 한다.

그러나 이와 같은 경우에도 트랜지스터 온도 변화에 따른 전기적 변수에 의해 발생하는 이득변화로 인한 전열적인 메모리 효과(electrothermal memory effect)는 피할 수 없다.

앞에서 설명한 바와 같이 메모리 효과는 변조 대역폭에 걸친 위상과 진폭왜곡으로 정의되며, 설계과정에서 이를 최소화하거나 보상모듈을 추가하여야 한다. 최근의 전력증폭기 설계자들은 메모리 효과를 설계과정의 최적화 변수로 취급하여 변조대역에 걸쳐 드레인 바이어스 회로의 임피던스 변화가 최소가 되도록 바이어스 공급구조에 대해서 집중적으로 연구하였다<sup>[6]</sup>. 그 결과 전력증폭기의 출력 스펙트럼에서 보다 균형적인 혼변조 성분이 발생한다. 그러나 본 논문에서는 혼변조 왜곡성분이 위상에 영향을 주는 경우는 생략하고 왜곡성분의 크기에 영향을 주는 메모리 효과에 국한한다. 이는 Doherty 증폭기나 선형화기를 사용하면 왜곡성분의 크기가 보다 많은 영향을 미치기 때문이다.

본 논문에서는 Doherty 증폭기의 왜곡 형성에 영향을 주는 전기적 비선형성과 전열적 메모리 효과를 정확하게 분석하고 모델링하여 정량적으로 표현하여 메모리 효과를 보상할 수 있는 기법을 제안한다. 그리고 Doherty 증폭기에서 입력신호레벨과 순시적으로 소모되는 전력과 트랜지스터의 순시 접합온도의 관계식을 정립하여 제안한다. 이와 같은 관계식은 본 논문의 II장에서 자세히 설명하며, Doherty 증폭기의 정확한 전열적 메모리 효과 모델을 구현하는데 사용한다. 그리고 Doherty 증폭기의 전열적 특성이 투톤신호, W-CDMA

와 같은 광대역 신호가 인가되는 경우 IMD 생성에 미치는 영향에 대해서 고찰한다.

## II. 메모리 효과의 전열적 특성

메모리 효과의 전열적(electrothermal) 특성을 고찰하기 위해서는 우선 트랜지스터의 접합온도를 정확하게 분석하여야 한다. Vuolevi et al<sup>[3]</sup>은 구동신호의 동적변화를 설명하기 위하여 트랜지스터의 접합온도를 식(1)과 같이 나타내었다. 식 (1)은 포락선 주파수에서 열적 임피던스와 이들 소모되는 전력으로 구성된다.

$$T_j = T_{amb} + R_{th} * P_{dissip}(DC) + Z_{th}(\omega_1 - \omega_2) * P_{dissip}(\omega_1 - \omega_2) \tag{1}$$

포락선 주파수에서 소비되는 전력은 트랜지스터의 순시적인 열 발생비율로 결정된다. 더욱이 트랜지스터의 물리적 크기의 제한 때문에 열적 임피던스는 커패시턴스 성분에 저항성분이 부가되어 나타나는데, 열적 저항성분은 안정상태에서 동작하고 열적 커패시턴스는 동적상태에서 동작한다. 열적 저항과 커패시턴스는 전기적 RC 시정수와 유사하게 열적 RC 시정수로 지수함수적으로 상승시간과 하강시간을 갖는다. 트랜지스터의 순시 접합온도 관계는 열의 전달과 전기적 현상 사이에 표 1에서 보는 바와 같은 등가성을 갖는다.

실리콘 칩과 패키지, 접합관계에 있는 방열판과 소모된 열에 의한 주변온도를 포함한 트랜지스터의 열적 모델은 그림 1과 같다. 열 상수  $R_{th,heatsink} \times R_{th,heatsink}$ 가  $R_{th} \times C_{th}$ 보다 매우 크기 때문에 그림 1(a)는 그림 1(b)와 같이 간략화 할 수 있다.

그림 1(b)로부터 순시온도는 다음과 같은 1차 미분방정식의 해로 표현할 수 있음을 보였다.

표 1. 열과 전기적 용량사이의 등가  
Table 1. Thermal and Electrical quantities equivalence.

구분	열적 용량		전기적 용량
$P_{dissip}$	전력에 의한 열(W)	I	전류(A)
$T_j$	온도(K)	V	전압(V)
$R_{th}$	열적저항(K/W)	R	전기적 저항( $\Omega$ )
$C_{th}$	열적 커패시턴스(J/K)	C	전기적 커패시턴스(F)

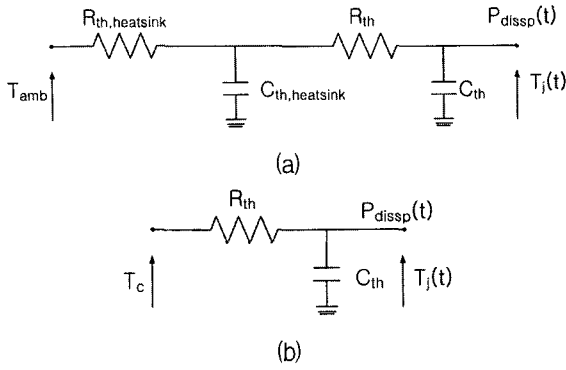


그림 1. 트랜지스터의 열적 모델  
Fig. 1. Transistor thermal model.

$$\frac{\partial T_j(t)}{\partial t} + \frac{1}{R_{th}C_{th}}T_j(t) = \frac{1}{R_{th}C_{th}}(R_{th}P_{dissip}(t) + T_c) \quad (2)$$

여기서,

$$P_{dissip}(t) = V_{DS,dc} \times I_{DS,dc}(t) + P_{RF,in}(t) - P_{RF,out}(t) \quad (3)$$

$$P_{dissip}(t) = (1 - \eta(t)) \times P_{RF,out}(t) \quad (4)$$

이고,  $\eta(t)$ 는 순시전력효율이다.

식 (2)의 미분방정식의 일반해를 구하기 위하여 다시 쓰면 다음과 같다.

$$\frac{\partial}{\partial t} T_j(t) + a(t) T_j(t) = b(t) \quad (5)$$

여기서,

$$a(t) = \frac{1}{R_{th}C_{th}}, \quad b(t) = \frac{1}{R_{th}C_{th}}(R_{th}P_{dissip}(t) + T_c)$$

식 (5)의 미분방정식의 일반해를 구하면 다음과 같다.

$$T_j(t) = e^{(-\int a(t)dt)} \left( \int e^{(\int a(t)dt)} b(t) dt + K \right) \quad (6)$$

이 방정식은 다음과 같이 등가화 할 수 있다.

$$T_j(t) = e^{-t/\tau} \left( \int \frac{1}{\tau} e^{t/\tau} (R_{th}P_{dissip}(t) + T_c) dt + K \right) \quad (7)$$

여기서,  $\tau = R_{th}C_{th}$ 는 열 시정수이다.

식 (7)의 우변의 적분은 다음과 같다.

$$T_j(T) = e^{1/\tau} \left\{ \int \frac{\partial e^{(1/\tau)} (R_{th}P_{dissip}(T) + T_c)}{\partial t} dt - \int R_{th}e^{(1/\tau)} \frac{\partial P_{dissip}(t)}{\partial t} dt + K \right\} \quad (8)$$

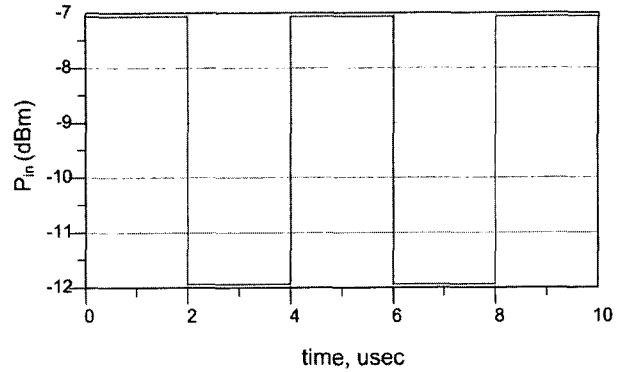


그림 2. 입력 펄스신호의 포락선  
(주기 4 $\mu$ s, Duty cycle = 0.5)  
Fig. 2. Input pulsed signal envelope.  
(period 4us, duty cycle =0.5)

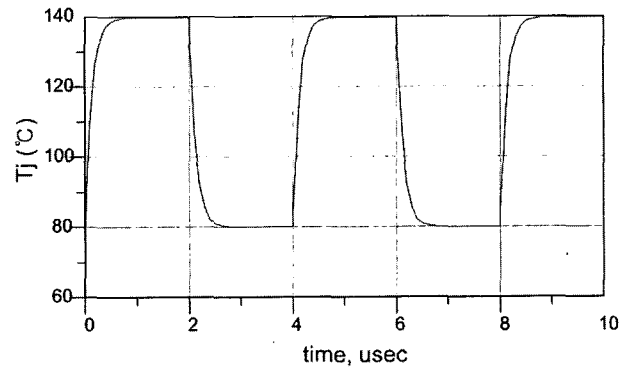


그림 3. 펄스입력신호에 대한 접합온도의 시간변화  
(주기 4 $\mu$ s, Duty cycle = 0.5)  
Fig. 3. Junction temperature variation versus time for signal (period 4us, duty cycle =0.5).

특별한 경우, 단위계단신호가 여기되면 순시전력은 일정하다. 즉, 순시 소비전력도 일정하게 되므로 다음과 같이 된다.

$$P_{dissip}(t) = \begin{cases} P & t_0 \leq t \leq T \\ P_0 & t \leq t_0 \end{cases}; \frac{\partial P_{dissip}(T)}{\partial t} = 0, \quad (9)$$

with  $\tau \ll T$

순시 소모전력이 식 (9)와 같은 경우 식 (8)은 다음과 같이 된다.

$$T_j(t) = T_{j,s} + (T_{j,0} - T_{j,s}) \times e^{-\Delta t/\tau} \quad (10)$$

여기서,  $T_{j,0} = T_c + R_{th}P_0$ 이고,  $T_{j,s} = T_c + R_{th}P$ 이다.

펄스신호를 인가하는 경우 접합온도의 시간변화는 식 (1)에 의해 각각 그림 2와 그림 3과 같다.

### III. Doherty 증폭기의 접합온도에 따른 메모리 효과 모델링

II장에서 정의한 순시 접합온도 관계식은 그림 4에 보인 바와 같이 Doherty 증폭기의 순수 발열모델에 적용할 수 있다. 본 연구에서는 평균출력이 60W를 갖는 LDMOS Doherty 전력증폭기를 사용하였다.

접합온도에 따른 Doherty 증폭기의 이득감소현상과

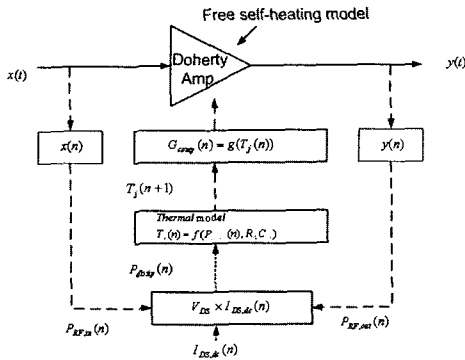


그림 4. Doherty 증폭기의 동적 온도계산 블록도  
Fig. 4. Dynamic temperature calculation block diagram of Doherty amplifier.

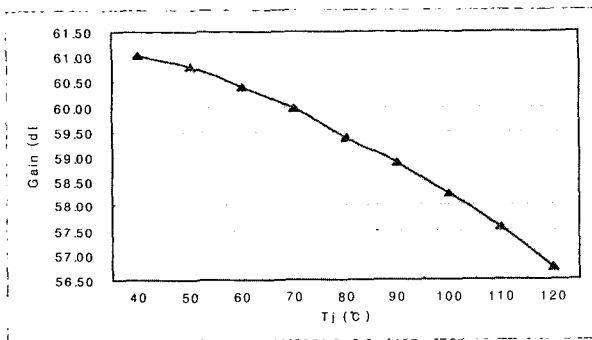


그림 5. 접합온도에 대한 Doherty 증폭기의 이득변화  
Fig. 5. Gain compression versus junction temperature of Doherty amplifier.

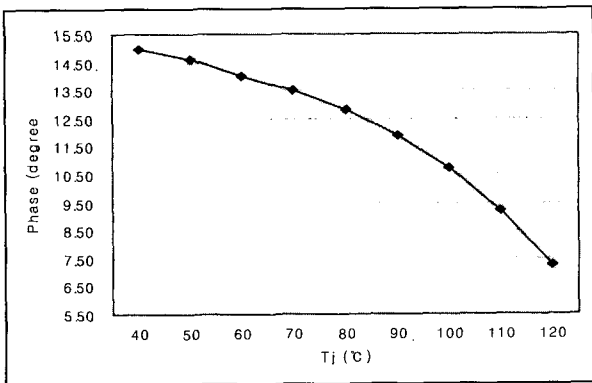


그림 6. 접합온도에 대한 Doherty 증폭기의 위상변화  
Fig. 6. Phase compression versus junction temperature of Doherty amplifier.

위상천이 특성은 각각 그림 5와 그림 6에서 보는 바와 같다.

Doherty 증폭기의 이득 및 위상 변화특성은 소신호 영역에서 측정하였고, 이득 감소현상은 접합온도의 변화에 많은 영향을 받지만 증폭기의 전기적 비선형성에는 영향을 받지 않는다는 것을 알 수 있었다. 이와 같은 이득 및 위상변화 특성은 접합온도의 함수로써 입력 전력레벨에 따른 Doherty 증폭기의 복소 이득감소 특성을 모델링하는데 적용할 수 있다. 각기 다른 온도에서 입력신호에 대한 드레인 전류의 펄스측정 결과는 그림 7에서 보는 바와 같다. 이 결과로부터 그림 4에 보인 Doherty 증폭기 모델의 순시 소모전력과 순시 접합온도를 계산할 수 있다.

50%의 Duty cycle을 갖는 구형파를 Doherty 증폭기에 인가한 경우 시뮬레이션한 출력파형은 그림 8에서 보는 바와 같다. 이와 같은 출력파형의 포락선은 식 (10)으로부터 예측할 수 있듯이 접합온도의 지수 형태의 변화에 지수형태로 증가하거나 감소함을 보인다. 이는 Doherty 증폭기의 전열적 모델링이 정확하게 이루어

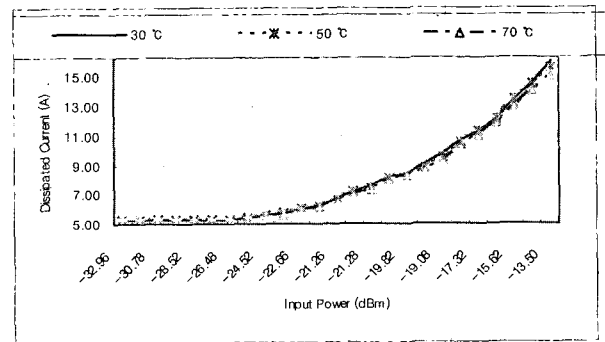


그림 7. 입력신호에 대한 드레인 전류의 측정펄스  
Fig. 7. Pulse measurements of the drain current versus input level.

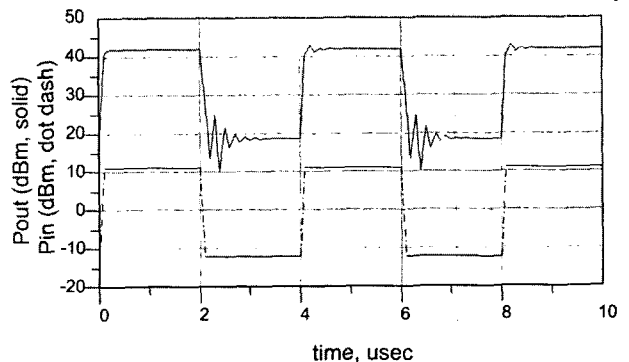


그림 8. 시뮬레이션된 출력 포락선 파형  
Fig. 8. Simulated output envelop waveform. (Period 4μs, Duty cycle 50%)

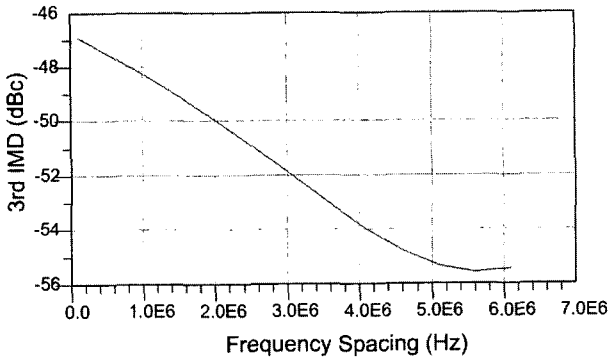


그림 9. 주파수대 열효과에 기인한 IMD3 진폭  
Fig. 9. IMD3 amplitude due to thermal effects versus frequency spacing.

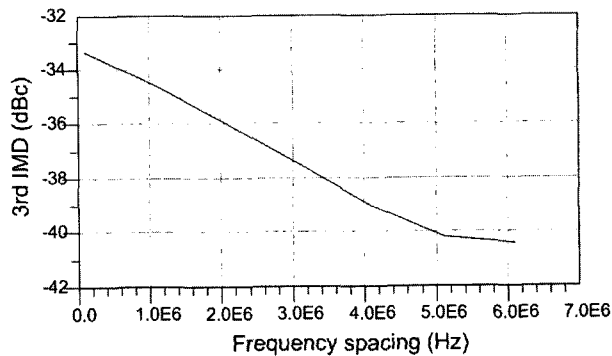


그림 10. 주파수 간격에 대한 IMD3 진폭 시뮬레이션  
Fig. 10. Simulation IMD3 amplitude versus frequency spacing.

어졌음을 알 수 있다.

온도의 변화는 전력증폭기 특성에 영향을 주는 트랜지스터의 전기적 파라미터의 영향으로 볼 수 있다. 트랜지스터의 순시 접합온도의 변화는 순시 소모전력과 입력신호의 시간변화에 의존한다. 결과적으로 Doherty 전력증폭기의 복소이득은 접합온도에 의존하므로 이를 비선형성의 원인으로 간주할 수 있다. 이와 같은 효과를 설명하기 위하여 실제 Doherty 증폭기를 이상적인 전력증폭기로 대체하여 시뮬레이션 하였다. 주파수대 열효과에 기인하는 IMD3 성분의 시뮬레이션 결과는 그림 9에서 보는 바와 같다.

그림 9에서 보는 바와 같이 열에 의한 효과는 IMD3 성분은 일정한 주파수 이상이 되면 전혀 영향을 미치지 않음을 알 수 있다. 그리고 전기적 비기억 비선형성에 의한 IMD3 성분의 크기는 두 톤 신호의 간격과 무관하였다. 두 효과의 조합은 상호의존적이며, 두 톤 주파수 간격의 크기에 대한 IMD3의 크기는 참고문헌 [1], [3], [6]에서 보는 바와 같다.

이러한 구조는 IMD 레벨이 톤 간격의 변화에 의존

함을 말한다. 그러므로 열에 의한 비선형성과 전기적 비선형성을 포함하고 있는 IMD 벡터는 트랜지스터의 평균 열조건 뿐만 아니라 신호의 주파수 간격에 따라 변하게 된다. 그림 10은 열과 전기적 비선형성을 포함한 60W급 Doherty 전력증폭기의 두 톤 신호의 간격에 따른 IMD3 시뮬레이션 결과이다. 위의 결과로부터 넓은 진폭변화와 광대역 신호(고속의 신호)를 가지는 Doherty 증폭기의 전열적 비선형 특성을 고려할 수 있다. 이때, 순시 접합온도는 크게 변하지 않으며 전열적 비선형성의 영향을 최소화할 수 있다. 그 결과, 순시 온도는 입력 평균전력과 평균 소비전력에 의해 근사화 될 수 있다.

#### IV. 온도왜곡 보상기 설계 및 결과 고찰

본 장에서는 앞에서 설명한 Doherty 증폭기의 전열적 모델을 토대로 온도왜곡 보상기를 설계하였다. 온도 왜곡 보상회로를 포함한 Doherty 증폭기는 그림 11에서 보는 바와 같다. 여기서 함수  $f(\cdot)$ 와  $g(\cdot)$ 는 각각 비기억 비선형의 복소이득(AM/AM과 PM/PM)과 Doherty 전력증폭기의 전열적 모델 함수이다.

그림 11에 보인 Doherty 증폭기의 전열적 모델의 출력은 다음과 같다.

$$V_{out} = g(V_{th,in}) * V_{th,in} \tag{11}$$

여기서,  $V_{th,in} = f(|V_d|) * V_d$ 이고  $V_d$ 는 Doherty 증폭기의 입력 전압이다.

그림 11에 보인 Doherty 증폭기 모델의 비선형 왜곡과 전열적 메모리 효과를 보상하기 위한 온도왜곡 보상기는 그림 12에서 보는 바와 같다. 여기서  $f'(\cdot)$ 와  $g'(\cdot)$ 는 각각  $f(\cdot)$ 와  $g(\cdot)$ 의 역함수이다.

넓은 온도 분포에서 선형성을 갖는 Doherty 증폭기를 구현하기 위해서는 Doherty 증폭기와 온도왜곡 보상기가 직렬중속으로 연결되어 다음 식을 만족하여야 한다.

$$f(|V_d|) * V_d(t) = f(|f'(v_{d,th})|) * f'(|V_{d,th}|) * V_{d,th} = K \tag{12}$$

$$\begin{aligned} g(V_{th,in}) * V_{th,in} &= g(v_{d,th}) * V_{d,th} \\ &= g(g'(v_{in}) * V_{in}) * g'(V_{in}) * V_{in} \\ &= 1 \end{aligned} \tag{13}$$

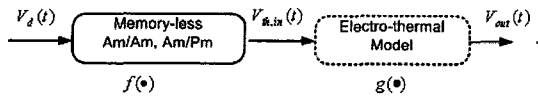


그림 11. Doherty 전력증폭기 모델  
Fig. 11. Doherty amplifier model scheme.

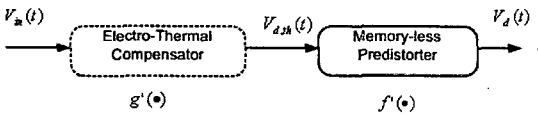


그림 12. 온도 보상 사전 왜곡기  
Fig. 12. Temperature compensated predistorter.

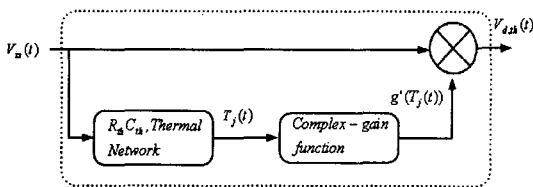
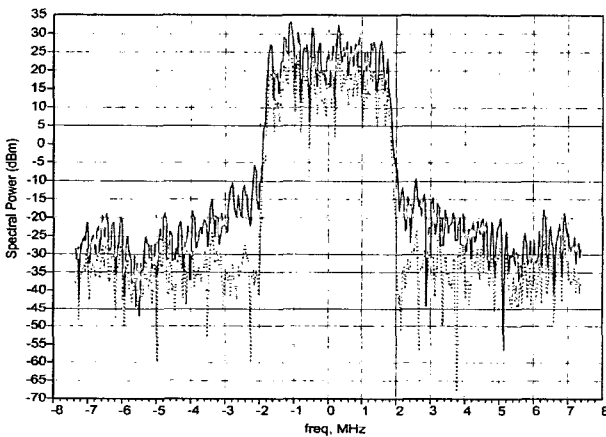


그림 13. 열효과 보상가능 블록도  
Fig. 13. Thermal effect compensation function.



\* solid line : before using thermal effect compensator  
dot line : after using thermal effect compensator

그림 14. W-CDMA 신호에 대한 온도왜곡 보상기 사용여부에 따른 출력 스펙트럼  
Fig. 14. Spectrum of temperature compensator with W-CDMA signal.

여기서  $K$ 는 전력증폭기의 소신호 이득이다. 그리고  $V_{in}$ 과  $V_{d,sd}$ 는 각각 전열특성 보상기와 비기억 사전왜곡기의 입력신호를 나타낸다.

Doherty 증폭기의 열 효과에 의한 순시 감쇄특성을 보정하기 위해서는 그림 1에 보인 RC 열 등가회로를 사용하여 트랜지스터의 순시 접합온도를 예측하여야 한다. 예측 접합온도에 해당하는 증폭기의 복소이득 확장값인  $g'(\cdot)$ 는 동일한 접합온도에서 복소이득 감쇄값

인  $g(\cdot)$ 의 역함수로 구할 수 있다. 열 효과 보상함수인  $g'(\cdot)$ 의 자세한 블록도는 그림 13과 같다.

Doherty 증폭기의 출력에서 자연효과에 의한 비선형성을 보상하는 온도보상 왜곡기의 성능을 평가하기 위하여 W-CDMA 신호를 사용하였다. 이 신호는 ADS의 Source library를 사용하여 합성하였다. 이와 같이 합성된 W-CDMA 신호의 심볼율은 3.6864 MHz이고 반송파 주파수는 2.14 GHz를 사용하였다. Doherty 증폭기에 비기억 열효과 왜곡보상기를 사용한 경우와 사용하지 않은 경우의 출력 스펙트럼은 그림 14와 같다. 그림 14에서 보는 바와 같이 열효과 왜곡 보상기는 Doherty 증폭기 출력의 대역외에서 보다 나은 왜곡개선효과를 보였다.

온도보상 회로는 W-CDMA 시스템의 시뮬레이션 결과에서 보듯이 고속의 통신시스템에서 좀 더 우수한 왜곡 보상 성능을 갖는다. W-CDMA 표준신호는 진폭과 위상변조를 모두 사용하기 때문에 전력증폭기의 엄격한 선형성을 요구한다. 광대역의 W-CDMA 신호는 인접채널에 최소한의 간섭을 주어야 하기 때문에 ACLR 특성을 중요시 한다. 그림 14에서와 같이 3 MHz Offset 주파수에서 온도왜곡 보상기를 사용하지 않은 Doherty 전력증폭기의 ACLR 특성은 -45 dBc이고 온도왜곡 보상기를 사용한 Doherty 전력증폭기의 ACLR 특성은 -65 dBc이다. 즉 동일한 조건에서 온도보상회로가 없는 경우에 Doherty 전력증폭기의 ACLR 특성을 최대 20 dB 개선하였다. 결론적으로 자연 보상함수를 갖는 온도보상회로가 Doherty 전력증폭기의 출력에서 신호의 품질을 향상시킴을 알 수 있다.

### V. 결 론

본 논문에서는 Doherty 전력증폭기를 위한 전열적 동작모델을 파라미터 검증과정을 통해 제안하였다. 이러한 모델은 ADS와 평균전력 60W 전력을 갖는 LDMOS 전력증폭기로 구현하였고, 펄스신호를 인가했을 때 만족할 만한 결과를 얻었다. 본 연구에서는 전기적 효과 전열적 모델링을 통하여 각각의 모델이 Doherty 증폭기의 왜곡생성에 어떤 영향을 미치는지를 확인하고자 하였다. 그 결과 전열적 효과 전기적 효과 사이에는 한정된 관계를 가지며, 트랜지스터의 자연효과 현상은 다중반송파를 갖는 CDMA 및 UMTS와 같

은 광대역 신호에서 충분히 고려되어야 한다.

본 논문에서 제안한 Doherty 증폭기의 전열적 모델에 트랜지스터의 자열효과를 보상하기 위하여 온도보상 회로를 설계하여 사용하였다. Doherty 전력증폭기에 온도보상회로를 사용했을 때, 증폭기의 출력 스펙트럼을 통하여 확인한 결과 Doherty 전력증폭기의 출력에서 신호품질이 향상됨을 확인하였다. 더욱이, 본 논문에서 제안된 자열 보상함수를 갖는 온도보상회로는 DSP나 FPGA 모듈을 사용하여 쉽게 구현할 수 있다.

### 참 고 문 헌

- [1] J.S. Kenny, W. Woo, L. Ding, R. Raich, and T. Zhou "The impact of memory effects on predistortion linearization of RF power amplifier" in *8th Int. Microwave and Optical Technology Symp.*, Montreal, QC, Canada, June 2001, pp. 189-193
- [2] S. Boumaiza and F. M. Ghannouchi, "Realistic power-amplifiers characterization with application to baseband digital predistortion for 3G base stations," *IEEE Trans. Microwave Theory Tech.*, vol.50, pp.3016-3021, Dec. 2002.
- [3] J. H. K. Vuolevi, T. Rahkonen, and J. P. A. Manninen, "Measurement technique for characterizing memory effects in RF power amplifiers," *IEEE Trans. Microwave Theory Tech.*, col. 49, pp. 1383-1389, Aug. 2001.
- [4] W. Bosch and G. Gatti, " Measurement and simulation of memory effects in predistortion linearizers," *IEEE Trans. Microwave Theory Tech.*, vol. 37, pp. 1885-1890, Dec. 1989.
- [5] Y. Youngoo, Y. Jeahyok, N. Joongjin, K. Bumman, and P. Myungkyu, "Measurement of two-tone transfer characteristics of high-power amplifiers," *IEEE Trans. Microwave Theory Tech.*, vol. 49, pp. 568-571, Mar. 2001.
- [6] A. Rabany, L. Nguyen, and D. Rice, "Memory effect reduction for LDMOS bias circuits," *Microwave J.*, pp. 124-130, Feb. 2003.

## 저 자 소 개



방 성 일(정회원)

1984년 단국대학교 공과대학  
전자공학전공(공학사)  
1986년 단국대학교 대학원  
전자공학전공(공학석사)  
1992년 단국대학교 대학원  
전자공학전공(공학박사)

1992년~1993년 (주)대기정보통신 책임연구원

1997년~2001년 (주)엘씨텍 연구소장

2001년~현재 단국대학교 산학연 센터장

1994년~현재 단국대학교 전기전자컴퓨터  
공학부 교수

<주관심분야 : RF Amp, UWB, OFDM, 디지털  
이동통신>



이 상 호(정회원)

1974년 단국대학교 공과대학  
전자공학전공(학사)  
1979년 연세대학교 산업대학원  
전기전자전공(공학석사)  
2003년 단국대학교 대학원  
전자컴퓨터공학과  
박사과정 재학

<주관심분야 : RF Amplifier, 디지털 이동통신>



이 석 희(학생회원)

2004년 단국대학교 공과대학  
전자공학전공(공학사)  
2004년~현재 단국대학교 대학원  
전자컴퓨터공학과  
석사과정 재학

<주관심분야 : RF Amplifier, 디지털 이동통신,  
Digital Pre-distorter>