

작은 클럭 주기를 이용한 복수버퍼를 가지는 다단 상호연결 네트워크의 해석적 성능분석[☆]

Performance Analysis of Multibuffered Multistage Interconnection Networks using Small Clock Cycle Scheme

문 영 성*
Mun, Youngsong

요 약

Ding과 Bhuyan은 다단 상호연결 네트워크(MIN: Multistage Interconnection Networks)에서 패킷 이동이 작은 클럭 주기를 사용하면서 각 쌍의 이웃 단 내에 한정된다면 네트워크의 성능이 상당히 향상될 수 있다는 것을 보였다. 본 논문에서는 작은 클럭 주기를 가지는 복수 버퍼를 가진 MIN의 성능을 평가하기 위한 정확한 모델을 제안하며, 이전에 사용되던 방법들과 비교함으로써 제안한 방식의 상대적인 효과를 검증한다.

Abstract

Ding and Bhuyan, however, has shown that the performance of multistage interconnection networks (MIN's) can be significantly improved if the packet movements are confined within each pair of adjacent stages using small clock cycles. In this paper, an effective model for estimating the performance of multibuffered MIN's employing the approach is proposed. The relative effectiveness of the proposed model is identified compared to the traditional design.

☞ Keyword : 복수버퍼, 다단 상호연결 네트워크, 작은 클럭 주기, 수율

1. 서 론

MIN에서 각 스위치 노드에 버퍼가 가해지고 백프레시 방법[1]이 사용되면 패킷은 다음단의 목적지 버퍼가 가용할 때만 현재의 버퍼를 떠날 수 있다. 지금까지 패킷 이동에 관해 일반적으로 사용된 방법은 버퍼 공간 가용성이 하나의 네트워크 주기 동안에 마지막 단에서 처음 단으로 꺼꾸로 전달되는 것이었다. 그리고 그때 이 정보를 사용하면서 패킷 이동이 이웃 단 사이에서 동시에 일어나는데, 이것을 큰 클럭 주기(BCC: Big Clock Cycle) 방법이라 부른다 [1-4].

Ding과 Bhuyan[5]은 패킷 이동이 단지 각 다음단의 상태를 기초하여 일어난다면 MIN의 성능이 크게 향상될 수 있다는 것을 보였다. 이 방법을 작은 클럭 주기(SCC: Small Clock Cycle) 방법이라 부른다. 그러나 그들의 연구에서 성능 모델링과 분석은 [2]와 유사한 간단한 분석적 모델에 기초하고 있다. 여기서 패킷의 중요한 상태인 패킷간의 경쟁 때문에 발생한 블럭된 상태[1,4]는 고려하지 않았기 때문에 네트워크의 정확한 성능 평가라고 볼 수 없다. 본 논문에서는 그들의 모델을 DB 모델이라 부르겠다.

본 논문에서는 작은 클럭 주기를 가지는 복수개의 입력 버퍼를 가진 MIN의 평가를 위한 정확한 분석 모델을 제안한다. 본 논문에서 제안되는 모델은 실제적인 상황을 제대로 반영하기 위하여 DB 모델에서는 고려하지 못했던 블럭된 상태를

* 종신회원 : 숭실대학교 컴퓨터학부 부교수
mun@computing.ssu.ac.kr(제 1저자)

[2004/09/21 투고 - 2005/03/14 심사 - 2005/05/25 심사완료]

☆ 본 연구는 숭실대학교 교내연구비 지원으로 이루어졌음.

고려한다. 따라서 버퍼 크기의 변화 및 입력 부하의 변화 등 다양한 동작 환경에 대해 작은 클럭 주기를 가지는 제안된 MIN 모델의 우수성을 정확하게 평가할 수 있다.

2. 복수 버퍼 모델

BCC 방법과 달리 SCC 방법에서 버퍼 정보는 단지 두 이웃 단 사이에서만 동시에 교환된다. 두 이웃 단의 버퍼 상태 사이에서 상호관계를 한 모델로 정확히 반영하기 위해서 블럭된 상태가 포함되어야 한다. 이 상태는 한 버퍼에서의 패킷이 같은 출력 링크를 원하는 패킷과 경쟁해서 지거나 다음 단의 수신측 버퍼가 꽉 차서 이동할 수 없을 때 발생하며, 이 패킷은 다음 기회에도 동일한 출력링크로 이동하려한다. 복수 버퍼의 경우에는 전선블러킹(Head of line blocking)도 고려해야 한다. 이는 패킷이 동일 버퍼모듈내에서 자신보다 앞에 있는 패킷으로 인해 이동할 수 없을 때에 발생한다. 전선블러킹 되었던 패킷은 경쟁에 참여한 적이 없으므로, 특정한 출력링크를 선호하지 않는다.

2.1 가정과 정의

다음과 같이 이전의 모델들[1-5]에서 사용되었던 가정과 동일한 균일 트래픽이 가정된다.

- 각 프로세서는 모든 메모리 모듈에 걸쳐 균등하게 분포된 확률로 액세스 요구를 발생시킨다.
- 한 개의 스위칭 요소 내에 있는 두개의 버퍼는 통계적으로 독립적이다.
- 각 패킷은 경쟁에서 이길 확률이 같으며, 블럭된 패킷은 원래의 목적지로 다시 가려한다.

한 개의 단의 상태는 단지 한 스위칭 요소의 상태를 고려함으로써 알 수 있다. 더 나아가 한 개의 버퍼는 한 개의 스위칭 요소를 특징 지우고 따라서 한 개의 단을 특징 지운다[2]. MIN이 SCC 방법

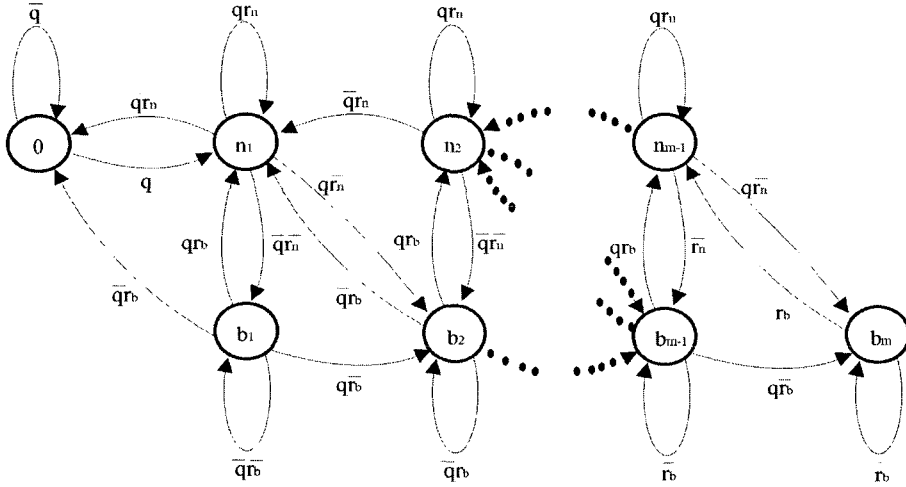
으로 동작할 때는, 패킷은 다음 단에 최소 한 개의 빈 버퍼가 있을 때에만 이동 할 수 있다. 버퍼 모듈의 가능한 상태 수는 버퍼모듈의 크기에 따라 달라진다. 한 모듈의 크기가 m 이면 다음과 같이 $2m$ 개의 상태가 존재한다.

- 빈상태: 버퍼모듈은 비어있다.
- 상태 $n_i (1 \leq i \leq m-1)$: 버퍼모듈은 i 개의 패킷을 가지고 있으며 이 중 가장 오래된 패킷 (즉, 버퍼 모듈의 최전단에 위치한 패킷)이 경쟁에 아직 참여한 적이 없을 때이다.
- 상태 $b_i (1 \leq i \leq m)$: 버퍼모듈에 i 개의 패킷이 있으며, 이 중 가장 오래된 패킷이 이전 네트워크 주기에서 경쟁에서 졌었거나 다음 단의 버퍼공간이 없어서 이동을 못했을 경우이다.

만약 버퍼의 상태가 현재 b_m 이라면 그것은 패킷을 받을 수 없다. 만약 버퍼가 상태 n_{m-1} 이나 b_{m-1} 라면 버퍼 모듈의 맨 앞에서의 패킷의 이동과 들어오는 패킷의 존재에 따라 가능한 변환은 n_{m-2} , n_{m-1} , b_{m-1} 또는 b_m 이다. 그러므로 상태 n_m 은 가능하지 않다. 버퍼는 선입선출의 원리로 동작한다고 가정한다. 본 논문에서 제시되는 모델의 상태전이도는 그림 1과 같다. 다음은 복수 버퍼 모델을 위해 단일 버퍼 모델에 수정되거나 새롭게 더해진 정의들이다.

정의:

- m : 버퍼모듈의 크기.
- $P_0(k,t)$: $SE(k)$ 의 버퍼모듈이 t_b 에 비어있을 확률.
- $\overline{P_f(k,t)}$: $SE(k)$ 의 버퍼모듈이 t_b 에 다 차있지 않을 확률.
- $P_{\supset}(k,t)$: $SE(k)$ 의 버퍼모듈이 상태 n_i 에 있을 확률.
- $P_{bi}(k,t)$: $SE(k)$ 의 버퍼모듈이 상태 b_i 에 있을 확률.



〈그림 1〉 복수 버퍼 모델의 상태천이도

- $\gamma_{nn}(k,t)$: $SE(k)$ 의 버퍼모듈의 최전단에 있는 보통 패킷이 t_d 동안에 원하는 출력 포트에 갈 수 있는 확률. 다른 버퍼가 상태 b 에 있다면 블럭된 패킷은 다른 포트에 향한다(경쟁은 필요없다).
- $\gamma_{nb}(k,t)$: $SE(k)$ 의 버퍼모듈의 최전단에 있는 보통 패킷이 다른 버퍼에 있는 블럭된 패킷과의 경쟁에서 이김으로서 t_d 동안에 원하는 출력 포트에 갈 수 있는 확률.
- $r_n(k,t)$: $SE(k)$ 의 버퍼모듈의 최전단에 있는 보통 패킷이 t_d 동안에 이동할 확률.
- $\gamma_{bn}(k,t)$: $SE(k)$ 의 버퍼모듈의 최전단에 있는 블럭된 패킷이 다른 버퍼가 보통 패킷을 가지고 있거나 비어있을 때 t_d 동안에 원하는 출력 포트에 갈 수 있는 확률.
- $\gamma_{bb}(k,t)$: $SE(k)$ 의 버퍼모듈의 최전단에 있는 블럭된 패킷이 다른 버퍼가 블럭된 패킷을 가지고 있을 때 t_d 동안에 원하는 출력 포트에 갈 수 있는 확률.
- $r_b(k,t)$: $SE(k)$ 의 버퍼모듈의 최전단에 있는 블럭된 패킷이 t_d 동안에 이동할 확률.
- $SP_n(k,t)$: 모든 $P_{\supset}(k,t)$ 의 합.
- $SP_b(k,t)$: 모든 $P_{bi}(k,t)$ 의 합.

$r_{nn}(k,t)$, $r_{nb}(k,t)$, $r_n(k,t)$, $r_{bn}(k,t)$, $r_{bb}(k,t)$, $r_b(k,t)$ 등은 모두 가장 오래된 패킷의 경우에만 고려되며 $P^{na}(k,t)$, $P^{ba}(k,t)$, $P^{ba}(k,t)$ 등은 전체 버퍼 모듈에 대해서 고려된다.

2.2 요구되는 측정치의 계산

정의에 의하여 $SP_{\supset}(k,t) = \sum_{i=1}^m P_{bi}(k,t)$, $SP_n(k,t) = \sum_{i=1}^{m-1} P_{\supset}(k,t)$ 가 된다.

$r_{nn}(k,t) = P_0(k,t) + 0.75SP_n(k,t) + 0.5SP_b(k,t)$, $r_{nb}(k,t) = 0.25SP_b(k,t)$ 로 구해진다. $\overline{P_f}(k,t) = 1 - P_{bm}(k,t)$ 은 버퍼모듈이 다 차지 않을 확률이다. $P^{ba}(k,t)$ 에 대해 한 패킷의 송신 버퍼 모듈은 상태 b_i 에 있다. 만약 버퍼가 $t-1$ 의 네트워크 주기에서 $T(k,t-1)$ 의 확률로 한 패킷을 받는다면 그것은 꼭 차지 않아야 할 것이다. $t-1$ 때 단지 한 개의 여유 공간이 있다면, 이때 한 패킷이 다음 단으로 이동하지 않는다면 전단에서 패킷을 받으면 꼭 차서 t 때는 여유 공간이 없을 것이다. 따라서 네트워크 주기 t 때 여유 공간이 있기 위해서는 $t-1$ 때 한 개의 여유 공간이 있다면 이때 다음 단으로 한 패킷이 움직여졌어야 한다. 버퍼가 전의 네트워크 주기에서 $1 - T(k,t-1)$ 의 확률로 한 패킷을 받지 않았다면 그것은 꼭 찼었

음에 틀림없다. 네트워크 주기 t 에서 한 패킷을 받을 공간이 있기 위해서는 한 패킷이 꼭찬 버퍼로부터 움직여야 한다. 그러므로 $P^{ba}(k,t)$ 는 다음과 같다.

$$P^{ba}(k,t) = T(k,t-1) \times A + \{1 - T(k,t-1)\} \frac{P_{bm}(k,t-1)r_b(k,t-1)}{P_{bm}(k,t-1)}$$

$$|A = \frac{P_0(k,t-1) + \sum_{i=1}^{m-2} P_{\supset}(k,t-1) + \sum_{i=1}^{m-2} P_{bi}}{P_0(k,t-1) + \sum_{i=1}^{m-1} P_{\supset}}$$

$$\frac{(k,t-1) + P_{n(m-1)}(k,t-1)r_n(k,t-1) + P_{b(m-1)}(k,t-1)r_b(k,t-1)}{(k,t-1) + \sum_{i=1}^{m-1} P_{bi}(k,t-1)}$$

$P^{na}(k,t)$ 는 버퍼로 향하는 블럭된 패킷이 없기 때문에 목적지 버퍼는 어떤 상태에도 있을 수 있다는 것을 의미한다. 만약 버퍼가 전의 네트워크 주기에서 $T(k,t-1)$ 의 확률로 한 패킷을 받았다면 버퍼는 꼭 차지 않았었을 것이다. 네트워크 주기 t 에서 한 패킷을 받을 공간이 있기 위해서는, $t-1$ 때 버퍼가 단지 하나의 여유있는 공간을 가지고 있었다면 한 패킷이 이동되었어야 한다. 만약 버퍼가 $t-1$ 의 네트워크 주기에서 $1 - T(k,t-1)$ 의 확률로 한 패킷을 받지 않았다면 그것은 어떤 상태에 있을 수도 있다. 네트워크 주기 t 에서 한 패킷을 받을 공간이 있기 위해서는, $t-1$ 때 버퍼가 꼭 찼다면 한 패킷이 움직여졌어야 한다.

$$P^{na}(k,t) = T(k,t-1) \times A + [1 - T(k,t-1)] \times B$$

$$B = \frac{P_0(k,t-1) + \sum_{i=1}^{m-1} P_{\supset}(k,t-1) + \sum_{i=1}^{m-1} P_{bi}(k,t-1)}{P_0(k,t-1) + \sum_{i=1}^{m-1} P_{\supset}(k,t-1) + P_{bm}(k,t-1)r_b(k,t-1)}$$

$$\frac{\sum_{i=1}^m P_{bi}(k,t-1)}$$

$r_n(k,t)$ 는 단일버퍼 모델에서와 동일하며, $r_{bn}(k,t) = P_0(k,t) + 0.75SP_n(k,t)$, $r_{bb}(k,t) = 0.75SP_b(k,t)$ 로 구해진다. $SE(k-1)$ 에서 두 버퍼 모두 블럭되

어 있다면 k 단에서의 해당하는 목적지 버퍼는 $t-1$ 때 꼭 찼었음에 틀림없다. 네트워크 주기 t 에서 한 패킷을 받을 공간이 있기 위해서는, $t-1$ 때 한 패킷이 꼭 찬 버퍼로부터 이동했어야 하므로 $P^{bba}(k,t)$ 는 다음과 같다.

$$P^{bba}(k,t) = \frac{P_{bm}(k,t-1)r_b(k,t-1)}{P_{bm}(k,t-1)}$$

($k < n$)에 대해 $r_b(k,t) = r_{bn}(k,t)P^{ba}(k+1,t) + r_{bb}(k,t)P^{bba}(k+1,t)$ 로 구해진다.

$T(k,t)$ 와 $q(k,t)$ ($2 \leq k \leq n$)는 다음과 같으며, 경계조건은 단일버퍼의 경우와 동일하다.

$$T(k,t) = SP_n(k-1,t)r_n(k-1,t) + SP_b(k-1,t)r_b(k-1,t) \quad (2 \leq k \leq n)$$

$$= q(k,t)\overline{P_f(k,t)} \quad (1 \leq k \leq n)$$

$$q(k,t) = \frac{T(k,t)}{P_f(k,t)}$$

2.3 상태식

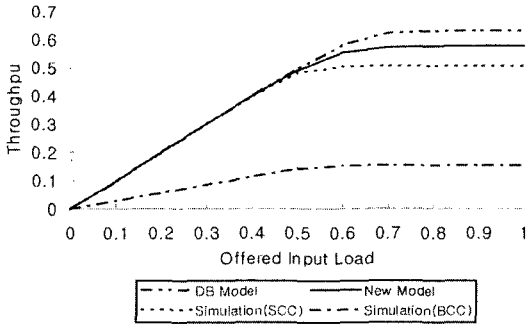
다음 상태식들은 복수 버퍼를 가진 MIN에 대해 성립한다.

$$P_0(k,t+1) = [1 - q(k,t)][P_0(k,t) + r_n(k,t)P_{n1}(k,t) + r_b(k,t)P_{b1}(k,t)]$$

$$P_{n1}(k,t+1) = q(k,t)P_0(k,t) + q(k,t)r_n(k,t)P_{n1}(k,t) + q(k,t)r_b(k,t)P_{b1}(k,t) + [1 - q(k,t)][r_n(k,t)P_{n2}(k,t) + r_b(k,t)P_{b2}(k,t)]$$

$$P_{b1}(k,t+1) = [1 - q(k,t)][(1 - r_n(k,t))P_{n1}(k,t) + (1 - r_b(k,t))P_{b1}(k,t)]$$

$P_{\supset}(k,t+1)$ 에 대해 다음 식은 ($2 \leq i \leq m-2$)일 때 성립한다.



〈그림 2〉 세 개의 버퍼를 가진 6단 MIN의 수율

$$P_{\exists}(k, t+1) = q(k, t)r_n(k, t)P_{\exists}(k, t) + q(k, t)r_b(k, t)P_{bi}(k, t) + (1-q(k, t))r_n(k, t)P_{n(i+1)}(k, t) + (1-q(k, t))r_b(k, t)P_{b(i+1)}(k, t)$$

$P_{bi}(k, t+1)$ 에 대해 다음 식은 ($2 \leq i \leq m-1$) 일 때 성립한다.

$$P_{bi}(k, t+1) = (1-q(k, t))[(1-r_n(k, t))P_{\exists}(k, t) + (1-r_b(k, t))P_{bi}(k, t) + (1-r_n(k, t))q(k, t)P_{n(i-1)}(k, t) + (1-r_b(k, t))q(k, t)P_{b(i-1)}(k, t)]$$

$$P_{bi}(k, t+1) = (1-q(k, t))[(1-r_n(k, t))P_{\exists}(k, t) + (1-r_b(k, t))P_{bi}(k, t) + (1-r_n(k, t))q(k, t)P_{n(i-1)}(k, t) + (1-r_b(k, t))q(k, t)P_{b(i-1)}(k, t)]$$

$$P_{n(m-1)}(k, t+1) = q(k, t)r_n(k, t)P_{n(m-1)}(k, t) + q(k, t)r_b(k, t)P_{b(m-1)}(k, t) + r_b(k, t)P_{b(i+1)}(k, t)$$

$$P_{bm}(k, t+1) = (1-r_b(k, t))P_{bm}(k, t) + (1-r_n(k, t))q(k, t)$$

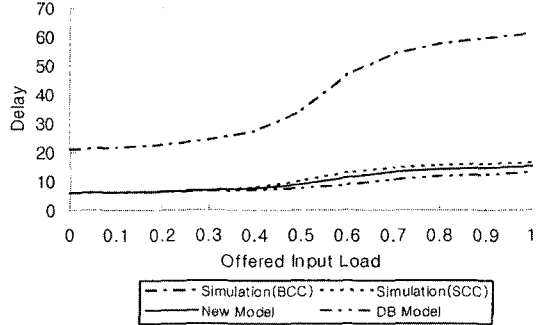
$$P_{n(m-1)}(k, t) + (1-r_b(k, t))q(k, t)P_{b(m-1)}(k, t)$$

2.4 수율과 전달지연시간

수율은 다음과 같으며, 평균 전달지연시간은 리틀의 식[6]을 이용하여 구해진다.

$$I(n, t) = SP_n(n, t)r_n(n, t) + SP_b(n, t)r_b(n, t)$$

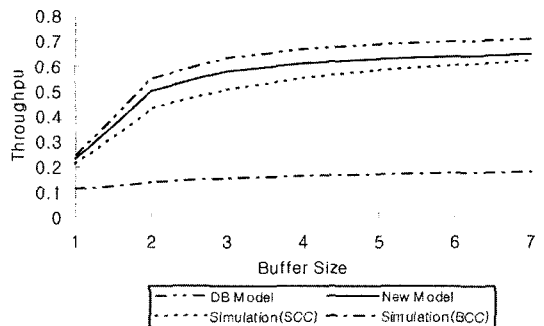
$$D(k) = \lim_{t \rightarrow \infty} \frac{\sum_{i=1}^m i [P_{\exists}(k, t) + P_{bi}(k, t)]}{I(k, t)}$$



〈그림 3〉 세 개의 버퍼를 가진 6단 MIN의 전달지연시간

3. 제안된 모델의 검증

제안한 분석 모델의 검증을 위해 버퍼의 크기와 입력 부하를 변화시킴에 따라 분석모델과 컴퓨터 시뮬레이션을 이용해 수율과 평균지연을 비교하였다. DB모델 및 BCC 방법의 시뮬레이션 데이터가 본 논문에서 제안된 모델의 상대적인 정확성을 보여주기 위해서 비교된다. 시뮬레이션에서 각 프로세서는 각 네트워크 주기에서 $q(1)$ 의 비율로 요구를 발생시키며, 각 패킷의 목적지는 무작위로 추출된다. 또한 만약 한 SE에서 패킷사이에 경쟁이 있다면 무작위로 해결되며, 버퍼의 동작은 선입선출 원리를 따른다. 정규화된 수율을 구하기 위해 시뮬레이션 시간동안 서비스 받은 패킷의 총 수를 프로세서의 수와 시간에 의해 나눈다. 평균지연시간을 구하기 위해서, 우선은 네트워



〈그림 4〉 버퍼의 크기 변화에 따른 6단 MIN의 수율

크에서 서비스를 받은 패킷이 보낸 네트워크 주기의 수를 모두 더한다. 그리고 그 값을 서비스를 받은 패킷의 수로 나눈다.

상대적으로 큰 크기의 버퍼를 가지는 MIN에 대해서는 포화현상이 두드러지기 때문에 3 이상의 크기를 가지는 버퍼는 일반적으로 고려되지 않는다[3]. 그러므로 버퍼 크기가 3인 경우 성능을 분석한다. 그림 2는 트래픽 부하가 0.1부터 1까지 변화할 때 6단의 버퍼의 크기가 3인 MIN에 대한 수율을 나타내고 있다. 전달지연은 그림 3에 보여진다. 본 논문에서 제안된 모델은 기대되는 대로 DB 모델보다 정확하다. 트래픽 부하가 비현실적으로 1이라는 가정하에서 수율에 대한 버퍼 모듈의 크기의 효과가 그림 4에 보여진다. SCC 방법은 버퍼의 크기가 커짐에 따라 BCC 방법보다 상당히 성능이 우수하는 것이 주목할만한 결과이다. 이것은 BCC 방법에서 버퍼의 크기가 커짐에 따라 패킷 이동의 기회는 줄어들어 네트워크 혼잡이 더 많이 발생하기 때문이다. 그림으로부터 본 논문에서 제안된 복수 버퍼 모델은 어떤 조건에서든 대해서도 DB 모델보다 정확하다는 것을 알 수 있다.

4. 결 론

본 논문에서는 작은 클럭 주기를 사용하면서 2×2 교환 소자를 가진 복수 버퍼 MIN의 성능을 정확하게 평가할 수 있는 새로운 모델을 제시하였다. 제안된 모델은 블럭된 상태를 포함하여 단지 세가지 상태를 가진다. 반면에 그것은 이웃 단에서 버퍼와 네트워크 주기 사이에서 트랜잭션을 현실적으로 모델링함으로써 매우 정확하다. 그 모델은 복수 버퍼를 가진 MIN으로 확장된다. 시뮬레이션과 분석 모델의 비교는 실제 동작 조건에 대

해 SCC 방법이 BCC 방법보다 더 우수함을 보여준다. 제안된 모델은 네트워크와 버퍼의 크기 그리고 트래픽의 조건에 관계없이 정확하다는 것을 알 수 있으며, 제안된 모델은 MIN의 다른 구조와 동작 조건에 대해 쉽게 확장할 수 있다.

참 고 문 헌

- [1] T.H. Theimer, E.P. Rathgeb and M.N. Huber, "Performance analysis of buffered banyan networks," IEEE Trans. on Commun. vol. c-39, pp. 269-277, Feb. 1991.
- [2] Y.C. Jenq, "Performance analysis of a packet switch based on single-buffered banyan network," IEEE J. Select. Areas Commun., vol. SAC-3, pp. 1014-1021, Dec. 1983.
- [3] H.S. Yoon, K.Y. Lee and M.T. Liu, "Performance analysis of multibuffered packet-switching networks in multiprocessor systems," IEEE Trans. Comput., vol. C-39, pp. 319-327, March 1990.
- [4] S.H. Hsiao and CY.R. Chen, "Performance analysis of single-buffered multistage interconnection networks," Proc. Third IEEE Symp. on Parallel and Distributed Processing, pp. 864-867, Dec. 1991.
- [5] J. Ding and L.N. Bhuyan, "Performance evaluation of multistage interconnection networks with finite buffers," Proc. 1991 Int. Conf. Parallel Processing, pp. 592-595, 1991.
- [6] D.C. Little, "A proof of the queueing formula $L = \lambda W$," Operations Res., vol. 9, pp. 383-387, 1961.

○ 저 자 소 개 ○



문 영 성

1983년 연세대학교 전자공학과 졸업(학사)

1986년 알버타대학교 대학원 전자공학과 졸업(석사)

1999년 텍사스대학교 대학원 컴퓨터공학과 졸업(박사)

1994년 ~ 현재 : 숭실대학교 컴퓨터학부 부교수

관심분야 : Mobile IP, IPv6 보안, GRID, QoS, 성능분석, Honeypot

E-mail : mun@computing.ssu.ac.kr