

부하 변조 및 위상 보상 DGS 마이크로스트립 선로를 이용한 도허티 증폭기

Doherty Amplifier Using Load Modulation and Phase Compensation DGS Micro-Strip Line

최 흥 재 · 임 증 식* · 정 용 채

Heung-Jae Choi · Jong-Sik Lim* · Yong-Chae Jeong

요 약

본 논문에서 우리는 새로운 방식의 IMT-2000 대역 DGS(Defected Ground Structure) 도허티 증폭기를 제안하였다. 근본적으로 도허티 증폭기의 능동 로드-풀 회로 해석 기법은 이상적인 고조파 단락 상태를 가정한다. 그러나 기존의 논문에서는 대부분 이러한 이상적인 고조파 단락을 간과하고 있었다. 우리는 도허티 주 증폭기의 부하 변조 동작에 필수적인 출력단의 임피던스 변환 전송 선로와 보조 증폭기의 출력 임피던스 보정을 위한 오프셋 전송 선로에 DGS를 적용함으로써 이러한 가정을 만족시킴과 동시에 이득, 효율 그리고 최대 출력 전력을 개선하였으며, 선형성 개선과 상당한 크기 감소 효과도 얻을 수 있었다. 제안된 DGS 도허티 증폭기의 2차, 3차 고조파는 비교 대상으로 제작된 일반적인 도허티 증폭기에 비해 각각 44.92 dB, 23.77 dB 이상 차단되었다. 그 결과로서 얻어진 DGS 도허티 증폭기의 P1 dB는 0.42 dB 증가하였고 드레인 효율은 최대 13.4 %, 이득은 0.33 dB 증가하였으며, WCDMA 1 FA 신호에 대한 ACPR 특성이 최대 5.4 dBc 개선되었다. 게다가 주 증폭기와 보조 증폭기 경로에서 각각 90° 전기각에 해당하는 길이를 줄일 수 있어 전체 회로의 크기를 상당히 줄일 수 있었다.

Abstract

In this paper, we proposed a new DGS(Defected Ground Structure) Doherty amplifier for IMT-2000 band. Originally, active load-pull analysis of a Doherty amplifier assumes ideal harmonic termination condition. However, there have been no papers considering this ideal harmonic termination condition. We obtained excellent improvements of efficiency, gain, maximum output power as well as superior size reduction of a Doherty amplifier by satisfying the overlooked assumption of ideal harmonic termination through the adaptation of DGS at the output transmission line of carrier and peaking amplifier that is essential for Doherty operation. The amount of both the 2nd and the 3rd harmonic rejection of the proposed DGS Doherty amplifier over the conventional one are 44.92 dB and over 23.77 dB, respectively. The acquired improvement in P1 dB, gain, drain efficiency, and ACPR to WCDMA 1FA signal were 0.42 dB, 0.33 dB, 6.4 %, and 5.4 dBc, respectively. Moreover, electrical length of 90° is reduced at each of the DGS carrier amplifier path and DGS peaking amplifier path, therefore the whole amplifier circuit size is considerably reduced.

Key words : Doherty Amplifier, DGS, Efficiency, Load-Modulation

I. 서 론

무선 통신 시스템의 중요한 부분을 차지하고 있

전북대학교 정보통신공학과(Department of Information & Communication Engineering, Chonbuk National University)

*순천향대학교 정보기술공학부(Division of Information Technology Engineering, Soonchunhyang University)

· 논문 번호 : 20050521-07S

· 수정완료일자 : 2005년 7월 6일

는 전력 증폭기의 성능 향상에 대한 연구가 끊임없이 진행되고 있다. 이러한 연구는 주로 전력 증폭기의 성능을 나타내는 출력 전력, 선형성, 전력 부가 효율(Power Added Efficiency: PAE) 등을 향상시키는데 집중되고 있으며, 이를 위해 다양한 방법이 시도되고 있다.

CDMA와 같은 디지털 변조 방식은 정보가 신호의 진폭과 위상에 실려서 전송되며, 신호 진폭의 최대값 대 평균값의 비(peak to average ratio)가 큰 것이 특징이다. 따라서 선형성 요구 조건이 매우 엄격하며, 인접 채널 전력비(Adjacent Channel Power Ratio: ACPR)를 그 기준으로 정하고 있다. 한편, Far/Near-Problem의 영향을 받지 않고 셀룰러 이동 통신의 단위 셀(Cell) 내에서 많은 사용자가 동시에 접속할 수 있도록 하기 위해 기지국 및 이동국(mobile station)은 적절한 전력 제어를 한다. 이는 전력 증폭기의 최대 출력에서 back-off를 함으로써 이루어지는데, 일반적인 전력 증폭기는 back-off를 할 때 PAE가 크게 감소한다. 그 결과 CDMA 단말기용 전력 증폭기의 평균 효율은 10 % 이하인 단점이 있다.

도허티 증폭기는 이러한 일련의 시도들 가운데 전력 증폭기의 PAE 성능을 향상시키기 위한 대표적인 방법 중 하나로서, 최근 많은 관심을 모으고 있다^{[1]-[3]}. 이론상 최대 효율을 전체 출력 전력 영역에 걸쳐 두 번 얻도록 하는 것이 도허티 증폭기의 특징이다. 이러한 효율 특성은, 실제 생활에서 우리가 이용하는 휴대 전화 단말기의 이용 출력 전력의 빈도가 전체적으로 중간 정도의 출력 전력 범위에 집중되어 있다는 사실을 고려할 때, 통화 시간에 큰 차이를 가져올 수 있다.

효율과 선형성의 개선 방법으로 전력 증폭기의 출력 단 전송 선로에 PBG(Periodic Band Gap)나 DGS를 적용하여 선형성과 효율, 최대 출력 증가와 크기 감소의 효과를 얻는 연구가 활발하게 이루어지고 있다^{[4]-[6]}. 종전에도 도허티 증폭기의 출력 단에 PBG를 적용하여 효율과 선형성을 개선시키는 방법을 시도하였다. 그러나 실제 제작했을 때 PBG 전송 선로의 큰 삽입 손실때문에 대전력 증폭기에 적용하기에 적합하지 않았고, PBG를 적용하기 위하여 매칭 회로 내에 추가적인 길이의 전송 선로를 삽입했기 때문에 크기가 커지게 되며, 효율과 선형성의 개선 효

과가 작은 단점이 있다^[7]. 또한 부하 변조 동작을 최적화하기 위한 도허티 증폭기의 설계 기법이 보고되었지만, 능동 로드풀 개념의 기본 가정인 이상적인 고조파 단락에 대해서는 고려하지 않았다^[8].

본 논문에서 우리는 도허티 증폭기의 부하 변조 동작에 필수적인 출력단의 오프셋 전송 선로에 DGS를 적용함으로써 이러한 가정을 만족시키고 동시에 이득, 효율, 선형성 그리고 최대 출력 전력을 개선시키며, 상당한 크기 감소 효과를 얻을 수 있는 방법을 제시하였다.

II. DGS 도허티 증폭기의 설계

2-1 능동 로드풀 회로 및 도허티 증폭기

능동 로드풀 개념은 RF 부하의 저항(resistance)값 또는 임피던스(impedance)값이 또 다른 신호원 전류(I_2)의 영향을 받아서 변할 수 있다는 개념이다. 그림 1은 고조파 단락을 가정한 능동 로드풀 회로를 보이고 있다. 신호원 1에서 바라보는 입력 저항은 식 (1)과 같이 표현할 수 있다.

$$R_1 = R_L(1 + I_2/I_1) \tag{1}$$

즉, 신호원 1과 신호원 2에 의해 부하 저항에 흐르는 전류 값에 의해 신호원 1에서 보이는 입력 저항은 달라질 수 있다. 이때 이상적인 고조파 단락을 가정하고 기본파 신호에 대해서만 고려함으로써 부하 변조에 대한 해석을 할 수 있다. 이제까지는 기본파 신호에 대해서만 도허티 증폭기의 동작을 설명하는 것이 일반적이었고, 도허티 증폭기에서 발생하는 고조파 성분에 대해서는 간과하고 설명하였다.

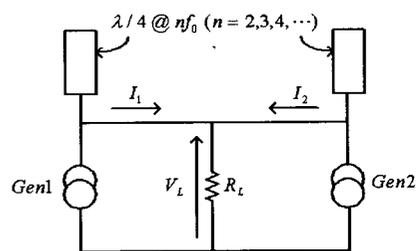


그림 1. 고조파 단락을 가정한 능동 로드풀 회로
Fig. 1. Active load-pull circuit considering ideal harmonic termination.

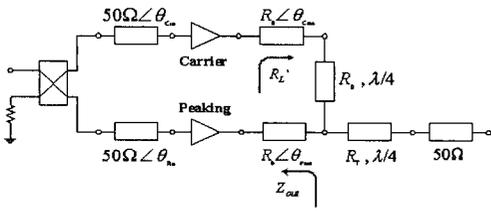


그림 2. 도허티 증폭기의 블록도
Fig. 2. The block diagram of the Doherty amplifier.

본 논문에서는 도허티 증폭기를 구성하는 각 증폭기의 출력단에 DGS 전송 선로를 적용함으로써 고조파 단락을 구현하였고, 이때의 전기적 특성을 기존의 도허티 증폭기의 특성과 비교하였다.

그림 2는 일반적인 도허티 증폭기의 블록도를 보이고 있다. 도허티 증폭기는 보통 A급 또는 AB급으로 동작하는 주(carrier) 증폭기, C급으로 동작하는 보조(peaking) 증폭기, 능동 부하 변조를 위한 $\lambda/4$ 임피던스 변환기, 비동작 상태의 보조 증폭기 개방 특성 획득을 위한 오프셋 전송 선로, 그리고 입력단 신호 분배기로 구성된다. 보조 증폭기는 필요에 따라 선형성 확보를 위해 AB급 또는 B급 동작시킬 수 있으나 이상적인 도허티 증폭기 효율 특성을 얻기는 힘들다. 입력 전력 레벨이 충분히 클 때에는 주 증폭기와 보조 증폭기가 모두 동작하게 되고, 각 증폭기에서 바라보는 임피던스는 R_o 로 보이게 된다. 그러나 입력 전력 레벨이 충분히 back-off 되어 작은 입력일 때에는 보조 증폭기는 동작하지 않고, 오직 주 증폭기만 동작하게 된다. 이때 보조 증폭기 내부 소자 값에 의해 완전히 개방 특성을 가지지 않게 되고, 두 증폭기의 출력 단 접합 점에서 보조 증폭기가 개방 특성을 갖도록 하기 위해 보조 증폭기 출력단에 오프셋 전송 선로가 필요하게 된다. 한편 주 증폭기 출력단에서 보이는 부하 임피던스는 $2R_o$ 로 보이게 되어 입력 전력 레벨에 따라 능동 부하 변조 특성을 얻게 된다.

2-2 DGS 저역 통과 전송 선로

전송 선로의 접지면 일부를 식각하면 증가적으로 직렬 인덕턴스를 증가시키는 효과를 갖고, DGS 구조를 적용하지 않은 전송 선로와 같은 특성 임피던스 값을 유지하기 위해 전송 선로의 폭을 넓혀야 한

다. 이는 증가적으로 단락 캐패시턴스를 증가시키는 것과 동일하다. 보통 무손실 전송 선로의 전파 상수 (β)는 아래 식과 같이 표현된다.

$$\beta = \omega_0 \sqrt{LC} \quad (2)$$

여기에서, ω_0 는 각 주파수, L 과 C 는 전송 선로의 단위 길이당 인덕턴스와 캐패시턴스를 나타낸다. DGS 전송 선로는 일반적인 전송 선로에 비해 증가 인덕턴스와 캐패시턴스 값의 증가를 얻으므로 위상 상수를 증가시켜 군속도 지연(slow-wave) 효과를 일으킨다. 결합의 크기와 모양, 개수를 변화시킴으로써 전송 선로의 특성 임피던스를 조정할 수 있으며, DGS 구조를 적용한 전송 선로는 대역 제거 여파기와 유사한 전달 특성을 갖는다. 높은 통과 대역 특성을 제어하기가 용이하지 않으므로, 보통 낮은 통과 대역과 저지 대역 특성을 적절히 이용하는 저역 통과 특성을 이용하는 것이 일반적이다.

일반적으로 마이크로스트립 선로는 높은 임피던스를 구현하기 쉽지 않다. 그러나 DGS 구조를 이용하면 선로의 폭이 넓어지므로 높은 임피던스를 갖는 선로 구현이 가능하게 된다. 그리고 같은 50 Ω 선로에 대해 DGS를 적용하면 군속도 지연 효과에 의해 전송 선로의 길이를 짧게 할 수 있다. 따라서 DGS 구조를 적용한 전송 선로는 회로의 소형 및 경량화에 기여한다. 그림 3은 일반적인 마이크로스트립 전송 선로와 DGS 마이크로스트립 전송 선로를 보여 준다.

DGS를 이용한 저역 통과 전송 선로를 제작하기 위해 Ansoft사의 HFSS v9.2를 사용하여 시뮬레이션 했다. 사용된 기판은 유전율이 2.2이고 두께가 31 mil인 Rogers사의 RT/duroid 5880이다. 그림 4는 DGS를 이용한 저역 통과 전송 선로의 시뮬레이션 특성을 보여준다. 신호 통과 대역인 2.11 GHz~2.17 GHz에서 삽입 손실이 0.25 dB 내외이며, 2차와 3차 고조파 대역에서 각각 30 dB 이상의 차단 특성을 갖는다. 통과 대역에서 삽입 손실이 작고 반사 계수가 충분히 확보되므로 전체 증폭기의 S-파라미터에는 큰 영향을 미치지 않는다고 판단할 수 있다.

2-3 DGS 주 증폭기

설계한 증폭기의 동작 대역은 기지국용 IMT-2000

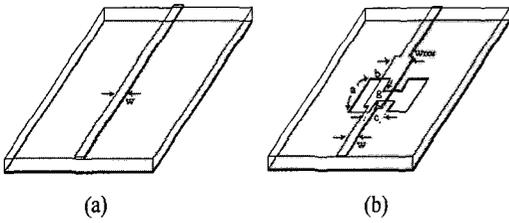


그림 3. (a) 일반적인 마이크로스트립 전송 선로,
(b) DGS 마이크로스트립 전송 선로
Fig. 3. (a) Conventional microstrip transmission line,
(b) DGS microstrip transmission line.

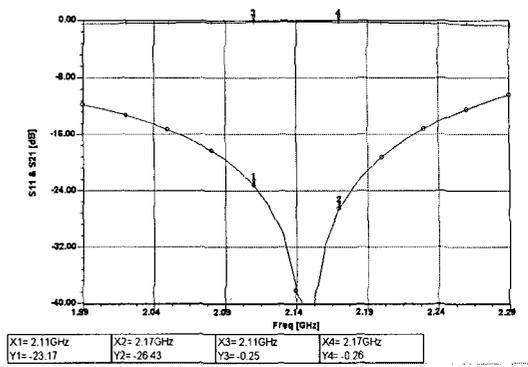
송신 대역에 맞추었고, 후지쯔 사의 FLL357ME를 사용하되 주 증폭기와 보조 증폭기는 각각 A급($I_{ds} = 620 \text{ mA}$)과 C급($V_{gs} = -3.5 \text{ V}$) 바이어스 조건을 사용하였다.

그림 5는 DGS 주 증폭기의 회로도를 보이고 있는데, DGS를 적용하기 위해 주 증폭기의 출력 단에 전송 선로를 추가하는 것이 아니라 도허티 증폭기의 부하 변조 동작을 위해 필수적인 $\lambda/4$ 임피던스 변환 전송 선로에 DGS를 적용하였다. DGS의 군속도 지연 효과로 인하여 같은 물리적인 길이에 대해서 전기길이 증가하므로, 길이를 줄일 수 있는 장점도 있다. 주 증폭기의 출력 단 전송 선로 임피던스(16Ω)는 트랜지스터의 최적 바이어스 조건에 의하여 추출되었다. 또한 $28.28 \Omega \lambda/4$ 임피던스 변환 전송 선로는 주 증폭기의 출력 임피던스와 최종 출력 임피던스간의 정합을 위한 것이다.

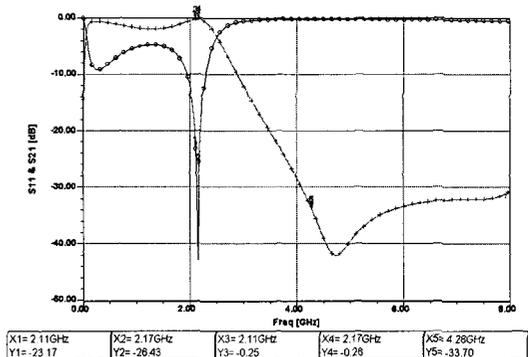
2.4 DGS 보조 증폭기

앞에서도 언급하였듯이 증폭기 출력 단에는 도허티 증폭 동작을 위해 전송 선로가 필요하다. 즉, 보조 증폭기 미 동작 시에 출력 접합 점에서 보조 증폭기를 바라본 출력 저항 값을 최대로 만드는 전송 선로가 있어야 하는데, 이 전송 선로에 DGS를 적용했다. 추가적인 전송 선로 없이 보조 증폭기에서 발생하는 고조파를 억압할 수 있다. 그림 6은 DGS 보조 증폭기의 회로도를 보이고 있다. $28.28 \Omega \lambda/4$ 임피던스 변환 전송 선로는 보조 증폭기의 출력 임피던스와 최종 출력 임피던스간의 정합을 위한 것이다.

2.5 DGS 도허티 증폭기



(a) @2.11 GHz~2.17 GHz



(b) @0 GHz~8 GHz

그림 4. DGS 저역 통과 전송 선로의 시뮬레이션 결과
Fig. 4. Simulation results of DGS low pass transmission line.

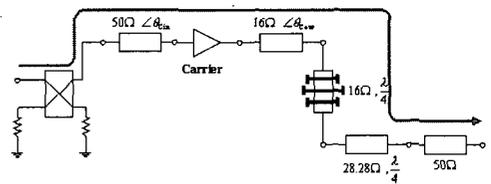


그림 5. DGS 주 증폭기의 회로도
Fig. 5. The block diagram of DGS carrier amplifier.

주 증폭기와 보조 증폭기의 출력 단 전송 선로를 묶음으로 부하 변조에 의한 도허티 증폭기를 구현할 수 있는데, 이 부하 변조용 전송 선로를 DGS 전송 선로로 구현한 DGS 도허티 증폭기를 구현할 수 있었다. 그림 7은 제안된 DGS 도허티 증폭기의 회로도를 보이고 있다. $20 \Omega \lambda/4$ 임피던스 변환 전송 선로는 주 증폭기와 보조 증폭기의 접합점 임피던스와 최종 출력 임피던스간의 정합을 위한 것이다.

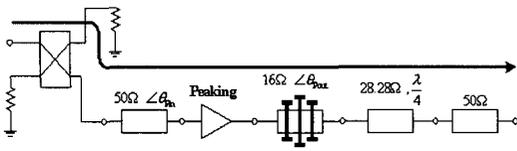


그림 6. DGS 보조 증폭기의 회로도
Fig. 6. The block diagram of DGS peaking amplifier.

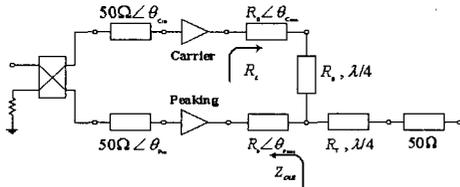


그림 7. DGS 도허티 증폭기의 회로도
Fig. 7. DGS Doherty amplifier.

III. 제작 및 측정 결과

본 논문에서는 일반적인 도허티 증폭기를 제작한 후, 주 증폭기와 보조 증폭기의 출력 단 전송 선로에 DGS를 적용한 DGS 도허티 증폭기를 제작하여 고조파 단락에 대한 가정을 만족시키도록 하였다. 그리고 제작된 두 증폭 기간의 효율, 선형성, 최대 출력 전력, 그리고 전체 회로 크기 등을 비교하였다.

3-1 DGS 저역 통과 전송 선로

부하 저항 값을 16 Ω으로 설정하였으므로 그림 8과 같은 방법으로 일반적인 마이크로스트립 선로와 DGS 마이크로스트립 선로의 전기적 특성을 측정하여 비교하였다. 그림 9(a)는 동작대역에서의 DGS 마이크로스트립 선로의 전달 및 반사 특성을 보이고

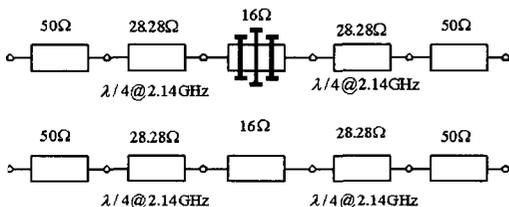


그림 8. 16 Ω 일반 마이크로스트립 선로와 DGS 마이크로스트립 선로의 전기적 특성 비교
Fig. 8. Comparison of electrical characteristics between 16 Ω conventional and 16 Ω DGS microstrip line.

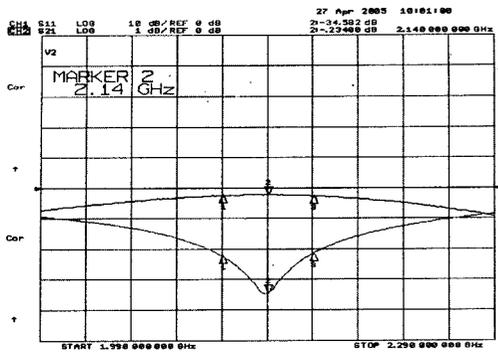
있는데, 시뮬레이션과 거의 유사하게 통과 대역 내에서 0.23 dB의 삽입 손실을 얻었다. 중심 주파수에서 반사 계수가 최소값을 가지므로 각 전송 선로의 전기각이 정확함을 알 수 있다. 통과대역의 삽입 손실 0.23 dB에서 측정을 위해 추가된 λ/4 임피던스 변환기의 삽입 손실 0.1 dB을 제외하면 DGS 전송 선로 자체의 삽입 손실은 0.13 dB이다. 그림 9(b)는 광대역 주파수 범위에서 일반적인 마이크로스트립 선로와 DGS 마이크로스트립 선로의 전기적 특성을 보여주고 있다. 2차, 3차 고조파 대역에서 DGS 마이크로스트립 선로가 30 dB 이상의 차단 특성을 가지고 있다. DGS 전송 선로는 작은 삽입 손실을 가지면서 고조파 차단 특성이 매우 뛰어난 것을 확인할 수 있다. DGS를 적용함으로써 같은 물리적 길이에 대해 전기각이 89.5° 증가한 결과가 그림 9(c)에 나타나 있다.

3-2 DGS 주 증폭기

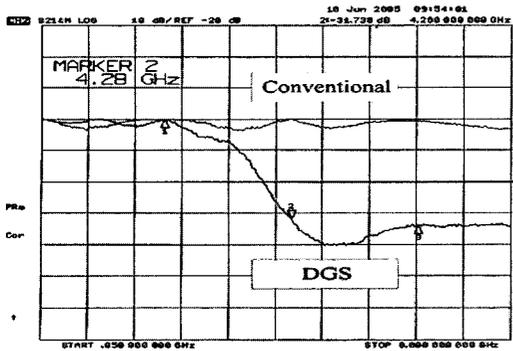
제작된 일반적인 주 증폭기는 동작 대역에서 전달 특성(S₂₁)이 13.2±0.07 dB, 최대 반사 특성(S₁₁)이 -21 dB인 특성을 얻었다. 또한 본 논문에서 제안한 DGS 주 증폭기는 동작 대역에서 전달 특성(S₂₁)이 13.4±0.06 dB, 최대 반사 특성(S₁₁)이 -20 dB인 특성을 얻었다. 이때 측정 결과는 그림 5의 입력단 분배기를 제외한 특성이다. 그림 10은 일반적인 주 증폭기와 DGS 주 증폭기의 고조파 특성을 보이고 있다. DGS 주 증폭기의 2차, 3차 고조파 레벨이 각각 35.62 dB, 14.1 dB 억압됨을 관찰할 수 있는데, 측정 계측기의 잡음 레벨에서 관찰되므로 고조파들이 더 차단되었을 것으로 판단된다.

그림 11은 일반적인 주 증폭기와 고조파 차단 DGS 주 증폭기의 이득과 효율 개선량을 비교하였다. 억압된 고차 고조파 신호의 에너지가 기본파 신호에 영향을 미침으로써 전체 영역에 대하여 이득은 약 0.2 dB 증가하였고, 최대 출력 전력(P₁ dB)이 약 0.3 dB 증가하였다. 최대 출력의 증가는 곧 효율의 개선으로 나타나는데, 효율은 전 동작 영역(dynamic range)에서 개선되었고, 출력 전력 레벨에서 최대 9.4%까지 효율이 증가하는 것을 볼 수 있다.

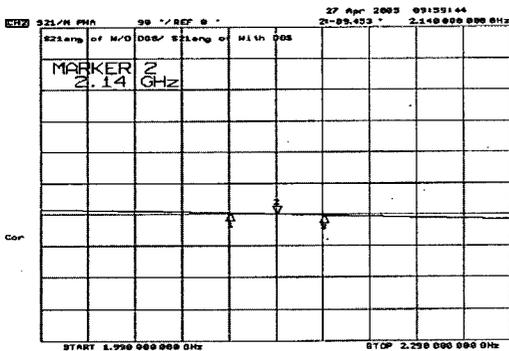
그림 12는 주 증폭기에 WCDMA 1FA(test mode 1, 64 DPCH)를 인가하고, 일반적인 주 증폭기 대비 DGS 주 증폭기의 인접 채널 전력비 개선량을 보이



(a)



(b)



(c)

그림 9. (a) 동작 주파수 대역에서의 DGS 마이크로 스트립 선로의 특성, (b) 일반 마이크로 스트립 선로 및 DGS 마이크로 스트립 선로의 광대역 특성 비교, (c) 일반 마이크로 스트립 선로 대비 DGS 전송 선로의 군속도 지연 효과

Fig. 9. (a) DGS microstrip line characteristic on the operating frequency band, (b) Comparison of broadband electrical characteristics between the conventional and DGS microstrip line, (c) Slow-wave effect of DGS microstrip line over the conventional.

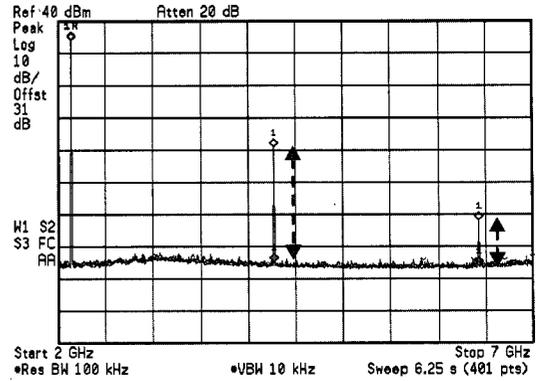
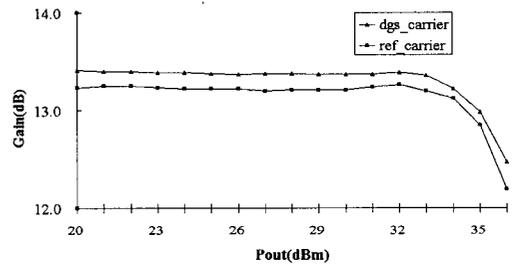
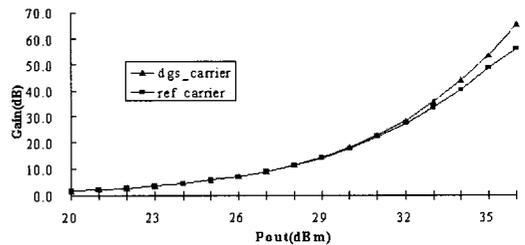


그림 10. 일반적인 주 증폭기와 DGS 주 증폭기의 출력 스펙트럼 비교(@ $P_{out}=35$ dBm)

Fig. 10. Output spectrum comparison between the conventional and the proposed DGS carrier amplifier(@ $P_{out}=35$ dBm).



(a)

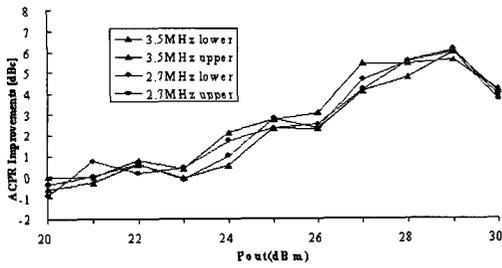


(b)

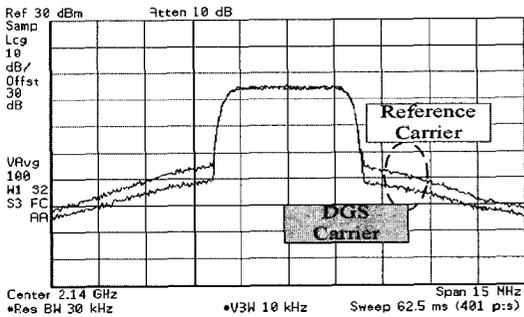
그림 11. 일반적인 주 증폭기와 DGS 주 증폭기의 (a) 이득, (b) 효율 비교

Fig. 11. (a) Gain, (b) Drain efficiency comparison of conventional carrier amplifier and DGS carrier amplifier.

고 있다. 출력 전력 레벨이 높아질수록 개선 효과가 뚜렷이 나타나며, 최대 6.1 dB의 개선 효과를 얻었다. 그림 12(b)는 평균 출력 전력 29 dBm일 때 출력 스펙트럼을 보여준다.



(a)



(b)

그림 12. WCDMA 1FA 신호를 인가하였을 때 (a) 일반적인 주 증폭기 대비 DGS 주 증폭기의 ACPR 개선량과 (b) DGS 주 증폭기의 출력 스펙트럼 특성(@ $P_{out}=29$ dBm)

Fig. 12. (a) ACPR improvements of DGS carrier amplifier over the conventional, (b) output spectrum of DGS carrier amplifier(@ $P_{out}=29$ dBm) in case of WCDMA 1FA input signal.

3-3 DGS 보조 증폭기

그림 13은 일반적인 보조 증폭기와 DGS 보조 증폭기의 고조파 특성을 보이고 있다. DGS 보조 증폭기의 2차, 3차 고조파 레벨이 각각 40.56 dB, 27.54 dB 억압됨을 관찰할 수 있다.

그림 14는 일반적인 보조 증폭기와 고조파가 차단된 DGS 보조 증폭기의 이득과 효율을 비교하였다. 측정 결과는 그림 6에서 입력단 분배기를 제외한 특성이다. 이득은 전 동작 영역에서 비슷하지만, 효율은 개선됨을 발견할 수 있었으며, 출력 전력 레벨에서 최대 19.8 %까지 효율이 증가하는 것을 볼 수 있다.

그림 15는 보조 증폭기에 WCDMA 1FA(test mode 1, 64 DPCH)를 인가하고, 일반적인 보조 증폭기에

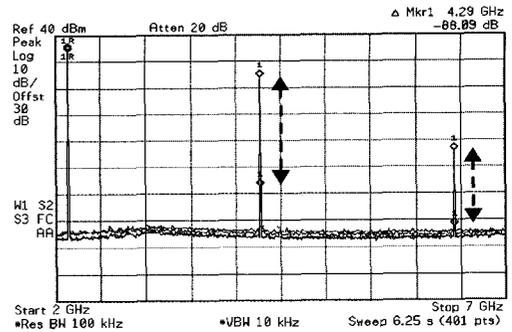
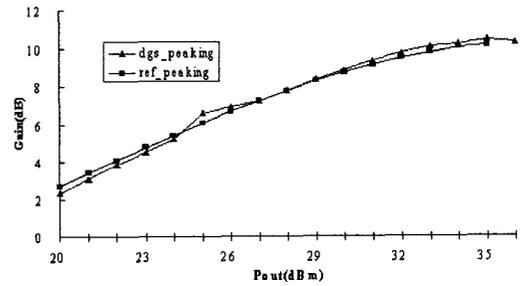
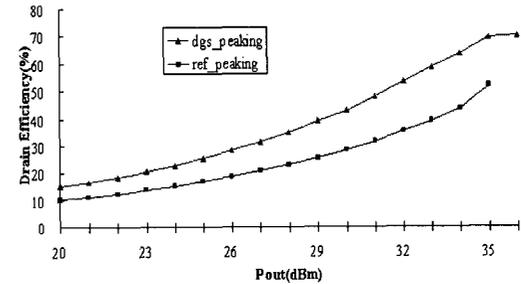


그림 13. 일반적인 보조 증폭기와 DGS 보조 증폭기의 출력 스펙트럼 비교(@ $P_{out}=35$ dBm)

Fig. 13. Output spectrum comparison between the conventional and the proposed DGS peaking amplifier(@ $P_{out}=35$ dBm).



(a)



(b)

그림 14. 일반적인 보조 증폭기와 DGS 보조 증폭기의 (a) 이득과 (b) 효율 비교

Fig. 14. (a) Gain and (b) drain efficiency comparison of conventional peaking amplifier and DGS peaking amplifier.

대비 DGS 보조 증폭기의 인접 채널 전력비(Adjacent Channel Power Ratio: ACPR) 개선량을 보이고 있다. 많은 양은 아니지만 약간의 개선 특성을 보이고 있다.

3-4 DGS 도허티 증폭기

주 증폭기와 보조 증폭기를 결합하여 도허티 증폭기를 제작하였는데, 일반적인 도허티 증폭기와 제안된 DGS 도허티 증폭기의 고조파 특성을 그림 16에 나타냈다. DGS 도허티 증폭기의 2차, 3차 고조파 레벨이 각각 44.92 dB, 23.77 dB 억압되었다. 3차 고조파는 측정 계측기의 잡음 레벨에 있기 때문에 실제로는 23.77 dB 이상 차단되었을 것이다.

고차 고조파 정합은 일반적으로 이득의 증가 또는 효율의 개선으로 나타나는데, 그림 17은 일반적인 도허티 증폭기와 제안된 DGS 도허티 증폭기의 이득 및 드레인 효율을 보이고 있다. 전체 영역에 대하여 DGS 도허티 증폭기의 이득은 0.33 dB, 최대 출력 전력은 0.42 dB 증가하였고, 효율은 최대 13.4% 개선된 것을 볼 수 있다.

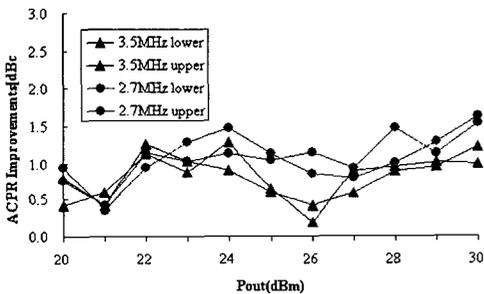


그림 15. WCDMA 1 FA 신호를 인가하였을 때 DGS 보조 증폭기의 ACPR 개선 특성
Fig. 15. DGS peaking amplifier ACPR improvements.

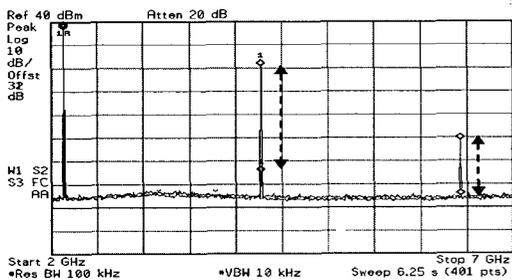
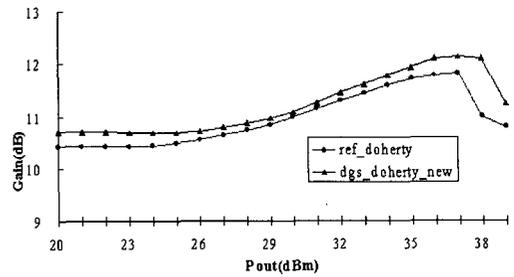
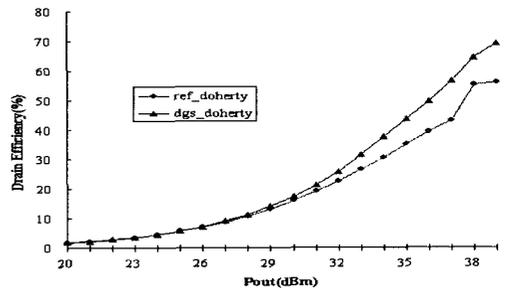


그림 16. 일반적인 도허티 증폭기와 DGS 도허티 증폭기의 출력 스펙트럼 비교 (@ $P_{out}=38$ dBm)
Fig. 16. Output spectrum comparison between the conventional and the proposed DGS Doherty amplifier (@ $P_{out}=38$ dBm).



(a)



(b)

그림 17. 일반적인 도허티 증폭기, 그리고 DGS 도허티 증폭기의 (a) 이득과 (b) 효율 비교
Fig. 17. (a) Gain and (b) drain efficiency comparison between the conventional and DGS Doherty amplifier.

그림 18은 도허티 증폭기에 5 MHz 이격된 WCDMA 2 FA(test mode 1, 64 DPCH)를 인가하고, 일반적인 도허티 증폭기 대비 DGS 도허티 증폭기의 인접 채널 전력비 개선 특성을 보이고 있다. 전체 전력 레벨에서 약 3.5 dB 내외로 개선 특성을 보이며, 평균 출력 전력 29 dBm일 때의 출력 스펙트럼이 그림 18(b)에 나타났다.

그림 19는 실제 제작된 일반적인 도허티 증폭기와 DGS 도허티 증폭기를 보여준다. 주 증폭기 및 보조 증폭기 경로에서 약 90°의 전기각에 해당하는 길이가 줄어들게 되어 전체 회로의 크기가 작아졌음을 볼 수 있었다.

IV. 결 론

본 논문에서는 일반적인 도허티 증폭기의 능동 부하 변조를 위한 전송 선로에 DGS를 적용하여 부가적인 전송 선로의 추가 없이 이득과 최대 출력 전력의 증가 외에도 효율과 선형성을 개선시킬 수 있

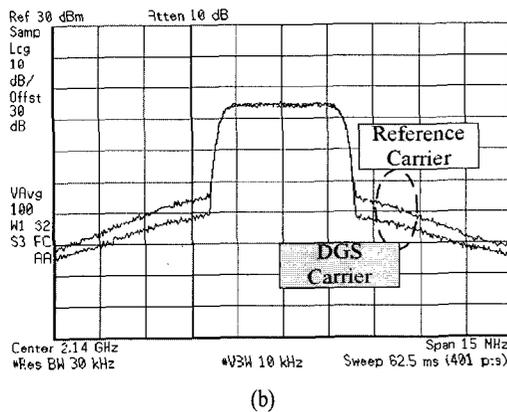
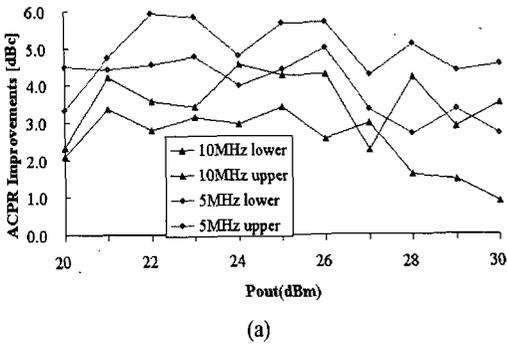


그림 18. WCDMA 2FA 신호를 인가하였을 때 (a) 일반적인 도허티 증폭기 대비 DGS 도허티 증폭기의 ACPR 개선량과 (b) DGS 도허티 증폭기의 출력 스펙트럼 특성(@ $P_{out}=29$ dBm)
 Fig. 18. (a) ACPR improvements of DGS Doherty amplifier over the conventional, (b) output spectrum (@ $P_{out}=29$ dBm) of DGS Doherty amplifier in case of WCDMA 2FA input signal.

는 구조에 관해 논의하였다. 이를 실험적으로 증명하기 위해 일반적인 도허티 증폭기를 제작하고, 아울러 DGS 도허티 증폭기를 제작하여 그 전기적 특성들을 비교하였다.

DGS 전송 선로의 작은 삽입 손실, 저역 통과 특성, 그리고 군속도 지연 효과를 이용함으로 도허티 증폭기를 구성하는 주 증폭기 및 보조 증폭기에서 발생하는 고조파 성분들을 효과적으로 억압할 수 있었고, 동작 주파수 대역에서의 이득, 최대 출력 전력, 효율의 증가를 얻을 수 있었다. 또한 고조파 신호 성분들의 효과적으로 억압함으로 선형성 개선 효과도 아울러 얻을 수 있었다.

이러한 DGS 도허티 증폭기를 IMT-2000용 기지국

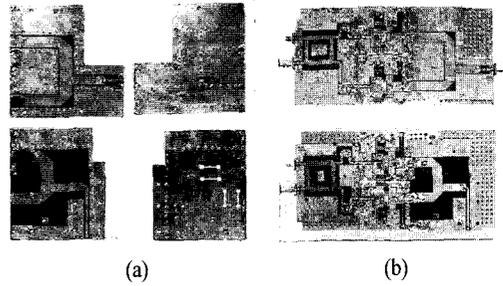


그림 19. 제작된 일반적인 도허티 증폭기와 DGS 도허티 증폭기의 (a) 출력 부하변조 회로의 신호면(좌)과 접지면(우), (b) 전체 크기비교
 Fig. 19. Size reduction of implemented DGS Doherty amplifier over conventional Doherty amplifier for (a) top & bottom pattern of the output load-modulation circuit (b) overall circuit.

증폭기에 적절히 사용한다면 기지국 시스템의 효율성과 안정성을 증진할 수 있을 것으로 판단되며, 아울러 다른 주파수의 증폭기에도 적용하면 그 효율성을 높일 수 있을 것으로 예상된다.

참고 문헌

- [1] Steve C. Cripps, *RF Power Amplifier for Wireless Communications*, Artech House, pp. 251-282, 1999.
- [2] W. H. Doherty, "A new high efficiency power amplifier for modulated waves", *Proc. IRE*, vol. 24, no. 9, pp. 1163-1182, Sep. 1936.
- [3] M. Iwamoto, et al., "An extended doherty amplifier with high efficiency over a wide power range", *IEEE Trans. Microwave Theory Tech.*, vol. 49, no. 12, pp. 2472-2479, Dec. 2001.
- [4] Jong-Sik Lim, Yong-Chae Jeong, Dal Ahn, Young-Taek Lee, and Hyoungrae Cho, "Size reduction and harmonic rejection of microwave amplifiers using spiral-defected ground structure", *European Microwave Conference Proc.*, pp. 1421-1424, 2003.
- [5] Yong-Chae Jeong, Si-Gyun Jeong, Jong-Sik Lim, and Chul-Dong Kim, "Amplifier design using a $\lambda/4$ high impedance bias line with a defected ground structure(DGS)", *Microwave Journal*, vol. 47, no. 4, pp. 80-92, Apr. 2004.
- [6] Yong-Chae Jeong, Do-Kyung Hwang, and Jong-Sik

Lim, "A novel frequency doubler using a feed-forward structure and DGS microstrip for fundamental and high order components suppression", *Microwave Journal*, vol. 48, no. 3, pp. 212-221, May 2005.

[7] 이상만, 서철현, "PBG 구조를 이용한 고 선형성 Doherty 전력 증폭기 구현에 관한 연구", 전자공

학회 논문지, 42(2) TC, pp. 205-210, 2005년 2월.
 [8] Youngoo Yang, Jaehyok Yi, Young Yun Woo, and Bumman Kim, "Optimum design for linearity and efficiency of a microwave doherty amplifier using a new load matching technique", *Microwave Journal*, vol. 44, no. 12, pp. 20-36, Dec. 2001.

최 흥 재



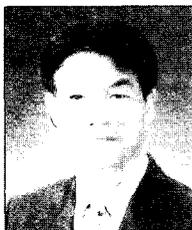
2004년 2월: 전북대학교 전자정보공학부 (공학사)
 2004년 3월~현재: 전북대학교 정보통신공학과 석사 과정
 [주 관심분야] Doherty Amplifier, Wideband Amplifier, High Efficiency Amplifier

정 용 채



1989년 2월: 서강대학교 전자공학과 (공학사)
 1991년 2월: 서강대학교 전자공학과 (공학석사)
 1996년 8월: 서강대학교 전자공학과 (공학박사)
 1991년 2월~1998년 2월: 삼성전자 정보통신본부 선임연구원
 1998년 3월~현재: 전북대학교 전자정보공학부 부교수 및 전북대학교 IDEC WG 책임교수
 [주 관심분야] RF 및 Microwave 회로 해석 및 설계

임 중 식



1991년 2월: 서강대학교 전자공학과 (공학사)
 1993년 2월: 서강대학교 전자공학과 초고주파전공 (공학석사)
 2003년 2월: 서울대학교 전기컴퓨터공학부 (공학박사)
 1993년 2월~1999년 3월: 한국전자통신연구원 위성통신기술연구단 무선방송기술연구소 선임연구원
 2003년 3월~2003년 7월: 서울대학교 BK21 정보기술사업단 박사후 연구원
 2003년 7월~2004년 9월: 특허청 특허심사관
 2004년 9월~2005년 2월: 한국전자통신연구원 선임연구원
 2005년 3월~현재: 순천향대학교 정보기술공학부 교수
 [주 관심분야] 초고주파 능동/수동회로 설계, 주기구조의 모델링 및 회로 응용, 안테나 측정 시스템 등