

## 정전류 제어 기능이 부가된 고전력밀도의 개방형 DC-DC 컨버터 모듈

李達雨<sup>†</sup>, 安泰榮<sup>†</sup>

### High Power Density Open-frame Type DC-DC Converter Module with Constant Current Control

Darl-Woo Lee and Tae-Young Ahn

#### 요 약

본 논문에서는 능동 클램프형 포워드 DC-DC 컨버터를 이용하여 저전압 대전류에 적합한 고전력밀도의 개방형 전원 장치를 구성하고 그 특성에 대해 보고한 것이다. 전원장치의 입력전압은 통신기용에 적합한 36-75V이며, 출력은 3.3V, 100W급으로 하였다. 대전류에서 전도손실을 저감시키기 위해서 동기정류 방식을 사용하였으며 시스템의 과전류 보호기능을 향상시키기 위해서 고정밀 PCB 저항을 이용한 정전류제어기가 이용되었다. 시험용 전원장치는 통신기용 온보드 전원장치에 적합하도록 높이를 8mm 이하, 크기는 quarter brick (58×37mm) 사이즈로 제작되었으며 그 결과 95W/in<sup>3</sup> 이상의 전력밀도와 90.6%의 효율, 0.07% 이하의 전압안정도를 구현하였다.

#### ABSTRACT

We report the performance of an open-frame type low-voltage high-current DC-DC converter module developed using an active clamp forward converter circuit and single ended rectifier. The converter module is designed with the specifications of an 3.3V output voltage, 30A output current, 100W output power and 36-75V input voltage. The synchronous rectifier is used to reduce the conduction loss at high current level and constant current control using precision PCB resistance is adapted to enhance the over current protection function in the system configuration. A prototype converter module is successfully implemented within 8mm height and quarter brick size (58×37mm) and recorded an 95W/in<sup>3</sup> power density, 90.6% efficiency and 0.07% voltage regulation for the entire input voltage range, thereby demonstrating its application potentials to future telecommunication electronics.

**Key Words :** Forward converter, Synchronous Rectifier, Constant current control, Soft switching

#### 1. 서 론

스위칭 전원장치는 고효율이면서 소형화가 가능하기 때문에 산업 전반에 널리 사용되고 있는 추세이다. 또한 전원장치의 전력 변환 효율은 회로의 내부 손실과

밀접한 관계가 있고, 손실이 증가함에 따라서 전원장치의 발열량이 비례하기 때문에 방열 설계에서 중요한 평가기준이 되기도 한다. 따라서 전원장치의 효율을 높이면 장치의 신뢰성이 높아지고, 운전 수명이 길어지며, 방열을 효율적으로 운용할 수 있기 때문에 제품의 외형을 소형화 시킬 수가 있다.

일반적으로 통신기기에 사용되는 전원장치의 경우 한정된 공간에서 높은 전력변환 효율과 안정된 전원을 공급하기 위한 회로방식이 이용되고 있다. 특히 최근의

<sup>†</sup>교신저자 : 정희원, 청주대 정보통신공학부 부교수

E-mail : tyahn@cju.ac.kr

정희원, 청주대 전자공학과 박사과정

접수일자 : 2005. 5. 10 1차 심사 : 2005. 6. 3

2차 심사 : 2005. 6. 30 심사완료 : 2005. 7. 12

기술동향에 의하면 동작전압이 낮아지며 반면에 부하에서 필요로 하는 전류의 크기가 커지고 있다<sup>[1,2]</sup>. ITRC (International Technology Roadmap for Semiconductors)에서 2004년도에 발표한 기술동향에 의하면 2018년경에는 마이크로프로세서의 동작전압이 0.5V로 낮아지며 반면 소비전류가 430A로 급격히 증가한다고 예측하고 있다. 따라서 저전압 대전류에 적합한 회로방식으로 한정된 공간에서 발열량을 줄일 수 있는 고효율 초박형의 통신기용 전원장치가 요구되고 있다<sup>[3,4]</sup>.

본 논문에서는 100W급 동기정류 방식의 온보드형 능동 클램프형 파워드 DC-DC 컨버터의 개방형 전원장치를 실험 회로로 구성하였고, 실험 회로의 특성과 효율에 관한 연구를 수행하였다. 전원장치는 통신기용으로 사용하기 위해서 입력전압을 최소 36V, 최대 75V 범위로 설계하였으며 출력전압은 3.3V, 최대출력은 100W급으로 구성 하였다. 또한 전력용 반도체의 스위칭 시 발생하는 스위칭 손실과 출력 노이즈를 저감시키기 위해 현재 전원장치 분야에서 활발히 연구가 진행되고 있는 소프트 스위칭 방식 중의 하나인 능동 클램프형 회로방식을 채택하였으며, 실험 회로를 업계 표준의 하나인 58×37mm의 쿼터브릭(quarter brick) 사이즈로 제한하였고 모듈의 높이를 8mm 이하로 낮추기 위해서 변압기, 인덕터, 방열판 등 체적이 비교적 큰 소자는 PCB를 이용하여 회로에 일체시킨 형태로 구성하였다. 실험 회로에서 과전압, 과전류, 과온도 등의 기본적인 보호회로 외에도 시스템의 과전류 보호기능을 향상시키기 위해서 고정밀 PCB 저항을 이용한 정전류제어기가 이용되었다.

## 2. 능동 클램프형 파워드 컨버터

그림 1은 동기 정류기를 갖는 능동 클램프형 파워드 DC-DC 컨버터의 기본 회로를 나타내었다<sup>[5,6]</sup>. 그림에서 1차 측에서는 주 스위치  $Q_1$ 과 변압기의 포화를 방지하기 위해서 보조 스위치  $Q_2$ 와 커패시터  $C_{CL}$ 이 구성되었다. 2차 측의 인덕터  $L_1$ 과  $L_2$ , 스위치  $Q_3$ 와  $Q_4$ 가 동기 정류기(synchronous rectifier)를 구성하였다.

그림 1의 기본회로가 일정한 스위칭 주파수  $f_s$ 와 일정한 시비율  $D$ 에서 동작하며, 각 소자가 이상적인 특성을 갖는다고 가정하면, 그림 2와 같은 등가회로를 구성할 수 있다. 그림 2의 등가회로가 정상상태에서 동작하는 경우, 각 스위치  $Q_1, Q_2, Q_3, Q_4$ 의 동작 상태에 따른 상태별 등가회로를 그림 3에 나타내었다. 그림 4에서는 각 상태에 대한 이상적인 동작 파형을 나

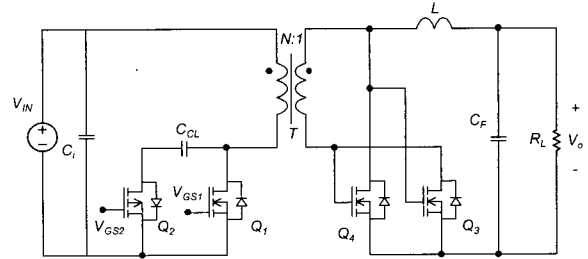


그림 1 능동 클램프 파워드 DC-DC 컨버터의 기본 회로  
Fig. 1 Basic circuit of active clamp forward converter

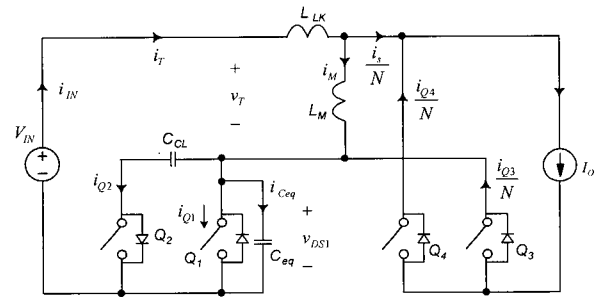


그림 2 등가 회로  
Fig. 2 Equivalent circuit

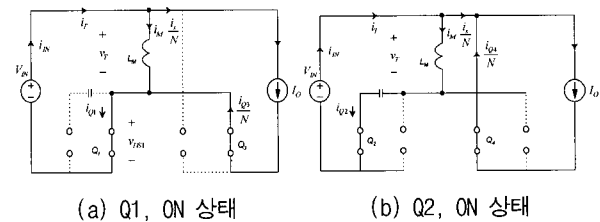


그림 3 상태별 등가 회로  
Fig. 3 Equivalent circuit for the switch states

타내었다. 그림 3의 등가회로와 그림 4의 이론 파형으로부터 회로의 동작은 두 가지 상태로 다음과 같이 간단하게 설명된다.

그림 3(a)의 등가회로에서 주 스위치  $Q_1$ 이 제어 신호에 의해서 도통되면 변압기 1차 측 전압은 입력 전압  $V_{IN}$ 과 같아지고, 변압기 권선비  $N$ 에 의해서 2차 측 전압이 유기되면서  $Q_3$ 의 게이트-소스에 (+)의 전압이 인가되므로  $Q_3$ 는 ON 상태가 되고,  $Q_4$ 는 역 바이어스이므로 OFF 상태가 된다. 그림 3(b)의 등가회로에서 보조 스위치  $Q_2$ 가 제어 신호에 의해서 턴 온 되고, 변압기 1차 측 전압이 클램프 전압  $V_{CL}$ 과 같아지면서 변압기 권선비  $N$ 에 의해서 동기 정류기  $Q_4$ 는 ON 상태가 되고,  $Q_3$ 는 OFF 상태가 된다.

일반적으로 능동 클램프형 파워드 컨버터는 변압기

의 누설인덕턴스를 조절하여 스위치의 기생커패시턴스와 공진기간을 이용하여 스위칭 손실을 최소화시킬 수 있는 영진압 스위칭이 가능하고 본 논문에서도 변압기 설계 시 갭을 조절하여 누설 인덕턴스에 의한 소프트 스위칭이 가능하도록 설계하였다.

### 3. 정전류제어

본 논문에서 설계된 통신기기용 전원장치는 출력전압이 3.3V, 출력전류가 30A, 100W급의 대표적인 저전압 대전류용 전원중의 하나이다. 일반적으로 정격 전류를 초과하는 경우에는 적절한 보호회로를 추가하여 전원장치와 부하를 과전류로부터 보호하게 된다.

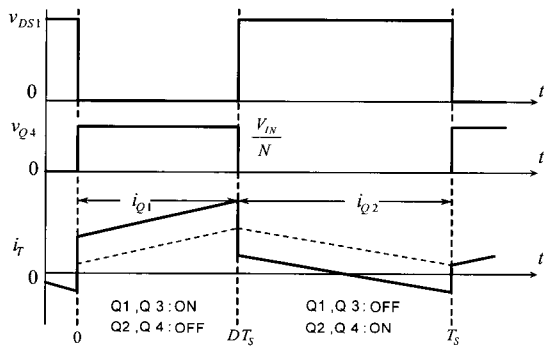


그림 4 각 상태별 이론 동작 파형  
Fig. 4 Theoretical waveform for the switch states

과전류 보호회로를 구성하는 방법은 여러 가지가 존재하지만 정전류 보호회로 방식이 안정된 출력을 제공하면서 Hiccup 모드 과전류 보호회로와 달리 부하에 과도한 전류 펄스가 인가되지 않기 때문에 선호되고 있다. 한편 정밀한 정전류 특성을 갖는 전원장치를 설계하기 위해서는 출력전류를 정확하게 검출할 수 있는 전류검출용 저항이 필요하며 특히 대전류 응용의 경우 소비전력을 낮추기 위하여 저항의 값을 최소화시킬 필요가 있다.

본 논문에서는 높이와 크기를 최소화하기 위하여 PCB 패턴을 이용하여 전원의 출력 단에 전류검출용 저항을 구성하였다. PCB를 이용한 전류검출용 저항은 정밀한 계산이 가능하고 박형의 제조가 가능하며, 다층을 사용하는 경우 내층에 설치할 수 있다는 장점이 있다. 본 논문에서 사용한 전류검출용 저항은 그림 5와 같이 PCB 동박을 이용하여 구성하였으며 저항은 다음의 계산과정으로부터 설계가 가능하다<sup>[7]</sup>.

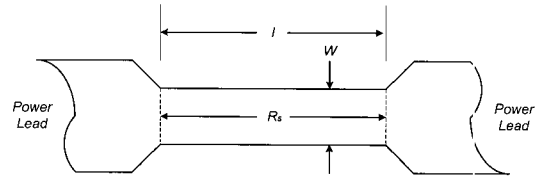


그림 5 PCB를 이용한 전류 검출용 저항  
Fig. 5 PCB resistor for current sensing

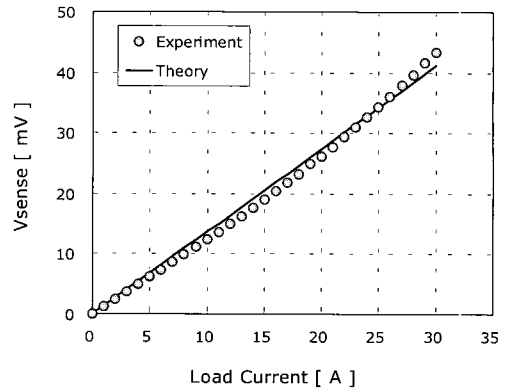


그림 6 PCB 전류 검출용 저항에 걸리는 전압  
Fig. 6 Voltage of designed current sensing resistor

$$\rho_s(T) = \frac{\rho [1 + \alpha (T_A + T_{rise} - 20)]}{h} \text{ [m}\Omega/\text{mile}^2] \quad (1)$$

식 (1)에서  $\rho_s(T)$ 는 온도상승을 고려한 동박의 고유 저항이며  $\rho$ 는 20°C의 온도에서 동박의 고유저항으로 대략 0.0172  $\Omega/\mu\text{m}$ 이며,  $\alpha$ 는  $\rho$ 의 온도 계수로 대략 3.93  $\text{m}/^\circ\text{C}$ 이다.  $T_A$ 는 주변 온도,  $T_{rise}$ 는 허용 온도 상승,  $h$ 는 동박의 두께이다. 이때 동박 저항의 폭을  $W$ , 길이를  $l$ 이라고 할 때,  $W$ 와  $l$ 은 다음과 같이 구할 수 있다.

$$W = \frac{1000 I_{max}}{\sqrt{\frac{T_{rise}}{\rho_s(T)\theta_{SA}}}} \text{ [mils]} \quad (2)$$

$$l = \frac{WR}{\rho_s(T)} \text{ [mils]} \quad (3)$$

식에서  $\theta_{SA}$ 는 동박의 면적에 대한 온도 저항 [ $^\circ\text{C in}^2/\text{W}$ ]이며  $R$ 은 만들고자 하는 희망 저항 값 ( $\Omega$ )이다. 그림 6은 전류검출용 저항을 위의 식으로 설계하고 그 결과를 PCB 패턴으로 구성하여 실험 결과와 비교한 그래프이다. 그림 6의 그래프 기울기로 계산된 저항

값은 약 1.4mΩ이며, 최소 0A부터 최대 30A까지 선형 특성을 유지하면서 비례전압을 만들어 내고 있다는 것과 부하전류를 검출하기 위한 저항으로 사용할 수 있다는 것을 알 수 있었다.

그림 7에는 출력전류용 검출저항을 이용하여 구성된 정전류 제어회로의 동작원리를 설명하기 위해 포토커플러 PC로 절연시킨 2차측의 제어회로도이다. 그림에서 PC의 제어전압  $V_D$ 는  $OP_2$ 와  $OP_3$ 의 출력전압이 어느 한쪽이라도 낮아지게 되면 그 전압에 의해 우선하여 증속되며 출력전압  $V_o$ 와  $OP_3$ 의 기준전압  $V_{VR}$ 에 의해서 통상적인 정전압 제어동작을 수행한다. 정격전류 이하에서 컨버터가 동작하는 경우 출력전류  $I_o$ 는 PCB 저항  $R_s$ 를 통하여 전압  $V_{CS}$ 로 변환시켜주는  $OP_1$ 과 기준전류  $V_{CR}$ 로부터 동작하는  $OP_2$ 는 높은 전압을 유지하기 때문에 다이오드  $D_{S2}$ 를 역바이어스 상태로 만들어 제어에 영향을 주지 않는다. 한편 출력전류가 정격전류에 다다르게 되면  $V_D$ 의 전압은  $OP_2$ 의 낮아진 전압에 의존하게 되고 이때부터 정전류제어를 수행하게 된다.

#### 4. PCB 변압기와 인덕터 설계

본 논문에서는 통신기용 전원장치에 적합한 쿼터 브릭(quarter brick) 사이즈의 100W급 개방형 온보드 전원장치를 구성하였다. DC-DC 컨버터 모듈의 높이를 0.315inch(8mm) 이하로 최소화하기 위해서 변압기, 인덕터, 방열판 등의 부피가 큰 소자는 8층의 다층 인쇄회로 기판에 일체화 시키는, 소위 다층 PCB로 제작하

여 회로에 일체시킨 형태로 구성하였다. 고효율, 소형, 경량, 초박형의 전원장치를 구현하기 위해서는 저손실의 다층 PCB 제조 기술을 이용하였으며, 본 논문에서는 PCB의 외부를 2oz, 내부는 3oz의 다층 PCB 공정을 이용, 최적의 전류밀도를 낼 수 있는 변압기와 인덕터를 설계하여 고효율 전원회로를 구현하였다.

본 논문에서 논의하고 있는 전원장치의 체적에서 일정한 전력손실을 감당해야하기 때문에 일정한 신뢰성을 확보하기 위해서는 효율적인 열처리가 매우 중요하다. 효과적인 방열효과를 얻기 위해서 외층과 내층은 여러 개의 비아를 통하여 연결되어 있으며, 전력손실이 집중되는 반도체 스위치는 PCB의 표면적을 극대화시켜서 방열효과를 얻을 수 있도록 하기 위해서 발열이 비교적 큰 소자는 PCB의 상단에 위치시키고 제어 소자는 뒷면에 위치시켰다.

일반적으로 능동클램프형 포워드 컨버터는 스위칭 손실을 줄이기 위한 소프트 스위칭이 가능하며 다음과 같은 설계과정을 통하여 변압기의 권선수와 자화인덕턴스 값을 결정하게 된다<sup>[8]</sup>. 우선 컨버터의 입출력 전압비는 다음식과 같다.

$$\frac{V_o}{V_{IN}} = \frac{D}{N} \tag{4}$$

따라서 식 (4)로부터 변압기의 권선비 N은 다음 식과 같이 계산된다.

$$N = \frac{V_{IN(min)} \cdot D_{max}}{V_o} \tag{5}$$

식 (5)는 변압기의 2차측에서 발생하는 전력손실을 고려하지 않은 이상적인 경우의 권선비이며 실제로는 동기정류기의 손실 등을 고려하여 권선비를 줄이는 것이 일반적이다. 따라서 본 논문에서는 PCB를 이용하여 권선하는 변압기의 권선효율을 고려하여 권선비를 6으로 설계하였다. 또한 변압기의 1차 측 인덕턴스와 클램프용 커패시터 값은 다음과 같이 결정되며 본 논문에서는 각각 24μH, 47nF로 설계하였다.

$$L_p \leq \frac{1}{16} \cdot \frac{1}{C_s} \cdot \left[ \frac{nV_o}{V_{IN(max)} \cdot f_s} \right]^2 \tag{6}$$

$$C_c \geq \frac{(1 - D_{min})^2}{2 \cdot L_p \cdot 0.05 \cdot f_s^2} \tag{7}$$

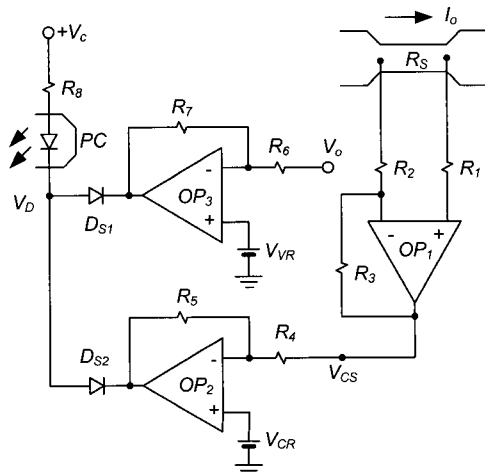


그림 7 정전류 제어회로  
Fig. 7 Constant current control circuit

그림 8에서는 회로의 구성에서 사용된 PCB 변압기

의 단면 사진을 나타낸 것이다. 그림에서 변압기의 1차측 권선은 상하 2층 6턴이며, 2차측은 내부 4층 병렬 1턴으로 구성하였다. 표 1에는 변압기와 인덕터의 사양이 나타나 있다.

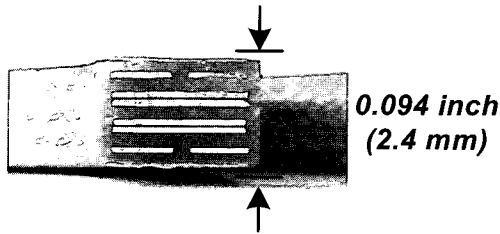


그림 8 다층 PCB의 단면  
Fig. 8 Cross section of multi layer PCB

### 5. 실험 결과

본 논문에서 목표로 하고 있는 100W급 동기 정류 방식의 능동 클램프형 포워드 컨버터의 실험 회로를 구성하기 위하여 표 2에 실험용 컨버터의 설계 사양을 나타내었다. 설계 사양에서 입력전압은 통신기기용에 적합하도록 36 - 75V로 하였으며, 출력전압은 3.3V, 출력전류는 30A, 최대 출력은 100W로 정하였다. 또한 스위칭 주파수는 제한된 자성코어를 사용하면서 최대의 변환효율을 얻기 위하여 약 300kHz로 설계하였으며, 최종적으로는 최대효율을 얻을 수 있도록 실험과정에서 312kHz로 변경하였다.

그림 9에서는 본 논문에서 설계한 정전류 보호 기능이 추가된 능동 클램프형 포워드 DC-DC 컨버터의 구성을 블록 다이어그램으로 표현한 것이다. 일반적으로 통신기기용 전원장치는 높은 신뢰성을 유지하기 위해

서 기본적으로 요구되는 특성이 존재하는데 그 중에서도 비정상적으로 운전되는 경우 전원장치와 부하를 보호하기 위한 보호회로가 필요하다. 그림에서는 저입력 전압 및 과입력전압 보호회로, 과온도 보호회로, 과전류 보호회로 그리고 외부 스위치의 신호에 의해 전원장치의 기능을 제어하는 리모트 제어회로 등으로 구성되어 있다. 또한 출력 측에는 과전압 보호회로, 정전류 보호회로 그리고 단락 보호회로 등이 구성 되어있으며 특히 출력단에는 정전류 기능을 부가하기 위한 출력전류 검출용 PCB 저항을 설치하였다.

그림 10은 다층 PCB를 이용한 시험용 전원장치의 외형을 나타낸 것이다. 그림에서 주 스위치는 200V, 4A의 정격인 Vishay Siliconix사의 Si4490DY를 사용하였고, 보조 스위치는 150V, 2.2A의 정격인 IRF6618을 사용하였다. 동기 정류기는 30V, 23A의 정격인 Si4430DY 2개를 각각 병렬로 구성하였으며, 따라서 총 4개의 FET를 동기 정류용 소자로 사용하였다. 또한 변압기는 TDK사의 PC40 재질의 RM8 코어를, 인덕터는 ISU사의 Ferrite 코어인 ER코어를 사용하였다. 그림 11은 정상 상태에서의 스위치 전압파형을 나타낸 것이다. 그림 11(a)는 무부하에서의 파형을 나타낸 것이며 (b)는 최대부하인 30A에서 관측된 파형이다. 그림의 위로부터 주스위치와 보조 스위치의 게이트-소스와 드레인-소스 파형을 나타낸 것이며, 보조스위치로 P-채널 FET를 사용했기 때문에 주스위치와 보조스위치의 게이트 파형이 동상으로 나타나는 것을 볼 수 있다. 또한 두 개의 스위치가 동시에 온 되는 것을 방지하고, 영 전압 스위칭이 가능하도록 데드타임이 설정되어 있는 것을 볼 수 있다.

그림 12는 입력전압이 36, 48, 75V인 경우에 부하 전류에 따른 출력 전압의 부하특성을 나타낸 것이며, 그림으로부터 출력전압은 정상동작 범위 내에서 일정 전압으로 안정되었으며 최대부하인 약 30A 근처에서 정전류 보호 기능을 유지하고 있었다. 이때 출력 전압

표 1 변압기와 인덕터 사양  
Table 1 Specifications of transformer and inductor

	Parameters	Name	Value	Unit
Transformer	Core	RM8	8	mm
	Inductance	$L_M$	24	$\mu\text{H}$
	Turns numbers	N : 1	6 : 1	-
	Leakage inductance	$L_{LK}$	1	$\mu\text{H}$
Inductor	Core	ER18	18	mm
	Inductance	$L_1$	2.4	$\mu\text{H}$
	Turns numbers	N	2	-

표 2 실험 회로의 사양  
Table 2 Specifications of experimental converter

Parameters	Name	Value	Unit
Input voltage range	$V_i$	36-75	V
Output voltage	$V_o$	3.3	V
Output current	$I_o$	30	A
Maximum output power	$P_o$	100	W

은 약 0.07%이내로 전 구간에 걸쳐 안정화 되어 있다는 것을 확인 할 수 있었다. 그림 13은 적외선 카메라로 측정된 시제품의 온도특성을 나타내고 있다. 13 (a)의 그림은 무부하시의 온도특성이며, (b)는 25A의 온도특성이다. 그림으로부터 주요소자 중에서 스위치는 61.99°C, 변압기는 57.98°C, 인덕터는 53.77°C를 나타내고 있으며 실험용 컨버터가 열적으로 안정되어 있다는 것을 알 수 있었다.

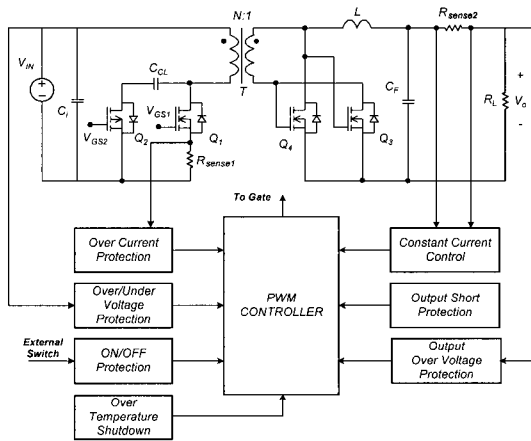


그림 9 정전류 기능을 부가한 컨버터의 구성  
Fig. 9 Block diagram of designed converter

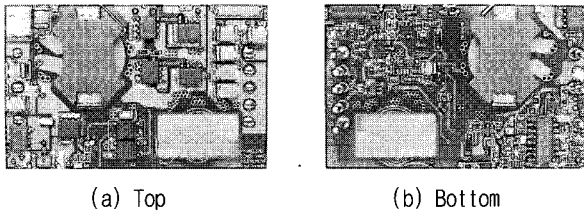


그림 10 능동 클램프 포워드 DC-DC 컨버터  
Fig. 10 Active clamp forward DC-DC converter

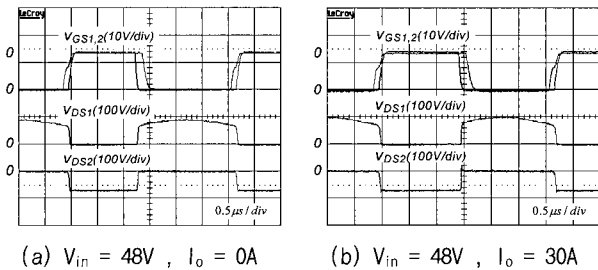


그림 11 정상 상태에서의 스위치 파형  
Fig. 11 Switching waveform in steady state

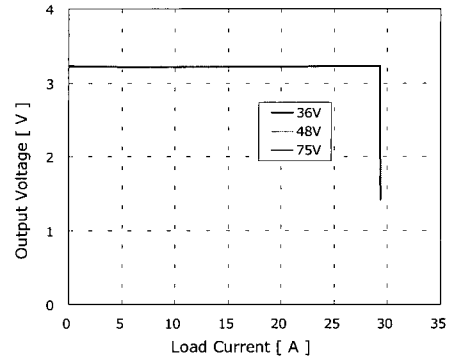
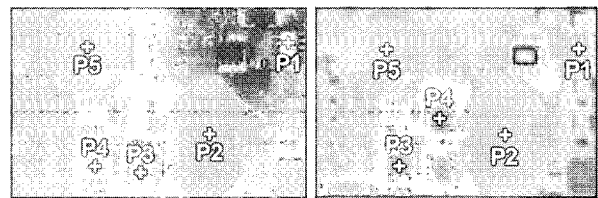


그림 12 정전류 기능이 부가된 부하 특성 그래프  
Fig. 12 Load characteristics with constant current control function

그림 14와 그림 15는 LabVIEW를 이용한 PC용 가상 계측 시스템을 구성하여 효율과 손실을 측정된 후 컨버터의 출력 전류에 따른 전력변환 효율과 전력 손실을 3D그래프로 나타낸 것이다<sup>[9]</sup>. LabVIEW를 이용한 효율 측정용 가상계측 시스템은 전원장치 설계와 개발을 위해서 반복적으로 수행할 필요가 있는 효율 측정을 기존의 방법에 비해서 정확하게 할 수 있고, 반복 측정 오차를 현저하게 줄일 수 있을 뿐만 아니라, 실시간 측정이 가능하며, 측정 시간도 절약할 수 있는 장점이 있다. 그림 12의 전력변환 효율 그래프로부터 알 수 있듯이 효율은 낮은 입력 전압과 중 부하에서 가장 높은 효율을 나타내었고, 입력 전압이 48V일 때 최대 효율은 90.6%, 최대 부하에서는 84.5%의 효율을 얻었다. 또한, 그림 13으로부터 전력 손실은 높은 입력 전압 보다 낮은 입력 전압에서 더 낮게 나타나는 것을 볼 수 있었다.



Part Name	Point	Temp.(°C)
Main SW	P1	51.09
Transformer	P2	40.97
Inductor	P5	35.74

(a)  $V_{in} = 48V, I_o = 0A$  (b)  $V_{in} = 48V, I_o = 25A$

그림 13 컨버터의 온도 분석  
Fig. 13 Temperature analysis

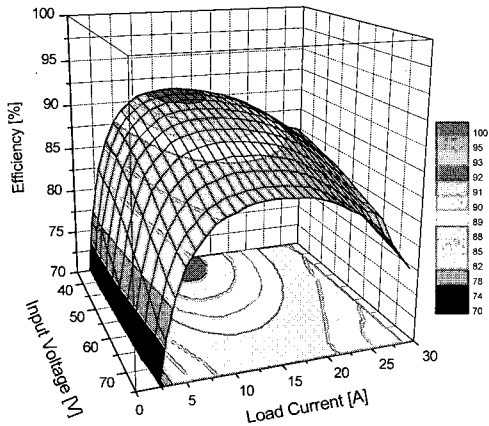


그림 14 전력 변환 효율  
Fig. 14 Power conversion efficiency

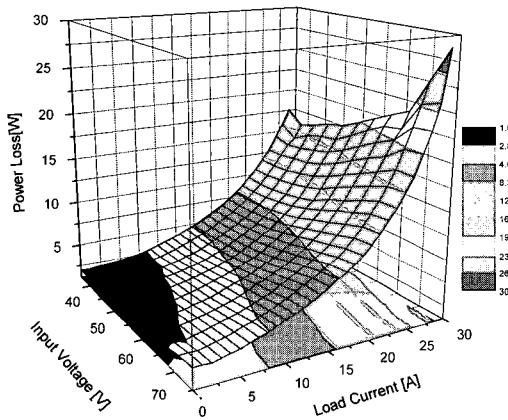


그림 15 전력 손실  
Fig. 15 Power loss

## 6. 결론

본 논문에서는 능동 클램프형 포워드 DC-DC 컨버터를 이용하여 저전압 대전류에 적합한 고전력밀도의 개방형 전원 장치를 구성하고 그 특성에 대해 보고한 것이다. 전원장치의 입력전압은 통신기용에 적합한 36-75V이며, 출력은 3.3V, 100W급으로 하였다. 대전류에서 전도손실을 저감시키기 위해서 동기정류 방식을 사용하였으며 PCB 권선을 이용한 변압기와 인덕터를 구성하여 전원장치의 높이와 체적을 최소화 시켰으며, 특히 기존의 컨버터에서 고정저항 등으로 구현하여 불필요한 전력손실이 발생하여 전력변환 효율을저하시키는 원인이 되었던 것을 고정밀 PCB 저항을 이용하여 해결하였다. 끝으로 시험용 전원장치는 통신기용 은보

드 전원장치에 적합하도록 높이를 8mm 이하로 하였으며 전원장치의 크기는 업계표준의 하나인 quarter brick (58×37mm) 사이즈로 제작하였고 그 결과 95W/in<sup>3</sup> 이상의 전력밀도와 90.6%의 높은 효율, 그리고 0.07% 이하의 전압안정도를 구현할 수 있었다.

이 연구는 산업자원부·한국산업기술 평가원 지정 청주대학교 정보통신 연구센터의 지원에 의한 것입니다.

본 연구는 (주)동양이엔피의 지원으로 수행된 결과의 일부이며 관계자 여러분들께 심심한 감사를 드립니다 또한 실험과정에서 연제선군으로부터 유용한 도움을 받았음을 밝힙니다.

## 참고 문헌

- [1] Haruo Watanabe, Hirofumi Matsuo, Haruhiko Hatakeyama, "Analysis of the Novel Soft Switching DC-DC Converter with Low Output Voltage" IEEE PESC 00. pp. 1503-1509, 2000.
- [2] Haruo Watanabe, Hirofumi Matsuo, Haruhiko Hatakeyama, "Design Oriented Analysis of a Novel Soft-Switching DC-DC Converter with 2V/20A DC Output" IEEE PESC 01. pp. 884-889, 2001.
- [3] 최선호, 박진영, 김은수, "300W 평면 변압기 적용 포워드 컨버터" 전력전자학회논문지 제9권 제6호, pp. 560-567, 2004.
- [4] 전재훈, 김종태, 홍병유, "Zero-voltage switching을 이용한 저전압 DC-DC 컨버터의 고집적회로 설계" 전력전자학회논문지 제6권 제6호, pp. 564-571, 2001.
- [5] Yuri Panov and Milan M. Jovanovic', "Design and Performance Evaluation of Low-Voltage / High Current DC-DC On Board Modules" IEEE Trans. on Power Electronics, vol. 16, No. 1, January 2001.
- [6] 연제선 "고전력밀도의 개방형 DC-DC 컨버터에 관한 연구" 청주대학교 석사학위논문, 2005.
- [7] Jerry Kmetz, "Minimum size copper sense resistors" MICREL application hint 25, 1997.
- [8] Laszlo Huber, Milan M. Jovanovic', "Forward - Flyback Converter with Current Doubler Rectifier: Analysis, Design, and Evaluation Results," IEEE Trans. on Power Electronics, Vol. 14, No. 1, pp.184-192 January 1999.
- [9] 안태영, 주정규, "DC-DC 컨버터의 고속 손실측정과 분석을 위한 PC 기반 계측시스템" 전력전자학회 논문지 제8권 제6호, pp. 569-575, 2003.

저 자 소 개



**이달우(李達雨)**

1983년 한양대 전자공학과 졸업. 1990년 동 대학원 전자공학과 졸업(석사). 1992년 LG전자. 주임연구원. 2003년 신도리코 책임연구원. 2004년~현재 청주대 정보통신 공학부 박사과정.



**안태영(安泰榮)**

1984년 한양대 전자공학과 졸업. 1990년 동 대학원 전기공학과 졸업(석사). 1994년 九州大學校(공학). 1995년 일본 세이코 전기 선임연구원. 1996년 삼성전자 반도체 선임연구원. 1997년~현재 청주대 정보통신공학부 부교수.

신공학부 부교수.