

논문 2005-42SP-4-20

# Microscopic DVS 기반의 멀티미디어 알고리즘 최적화 기법

## (Microscopic DVS based Optimization Technique of Multimedia Algorithm)

이 은 서\*, 김 병 일\*, 장 태 규\*\*

(Eun-Seo Lee, Byung-Il Kim, and Tae-Gye Chang)

### 요 약

본 논문에서는 멀티미디어 알고리즘이 갖는 처리단위 및 분포 특성을 활용하여 저전력 효과를 극대화 할 수 있는 새로운 형태의 Microscopic DVS(Dynamic Voltage Scaling) 기법을 제시하였고, MPEG 오디오 및 비디오를 대상으로 저전력을 위한 알고리즘 최적화 기법을 제시하였다. 통상적으로 긴 task 단위로 반영되는 macroscopic한 분포특성에 기반하여 저전력 제어가 이루어지는 기존의 DVS 기법과는 달리, 본 연구에서는 수십 밀리초(msec) 내외의 짧은 멀티미디어 신호 실시간 처리 단위, 즉 프레임 단위로 DVS 전력 제어를 수행하는 기법을 제시하고 이를 Microscopic DVS 기술이라 칭하였다. 특히 본 연구에서 제시한 microscopic DVS 기법은 멀티미디어 프레임별 연산량에 따라 단순히 전압-주파수를 가변 시켜주는 개념뿐만이 아니라, microscopic DVS에 의한 전력 절감 효과를 극대화 시킬 수 있도록 프레임별 연산량의 평균과 분산에 자유도를 확대 허용하는, 멀티미디어 알고리즘 자체에 대한 새로운 형태의 최적화 개념까지를 포함하였다. 제안한 전력절감기법의 타당성 검증에 위해 MPEG-2 video decoder와 MPEG-2 AAC audio encoder를 ARM9 processor 상에서 본 과제에서 제시한 전력절감기법을 적용하여 시뮬레이션 하였으며, 그 결과 video decoder의 경우 50%, audio encoder의 경우 30% 정도의 전력 절감 효율을 얻을 수 있었다.

### Abstract

This paper proposes a new power minimization technique for the frame-based multimedia signal processing. The derivation of the technique is based on the newly proposed microscopic DVS(Dynamic Voltage Scaling) method, where, the operating frequency and the supply voltage levels are dynamically controlled according to the processing requirement for each frame of multimedia data. The multimedia signal processing algorithms are also redesigned and optimized to maximize the power saving efficiency of the microscopic DVS technology. The characterization of the mean/variance distribution of the processing load in the frame-based multimedia signal processing provides the major basis not only for the optimized application of the microscopic DVS technology but also for the optimization of the multimedia algorithms. The power saving efficiency of the proposed DVS approach is experimentally tested with the algorithms of MPEG-2 video decoder and MPEG-2 AAC audio encoder on the ARM9 RISC processor. The experimental results with the diverse MPEG-2 video and audio files show the average power saving efficiencies of 50% and 30%, respectively. The results also agree very well with those of the analytic derivations.

**Keywords :** microscopic, DVS, low power, multimedia, optimization

## I. 서 론

고성능 CPU 및 멀티미디어 단말 등을 대상으로 늘

은 처리능력을 가지면서도 소비 전력을 최소화시키기 위한 관련 기술들의 연구가 다양한 분야에서 활발히 진행되고 있다. 특히 모바일환경의 급속한 팽창은 저전력 설계기술에 대한 중요성을 더욱 부각 시키고 있다. 지금까지 연구되고 있는 저전력 설계기술은 크게 회로 설계 레벨에서의 최적화 기술과 시스템 레벨에서 OS의 도움으로 스토리지, 메모리, 디스플레이 등의 소모 전력

\* 학생회원, \*\* 정회원, 중앙대학교 전자전기공학부 (Chung-Ang University)

※ 이 논문은 정통부 해외교수 초빙지원 사업의 지원을 받아 작성하였음

접수일자: 2005년1월6일, 수정완료일: 2005년5월2일

을 최적화시키는 기법들이 주를 이루는 방법이었다. 하지만 본 논문에서는 멀티미디어 알고리즘이 갖는 처리 단위 및 분포 특성을 활용하여 저전력 효과를 극대화할 수 있는 새로운 형태의 aMicroscopic DVS 기법을 제시하고 이를 기반으로 하는 멀티미디어 알고리즘 최적화 기법을 확립하고 이를 시험, 검증하고자 하였다.

본 논문에서는 제안한 기법의 효용성을 분석하기 위해 전력 절감 효율을 해석하였고, MPEG 비디오 및 오디오 알고리즘을 ARM 프로세서 내에서 시뮬레이션 함으로서 전력 절감율에 대한 비교, 검증 과정을 수행하였다. 이러한 연구 결과들을 바탕으로 Microscopic DVS 기반 멀티미디어 알고리즘 최적화 연구에서는 멀티미디어 신호들의 quasi stationary한 특성을 활용한 전력 절감 기법을 제시하였고, 알고리즘 최적화를 위한 멀티미디어 평균연산량 및 분산 분포 특성을 분석하여, 이를 기반으로 실제 MPEG-4 BSAC 오디오 코더내의 arithmetic coding을 대상으로 알고리즘 최적화를 수행하였다.

본 논문의 구성을 살펴보면, II장에서는 기존의 Dynamic Voltage Scaling 기법을 소개하고, III장에서는 Microscopic DVS 기법을 제안하고, 이를 검증하였으며, IV장에서는 Microscopic DVS 기법을 기반으로 하는 알고리즘 최적화 원리를 기술하고, 멀티미디어 알고리즘의 평균 연산량과 분산 분포 특성을 분석하여, 알고리즘 최적화를 수행하였다. 마지막으로 V장에서 본 논문의 결론과 향후 진행이 요구되는 연구 방향을 제시하였다.

## II. Dynamic Voltage Scaling 기법

본 절에서는 기존의 DVS (Dynamic Voltage Scaling) 기법에 대해 이해하고 이를 기반으로 본 논문에서 새롭게 제시한 microscopic DVS 기법에 대해 기술하도록 하겠다.

동적 전압 스케일링 (DVS: dynamic voltage scaling)은 마이크로프로세서 기반의 시스템에서 가장 주목받는 OS 수준의 저전력 기법이다<sup>[1][2][3]</sup>. 이는 태스크 수행 후 남은 유휴 시간 (idle time)을 활용하여 프로세서의 공급 전압 및 동작 주파수를 낮춤으로써 전체 에너지 소모를 감소시키는 기법이다. 이는 일반적인 VLSI 시스템의 전력 소모가 CMOS 회로의 동적 전력 소모 (dynamic power consumption)가 대부분이며, 그림 1과 같이 공급 전압, 혹은 임계전압(threshold voltage)이 낮

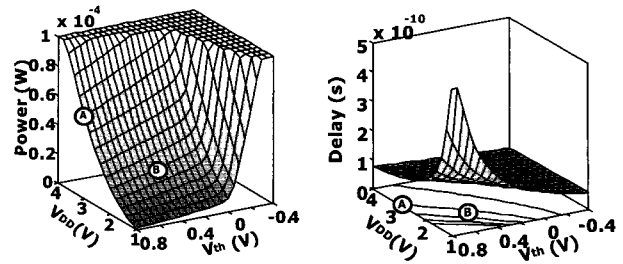


그림 1. 공급전압, 임계전압에 따른 전력, 지연시간과의 상관관계

Fig. 1. Power & Delay dependence on  $V_{DD}$  and  $V_{th}$ .

을수록, 회로의 지연시간(delay)이 클수록 동적 전력 소모는 작아진다는 사실에 기인한다<sup>[4]</sup>.

일반적으로 VLSI 시스템에서의 CMOS 회로의 동적 전력 소모  $E$ 는  $E \propto C_L \cdot N_{cycle} \cdot V_{DD}^2$ <sup>[5]</sup>로 주어진다. 여기서  $C_L$ 은 CMOS 회로의 부하 커패시턴스(load capacitance),  $N_{cycle}$ 은 프로그램이 실행된 사이클 수, 그리고  $V_{DD}$ 는 공급 전압(supply voltage)을 의미한다. 저전력 소모  $E$ 가  $V_{DD}$ 의 제곱에 비례하기 때문에 공급 전압  $V_{DD}$ 를 낮추는 것은 전력 소모를 줄이는데 매우 효과적인 방법이다. 그러나 CMOS 회로의 지연시간(propagation delay)  $T_d$ 가  $T_d \propto V_{DD} / (V_{DD} - V_T)$ <sup>[6]</sup>로 주어지기 때문에, 공급 전압을 감소시키면 회로내의 지연시간이 증가하여 동작 주파수(operating frequency)를 낮추어야 회로가 안정적으로 동작하게 된다. 여기서  $V_T$ 는 임계전압,  $\alpha$ 는 속도 포화 계수(velocity saturation index)를 나타낸다. 실시간 시스템(real-time system)의 경우, 시스템의 최대 동작 주파수는 모든 태스크를 주어진 마감 시간(dead line)이내에 끝낼 수 있는 동작 주파수보다 크거나, 적어도 같아야 실시간 동작을 보장할 수가 있다. 이때, 각 태스크의 동작 상태를 살펴가면서 마감 시간이라는 제약 조건을 만족하는 가장 낮은 동작 주파수까지 시스템이 클럭 속도를 조절해가면서 낮출 수 있으며, 동작 주파수에 따른 공급 전압도 함께 낮아져서 전력 소모를 크게 줄일 수 있다. 이것이 동적 전압 스케일링의 기본 개념이다. 예를 들어 그림 2(a)와 같이 어떤 태스크가 50MHz의 동작 주파수와 5.0V의 공급 전압을 가진 프로세서 상에서 실행된다고 가정하자. 만약 이 태스크가 실행되는데  $5 \times 10^5$  사이클이 걸리고 마감 시간 조건이 25msec라면, 프로세서는 주어진 태스크를

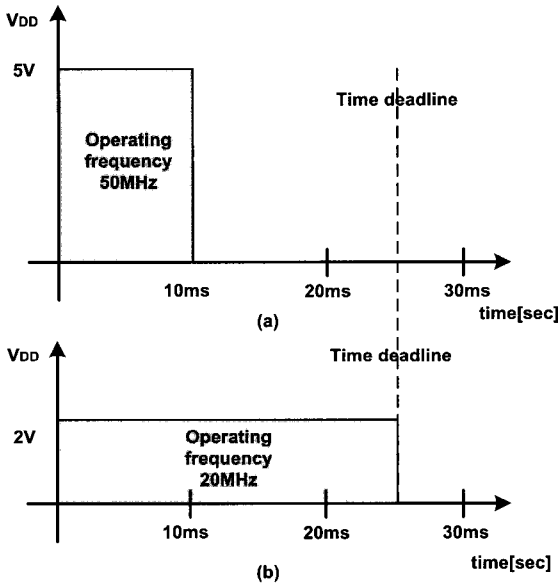


그림 2. dynamic voltage scaling의 예: (a) 125J의 전력을 소비하며 15msec의 idle time을 갖는 경우, (b) 20J의 전력을 소비하며 idle time이 없는 경우

Fig. 2. application example of the dynamic voltage scaling (a) 125J power consumption with 15msec idle time (b) 20J power consumption without idle time.

10msec만에 끝낼 수 있고, 태스크의 마감 시간까지 15msec의 유휴 시간(idle time)을 가지게 된다. 그러나, 그림 2(b)에서와 같이 동작 주파수와 공급 전압이 20MHz와 2.0V로 낮아지면 유휴 시간 없이 주어진 태스크를 마감 시간에 맞추어 끝낼 수 있게되고 전력 소모는  $2.02/5.02 = 16\%$ 가 작아지게 된다.

이처럼 동적 전압 스케일링 기법은 OS scheduling을 통해 시스템이 처리해야 할 태스크의 양과 마감시간을 고려하여 동작 전압과 주파수를 조절함으로써 전력 절감 효과를 얻는 기법이다. 하지만 이는 다양한 연산을 수행하는 멀티미디어 DSP의 경우 OS scheduling만을 통한 전압, 주파수 제어만으로는 유휴시간을 충분히 활용할 수 없다는 문제점이 존재한다. 따라서 본 논문에서는 멀티미디어의 프레임 단위 처리 특성을 이용하여 유휴시간을 최대한 활용하여 전력 절감 효율을 극대화할 수 있는 Microscopic DVS 기법을 제안하였고, 이하에서 그 세부내용에 대해 기술하였다.

### III. Microscopic Dynamic Voltage Scaling 기법

DVS를 이용한 종래의 저전력 기술은 스토리지, 메모

리, 디스플레이, 파일 등과 같은 컴퓨팅 환경에서의 리소스 들을 대상으로 하고 있으며, 리소스 들의 처리 및 제어 과정을 task 단위로 구분하여 시스템 레벨에서 OS의 scheduling에 의해 동작 전압 및 주파수를 변화시켜 전력 절감 효과를 얻는 것이 주류를 이루는 방법이었다. 이러한 DVS 기법에서는 리소스 들의 처리 및 연산량에 대해 상대적으로 긴 task 단위로 반영되는 macroscopic한 분포특성에 기반하여 저전력 제어가 이루어진다는 특징을 가지고 있다. 이에 반해 본 연구에서는 수십 밀리초(msec) 내외의 짧은 멀티미디어 신호 실시간 처리 단위, 즉 프레임 단위로 DVS 전력 제어를 수행하는 기법을 제시하고 이를 Microscopic DVS 기법이라 칭하였다. 본 논문에서는 멀티미디어 알고리즘의 연산 특성을 활용한 DVS 기법 확립을 위해 멀티미디어 알고리즘의 연산 특성을 분석하고 ARM 프로세서를 대상으로 microscopic DVS 기법의 전력 절감 효율을 검증하였다. 이하에서는 본 논문에서 제시한 Microscopic DVS 제어구조에 대한 세부 연구 내용에 대해 기술하였다.

#### 1. 멀티미디어 알고리즘의 연산 특성 분석

디지털 멀티미디어 정보는 연산량 예측이 가능한 프레임단위로 처리할 수 있는 특성을 지닌다. MPEG, WMA/WMV, AC-3 등, 현재 널리 사용되고 있는 대부분의 멀티미디어 압축 알고리즘은 일차적으로 DCT, FFT 등의 주파수 변환을 통해 quasi stationary한 멀티미디어의 redundancy를 제거하는 기법을 포함한다. DCT와 FFT 등의 주파수 변환 기법은 대표적인 블록 단위 연산 기법으로 이를 채택한 멀티미디어 알고리즘 역시 그 특성을 이어받아 보통 수십 밀리초에 해당하는 프레임단위 연산이 이루어진다. 또한 프레임간 redundancy를 제거하기 위해 전방향, 후방향, 양방향의 프레임 예측 기법을 사용하여 이에 따른 프레임 단위의

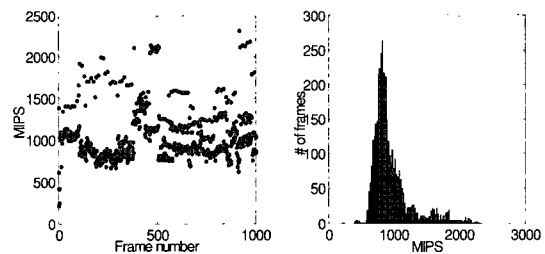


그림 3. MPEG-2 비디오 알고리즘의 프레임별 연산량 분포의 예

Fig. 3. distribution of the frame based processing load of MPEG-2 video algorithm\.

연산소요량을 예측하기가 용이하다. MPEG-2 Video 디코더 알고리즘의 프레임별 연산량과 연산량별 프레임의 히스토그램을 그림 3에 나타내었다.

저전력 기법을 사용하지 않는 기존 멀티미디어 신호 처리의 전력 소비는 그림 4 (a)에 보인 것과 같이 고정된 전압, 주파수를 사용하여 연산량에 비례한다. 이에 그림 4(b)와 같이 파일단위 혹은 레벨, 프로파일 등의 알고리즘 단위로 전압레벨을 조절하는 macroscopic 제어 기법을 사용하면 저전력 기법을 사용하지 않는 기존 방식에 비해 전력 레벨을 낮추어 에너지 소비를 절감할 수 있다. 하지만 이는 멀티미디어 알고리즘이 각기 다른 연산량 특성을 갖는 프레임단위로 연산을 수행하기 때문에 macroscopic 제어기법만으로는 최대의 전력절감 효과를 얻기 어렵다. 따라서 본 연구에서는 멀티미디어 알고리즘의 프레임별 연산 특성을 고려하여 전력절감 효과를 극대화 시킬 수 있는 microscopic DVS 제어 기법을 그림 4(c)와 같이 제시하였다.

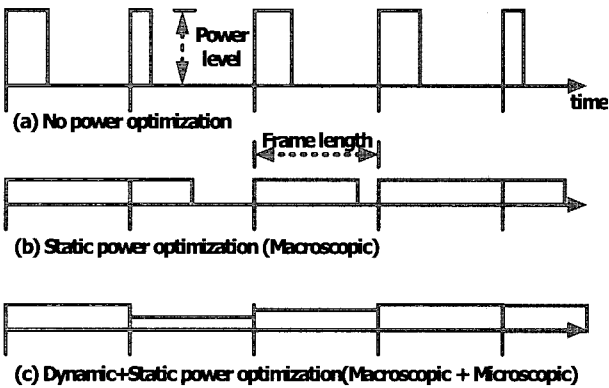


그림 4. 본 연구에서 제시한 Microscopic DVS 제어 기법의 적용 예시

Fig. 4. application example of the proposed Microscopic DVS technique.

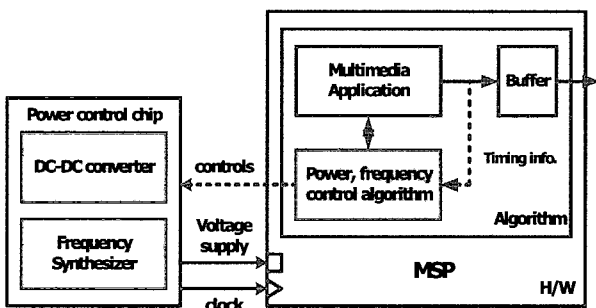


그림 5. H/W-algorithm collaboration을 통해 DVS 전력제어 기법을 사용한 멀티미디어 신호처리 프로세서 시스템의 구성

Fig. 5. Functional Block of DVS controlled Multimedia signal processor.

본 논문에서는 또한 microscopic 전력소모 최소화를 이루기 위해 H/W-algorithm collaboration을 통한 MSP 구조를 그림 5와 같이 제시하였다. 알고리즘 부분에서는 멀티미디어 응용 프로그램에서 요구하는 연산량을 프레임단위로 예측하여 전압, 주파수 조절 알고리즘을 수행한다. H/W 부분에서는 매 프레임별 연산량에 적합한 전압 및 주파수를 MSP(Multimedia Signal Processor)에 가하여 멀티미디어 신호처리과정의 전력소모를 최소화하도록 설계되었다.

### 2. Microscopic DVS 제어를 통한 전력절감 성능 분석

멀티미디어 알고리즘의 DVS 제어를 위한 기초 연구로써 본 연구에서는 멀티미디어 알고리즘의 프레임단위 연산부담을 모델링하고 이의 전력절감율을 정의하여 DVS 기반 MSP에서 얻을 수 있는 전력절감의 양을 해석을 통하여 유도하였다. DVS 기반한 전력절감율의 해석은 크게 전압 및 주파수의 연속레벨을 적용한 경우와 이중 레벨인 경우로 나누어 수행되었고, 그 결과 멀티미디어 알고리즘의 연산량 특성에 따라 DVS 기법이 적용된 MSP에서 얻을 수 있는 전력절감의 범위를 그림 6에 나타내었다.

Power saving factor란 DVS 기법을 적용하지 않은 전력 소모량에 대해 DVS 기법을 적용했을 때의 전력 소모량을 비율로 나타낸 것이며, power saving factor가 작을수록 전력 절감 효율이 좋음을 나타낸다. 본 연구에서는 해석 결과에서 보인 것과 같이 연산량의 평균에 비해 분산이 클수록 전력절감 효율이 더욱 향상되는 것을 확인할 수가 있었다.

ARM RISC 프로세서를 대상으로 MPEG-4 AAC 오디오 인코더 알고리즘과 MPEG-2 비디오 디코더 및 오

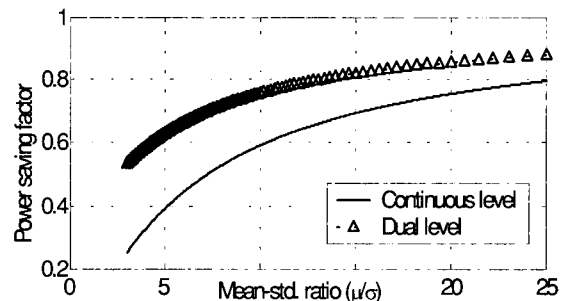


그림 6. 적용 voltage의 이중레벨 과 무한레벨에 따른 전력절감율 해석

Fig. 6. analysis of power saving efficiency of the infinite level and the dual level apply voltage case.

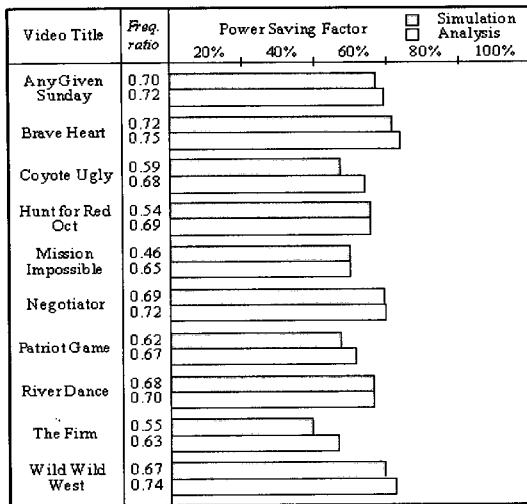


그림 7. 이중레벨 DVS 제어를 통한 MPEG-2 Video 디코더의 전력절감율 실험결과 (ARM 프로세서 대상)

Fig. 7. Performance of dual level system in MPEG-2 video decoder (target ARM processor).

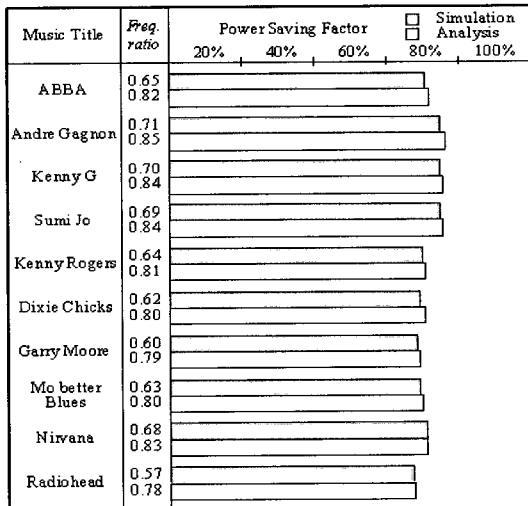


그림 8. 이중레벨 DVS 제어를 통한 MPEG-2 AAC 오디오 인코더의 전력절감율 실험결과 (ARM 프로세서 대상)

Fig. 8. Performance of dual level system in MPEG-2 AAC audio encoder (target ARM processor).

디오 인코더 알고리즘을 대상으로 본 연구에서 제시한 저전력 제어 기법을 적용한 경우의 전력 절감 효율을 시뮬레이션과 해석식을 통한 비교 검토를 수행하여, 그림 7, 8에서 나타낸 바와 같이 제시한 기법의 유용성을 확인하였다.

그림 7, 8에서 각 오디오 및 비디오 장르에 따라 전력 절감율이 조금씩 다른 이유는 같은 오디오 또는 비

디오 파일이더라도 매 프레임별 연산량에 차이가 있기 때문이며, 비디오 파일에 대한 전력 절감율이 더 좋은 이유는 비디오 데이터의 분산이 더 크기 때문에 그림 6에서 보인 것과 같이 전력 절감 효율이 더 좋게 나타나는 것이다.

#### IV. Microscopic DVS 기반 멀티미디어 알고리즘 최적화 기법

본 논문에서 제시한 microscopic DVS 기법은 멀티미디어 프레임별 연산량에 따라 단순히 진압-주파수를 가변 시켜주는 개념뿐만이 아니라, microscopic DVS에 의한 전력 절감 효과를 극대화 시킬 수 있도록 프레임별 연산량의 평균과 분산에 자유도를 확대 허용하는, 멀티미디어 알고리즘 자체에 대한 새로운 형태의 최적화 개념까지를 포함하고 있다. 본 연구에서 제시한 microscopic DVS 기법의 feasibility는 멀티미디어 신호는 quasi stationary 한 특성에 기반한 predictability가 크기 때문에, 이러한 특성을 활용할 경우 주된 계산 부담을 차지하는 search 및 iterative loop 등에 대해 프레임별 연산량의 평균과 분산의 자유도를 활용한 최적화의 여지가 크다는 사실에 기인한다. 이하에서는 microscopic DVS 기반 멀티미디어 알고리즘 최적화 원리 및 기법에 대해 기술하였다.

##### 1. Microscopic DVS 기반 알고리즘 최적화 원리

본 논문에서는 MPEG-4 AAC 오디오 encoder와 MPEG-2 비디오 decoder를 대상으로 power minimization을 위한 알고리즘 최적화 기법에 대한 연구를 수행하였다. 일반적으로 멀티미디어 데이터는 수십 ms 내외의 주어진 프레임 단위 내에서의 처리를 원칙으로 한다. 따라서 가장 긴 처리 시간을 요구하는 critical path에 대해서도 주어진 범위 내에서 데이터를 처리해야 하기 때문에, 경우에 따라 긴 처리 시간을 요구하는 연산 알고리즘에 대해서는 루프 횟수에 제한을 두는 방식과 같은 sub-optimum한 알고리즘을 적용하는 것이 일반적인 기존의 알고리즘 최적화 방식이었다. 이처럼 멀티미디어 알고리즘의 평균 처리 연산량을 최소화 할 수 있음에도 불구하고 critical path와 같은 제약 조건은 멀티미디어 알고리즘의 최적화를 통한 평균 소요 연산량의 최소화에서 장애요소가 되어왔다. 하지만 본 연구를 통해 새롭게 제시된 멀티미디어 알고리즘 최적화 기법은 기존에 수행되어 왔던 알고리즘 최

적화 방식과는 큰 차별성을 지니고 있다.

오디오, 비디오 등의 멀티미디어 신호가 quasi stationary 한 특성을 갖고 있다는 사실은 이미 잘 알려져 있는 사실이다. 이는 Microscopic DVS 기반의 멀티미디어 최적화 기법을 가능케 하는 중요한 근거가 되는 사항이다. 비디오 화면을 예로 각 프레임은 갑작스러운 화면의 변화가 일어나지 않는 한 비슷한 데이터들이 이어지는 quasi stationary 한 특성을 가지고 있다. 따라서 이러한 특성을 이용한다면 huffman code search loop나 quantization loop와 같은 멀티미디어 알고리즘 수행과정에 있어 평균 소모 연산량을 최소화 시킬 수 있다. 한 예로 그림 9에서와 같이 huffman code의 redesign을 통하여 code search 과정에 있어 이전 프레임에서 찾았던 code 근처에서부터 search를 시작한다면 현재 프레임이 이전 프레임과 비교하여 변화가 많지 않은 프레임일 경우 search 하게 되는 loop의 횟수를 크게 줄일 수 있다.

하지만 이러한 방식은 프레임 간 데이터 변화가 클 경우 긴 처리 시간을 요하는 critical path와 같은 제약 조건 때문에 상대적으로 큰 타겟 프로세서를 필요로 하고 이는 오히려 파워 소모면에서 단점으로 작용하게 된다. 때문에 기존의 알고리즘 최적화 방식은 이러한 방식 보다는 어느 정도 평균 연산량과 critical path 사이의 절충된 sub-optimum한 알고리즘을 선택할 수밖에 없었다.

이러한 원리는 그림 9(b)에서 보는 것과 같이 critical path로 인하여 동작 전압과, 동작 주파수가 높아지고, 이는 전력 소모가 동작 전압의 제곱과 동작 주파수에 비례하는 특성에 비추어 볼 때 그림 (a)-1과 (b)-1에서

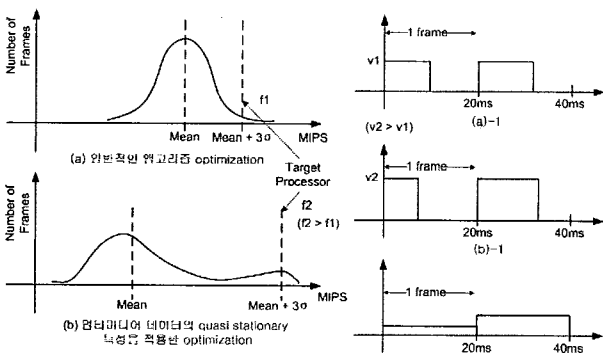


그림 9. 프레임별 연산량 분포 특성에 따른 Microscopic DVS에 의한 전력 절감 효율 대비

Fig. 9. comparison of power saving efficiency according to the distribution characteristic of the processing load when the Microscopic DVS technique is applied.

볼 수 있는 것과 같이 critical path가 결과적으로 전력 소모의 상승 효과를 가져오게 되는 이유이다. 하지만 본 연구를 통해 새로 제안된 전압-주파수 가변 기법은 critical path로 인해 분산이 커지는 제약 요인을 전력 절감 효율면에서 오히려 이점으로 활용함으로써 평균 소모 연산량은 최소화 시키면서도 전력 절감 효과는 최대로 얻을 수 있는 방식이다. 그림 (b)-2에서 볼 수 있듯이 Microscopic DVS 기법은 멀티미디어 알고리즘이 수행되는데 있어 더 낮은 동작 전압을 갖게 하고, 이는 Microscopic 저전력 제어기법이 프레임별로 연산량의 변화가 많은 분산 분포를 가질 때 전력 절감 효율이 가장 좋게 나타나는 특성을 반영하고 있는 것이다. 따라서 멀티미디어 알고리즘의 optimization을 통해 평균 연산량을 낮추고 이로 인해 생기는 critical path와 같은 파워 절감 효율면에서의 문제점들은 본 과제의 다른 세부 연구 주제인 전압-주파수 가변 기법을 통해 극복함으로써 전체적으로 알고리즘의 저전력 프로세싱이 가능하게 되고 또 그 효율이 극대화 되는 것이다.

여기서 동작 주파수, 즉 target processor의 성능을 결정하는데 있어 가장 중요한 사항은 수행하고자하는 알고리즘의 매 프레임별 연산량이며, 프레임별 연산량을 지원할 수 있는 최소 성능의 processor를 선택하는 것이 전력절감 효율면에서 가장 효율이 높다 하겠다. 따라서 본 논문에서는 통계적으로 전체 연산량의 99.73% (오차율 0.27%)를 허용할 수 있는 mean+3σ의 연산량에 대해 target processor의 성능을 결정하였고, 공급 전압은 동작 주파수에 비례한다고 가정하였으며, 그림 10에서는 이러한 알고리즘 최적화 기법을 적용하였을 때 통해 전력 절감 효율이 높아지는 예를 보여주고 있다.

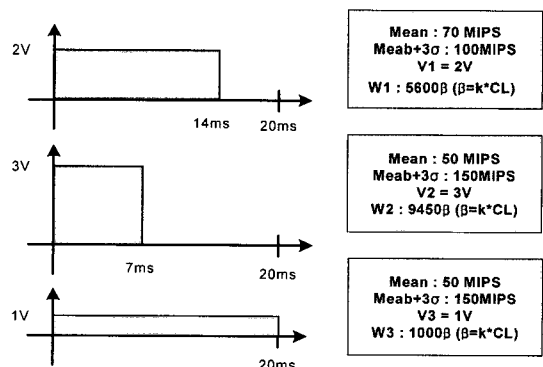


그림 10. 평균연산량을 갖는 프레임에서의 전력 소모량의 비교 예

Fig. 10. comparison of the power consumption at the frame which has the mean processing load

2. 멀티미디어 알고리즘의 평균/분산 분포 특성화

본 논문에서는 Microscopic DVS 기법 적용을 하기 위해 연산량 분포 특성을 변형된 레일리 분포를 이용하여 모델링하였다. 이를 기반으로 멀티미디어 알고리즘이 수행되는 전체 프레임을 대상으로 전력 소모량을 산출하고, 평균 연산량과 분산 특성에 따른 전력 소모량 및 전력 절감 효율을 분석하였다. 레일리 분포는 분산에 따라 분포 특성이 변화한다. 레일리 확률 밀도 함수

$$f(x) = \frac{x}{\sigma^2} \exp\left(-\frac{x^2}{2\sigma^2}\right) \text{ 과 같이 주어지며, 평}$$

균값은  $\sigma$ 의 1.253배로 결정되는 함수이다. 그림 11에서는 시그마 값의 변화에 따른 레일리 분포 특성을 보여 주고 있다.

하지만 이처럼 분산값을 중심으로 분포 특성이 변화하는 레일리 분포를 그대로 연산량 분포 특성에 적용하기 보다는 좀 더 멀티미디어 알고리즘 연산량 분포 특성에 가깝게 모델링하기 위해 그림 12와 같이 평균량을 중심으로 평행 이동된 레일리 분포를 적용하였다. 그림 13은 분산(시그마)에 따른 레일리 함수의 연산량 분포 특성을 나타내었다. 본 논문에서 적용한 레일리 분포는 그림에서 나타낸 바와 같이 분산에 따라 평균연산량이 바뀌는 것이 아니라 평균 연산량을 기준으로 분산에 따라 확률 분포가 변하는 모델을 적용하였다.

본 논문에서는 평행 이동된 레일리 분포 특성을 적용하여 Microscopic DVS 기법을 적용하여 한 프레임에서의 전력 소모량을 산출하였다. 동적 소모 전력은

$$P = kC_L V_{dvs}^2 f_{dvs} \text{ 이며 (k: switching activity, Vdvs: supply voltage, fdvs: operating frequency) 멀티미디어 알고리즘의 한 프레임 구간의 처리시간이 20ms로 가정했을 때 } V_{dvs} \cdot 20 = V_s \cdot \frac{x}{f_s} \cdot 20 \text{ 이므로}$$

$$V_{dvs} = \frac{V_s \cdot x}{f_s} \text{ 로 주어진다. 또, 동작 주파수 } f_{dvs}$$

$$\text{는 } \frac{f_s}{20} = \frac{f_{dvs}}{\frac{x}{f_s} \cdot 20} \text{ 에 의해 x에 비례하게 된다. 따}$$

라서 한 프레임에서의 전력 소모량은

$$P \propto \left(\frac{V_s \cdot x}{f_s}\right)^2 \cdot \frac{f_s}{20} \text{ 으로 나타낼 수 있고, 레일리 분포특성을 적용한 전체 프레임에서의 에너지 소모량은}$$

$$W = \int_0^{f_s} P(x) \cdot f(x) dx \text{ 이며, f(x)는 레일리 확률 밀도 함수를 나타낸다.}$$

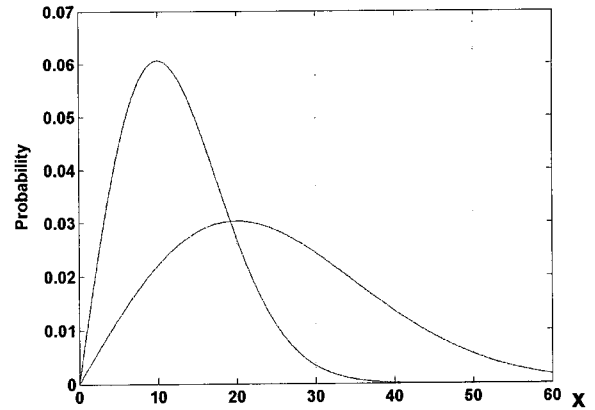


그림 11. 시그마 값이 10, 20일때의 레일리 분포 특성  
Fig. 11. characteristic of the Rayleigh distribution when the sigma value is 10, 20.

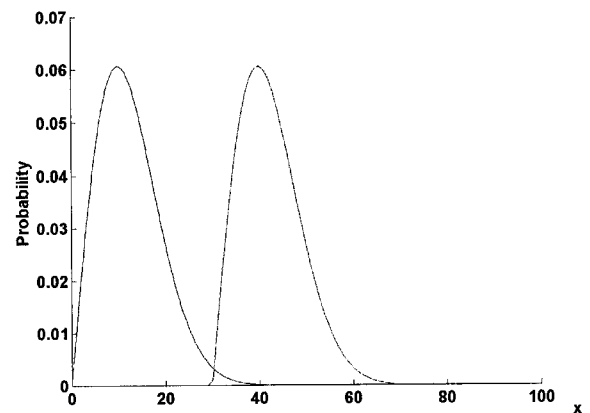


그림 12. 평균량을 중심으로 평행이동 된 레일리 분포특성의 적용 예  
Fig. 12. characteristic of the Rayleigh distribution which is parallel moved around mean value.

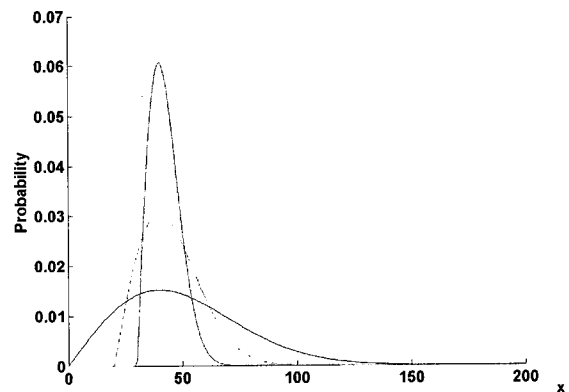


그림 13. Sigma 변화에 따른 알고리즘 연산량 분포 특성의 예 (50MIPs Mean)  
Fig. 13. distribution characteristic of processing load according to the variation of sigma value(50MIPs Mean).

표 2. 50MIPs 평균연산량을 갖는 멀티미디어 알고리즘의 에너지 소모량

Table 2. energy consumption of multimedia algorithm which has the 50MIPs mean processing load.

sigma	전력 소모량 (비레값)	sigma	전력 소모량 (비레값)
1	49739	11	67746
2	52506	12	69968
3	53989	13	72313
4	55393	14	74786
5	56851	15	77387
6	58397	16	80120
7	60044	17	82988
8	61798	18	85992
9	63664	19	89136
10	65646	20	92421

이상의 결과에 따른 에너지 소모량을 산출해 본 결과 표 1과 같은 결과를 얻을 수 있었으며, 평균 연산량과 분산량이 작을수록 에너지 소모량이 적음을 알 수 있다. 다음 절에서는 Microscopic DVS 기법을 적용하였을 때, 평균 연산량의 변화에 따른 분산의 허용 범위를 산출함으로써 멀티미디어 알고리즘을 최적화하는데 있어 전력 절감 효율을 극대화 시킬 수 있는 기준을 제시하고자 하였다.

3. 평균 연산량 변화에 따른 분산 허용 범위 산출

2절에서는 Microscopic DVS 기법 적용을 위한 멀티미디어 알고리즘의 연산 분포 특성을 분석하고 모델링하였고, 이를 기반을 전체 프레임에서의 에너지 소모량

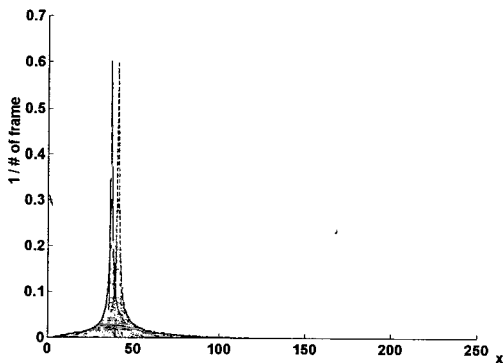


그림 14. Mean50, 45MIPs에 대한 분산량 변화에 따른 연산량 분포특성의 변화

Fig. 14. variation of the distribution characteristic of processing load according to the variation of variance for 50 Mean, 45 MIPs.

을 산출하였다. 그 결과 평균 연산량이 작을수록, 또 분산이 작을수록 에너지 소모가 적다는 사실을 알 수 있었으며, 본 절에서는 Microscopic DVS 기반의 멀티미디어 알고리즘 최적화 수행 과정 시 전력 소모량을 줄일 수 있는 평균 연산량에 따른 분산 허용 범위를 산출

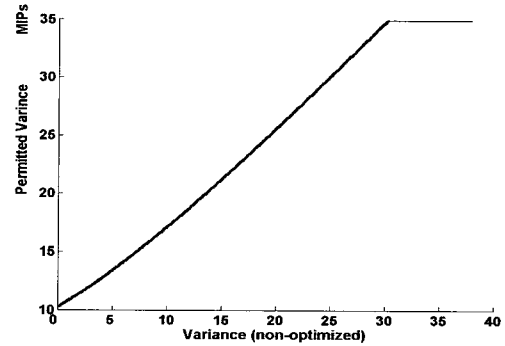


그림 15. 평균연산량을 50MIPs에서 45MIPs로 낮추었을 때 분산 허용 범위

Fig. 15. a permitted variance limit when the mean is lowered 50MIPs to 45MIPs.

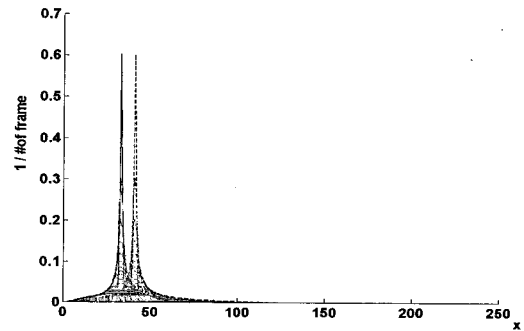


그림 16. Mean50, 40MIPs에 대한 분산량 변화에 따른 연산량 분포특성의 변화

Fig. 16. variation of the distribution characteristic of processing load according to the variation of variance for 50 Mean, 40 MIPs.



그림 17. 평균연산량을 50MIPs에서 40MIPs로 낮추었을 때 분산 허용 범위

Fig. 17. a permitted variance limit when the mean is lowered 50MIPs to 40MIPs.



표 3. 평균 연산량 50MIPs 기준의 평균 연산량 변화에 따른 분산 허용 범위

Table 3 a permitted variance limit according to the variation of the mean value (50MIPs mean is basis).

	분산 허용 범위	기울기	offset
$M=45$ ( $M'/M=0.9$ )	$S'=0.82S+9.48$	0.82	9.48
$M=40$ ( $M'/M=0.8$ )	$S'=0.68S+16.82$	0.68	16.82
$M=35$ ( $M'/M=0.7$ )	$S'=0.52S+22.28$	0.52	22.28

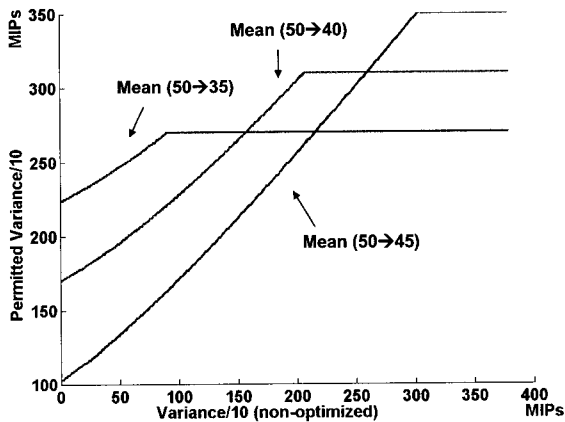


그림 18. 평균 연산량 50MIPs 기준의 평균 연산량 변화에 따른 분산 허용 범위

Fig. 19. a permitted variance limit according to the variation of the mean value (50MIPs mean is basis).

하고자 하였다. 이하에서는 평균 연산량 50MIPs를 기준으로 평균 연산량의 변화에 따른 분산 허용범위의 시뮬레이션 결과들을 나타내었다.

이상 시뮬레이션 결과를 정리하면 표 3과 같다. ( $M$  : mean (non-optimized),  $S$  : variance (non- optimized),  $M'$  : mean (optimized),  $S'$  : variance (optimized))

이상 결과와 같이 평균 연산량이 더 많이 줄어들수록 허용할 수 있는 분산의 크기는 점점 커진다는 사실을 알 수 있었다.

### V. 결 론

본 논문에서는 멀티미디어 알고리즘이 갖는 처리단위 및 분포 특성을 활용하여 저전력 효과를 극대화 할 수 있는 새로운 형태의 Microscopic DVS 기법을 제시

하였고, MPEG 오디오 및 비디오를 대상으로 저전력을 위한 알고리즘 최적화 기법을 제시하였다.

microscopic DVS 기법은 멀티미디어 프레임별 연산량에 따라 단순히 전압-주파수를 가변 시켜주는 개념뿐만 아니라, microscopic DVS에 의한 전력 절감 효과를 극대화 시킬 수 있도록 프레임별 연산량의 평균과 분산에 자유도를 확대 허용하는, 멀티미디어 알고리즘 자체에 대한 새로운 형태의 최적화 개념까지를 포함하였고 실제 시뮬레이션 결과 20~40%의 전력 절감율을 얻을 수 있었다.

본 연구에서 제시한 microscopic DVS 기법의 feasibility는 멀티미디어 신호는 quasi stationary 한 특성에 기반한 predictability가 크기 때문에, 이러한 특성을 활용할 경우 주된 계산 부담을 차지하는 search 및 iterative loop 등에 대해 프레임별 연산량의 평균과 분산의 자유도를 활용한 최적화의 여지가 크다는 사실에 기인하며, 이는 지금까지 이루어지지 않았던 새로운 시각에서의 저전력 기술을 선도하고 관련 IP 개발을 통해 멀티미디어 휴대 단말 시장에 그 기여도가 클 것으로 기대된다.

현재 본 논문을 통해 분석한 멀티미디어 알고리즘 연산량 분포 특성을 기반으로 MPEG-4 BSAC 오디오 코더 내의 arithmetic coding을 대상으로 하는 알고리즘 최적화를 진행 중에 있으며, 추후에는 DVS 기법 적용을 위한 하드웨어 구현과 최적화된 알고리즘을 적용하여 실제 멀티미디어 단말 환경에서의 전력 절감 효율을 분석하고, 제안된 전력 절감 기법을 검증하는 연구가 필요하다 하겠다.

### 참 고 문 헌

- [1] A. P. Chandrakasan, S. Sheng, and R. W. Brodersen, "Low-Power CMOS Digital Design," IEEE Journal of Solid-State Circuits, vol. 27, no. 4, pp. 473-484, April 1992.
- [2] Chandrakasan, A.P.; Gutnik, V. Xanthopoulos, T., "Data driven signal processing: an approach for energy efficient computing," International Symposium on Low Power Electronics and Design, pp. 347-352, Aug. 1996.
- [3] Nose, K.; Hirabayashi, M.; Kawaguchi, H.; Seongsoo Lee; Sakurai, T., "VTH-Hopping Scheme to Reduce Subthreshold Leakage for Low-Power Processors," IEEE Journal of Solid-State Circuits, Vol. 37, pp. 413-419, Mar. 2002.

[4] Seongsoo Lee; Sakurai, T., "Run-time Voltage Hopping for Low-power Real-time Systems," Proceedings of Design Automation Conference, pp. 806-809, June 2000.

[5] T. Burd and R. Broderson. Processor design for portable systems. Journal of VLSI Signal Processing, Vol. 13, No. 2, pp.203-222, 1996.

[6] T. Sakurai and A. Newton. Alpha-power law MOSFET model and its application to CMOS inverter delay and other formulas. IEEE Journal of Solid State Circuits, Vol. 25, No. 2, pp.584-594, 1990.

저 자 소 개



이 은 서(정회원)  
 2003년 중앙대학교 전자전기  
 공학부 학사 졸업.  
 2005년 중앙대학교 전자전기  
 공학부 석사 졸업.  
 2005년 중앙대학교 전자전기  
 공학부 박사과정 재학중.

<주관심분야 : 통신, 오디오/스피치 코딩 및 디지털 신호처리>



김 병 일(정회원)  
 2001년 중앙대학교 전자전기  
 공학부 학사 졸업.  
 2003년 중앙대학교 전자전기  
 공학부 석사 졸업.  
 2005년 중앙대학교 전자전기  
 공학부 박사 수료.

<주관심분야 : 통신, 오디오/비디오 코딩 및 디지털 신호처리>



장 태 규(정회원)  
 1990년 Tennessee State  
 University 조교수  
 2005년 중앙대학교  
 전자전기공학부 교수  
 <주관심분야 : 멀티미디어 통신,  
 디지털 신호처리, SoC 설계>