

AC전압을 이용한 HVDC 시스템의 주파수 신호원 검출위치 변경에 관한 연구

(A Study on the Modification of Frequency Detection Position for Frequency Source in HVDC System Using of AC Voltage)

박종광* · 김찬기 · 양병모 · 정길조 · 한병성

(Jong-Kwang Park · Chan-Ki Kim · Byeong-Mo Yang · Gil-Jo Jung · Byoung-Sung Han)

요 약

본 논문은 제주-해남 HVDC 시스템의 주파수 제어를 다루었다. 논문의 주된 목적은 현재 사용되고 있는 동기조상기로부터의 주파수 입력원을 배제한 새로운 주파수 제어시스템을 개발하여 대체를 검증하는 것이다. 과도상태의 검토는 PSCAD/EMTDC를 이용하여 상세 모델링으로 구현하였으며, 개발된 HVDC 모델을 통하여 동기조상기의 운전정지와 계통변화에 대한 사고를 검토하였다. 결론적으로 본 논문에서는 모의실험을 통하여 현재의 동기조상기로부터 HVDC 주파수 신호원을 검출하는 것에 비하여 새로운 주파수 제어 알고리즘을 적용한 154[kV] 모선으로 변경이 제주 AC 계통의 변화에 좀더 능동적으로 대처할 수 있음을 확인하였다.

Abstract

In this paper deals with the frequency control of the HVDC scheme linking Haenam to Cheju Island. The primary aim of the study is to develop and evaluate a new frequency control that can be employed without having to utilise the existing Synchronous Compensators(Gas Turbines). Transient condition studies are performed utilising the detailed control strategies for the HVDC link, implemented in PSCAD/EMTDC. Study cases are completed involving synchronous compensators trip and load tripping events and study plots presented. It is demonstrated that the existing frequency measurement can be replaced by one derived from the AC network alone, incorporated into a new frequency control algorithm and gives effective frequency control and dynamic performance.

Key Words : HVDC, Frequency Control, Phase Loop Locked(PLL)

1. 서 론

* 주저자 : 한전전력연구원 차세대전력기술그룹

Tel : 042-865-5873, Fax : 042-865-5844

E-mail : bigtree@kepco.co.kr

접수일자 : 2005년 7월 27일

1차심사 : 2005년 7월 29일

심사완료 : 2005년 8월 10일

국내 제일의 관광도시인 제주도 전력의 약 50[%]를 담당하고 있는 제주-해남간 HVDC 시스템은 제주계통의 부하증가와 맞추어 안정적 전력공급을 위

한 중요도가 크게 대두되고 있다. HVDC 시스템의 주파수제어는 약한 계통에 전력을 전송할 때 계통의 순간적인 과도상태 시 발전기 보다 빠르게 계통 주파수를 안정되게 유지시킬 수 있는 장점이 있다. 제주계통에 설치되어 운전되고 있는 HVDC 시스템은 사이리스터를 전력변환 소자로 사용하여 강제전류 방식으로 운전되고 있다. 전류형 HVDC 시스템은 점호각에 의하여 전송전력(유효전력)의 60[%]에 해당하는 무효전력을 AC 계통으로부터 흡수하고 있다.

HVDC 시스템에서 소모하는 무효전력은 기본적으로 콘덴서에 의해서 무효전력을 공급하여주고 있지만 제주와 같이 약한 계통에서는 콘덴서 투입/개방에 의해서도 계통에 영향을 미칠 수 있기 때문에 일정 용량의 범위 내에서 콘덴서와 리액터의 투입/개방으로 무효전력을 공급하게 된다. 공급되는 콘덴서와 리액터는 HVDC 시스템의 순간적인 전력변화에 대한 선형적인 무효전력을 공급하지 못하게 되므로 제주 HVDC 시스템은 콘덴서와 병행하여 동기조상기나 발전기 사용이 절대적으로 요구되어진다.

현재 사용중인 제주-해남 HVDC 시스템에서 주파수 제어운전을 위하여 사용되는 제주계통 주파수 운전신호원은 동기조상기의 발전기에 부착되어있는 부여자기의 기계적 신호(PMX:Permanent Magnet Exciter)에 의해 검출되어 주파수 입력원으로 사용하고 있다. 하지만 현재 사용중인 동기조상기는 사용기한 경과에 의한 설비노후화로 상시 고장에 노출되어 있으며, 제주계통의 급격한 부하증가로 인하여 발전기운전이 검토하고 있으므로 주파수 제어 신호원을 보다 안정적인 신호원으로 변경할 필요성이 대두되고 있다.

따라서 본 논문에서는 현재 HVDC 시스템의 안정적 주파수제어를 위해 사용되고 있는 주파수 검출위치를 제주 동기조상기의 기계적 신호원에서 AC 계통전압으로 변경하여 제주 전체의 계통주파수 신호를 HVDC 시스템의 주파수 신호원으로 대체 공급하고자한다.

모의실험에서는 전력계통 과도현상 프로그램인 PSCAD/EMTDC를 이용하여 제주-해남 HVDC 시스템을 구현하고, 시뮬레이션을 수행하였다. 사용된

HVDC 시스템은 해남과 제주를 HVDC로 연결하고, 육지 계통은 무한전원에 의한 축소 모델링으로 구현하였다. 제주의 AC 계통은 현재 데이터와 유사하게 발전기와 부하를 상세 모델링하여 사용하였다. 또한 제주-해남 HVDC 시스템은 보호 스킴이 제외된 현재의 HVDC 시스템으로 모델링 하여 과도상태시의 주파수 제어 성능을 평가하였다. 마지막으로 결론에서는 HVDC 시스템의 주파수 검출 방법 변경에 따른 제어 효과를 비교/검증하기 위해, HVDC 시스템의 동기조상기의 비정상운전과 계통변화에 따른 주파수 제어방법에 따른 과도 응답특성을 분석하였다.

2. 현재의 제주 HVDC 시스템의 주파수 제어 시스템

제주-해남 HVDC 시스템은 수전용량이 제주지역 발전용량에 비해 상대적으로 크므로 제주 계통의 주파수 제어에 활용된다.

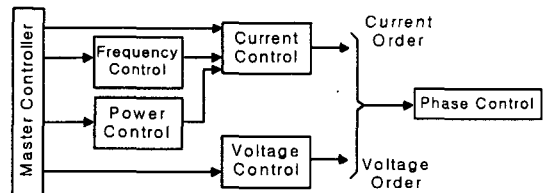


그림 1. HVDC 시스템의 제어기
Fig. 1. HVDC system pole controller

그림 1은 HVDC 시스템의 주요 제어기 블록도이다. 주(Master) 제어기로부터 제어 모드와 전력 전송방향을 입력받아 Phase 제어기로 제어 신호를 보내주는 역할을 한다. 전류 제어기는 HVDC 시스템의 전류 지령 값을 발생시키는 부분으로서 제주의 경우는 주 제어기로 동작된다.

제주-해남 HVDC 시스템의 주파수 제어를 위하여 사용중인 동기조상기의 설비용량은 70MVA G/T 2기로 구성 되어있다. 가스터빈은 효율이 낮으나 신속한 기동 특성을 이용하여 HVDC 시스템의 Black Start와 사용되는 무효전력공급 그리고 주파수 신호원 공급을 위한 검출장치로 사용되고 있다.

일반적으로 동기조상기로부터 주파수 신호를 검출하는 스킴은 제어의 정밀도를 높이기 위해서 주파

수 채배 회로나 분해능이 높은 센서를 이용한다. 그림 2는 현재의 제주-해남 HVDC 시스템의 주파수 검출 스킴을 나타내고 있다. 부여자기 회전축에서 동기조상기의 주파수인 60[Hz]에 대한 8채배 값인 480[Hz]가 검출되며 검출된 신호는 트랜스듀서를 통하여 60[Hz]의 안정된 주파수 신호를 결정하고 HVDC 시스템의 Pole 제어기에 입력된다.

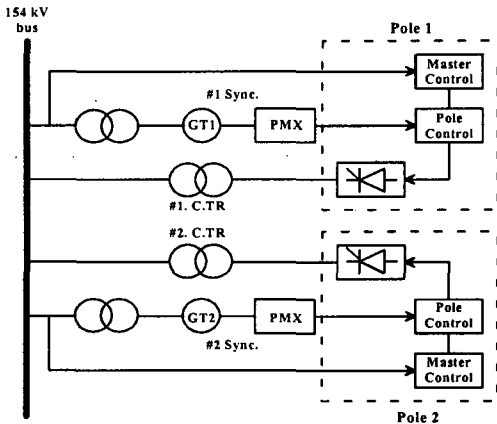


그림 2. 동기조상기에서 주파수 검출 스킴
Fig. 2. Scheme Frequency Detection Methode from Synchronous Compensator

제어에 의한 전류 지령치는 동기 조상기(제주 화력 발전소의 G/T 1, 2)에서 검출된 동기조상기 속도 (Speed)와 주파수 지령치의 합을 PID제어된 값과 HVDC 시스템의 전력(Pdc), 동기조상기의 전력(Psync)의 합을 사용하여 HVDC 주파수 제어가 수행된다. 사용되고 있는 적분 제어기는 발전력이 부족한 AC계통에 전력을 전송함으로 Isochronous 모드로 동작한다. 또한 계통변화가 빈번한 운전조건 시 응답의 불안정에 의한 시스템의 잦은 Trip을 제거하기 위하여 Anti-Windup 적분기를 적용하여 문제점을 최소화하였다.

제주-해남 HVDC 시스템은 발전력이 부족한 제주계통의 주파수 유지를 주 목적으로 설계되었으므로 발전기와 함께 부하를 분담을 할 수 있도록 그림 4와 같이 Speed Droop 특성을 가지고 있다. 제주에 설치되어 있는 대부분의 화력발전기의 경우에는 주파수 유지를 위한 발전량의 한계 즉 주파수 기울기를 크게 가지고 운전된다. 하지만 제주-해남 HVDC 시스템은 제주계통의 50[%] 부하 그리고 극단적으로는 제주 전체 부하를 감당할 수 있기 때문에 Speed Droop을 영(零)으로 운전하고 있다.

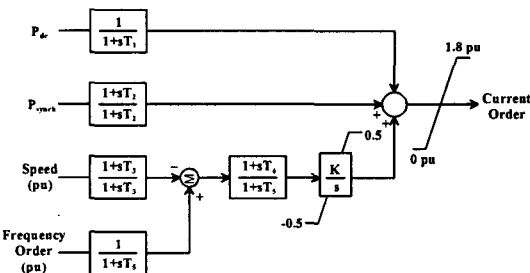


그림 3. 현재의 HVDC 시스템 주파수 제어 블럭도
Fig. 3. Existing HVDC System Frequency Control Block Diagram

그림 3은 간략화 시킨 HVDC 주파수 제어의 전달 함수 블럭도이다. 신호 앞단에 설치되어 있는 필터는 불필요한 잡음에 HVDC시스템이 동요하는 것을 막기 위해 HVDC시스템의 주파수 제어기 피드백 입력단자에 잡음제거용 필터가 설치되어 있다. 주파수

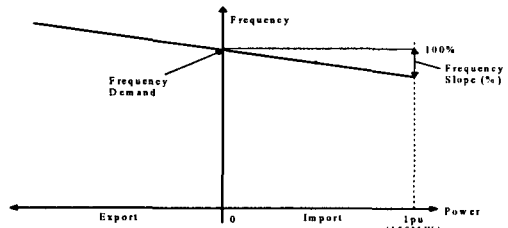


그림 4. HVDC 시스템의 Speed Droop 특성
Fig. 4. Speed Droop Characteristic in HVDC System

3. 현재 주파수 제어기의 문제점

현재의 제주-해남 HVDC 시스템은 주로 주파수 운전을 수행하며 제주계통의 주파수를 안정적으로 유지시키는 기능을 담당하고 있다. 하지만 제주-해남 HVDC 시스템의 주파수 운전을 위해 동기조상기의 운전을 필수적으로 동반하고 있기 때문에 동기조상기의 운전으로 인한 전력소비가 발생한다. 또한 설비의 노후화로 인하여 부품이나 절연문제 등으로

주기적이고 철저한 점검을 필요로 하고 있으며 동기 조상기의 점검시마다 Power Control 모드로 운전되어 제주계통의 급격한 변동에 대한 계통주파수 유지에 어려움을 내포하고 있다.

4. PLL을 적용한 새로운 HVDC 주파수 제어기 모델링

초기 HVDC 시스템이 설치될 당시의 제주계통은 부하대비 발전력의 부족으로 SCR 2.0 이하였다. 따라서 작은 외란에 의한 계통변화에도 154[kV] 모선 전압 변동에 따른 외란이 문제시 되었다. 하지만 현재의 제주 계통은 부하와 발전력이 증가하여 SCR이 4.5 이상으로 강인한 계통이 되었다.

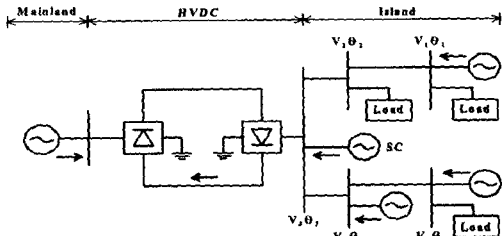


그림 5. 고립 계통의 동적 해석을 위한 전력계통 회로도
Fig. 5. Circuit Diagram for dynamic Analysis of Isolated AC network

$$\Delta f = \frac{d\theta}{dt} = f \left(\frac{d}{dt} \{ \theta_1, \theta_2, \theta_3, \theta_4, \theta_5 \dots \} \right) \quad (1)$$

그림 5와 식(1) 같이 제주 인버터 변환소의 154[kV] 모선전압은 제주전체의 계통주파수를 의미한다. 따라서 제주 전체계통의 주파수를 HVDC 시스템의 주파수 제어 신호원으로 사용하기 위하여 주파수 검출 위치를 모선으로 변경하는 것이 더욱더 안정된 주파수 신호를 제공할 수 있다는 것을 나타내고 있다.

그림 6은 154[kV] 모선으로부터 주파수 신호를 검출하는 제어 흐름을 나타내고 있다. 여기서 사용된 PLL(Phase Loop Locked)제어기는 154[kV] 모선으로부터 검출된 계통의 3상 정보를 모두 이용하여 계통과 동기화된 위상을 만들어내고 위상 오차를 검출하는 방식으로 운전되고 있다. 제한된 제어기는 3상의전압을 d, q변환을 이용하여 위상차 만큼 DC 성

분만 출력되도록 설계하여 필터가 필요치 않으며 오차가 거의 발생하지 않는 특성을 가지고 있다.

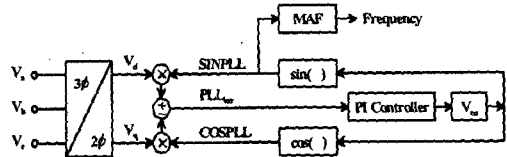


그림 6. PLL을 이용한 주파수 검출 방법
Fig. 6. Frequency Detection Methode in use PLL

그림 7은 새로운 HVDC 주파수 제어의 전달 함수 제어 흐름을 나타내고 있다. 새로운 주파수 제어기는 기존의 동기 조상기(G/T)없이 작동할 수 있어야 하기 때문에 동기조상기의 전원출력을 사용할 수 없다. 또한, 초창기의 HVDC 제어 시스템이 설계되었을 때와 비교하여 현재의 제주 AC 계통은 더욱 더 많은 발전기가 존재하고 있으므로 HVDC 시스템으로 전송되는 직류 DC 전력에 대한 Feed Forward 제어는 더 이상 요구되지 않는다. 따라서 새로운 주파수 제어는 단순화하면서 정확한 주파수 측정이 가능하도록 설계 하였다.

또한 새롭게 제안된 주파수 제어기에도 기존의 주파수 제어기와 동일하게 빈번한 운전조건 시 응답의 불안정에 의한 시스템의 잦은 Trip을 제거하기 위하여 Anti-Windup 적분기를 적용하여 문제점을 최소화하였다. 따라서 새로운 주파수 제어기는 Measured Frequency(from PLL) 신호는 그림 6으로부터 검출되는 주파수로 154[kV] 모선으로부터 입력된 PLL신호를 MAF(Moving Average Filter)를 이용하여 평활시키고 이것을 PU로 변환되어 입력되는 신호이다.(제주 화력 발전소의 154[kV] 모선) 이렇게 입력된 신호는 PID 제어를 통해 Current Order를 생성시키게 된다.

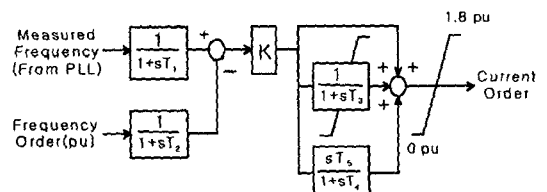


그림 7. 새로운 주파수 제어기
Fig. 7. New Frequency Controller

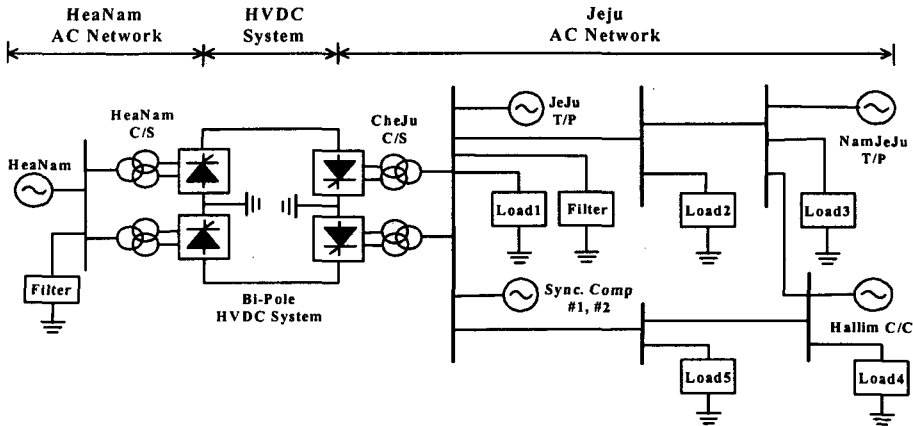


그림 8. 제주-해남 HVDC 연계 시스템
Fig. 8. Cheju-Heanam HVDC Linked System

5. HVDC 연계 시스템 모델링

그림 8은 HVDC 연계 시스템으로서 조류흐름은 육지 정류단(해남C/S)에서 인버터단(제주C/S)으로 전력을 공급한다. 그림 8에서 해남지역의 발전량은 축약모델을 통해 등가화 하였으며 육지 부하는 제주 계통의 주파수 제어를 위한 검토임으로 특별한 의미가 없어 제거하였다. 하지만 11차, 13차의 DTF 필터(Double Tuned Filter)와 23차 이상의 HPF필터(High Path Filter)는 고조파 제거와 HVDC 정류단에서 소모하는 무효전력공급을 위하여 실제와 동일하게 구현하였다.

제주지역에 위치하고 있는 인버터측은 실제 제주 계통과 유사하게 제주화력(제주 T/P #1,2,3), 남제주 화력(T/P #1,2 와 D/P #1,2,3,4), 한림복합(G/T #1,2 와 S/T #1)의 3개 발전소와 5개의 변전소로 구현하였다. 이때 변전소 유효전력과 무효전력을 소비하는 PQ부하로 처리하였으며 인근 변전소의 부하는 하나로 통합하여 구현하였다.(Load1 : 제주T/P 부하, Load2 : 성산, 한라, 신서귀 S/S 부하, Load3 : 남제주 T/P 부하, Load4 : 신제주S/S, 한림C/C 부하, Load5 : 산지, 동제주 S/S 부하) 또한 제주C/S에 모션에는 11차, 13차의 DTF 필터(Double Tuned Filter)와 23차 이상의 HPF필터(High Path Filter)는 고조파 제거와 HVDC 정류단에서 소모하는 무효전력 공급을

위하여 구현하였으며, 제주 인버터 모션에 잉여 무효전력과 주파수 소스를 제공하는 동기조상기(G/T #1,2)가 설치하여 모의실험 사례를 구현하였다.

○ 모의시험에서 사용된 제주계통 상황

- 제주 부하량 : 408[MW]
- 제주 발전량 : 258[MW]
- HVDC 수전량 : 150[MW](75[MW] × 2 Pole)

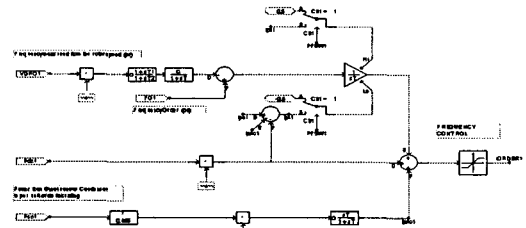


그림 9. 현상태 주파수 제어기의 EMTDC 구현
Fig. 9. EMTDC Embodiment of Existing Frequency Controller

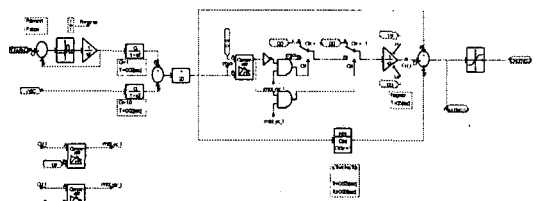


그림 10. 새로운 주파수 제어기의 EMTDC 구현
Fig. 10. PSCAD/EMTDC Embodiment of new Frequency Controller

그림 9는 동기조상기의 회전자 축에 의해서 입력 되는 현재 상태의 주파수 제어기를 PSCAD/EMTDC 로 구현한 모습을 나타내고 있으며, 그림 10은 PLL 을 통하여 검출된 AC계통 주파수 신호를 주파수 제어 Source로 사용하고 있는 제어 블록도를 나타내고 있다.

6. 모의실험

그림 9와 같이 제주-해남 연계시스템을 구성하여 HVDC 시스템에서의 주파수 제어기의 성능을 검증 하였다. 먼저 HVDC 시스템에서의 현재 운전되고 있는 기계적 입력에 의한 주파수 제어기의 성능을 그림 11에 나타내었다. (a)의 동기조상기로부터의 1[pu] 각속도를 나타내고 있으며, (b)는 주파수 신호 검출에 의한 인버터 모션전압 (c)는 인버터 모션의 주파수, 그리고 (d)는 수전되고 있는 직류전압을 나타내고 있다. 모의결과에 의해서 동기조상기에 의한 주파수 제어기 모델링과 제주계통이 안정적으로 운영되고 있음을 확인할 수 있었다.

그림 12는 동기조상기 탈락(30초)과 발전기

Trip(40초)에 의한 과도상태시의 HVDC 운전을 나타내고 있다. 동기조상기 탈락에 의한 주파수 신호 원은 30초에 0으로 감소되었고 인버터단의 주파수는 60[Hz]를 유지하고 있다. 그림에서 알 수 있듯이 주파수원의 상실초기 HVDC 시스템은 주파수제어기의 지령값에 의해 1[pu]로 공급되고 있어 계통에 변화가 없다면 HVDC 시스템은 안정적으로 운전된다. 하지만 실제적인 제주계통은 수시로 부하가 변화하기 때문에 주파수 제어 효과를 파악하기 위하여 40초에 제주계통의 Load 2에서 20[MW] 부하 증가 시켰었다. 이때 결과 파형 (b), (d)에서 인버터 모션전압과 수전전압이 감소하다 불안정하게 운전되고 있음과 (c)인버터 모션 주파수가 급속히 떨어지고 있음을 보여준다. 실제적인 경우 HVDC 시스템은 보호 프로그램에 의해서 Shut Down되거나 저주파 계전기가 동작하여 일부 부하에 전력공급 차단이 발생할 수도 있다.

그림 13은 154[kV] 모션으로부터 입력되는 전압을 PLL로 검출하여 주파수 제어기로 운전되고 있는 모습을 나타내고 있다. (a)는 154[kV] 모션으로부터 입력되는 전압을 이용한 주파수 신호원과 동기조상

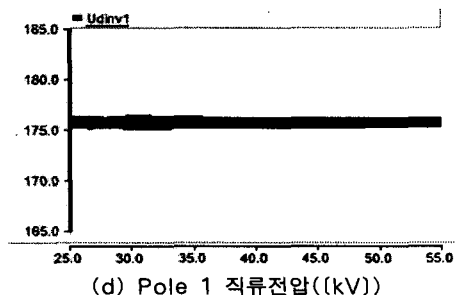
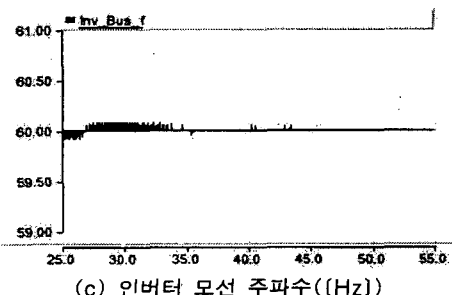
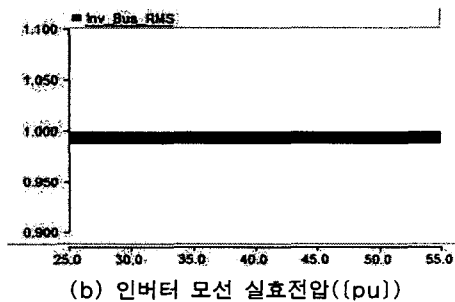
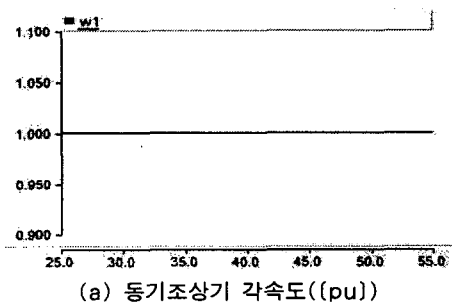


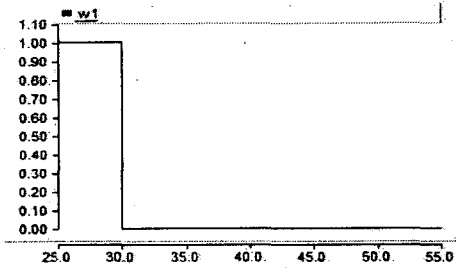
그림 11. 현재의 HVDC 주파수 제어기 응답
Fig. 11. Responses of Existing HVDC Frequency Controller

AC전압을 이용한 HVDC 시스템의 주파수 신오원 검출위치 변경에 관한 연구

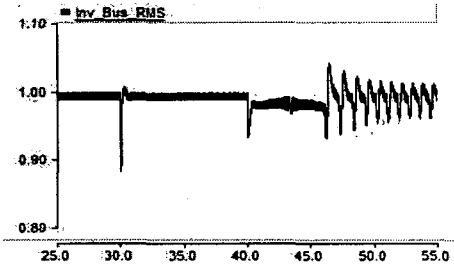
기 출력 그리고, (b) 인버터 모션전압, (c) 인버터 모션 주파수, (d) 수전되고 있는 직류전압을 나타내고 있다. 모의결과에 의해서 PLL을 이용한 주파수 제어

기 모델링과 제주 전력계통이 안정적으로 운전되고 있음을 보여준다.

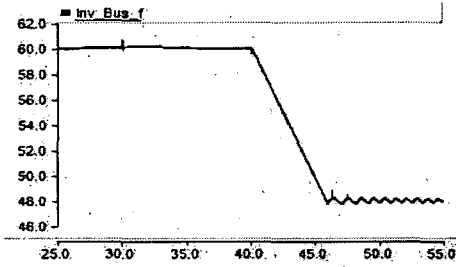
그림 14는 154[kV]모션 전압으로부터 입력되는



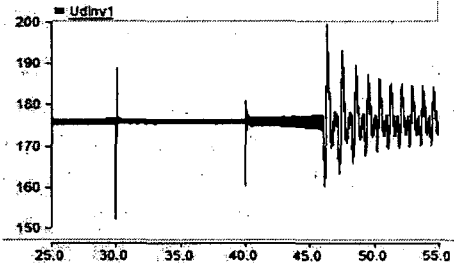
(a) 동기조상기 PLL각속도((pu))



(b) 인버터 모션 실효전압((pu))

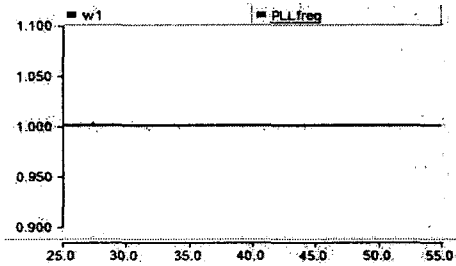


(c) 인버터 모션 주파수((Hz))

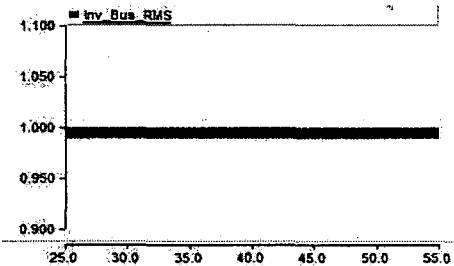


(d) Pole 1 직류전압((kV))

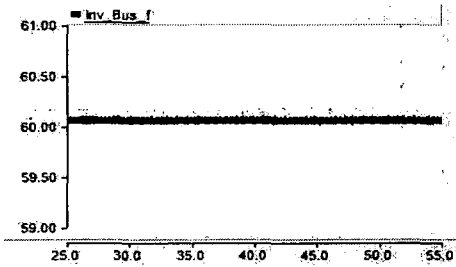
그림 12. 현재 HVDC 주파수 제어기 과도 응답(동기조상기 Trip:30초, 부하투입:40초)
Fig. 12. Transient Responses in Existing HVDC Frequency Controller



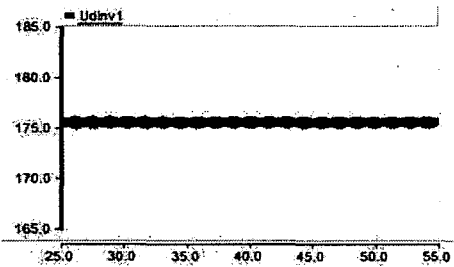
(a) 동기조상기 각속도, PLL 각속도((pu))



(b) 인버터 모션 실효전압((pu))

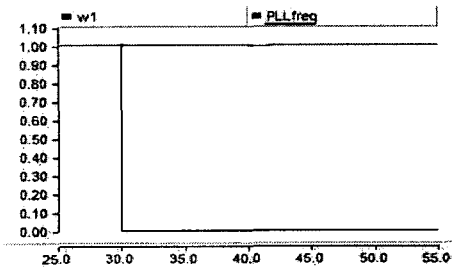


(c) 인버터 모션 주파수((Hz))

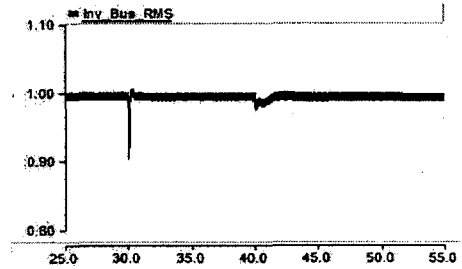


(d) Pole 1 직류전압((kV))

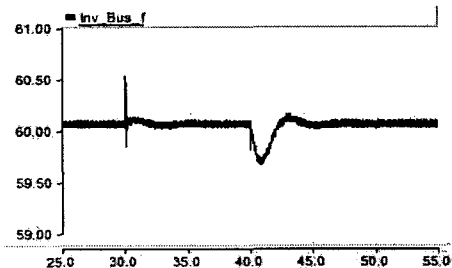
그림 13. 새로운 HVDC 주파수 제어기 응답
Fig. 13. Responses of new HVDC Frequency Controller



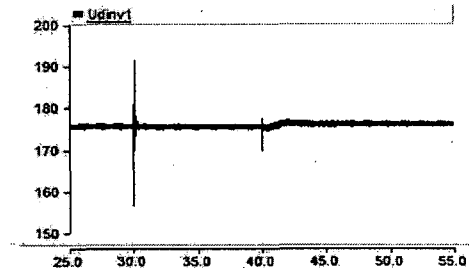
(a) 동기조상기 각속도, PLL 각속도((pu))



(b) 인버터 모션 실효전압((pu))



(c) 인버터 모션 주파수((Hz))



(d) Pole 1 직류전압((kV))

그림 14. 새로운 HVDC 주파수 제어기 과도응답(동기조상기 탈락:30초, 부하투입:40초)

Fig. 14. Transient Responses of New HVDC Frequency Controller

주파수 신호원에 의해 HVDC 주파수 제어기가 동작했을 때의 과도상태를 나타내고 있다. 검토결과 현재의 HVDC 주파수 제어기로 운전(그림 12 참조)되었을 때와 비교하여 (b) 모션 전압 동요와 (c) 인버터 모션 주파수 그리고 (d) 수전전압의 파형에 동요 현상이 많이 감소되어 HVDC 시스템이 안정적으로 운전되고 있음을 알 수 있었다. 따라서 PLL을 이용한 154[kV] 모션 전압으로부터 입력되는 주파수 신호를 HVDC 주파수 제어기에 사용하면 제주지역의 주파수를 보다 안정적으로 제어되는 것을 확인할 수 있었다.

6. 결 론

제주-해남 HVDC 시스템은 제주 지역에 부족한 전력을 육지로부터 공급하기 위해 설치 운용되고 있다. 본 논문에서는 동기조상기의 부역자기에 의해 검출되고 있는 현재의 주파수 제어신호원을 제주전체 계통의 모션전압을 이용하여 주파수 신호원으로 사용함에 따른 HVDC 시스템의 과도상태시의 동작

특성을 비교 검토하였다. 모의실험 결과 PLL을 통한 AC 계통의 주파수 신호원 검출방법이 과도상태 시 HVDC 시스템의 동요현상을 개선하고 제주계통의 안정적 운영을 보장하여 줄 수 있음을 검증하였다.

본 연구를 제주-해남 HVDC 시스템에 적용하기 위하여 154[kV] 모션검출장치 설계와 HVDC 시스템의 Pole 제어 프로그램 변경이 필요하다. 또한 전력계통과 HVDC 시스템간의 상호협조를 고려한 보호프로그램 개발에 관한 추가 연구가 계속되어야 한다.

References

- [1] O'Reilly, J.; Wood, AR; Osauskas, C.M.; , Frequency domain based control design for an HVDC converter connected to a weak AC network, Power Delivery, IEEE Transactions on , Volume 18, Issue 3, pp.1028~1033. July 2003.
- [2] Bakken, B.H; Faanes, H.H; , Technical and economic aspects of using a long submarine HVDC connection for frequency control, Power Systems, IEEE Transactions on, Volume 12, Issue 3, pp. 1252~1258. Aug. 1997.
- [3] Yu Tao, Shen Shande, Zhu Shouzhen, Zhao Yuzhu, Zhu Weijiang, "A novel auxiliary frequency controller for

AC전압을 이용한 HVDC 시스템의 주파수 신호원 검출위치 변경에 관한 연구

- HVDC transmission links , Power System Technology, 2002. Proceedings. PowerCon 2002. International Conference on , Volume 1, pp. 515~519 Oct. 2002.
- [4] Ngamroo, J., "A stabilization of frequency oscillations using a power modulation control of HVDC link in a parallel AC-DC interconnected system, Power Conversion Conference, 2002. PCC Osaka 2002. Proceedings of the Volume 3, pp. 1405~1410, April 2002.
- [5] Baker, M.; Abbott, K.; Gemmell, B.; , Frequency and system damping assistance from HVDC and FACTS controllers , Power Engineering Society Summer Meeting, 2002 IEEE , Volume 2, pp. 770~773, July 2002.
- [6] Wood, A.R; Arrillaga, J.; , The frequency dependent impedance of an HVDC converter , Power Delivery, IEEE Transactions on , Volume 10, Issue 3, pp. 1635~1641, July 1995.

◇ 저자소개 ◇

박종광 (朴鍾廣)

1971년 12월 2일생. 1997년 호원대학교 전자공학과 졸업. 1999년 전북대학교 대학원 전기공학과 졸업(석사). 2001년 동대학원 전기공학과 박사과정(수료). 2001년 한국전력공사 입사. 2003년~현재 한국전력공사 전력연구원 전력계통연구소 일반연구원.

김찬기 (金燦起)

1968년 12월 17일생. 1991년 서울산업대학교 전기공학과 졸업. 1993년 중앙대학교 전력전자공학과 졸업(석사). 1996년 동대학원 전력전자공학과 공학과 졸업(공학박사). 1996년~현재 한국전력공사 전력연구원 전력계통연구소 선임연구원.

양병모 (梁炳模)

1969년 4월 24일생. 1995년 연세대학교 전기공학과 졸업. 1997년 연세대학교 대학원 전기공학과 졸업(석사). 1997년~현재 한국전력공사 전력연구원 전력계통연구소 선임연구원.

정길조 (鄭吉朝)

1949년 8월 16일생. 1983년 중앙대학교 전기공학과 졸업. 1995년 연세대학교 전기공학과 졸업(석사). 2002년 숭실대학교 대학원 전기공학과 졸업(박사). 1974년 한국전력공사 입사. 1996년~현재 한국전력공사 전력연구원 전력계통연구소 책임연구원.

한병성 (韓秉誠)

1951년 12월 22일생. 1975년 전북대학교 전기공학과 졸업. 1981년 전북대학교 대학원 전기공학과 졸업(석사). 1988년 프랑스 루이파스퇴르대학 박사학위취득. 1988년 프랑스 CNRS(프랑스국립과학연구소)연구원. 2005년 현재 전북대학교 전자정보공학부 교수.