

고집적 회로용 세라믹-폴리머 복합 소재의 기술 개발 동향

글 _ 이우성, 강남기, 김준철, 박종철 || 전자부품연구원
wslee@keti.re.kr

1. 서 론

IT 기술 발전과 더불어 휴대전화, PDA, 노트북, 컴퓨터 등의 각종의 소형 휴대기기가 폭발적으로 보급되고 있으며 휴대전화 및 PDA 등에는 블루투스, WLAN, GPS, UWB 등의 기능을 소지한 다양한 제품이 출시되고 있다. 이러한 제품들은 저전력, 고속화, 디지털화, 복합화되고 있으며 이러한 동향에 맞춰 회로 기판내에 회로 소자를 집적화시켜 다기능화 하려는 기술 개발이 진행되고 있는데 이러한 기술이 수동소자를 기판 내부에 내장하는 수동소자 임베디드 (EPD: Embedded Passive Devices) 기술이다. Fig. 1은 기판내에 내장형 수동소자를 구현한 개략도를 나타내었다. 수동소자 내장 기판에는 회로를 구현하기 위한 선로 및 비아는 물론 고주파수에서 사용되는 필터, 발룬, 커플러 등의 소자를 구현하는 것이 가능하다.

기판에 수동소자를 내장하는 임베디드 기술 중에 널리 알려진 기술이 전극과 세라믹을 동시에 소성하는 적층 세라믹 기술이다. 적층 세라믹 기술은 High Q의 재료 특성 및 고전도 특성을 지닌 Ag, Cu 전도체를 전극으로 사

용할 수 있고 MLCC와 같은 전통적인 세라믹 적층 공정을 이용함으로써 저가로 대량 생산이 가능하다는 장점을 때문에 주목을 받고 있으며 RF 소자의 응용 부품 생산에 적용되고 있다. 그러나, 적층 세라믹 기술은 소성 공정 중에 소재간의 결합에 의한 수축을 차이로 크랙, 휨 등이 발생하는 문제점이 있고, 또한 고가의 소재 가격 때문에 사용 영역이 크게 확대되지 못하고 있다. 2000년 들어 일본의 소재 업체 및 PCB 업체를 중심으로 폴리머를 기반으로 한 저가의 소재 개발이 활성화 되었고, 200°C 미만의 저온에서 회로기판을 형성하는 공정에 적용하면서 폴리머 소재에 대한 개발에 관심이 증폭되고 있다. 본고에서는 폴리머-세라믹 복합 소재를 이용한 소재 개발 기술 및 부품화에 필요한 소재 및 응용 기술에 관해 소개한다.

2. 고유전율 세라믹 폴리머 복합소재 제조 기술

세라믹 폴리머 복합소재는 폴리머 소재에 기능성 세라믹이 분산되어 있는 형태를 갖는다. 이중에 폴리머는 복합 소재에서 바인더의 역할을 하며 성형성, 가공성, 적층시의 압착성 및 전기적인 특성을 고려해서 선정한다. 폴리머 소재는 열가소성 폴리머 수지와 열경화성 수지로 분류된다. 열경화성수지는 열을 가하면 경화하는 특성을 지닌 소재로서 PCB 공정에 활용되는 FR4 등의 폴리머 수지가 이에 해당된다. 열가소성 폴리머 수지는 열을 가하면 용융하고 냉각하면 다시 경화되는 소재로서 열적인 리사이클링 특성을 갖고 있다. 열경화성 수지로서 대표적인 소재들이 에폭시, 페놀 수지, 불포화 폴리에스테르

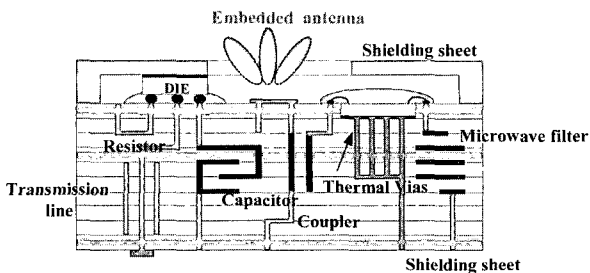
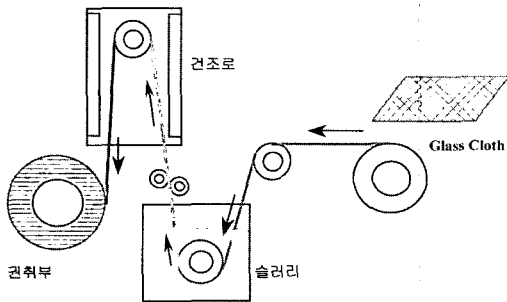


Fig. 1. 수동소자를 내장한 기판의 개략도

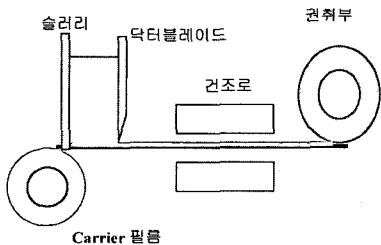
수지, 비닐 에스테르 수지 등이 해당된다. 열경화성 수지는 PTFE, 폴리프틸렌프탈레이트, 폴리에틸에틸케톤 등이 있다. 적층용 복합 소재로서 활용하기 위해서는 용매에 용해되고 고온에서 건조하여 테입 상태로 제조가 가능한 폴리머 소재를 선정하는 것이 중요하다.

폴리머 소재는 그 자체만으로는 높은 유전율 및 자성 특성을 얻는 것이 매우 어렵다. 따라서, 세라믹분말이 첨가됨으로서 복합소재에 유전특성, 자성 특성 등의 물성이 부여된다. 첨가되는 세라믹 소재의 형상 및 크기에 따라서 분산성에 영향을 주게 되기 때문에 균일한 특성을 지니며 높은 충진율을 위해서는 분산 특성을 조절하는 조건 선정이 필요하다. 일반적으로는 세라믹 소재는 마이크로 크기의 분말을 이용한다.

세라믹 폴리머 복합소재 기판의 제조 공정은 Fig. 2와 같다. 복합 소재 기판은 자성체 및 유전체 세라믹 분말과 폴리머 수지를 용제에 혼합하여 슬러리를 만든 후에 Glass Cloth 나 동박 위에 코팅하고 건조하여 제작하게 된다. Fig. 2(a)에서는 Glass Cloth를 이용하는 공정을 보여준다.



(a)코팅방식의 기판 제조 공정



(b)테입캐스팅을 활용한 기판 공정

Fig. 2. 세라믹 폴리머 복합소재의 제조 공정.

Glass Cloth는 소재에 기계적인 강도 등을 부여하기 위해 PCB 기판 제조에 적용되는데 Glass Cloth가 슬러리 욱조를 통과하면서 세라믹 폴리머 복합재료의 슬러리가 Glass cloth 양면에 코팅이 되고, 건조로에서 건조되어 기판이 형성된다. Fig. 2(b)에서 보는 바와 같이 테입캐스팅 공정은 동박을 이송 필름으로 사용하는 방법이며 콤팩트 코터나 닥터 블레이드 등을 이용한다. 이 방법은 Glass Cloth를 이용하는 공정보다 박형의 소재를 얻을 수 있다는 장점이 있다.

3. 고유전율 복합 소재

Table 1에는 디지털회로에서부터 고주파 회로에 사용되는 소자의 용량을 나타내었다. 회로에 가장 많이 사용되는 소자는 저항 및 캐패시터이며, 캐패시터는 대부분 바이패스용 캐패시터로 사용되고 있다.

최근 바이패스 캐패시터에 대응하기 위한 캐패시터용 복합소재의 개발은 100 nF/cm² 까지 구현하기 위해서 유전율 200을 구현하는 것을 목표로 연구 개발이 진행되고 있다. 고유전율 소재를 개발하기 위한 연구는 주로 고유전율 세라믹 분말 소재를 에폭시 내에 분산시켜 높은 충진 밀도를 지니는 소재를 만드는 것을 수단으로 하고 있다. 고유전율에 대한 연구 개발은 Hadco, 3M, Dupont 등에서 개발하여 제품화하였는데 Table 2와 같다.

고유전율 소재로서 가장 널리 알려진 복합 소재는 1 μm

Table 1. 회로에서 요구되는 내장형 소자의 용량 및 특성

적용분야	범위값	Tolerance(%)	
디지털 회로	디커플링 Capacitor	0.01~0.1 μF	10~20
	종단 저항	1~100k Ω	10~20
	종단정합저항	20~100 Ω	1~10
	각종 회로 Capacitor	10~100 pF	10~20
아날로그 혼성 시그날회로	각종 필터 저항	1~10 MΩ	5~20
	각종 회로저항	1~100 MΩ	1~10
	각종 회로 Capacitor	1pF~10nF	1~10
RF 및 마이크로파 회로	디커플링 Capacitor	0.01~0.1 μF	10~20
	EMI 필터 Capacitor	1~10 nF	5~20
	Choke Inductor	1~10 μH	10~20
	회로 Capacitor	1~20 pF	1~10
	회로 인덕턴스	1~20 nH	1~10
정합용 저항	디커플링 Capacitor	0.01~0.1 μF	10~20
	Choke inductor	1~10 μH	10~20
	정합용 저항	20~100 Ω	1~10



Table 2. 개발된 업체별 캐패시터 내장용 복합 소재의 특성

업체명	Hadco	3M	DuPont	Hitachi	Matsushita	
상품명	EmCap	C-Ply	Hi-K	ESP	-	High-K
두께(μm)	100	4-25	25	50	10-30	50
비유전율	36	14-18	11.6	27	40	16
정전용량 (nF/inch ²)	2.1	5-30	1.5	2.8	7-25	1.8

내외의 BaTiO₃ 분말을 폴리머 소재 내에 분산시켜서 고유전율 소재를 제조하는 것이며, Hadco사의 EmCap 및 3M사의 C-Ply의 소재가 이에 해당된다. 이러한 고유전율 소재는 국내에서도 고다층의 네트워크용 PCB에 캐패시터를 구현하기 위해서 적용되고 있다. 최근에 복합소재에서 수십 나노 사이즈의 분말을 에폭시에 분산시켜서 고유전율을 소재를 개발하기 위한 연구가 Tokyo Univ. 등에서 진행되고 있다. 또한, Georgia Tech. 에서는 세라믹 입자에 표면처리를 통해서 유전율이 15,000인 Pb(Mg_{1/3}Nb_{2/3})O₃-PbTiO₃와 4,000인 BaTiO₃를 혼합하여 부피 분율로 85%까지 넣어 유전율이 135~150인 소재를 개발하였다고 보고하였다. 일반적으로 세라믹을 폴리머 소재에 분산시킬 때 통상 부피 분율로 60%를 초과해서 충전하기가 어려우나 분산 특성을 개선함으로써 고유전율을 구현한 것이다.

4. 자성체 복합소재 기술

최근 이동통신의 주파수 증가에 따라서 신호선의 노이즈도 고주파수화 하고 있으며 노이즈에 의한 혼신 및 오동작이 문제로 대두되고 있다. 노이즈에 대한 대책으로서 페라이트 소자의 물성치를 증가시켜서 성능을 향상시키려는 노력이 확대되고 있다. 자성 특성을 소지한 세라믹-폴리머 복합 소재는 인덕터, 비드, 전파흡수체 소자 등에 활용되고 있다. 자성체 소재는 100 MHz 이하의 주파수에서는 인덕터 소재로서 활용이 되며, 수백 MHz에서 GHz 대역에서는 신호선로에서의 노이즈 제거용 비드, GHz 대역에서는 방사노이즈를 차단하는 전자파 흡수 및 차폐용 소자에 적용된다. 최근에 복합 소재는 EMC 대책용 소자 및 전자파 흡수체 소재 등에 이용이 증가되고 있다.

자성체 복합소재는 주로 폴리머 에폭시 소재에 Mn-Zn-

Ferrite 분말과 Ni-Zn-Ferrite 분말을 분산시켜 제조한다.

전자파 흡수소재에서 들어온 노이즈는 유전손실, 자기손실, 도전손실 등에 의해서 감쇄된다. 식 (1)은 전자파 흡수체 소재 내에서 흡수되어 열로 변환된 에너지를 나타낸다.

$$P = \frac{1}{2} \sigma |E|^2 + \frac{1}{2} \omega \epsilon'' |E|^2 + \frac{1}{2} \omega \mu'' |H|^2 \quad (1)$$

(P: 단위 부피당 흡수된 에너지, E: 전기장의 세기, H: 자기장의 세기, σ: 전도손실, ε'': 복소 유전율, μ'': 복소 투자율)

특히, 노이즈를 발생시키는 소자 주변에서는 주로 자기장에 의한 노이즈가 매우 크며 이를 제거하기 위해선 높은 복소 투자율 소재를 활용한다. 원하는 주파수 대역에서 노이즈를 크게 제거하기 위해서 자성체 소자의 형상 및 충전율을 증가시켜서 복소 투자율을 향상시키기 위한 소재 개발과 제품화가 지속되고 있다.

Fig. 3은 최근 일본의 NEC-Tokin 및 FDK, Daido Steel 등의 업체에서 개발한 제품을 보여준다. 대다수 제품은 페라이트-폴리머 복합소재를 기반으로 제품을 개발하고 있으며, 반도체 소자 위에 부착이 용이하도록 박형화되고 있다.

5. 고주파 유전체 복합 소재 기술

고주파수 대역에서 복합 소재는 내장형 소자를 구현하는 기술로서 활용이 되어 회로용 캐패시터는 물론, 기관 내에 필터, 안테나, 발룬, 커플러와 같은 소자를 내장함으로써 기존 회로 소자의 크기를 40~60%로 축소할 수 있고 소형화 경량화 시킬 수 있다는 장점이 있다.

이중에 고주파수의 응용분야에 활용되는 발룬, 커플러, 필터 등과 같은 소자는 λ/4 길이를 만족시켜야하며 이러한 길이는 유전율의 값에 제공근에 반비례한다. 따라서

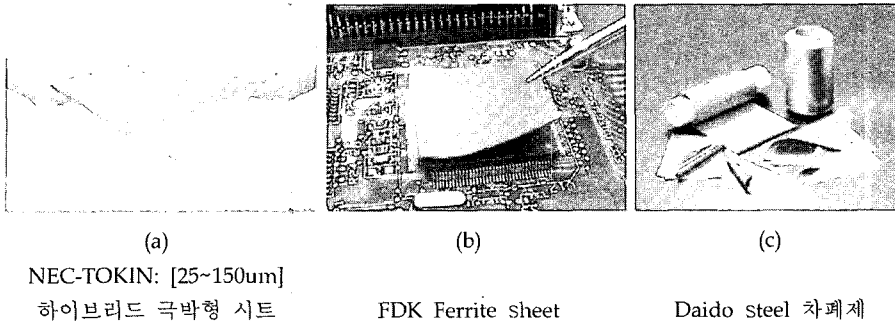


Fig. 3. 자성체 복합소재를 이용한 차폐소재의 개발 동향.

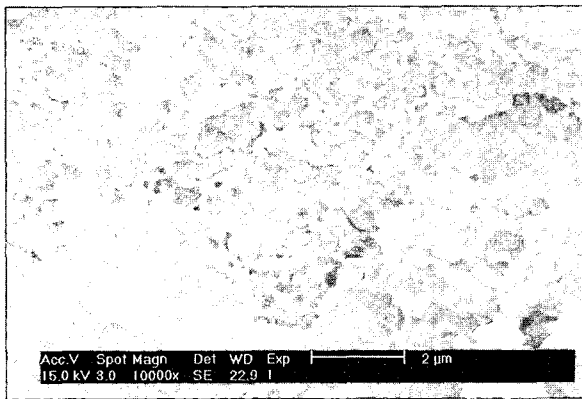


Fig. 4. 세라믹-폴리머 복합소재의 단면도

고주파 유전체 소재의 개발은 High Q의 특성을 지닌 고 유전율 소재 개발에 초점을 맞춰 개발이 진행되고 있다. 최근에 TDK에서는 파장의 길이가 투자율과 유전율의 제곱근에 반비례한다는 원리를 활용하여 고주파 유전체 조성에 자성체 분말을 첨가함으로써 소자의 크기를 더욱 축소하기 위한 소재 개발을 보고하였다.

Fig. 4는 KETI에서 폴리머 에폭시 소재에 TiO₂ 분말을 분산시켜서 개발한 소재의 단면도이며 세라믹 폴리머 복합소재는 특성 측정 결과 유전율은 12.5에 Q 값은 22.5 GHz에서 80의 특성을 나타내었다.

6. 복합소재를 이용한 적층체의 구현 기술

세라믹-폴리머 복합 소재를 이용하여 회로를 구현하는 공정은 Fig. 5와 같다. 동박 위에 형성된 복합소재는 12.5 μm, 25 μm, 50 μm 등의 두께로 형성된다. 동박은 에칭

되어 회로 패턴으로 구현하며, 선로를 연결하기 위한 비아는 CMC 드릴 혹은 레이저를 이용하여 가공 된다. 비아 홀은 도금 및 페이스트 등의 방법으로 채워지게 된다. 적층공정은 복합소재의 접착 특성에 따라서 추가적인 접착 시트 사용 여부 등이 결정되게 되는데 최근에는 Fig. 6에서와 같이 세라믹 적층공정과 유사하게 일괄적층 공정 등을 활용할 수 있다.

개발된 세라믹-폴리머 복합 소재를 활용하기 위해선 GHz 대역까지 주파수에 따른 특성 추출이 하여야 한다.

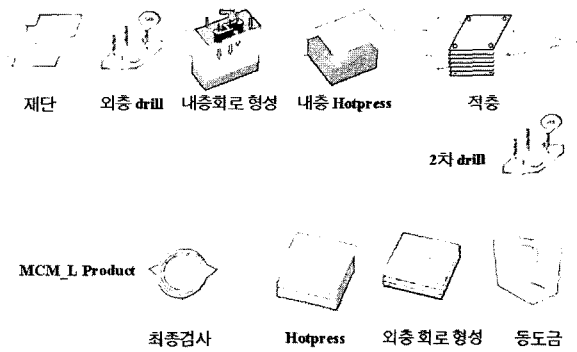


Fig. 5. 빌드업 방식의 PCB 구현 공정도

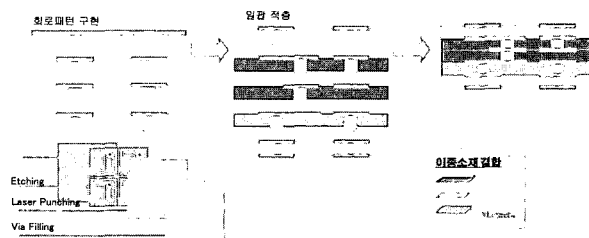


Fig. 6. 일괄적층에 의한 PCB 구현 공정도

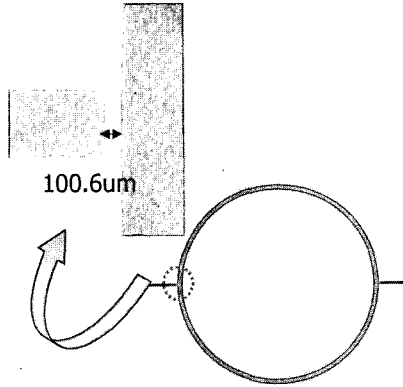


Fig. 7. 물성 추출을 위한 링형 공진기.

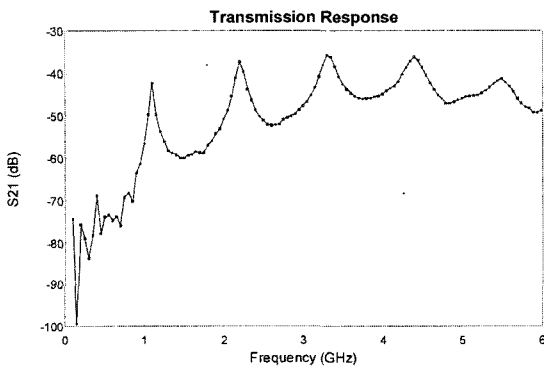
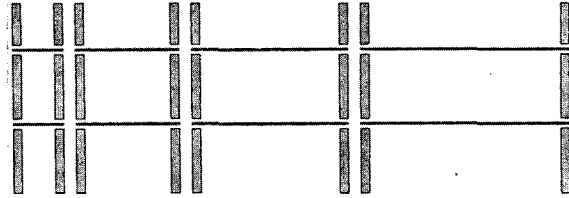


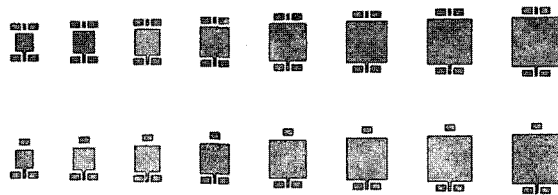
Fig. 8. 공진기에서 추출한 S-Parameter 특성.

기판의 특성 추출은 회로 구현에 사용되는 동박 소재의 특성과 함께 측정이 되어야 회로에 적용할 때에도 큰 어려움이 사용이 가능하다. 기판의 특성 평가에 활용하는 기술 중에 가장 널리 사용되는 방법이 마이크로스트립 라인 방법이다. 이 방법은 유전체의 유전율 및 Q (품질계수), 전도체 전극의 손실 등을 측정할 수 있는 방법으로 기판 위에 갭형 공진기(Gap Resonator)나 링형 공진기(Ring Resonator)를 형성시켜서 네트워크 어날라이저를 이용해서 S-Parameter 측정한다. Fig. 7과 Fig. 8에서는 세라믹-폴리머 복합소재의 특성을 측정하기 위해서 구현된 100.6 µm 갭의 링형 공진기 및 특성 측정 결과를 나타내었다.

추출된 전도체 전극 및 세라믹-컴포지트 복합 소재의 특성을 적용하여 회로 및 소자에 대한 설계가 가능하게 된다. 고주파용 소자의 설계에는 HFSS(High Frequency



(a) 전송선로 특성 추출용 마이크로 스트립 라인 구조



(b) 내장형 캐패시터 패턴

Fig. 9. 내장형 회로 선로 특성 추출용 패턴.

System Simulator)를 활용하여 설계를 하게 된다. 기판 내에서 정확한 특성을 구현하기 위해서는 선로, 인덕터, 캐패시터 등의 단위소자를 구현하여 특성을 추출하는데 이렇게 제작되는 것이 소자 라이브러리이다. Fig. 9는 KETI에서 개발된 세라믹-폴리머 복합 소재의 특성을 추출하기 위해서 마이크로 스트립 라인과 캐패시터 패턴을 구현한 것을 보여준다.

세라믹-폴리머 복합소재가 적층 라미네이트에 적용될 때에 가장 큰 장점은 세라믹 동시소성에서의 달리 이종 접합이 쉽게 구현할 수 있다는 점이다. 고주파 회로에서는 고용량, High Q 값의 저용량 특성 및 Low Q 값의 소자들을 모두 구현해야한다. 예를 들어 고주파 공진기는 재료의 손실값이 작아야 좋은 반면에 안테나에서는 높은 품질 계수에 구현된 소자는 협대역 특성이 나타나서 구조적인 변화가 약간 변해도 주파수가 틀어져서 원하는 안테나 특성을 만족하지 못하는 단점이 있다. 이러한 문제점을 해결할 수 있는 기술이 이종의 유전체를 층을 달리하는 이종소재접합 기술인 것이다. 이종소재접합 기술로서 하나의 기판에 국부적으로 낮은 손실을 갖는 소재와 높은 유전체 소재가 필요한 공진기와 안테나 같은 소자를 동시에 구현할 수 있게 된다. 향후 이러한 기능을 구현할 수 있는 기능이 세라믹-폴리머 복합 소재에

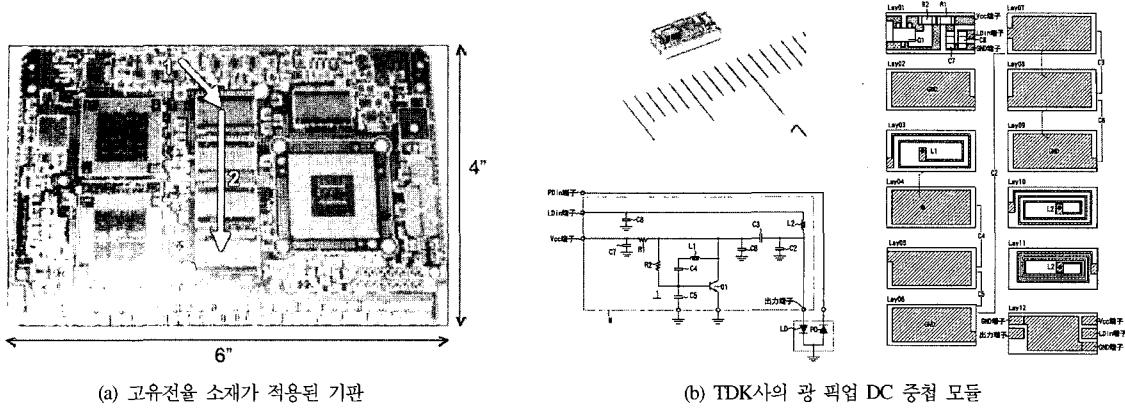


Fig. 10. 내장형 모듈의 고유전체 소재의 적용예.

서 구현 될 것이며 일본 및 미국을 중심으로 이에 대한 연구 개발이 활발하게 전개되고 있다.

7. 수동소자 내장형 제품화 동향

세라믹 폴리머 복합 소재를 이용한 제품화 대한 연구는 최근에도 폭발적으로 증가하고 있으며 현재 디커플링 캐패시터를 시작으로 휴대 기기에 적용이 가속되고 있는 상황이다. 이러한 예가 Fig. 10(a)의 Sun사에서 기판에 DuPont HiK, 3M사의 C-Ply 소재를 적용한 기판이다.

일본의 TDK에서는 고유전율 및 High Q 소재를 적용한 광픽업용 모듈을 개발하였다고 발표하였는데 Fig. 10(b)와 같다. 적층형 광픽업 모듈에 고유전율 및 저유전체 소재를 활용함으로써 기판표면의 실장효율이 높이고, 고밀도화를 구현하였으며 30% 이상의 부피를 줄여 소형화하였고, 50%의 무게 감소를 하였다고 보고하였다.

8. 맺음말

인터넷과 휴대 통신기기의 발달에 따른 초소형 고성능 전자부품의 수요는 급속하게 증가하고 있다. 이에 따라서 다양한 소재 및 공정이 적용된 기기 및 부품의 제조 기술이 급속한 발전을 보이고 있다. 이러한 예로 기존의 SMD

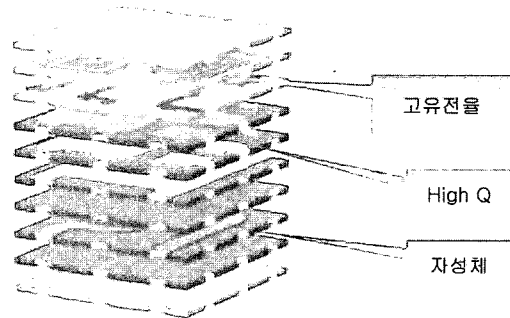


Fig. 11. 이종 소재가 결합된 모듈 기판.

부품 실장기술은 기판내에 일체화 회로 구현을 위한 적층기술로 발전하고 있으며, 고가의 세라믹 소재에서 저가의 폴리머 소재를 활용하는 기술로 변화되고 있다.

그러나, 아직 폴리머를 기반으로 개발된 복합 소재는 특성면에서 벌크 세라믹의 물성치에 비해 상당히 낮은 것이 사실이다. 이에 따라서 새로운 소재를 활용하여 기존의 소재를 대체하기 위한 연구 개발이 필요한 시점이다.

차세대에 구현될 모듈을 위해서 소재 개발, 개발된 소재를 이용한 회로 기술, 평가 기술 등이 확보되어야 할 것이며, 관련한 소재, 전자 분야의 협업을 통한 연구 개발이 절실하다. 휴대통신기기를 필두로 세계적인 우위를 확보하고 있는 전자기기 산업이 더욱 발전시키기 위해선, 세라믹-폴리머 복합소재와 같은 소재분야에 대한 관심이 더욱 필요한 상황이다.



◎◎ 강남기



- * 1979년-1983년 연세대학교 금속공학 학사
- * 1984년-1985년 연세대학교 대학원 금속공학 석사
- * 1986년-1991년 연세대학교 대학원 금속공학 박사
- * 1985년-1991년 연세대학교 산업기술연구소 선임연구원
- * 1992년-현재 전자부품연구원 수석연구원

◎◎ 이우성



- * 1986년-1990년 고려대학교 금속공학 학사
- * 1990년-1992년 고려대학교 금속공학 석사
- * 1992년-1997년 (주)유유 부설연구소 연구원
- * 2003년-2005년 고려대학교 신소재공학 박사 수료
- * 1997년-현재 전자부품연구원 책임연구원

◎◎ 김준철



- * 1987년-1991년 서강대학교 물리학과 학사
- * 1991년-1993년 서강대학교 전자공학과 공학 석사
- * 1993년-1998년 서강대학교 전자공학과 공학 박사
- * 1996년-현재 전자부품연구원 책임연구원

◎◎ 박종철



- * 1976년-1980년 서울대학교 금속공학 공학사
- * 1980년-1982년 서울대학교 금속공학 공학석사
- * 1987년-1991년 서울대학교 금속공학 공학박사
- * 1982년-1992년 한국과학기술연구원 선임연구원
- * 2003년-현재 전자부품연구원 수석연구원