

## Sn-Bi도금 Sn-3.5%Ag 솔더를 이용한 Capacitor의 저온 솔더링

김미진\* · 조선연\* · 김숙환\*\* · 정재필\*

\*서울시립대학교 신소재공학과

\*\*포항산업과학연구원 용접센터

### Lower Temperature Soldering of Capacitor Using Sn-Bi Coated Sn-3.5%Ag Solder

Mi-Jin Kim\*, Sun-Yun Cho\*, Sook-Hwan Kim\*\* and Jae-Pil Jung\*

\*Dept. of Materials Science and Engineering, University of Seoul, Seoul 130-743, Korea

\*\*Welding Centre, RIST, Pohang 790-330, Korea

#### Abstract

Since lead (Pb)-free solders for electronics have higher melting points than that of eutectic Sn-Pb solder, they need higher soldering temperatures. In order to decrease the soldering temperature we tried to coat Sn-Bi layer on Sn-3.5%Ag solder by electroplating, which applies the mechanism of transient liquid phase bonding to soldering. During heating Bi will diffuse into the Sn-3.5Ag solder and this results in decreasing soldering temperature. As bonding samples, the 1608 capacitor electroplated with Sn, and PCB, its surface was finished with electroless-plated Ni/Au, were selected. The Sn-95.7%Bi coated Sn-3.5Ag was supplied as a solder between the capacitor and PCB land. The samples were reflowed at 220°C, which was lower than that of normal reflow temperature, 240~250°C, for the Pb-free. As experimental result, the joint of Sn-95.7%Bi coated Sn-3.5Ag showed high shear strength. In the as-reflowed state, the shear strength of the coated solder showed 58.8N, whereas those of commercial ones were 37.2N (Sn-37Pb), 31.4N (Sn-3Ag-0.5Cu), and 40.2N (Sn-8Zn-3Bi). After thermal shock of 1000 cycles between -40°C and +125°C, shear strength of the coated solder showed 56.8N, whereas the previous commercial solders were in the range of 32.3N and 45.1N. As the microstructures, in the solder Ag<sub>3</sub>Sn intermetallic compound (IMC), and along the bonded interface Ni<sub>3</sub>Sn<sub>4</sub> IMC were observed.

\* Corresponding author : jujung@uos.ac.kr

(Received March 2, 2005)

Key Words : Tin-Bismuth coating, Tin-Silver solder, TLP bonding, Lower temperature soldering, Thermal shock

#### 1. 서 론

그간 전자산업의 패키징에서는 솔더로서 Sn-37%Pb 공정 합금을 사용하여 왔으나, 최근 납의 환경적인 문제로 인하여 무연 솔더에 관한 적용과 연구가 세계적으로 진행되고 있다. 무연 솔더에는 여러가지 종류가 있으나, Sn-(3.0-4.0)%Ag-(0.5-0.7)%Cu계가 유력한 후보로서 주목 받고 있다. Sn-Ag-Cu계는 신뢰성이 우수한 장점을 가지고 있으나, 공정 조성의 용점이 217°C로서 Sn-Pb 공정 합금보다 약 35°C 정도 높아서, 리플로 솔더링 온도가 240°C 정도로 높아지는 단점을

가지고 있다. 높은 솔더링 온도는 솔더링시 전자 부품 및 PCB 기판에 열손상을 일으키는 문제점을 지니고 있다<sup>1)</sup>.

한편, Sn-3.5Ag 솔더 합금은 종래부터 사용되어온 무연 솔더로, Sn-37%Pb 공정 솔더에 비해 인성 및 열 기계적 성질이 우수하다. 또한, Cu와의 젖음성도 양호한 편이며, 221°C의 비교적 높은 용점을 가지므로 그간 고온 특성이 좋은 재료로 주목 받아 왔다<sup>2,3)</sup>.

본 연구에서는 신뢰성이 우수한 Sn-Ag계 솔더의 장점을 활용하면서, 이 솔더의 단점인 높은 솔더링 온도를 낮추고자 하는 방안을 강구하고자 하였다. 한편, 무연 솔더 중 용점이 낮은 것으로 Sn-58%Bi를 들 수

있는데, 이 솔더의 용점은 138°C 정도이다. 그러나, 이 솔더는 용점이 지나치게 낮기 때문에, 일반적인 전자부품의 솔더링부에는 높은 특성을 떨어뜨리므로 사용상에 제한이 따르게 된다.

따라서, 본 연구에서는 Sn-3.5%Ag를 코어(core) 솔더로 하고, 용점이 낮은 Sn-Bi계 솔더를 Sn-3.5%Ag의 표면 도금층으로 사용하여, Sn-3.5%Ag의 솔더링 온도를 낮추는 방법을 시도하였다. Sn-Bi를 표면 도금층으로 사용하는 방법은 천이 액상확산접합 (Transient Liquid Phase bonding)의 접합 개념을 솔더에 적용한 것으로서, 이를 이용한 솔더 개발에 관한 연구들이 이미 시작되고 있다.<sup>4-6)</sup> 천이 액상 확산접합법은 접합 온도에서 삽입재와 모재 간의 확산반응에 의해, 삽입재/모재 간 계면의 용점이 접합 온도 이하로 감소되어 접합이 이루어지는 공정이다.<sup>7-9)</sup>

이상의 천이 액상확산접합 개념에서 짐작할 수 있듯이, 도금층은 고상선인 138°C에서 용융되기 시작하여, 천이액상확산 접합의 메카니즘에 의해 가열 중 Bi가 코어 솔더로 확산되면서, Bi의 함량이 공정조성인 58%에 도달한 부분은 138°C 부근에서 용융되기 시작한다. 즉, 솔더의 Bi는 농도차에 의해 Sn-3.5%Ag 솔더내로 확산해 가면서 Sn-3.5%Ag(이하 Sn-3.5Ag로 표기)의 용점을 저하시켜 원래의 용점인 221°C보다 낮은 온도에서 용융하게 만든다. 이후 등은 응고과정을 거쳐 최종적으로 응고된다 (Fig. 1 참조). 솔더링된 접합부는 응고 후에는 용점 저하 원소인 Bi가 솔더내로 균일화되어 고상선이 접합온도보다 상승됨으로서, 접합온도에서 다시 용융되지 않는 장점을 가지고 있다. 이점이

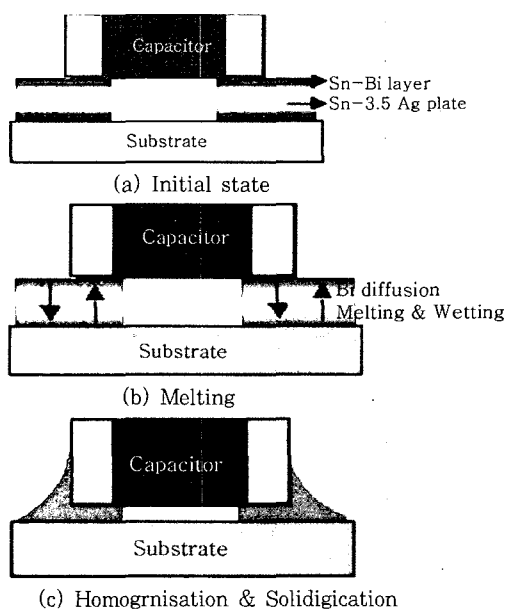


Fig. 1 Soldering process of SnBi coated Sn3.5Ag solder

Sn-Bi 도금된 Sn-Ag 솔더가, 단순히 Bi를 함유한 Sn-Ag-Bi계 합금에 비해 솔더링 온도는 낮지만, 솔더의 높은 특성은 대등하거나 오히려 우수한 장점을 가지게 하는 원인이 된다.

본 연구에서는 고용점의 Sn-3.5Ag 솔더에 Sn-Bi를 도금한 솔더를 사용하여, Sn-3.5Ag 솔더의 일반적인 솔더링 온도(250°C)보다 낮은 220°C에서 솔더링이 가능한 지를 캐패시터(capacitor) 솔더링에 대해 적용, 조사하였다. 저자들은 솔더 볼에 대한 연구 결과를 발표한 바 있으나<sup>6)</sup>, 본 연구에서는 표면실장에서 보다 일반적인 부품인 캐패시터(capacitor)에 대한 적용 특성을 평가하고자 하였다.

## 2. 실험 방법

### 2.1 전해도금

Sn-3.5Ag 코어 솔더 표면에 Sn-Bi를 전해 도금하는 방법을 Fig. 2에 나타내었다. 음극은 Sn-3.5Ag 솔더를 두께 100 $\mu$ m로 압연하여 사용하였으며, 양극은 도금 중 도금액 내에서 SnO<sub>2</sub> 산화물 석출에 의한 Sn<sup>2+</sup> 이온의 소모를 보충하기 위하여 Sn 판재를 사용하였다. Sn-3.5Ag 솔더와 Sn판재는 Table 1에 나타난 순서로 전처리를 행한 후 전해도금 하였다. 도금이 진행되는 동안 Sn<sup>2+</sup>, Bi<sup>3+</sup>이온이 균일하게 분포되어 균일한 두께의 도금층을 얻을 수 있도록 250rpm으로 도금액을 교반하였으며, 도금조의 온도는 43°C로 설정하였다. 전해도금 후, Sn-Bi도금 Sn-3.5Ag솔더는 80°C의 탈

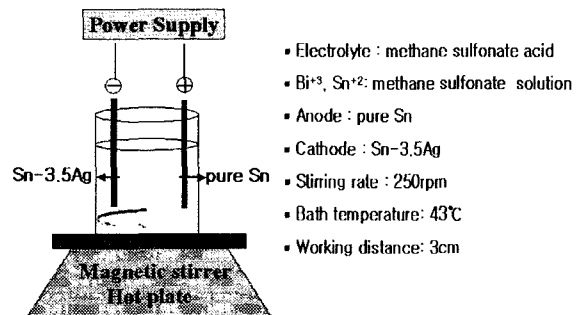


Fig. 2 Schematics of electroplating process

Table 1 Pre-cleaning procedure for Sn, Sn3.5Ag plate

- ① Acetone cleaning (ultrasonic)
- ② Polishing (SiC #2000)
- ③ Acetone cleaning (ultrasonic)
- ④ 10 Vol.%HCl (10 sec.)
- ⑤ Acetone cleaning (ultrasonic)
- ⑥ Ethanol cleaning

이온수에서 세척하고 건조하였다.

Sn-Bi로 도금된 Sn3.5Ag의 솔더링 후 최종 조성은 Sn-Bi 도금층의 두께 및 조성에 의해 결정되므로, 도금층의 두께 및 조성 변화를 검토하기 위해 전류밀도는 2A/dm<sup>2</sup>, 4A/dm<sup>2</sup>, 도금시간은 각각 1, 2, 3min 범위에서 변화시켰다. 전해도금 후, 도금층의 조성은 EPMA (Electron Probe Micro Analysis)를 사용하여 분석하였다.

### 2.2 솔더링 및 접합강도 시험

도금된 솔더는 플럭스를 도포한 후, 기판의 금속 패드와 1608 캐패시터(apacitor) 사이에 삽입하여 접합 솔더로 사용하였다. 이때 실험에 사용된 기판은 FR-4 재질의 단면 기판이며, 패드부의 금속 다층막은 Cu (두께 35 $\mu$ m) 위에 무전해 도금방식으로 Ni(5 $\mu$ m)/ Au (0.3 $\mu$ m)층을 형성한 것이다. 캐패시터(capacitor) 부품의 전극부는 Ni (두께 5 $\mu$ m) 하지층 위에 Sn을 3~5 $\mu$ m 두께로 도금한 것이며, 캐패시터의 크기는 1.6×0.8×0.8mm (소위, 1608)이다. 상용의 열풍 리플로우를 사용하여 시편을 솔더링 하였으며, 최고 리플로우 온도는 일반적인 무연 솔더의 리플로우 온도보다 약 30℃ 정도 낮은 220℃이고, 이 온도에서 약 45sec.간 유지하였다 (Fig. 3 참조). 도금 솔더와의 비교 솔더로서는 상용의 Sn-37%Pb, Sn-3.0%Ag-0.5%Cu, Sn-8%Zn-3%Bi 페이스트를 사용하였다. 솔더 페이스트는 스텐실 두께 150 $\mu$ m, 홀(hole) 크기 0.7x0.9mm의 스텐실에 프린트하여 사용하였다.

솔더링부의 신뢰성을 평가하기 위해 초기전단 강도 평가 및 열충격 시험을 행하였으며, 열충격 시험시 온도 변화는 -40℃/+125℃, 열충격 횟수는 1000 회 (cycles)까지 실시하였다. 솔더링 및 열충격 시험후 접합부의 단면을 연마한 후, SEM (Scanning Electron Microscopy),EDS (Energy Dispersive Spectroscopy),

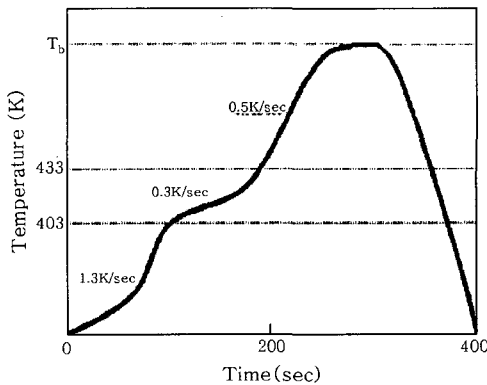


Fig. 3 Temperature profile for reflow soldering

EPMA 를 사용하여 분석하였다. 또한, 전단시험기를 사용하여 열충격 시험편의 접합강도를 측정하였는데, 전단 시험속도는 200 $\mu$ m/s, 전단 높이는 10 $\mu$ m로 하였다.

## 3. 실험결과 및 고찰

### 3.1 Sn-Bi 도금층의 특성

Sn-Bi를 도금한 Sn-3.5Ag 솔더의 솔더링 후 화학 조성은 도금된 Bi의 양에 따라 달라지므로, Sn-Bi 도금층의 조성과 도금 두께는 본 연구에서 매우 중요한 인자가 된다. Sn-3.5Ag 솔더와 Sn과 Bi에 대하여 음극분극 실험결과, 전류밀도 20A/dm<sup>2</sup> 기준일 경우 Sn이 우선적으로 전착되며, 그 이하의 경우 Bi가 우선적으로 전착되는 특성을 보이기 때문에<sup>6)</sup> 도금시 전류밀도에 따라 도금층의 성분이 변화될 것이다.

도금 전류밀도가 도금층의 조성에 미치는 영향을 알아보기 위하여, 전류밀도 2A/dm<sup>2</sup>, 4A/dm<sup>2</sup> 에서 Sn-3.5Ag 압연 솔더에 Sn-Bi를 도금한 후, 도금층의 조성을 EPMA를 사용하여 분석한 결과를 Table 2에 나타내었다. 분석 결과, 2A/dm<sup>2</sup>에서는 4.3wt%Sn-95.7wt%Bi, 4A/dm<sup>2</sup>에서는 19.7wt%Sn-80.3wt%Bi의 조성을 얻을 수 있었다. 이러한 결과는 저전류 밀도영역에서 용이하게 도금되는 Bi의 특성과, 전류밀도가 높아질수록 용이하게 도금되는 Sn의 분극 전위의 차이<sup>6)</sup> 때문에 생기는 결과라고 사료된다.

다음의 식(1)에서 보듯이 전해도금시 도금시간(t)이 증가하면 도금두께(x)도 증가하는 것이 일반적이다<sup>14)</sup>. Fig. 4에 나타낸 결과는 전류밀도 2mA/dm<sup>2</sup> 일 때,

Table 2 Chemical compositions of Sn-Bi electro-deposited layers with current density

Current density	Sn(wt%)	Bi(wt%)
2A/dm <sup>2</sup>	4.3	95.7
4A/dm <sup>2</sup>	19.7	80.3

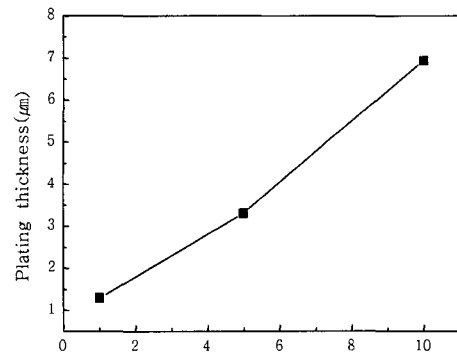


Fig. 4 Plating thickness with plating time (2A/dm<sup>2</sup>)

Sn-Bi 도금층의 도금시간에 따른 두께 변화를 측정하는 것이다. 그림에서 보듯이 도금시간을 1, 5, 10min으로 증가시키에 따라 도금두께도 1.29, 3.3, 6.93  $\mu\text{m}$ 로 증가되는 결과를 얻을 수 있었다.

$$x(\mu\text{m}) = (E_c I \epsilon / 60 \rho) t \quad (1)$$

여기서 변수들은 아래와 같다.

- x: Thickness of deposit,
- t: Plating time (min),
- $E_c$ : Electrochemical equivalent of deposit
- I: Current density
- $\epsilon$ : Cathodic current efficiency
- $\rho$ : Density of deposit

### 3.2 저온 솔더링

Sn-95.7%Bi로 도금된 Sn-3.5Ag 솔더를 사용하여 220 $^{\circ}\text{C}$ 에서 캐패시터(capacitor)를 리플로우 솔더링한 후, 접합 단면을 Fig. 5에 Sn-37Pb 및 Sn-3Ag-0.5Cu 솔더의 접합부와 함께 나타내었다. 그림의 단면 비교 결과에서 알 수 있듯이, Sn-95.7%Bi 도금 솔더는 Sn-3.5Ag 솔더의 일반적인 리플로우 온도인 250 $^{\circ}\text{C}$ 보다 낮은 220 $^{\circ}\text{C}$ 에서도 미용융이나 현저한 결함 없이 양호한 솔더링부를 형성한 것을 알 수 있었다.

솔더링부를 좀 더 상세히 관찰하기 위하여, Fig. 5에 전류밀도와 도금시간을 변화시켜 얻은 Sn-Bi도금 Sn-3.5Ag 솔더를 사용한 접합부의 솔더/기판 계면을 나타내었다. 솔더 내부의 조직은 Sn기지에  $\text{Ag}_3\text{Sn}$ 이 라운드(round)상과 막대(rod)상으로 분포하였으며, Bi 함유량이 높은 솔더 (예:Sn-3Ag-5Bi) 에서 관찰되는

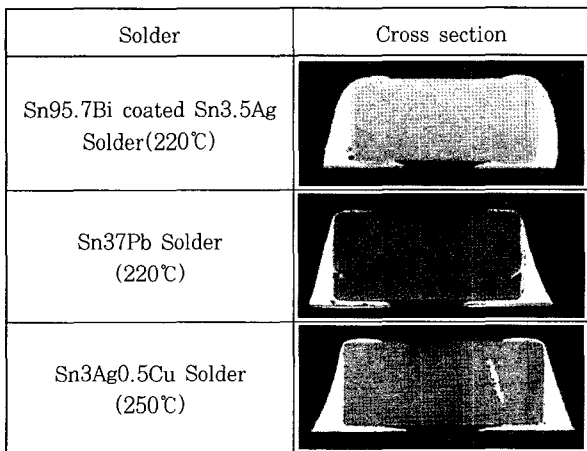


Fig. 5 Comparison of 1608 capacitor solder joints on Au/Ni layer with different solders

Bi상은<sup>11)</sup> 관찰되지 않았다.

Sn은 Bi에 거의 고용되지 않고, Bi는 99.9wt% 고순도의 Bi 상으로 Sn기지에 정출하는데<sup>12)</sup>, 정출된 Bi 상은 취성을 가지고 있다<sup>13)</sup>. 이 상은 솔더링부의 열피로 특성이나 시효 등의 신뢰성에 악영향을 미치고 따라서, 솔더링부의 기계적성질을 결정하는 중요한 요인으로 작용한다<sup>15,16)</sup>. 본 도금 솔더를 사용한 접합부에서 솔더 내부와 접합계면의 금속간 화합물 층에서의 Bi상의 생성 여부를 좀 더 자세히 알아보기 위하여, EPMA를 사용하여 솔더 및 접합계면에 대해 면분석(Area Analysis)을 실시하였다 (Fig. 7 참조). 분석결과에서 보듯이, 솔더 내부 및 계면의 금속간화합물에서 독립적인 Bi 상은 관찰되지 않았다.

본 실험 솔더에 대하여, 두께 100 $\mu\text{m}$ 의 Sn-3.5Ag에 도금된 Sn-Bi의 조성 및 두께를 고려하여 솔더링 후 최종 솔더 조성에 존재하는 실제 Bi 양은 도금층에 존재하는 Bi양을 최종 솔더 부피로 나누어 계산하였다. 그 결과 전체 솔더 중 Bi 함량은 2-4wt% 로 계산되었다. Sn-Bi 상태도<sup>12)</sup>에 의하면 공정온도에서 Bi는 Sn에 21wt% 정도 고용되고, 상온에서는 4.8wt% 정도 고용된다. 따라서, 본 실험에서 사용된 솔더내의 Bi 함량은 Sn내의 고용량보다 적은 양이므로, Sn 기지에 고용된 것으로 판단된다.

한편, Fig. 6의 솔더/기판의 접합계면에는 3~7 $\mu\text{m}$ 두께의  $\text{Ni}_3\text{Sn}_4$ 조성의 금속간 화합물이 형성되었으며, 도금 조건에 따른 계면의  $\text{Ni}_3\text{Sn}_4$ 의 두께를 측정하여 Fig. 7에 나타내었다. Fig. 7의 결과에서 보듯이, 전류밀도가 일정할 때 도금시간이 증가함에 따라 금속간 화합물의 두께가 증가하는 경향을 나타내었다. 본 솔더에서 도금시 도금시간이 증가하는 것은 도금층의 두께 증가를 의미하며, 이는 전체 솔더내의 Bi 함량 증가를 의미한다. 즉, 솔더링부의 Bi함량이 증가함에 따라 금속간 화합물의 두께 증가를 유발한 것이다. Korhonen<sup>5)</sup> 등은 Sn-3.5Ag 솔더 볼에 도금된 Bi층의 두께가 1 $\mu\text{m}$ 에서 2 $\mu\text{m}$ 로 증가함에 따라서 솔더가 액상으로 존재하는 양이 두 배로 증가하게 되며 젖음성이 향상된다고 보고한 바 있다. 따라서, Fig. 6에서 Bi 함량이 많은 쪽이 도금층과 Sn-3.5Ag 솔더의 반응과정에서, 도금층과 Sn-3.5Ag 솔더 계면을 포함한 전체 솔더 표면부에 액상의 생성량이 증가 하게 될 것이다. 전체 솔더 표면에 액상의 양이 상대적으로 증가하고, 양호한 젖음성에 의해 용융솔더와 기판의 Ni층의 접촉이 커지면, Ni이 Sn으로 용해 및 확산이 용이해져서  $\text{Ni}_3\text{Sn}_4$  금속간 화합물의 두께가 더욱 증가 할 것으로 판단된다.

한편, Fig. 6에서 보듯이, 동일한 도금 시간일 때 전류

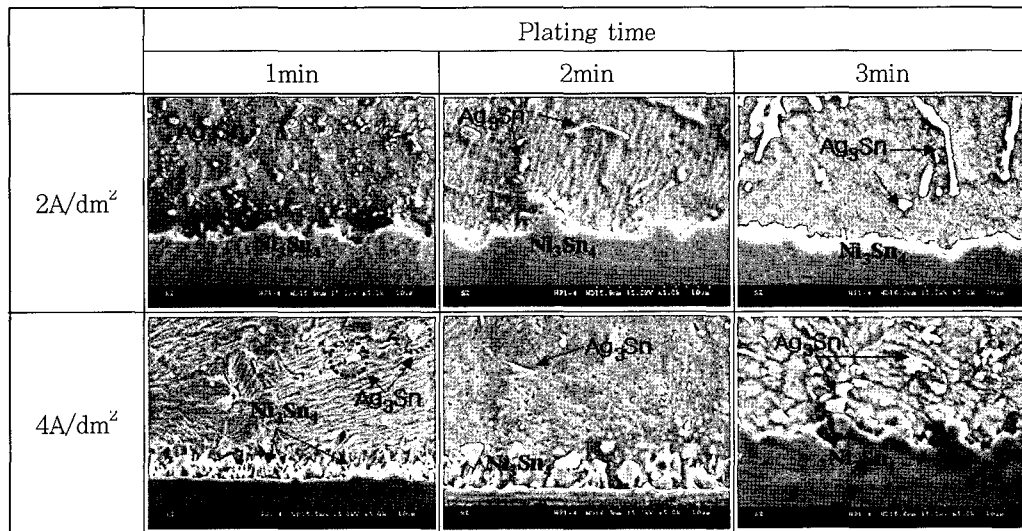


Fig. 6 Interfacial microstructures of Sn-Bi coated Sn-3.5%Ag solder on Au/Ni layer after reflow soldering at 220°C

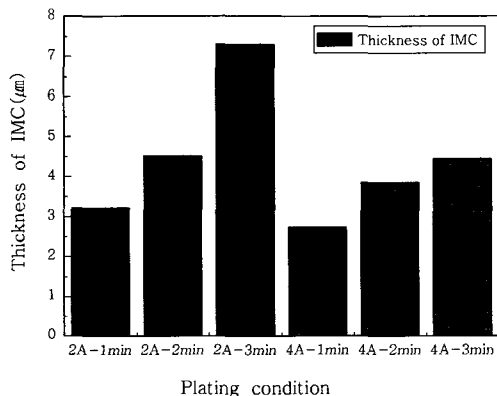


Fig. 7 Thicknesses of intermetallic compounds with plating conditions

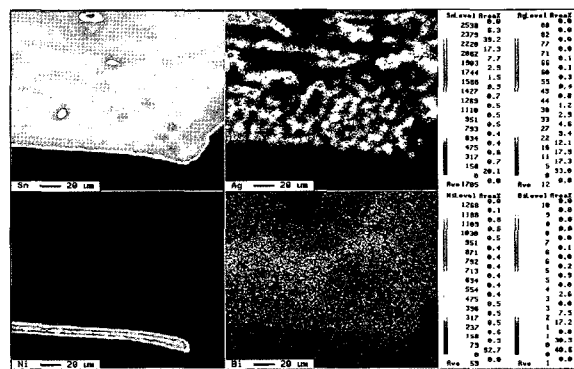


Fig. 8 Distributions of major elements on the cross section of solder joint by EPMA as reflow state at 220°C (Sn-80.3Bi, plating time : 3min)

밀도가 2A/dm<sup>2</sup>에서 4A/dm<sup>2</sup>로 높아지면, 금속간화합물의 두께가 감소한다. 그 이유는, 전류밀도가 2A/dm<sup>2</sup>에서 4A/dm<sup>2</sup>로 증가함에 따라, Table 2에서 보듯이 Bi 함량이 95.7%에서 80.3%로 낮아진다. 따라서, Bi 함량이 감소되면 전술한 도금시간 증가와는 반대로 솔더 표면부에 액상의 생성이 적어지게 될 것이다. 이로 인해, Ni이 Sn으로 용해 및 확산이 어려워져서 Ni<sub>3</sub>Sn<sub>4</sub> 금속간 화합물의 두께가 감소할 것으로 판단된다.

### 3.3 초기 접합 강도 및 열충격 시험 후 강도

Sn-Bi도금 Sn-3.5%Ag 솔더와 상용의 솔더 페이스트를 사용한 솔더링부의 -40°C/+125°C 열충격 이후 접합강도를 Fig. 9에 비교하였다. 이 때 Sn-Bi 도금층의 조성은 Sn-80.3%Bi로서, 4A/dm<sup>2</sup>에서 3분간 도금한 것이다. 상용의 솔더 페이스트의 조성은 Sn-37%Pb,

Sn-3.0%Ag-0.5%Cu, Sn-8%Zn-3%Bi 이다. Fig. 9에서 보듯이, Sn-Bi도금 Sn-3.5%Ag 솔더의 초기 전단 접합강도는 약 58.8N이며, 상용 솔더의 강도는 Sn-37%Pb (37.2N), Sn-3%Ag-0.5%Cu (31.4N), Sn-8%Zn-3%Bi (40.2N)으로 측정되었다. 이 결과로부터 Sn-Bi도금 Sn-3.5%Ag 솔더를 사용한 경우에도 상용화 페이스트를 사용한 경우처럼 우수한 강도를 나타내는 것을 확인하였다.

열충격 시험을 1000회까지 진행했을 때, 열충격 횟수에 따른 각 솔더의 접합 강도 변화는 모든 솔더에서 초기 전단 강도값과 비슷하게 유지되었다. 1000회 시험 후 Sn-Bi도금 Sn-3.5%Ag솔더의 강도는 56.8N이고, 그 다음으로 Sn-8%Zn-3%Bi (약 45.1N), Sn-3.0%Ag-0.5%Cu와 Sn-37%Pb는 유사한 강도(32.3~34.3N)를 보였다.

본 실험과 동일한 조성은 아니지만 벌크 상태의 Sn-3.4Ag-4.8Bi, Sn-3.5Ag-3Bi합금이 Sn-3.5Ag, Sn-

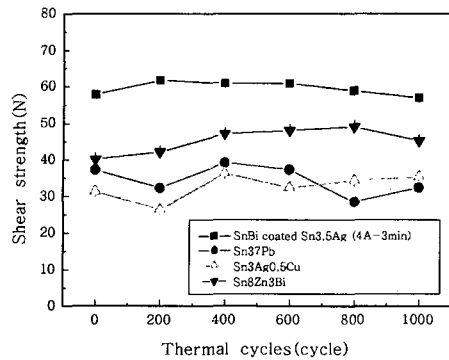


Fig. 9 Comparison of shear strengths with thermal cycles (-40°C/+125°C)

0.7Cu, Sn-4Ag-0.5Cu, Sn-37Pb합금 보다 인장 강도가 상당히 우수하게 보고되고 있으며, 그 이유는 Bi의 고용 강화 효과로 보고되고 있다<sup>17)</sup>. Sn 기지에 고용된 Bi는 고용강화 효과를 나타내지만 입계에 존재하는 Bi는 균열 생성 및 진행을 일으킬 수 있다. 본 연구에서는 전술한 바와 같이 Bi는 Sn 기지에 고르게 고용되어 있으므로, 접합강도와 열충격 신뢰성에 악영향을 미치지 않고 높은 접합강도를 나타낸 것으로 사료된다.

Fig. 10은 초기접합 강도 시험 파면 및 1000회 열충격 시험 후의 Sn-80.3%Bi도금 Sn-3.5Ag솔더의 접합 파면을 비교한 결과이다. 솔더링 후 초기 전단시험 파면에서는 Table 3에서 보듯이 파면에서의 Sn함량이 약 94-96%로서 솔더 내부에서 파단이 일어났다. 그러나, 열충격 후에는 솔더부 파괴 (Sn함량이 약 97-99%인 A, C부분)와 커패시터의 전극 (Ni 기지에 Sn 도금) 파괴 (Ni 함량이 약 94%인 B부분)가 공존하였다. 파단이 솔더부에서 일어난 것은 접합부의 특성이 양호함을 의미하며, 일부 커패시터의 Ni 전극 기지에서 일어난 파괴는 접합부 강도가 충분하다는 것을 의미한다. 각 파면을 더욱 확대하여 관찰 한 결과, 전단 치구의 흔적 사이로 일부 덩플 파단 형상을 관찰할 수 있었는데, Sn-Bi 도금된 솔더의 솔더링 후 최종 조성에 존재하는 Bi 함량이 2-4wt% 정도이었다. 상온에서 Bi는

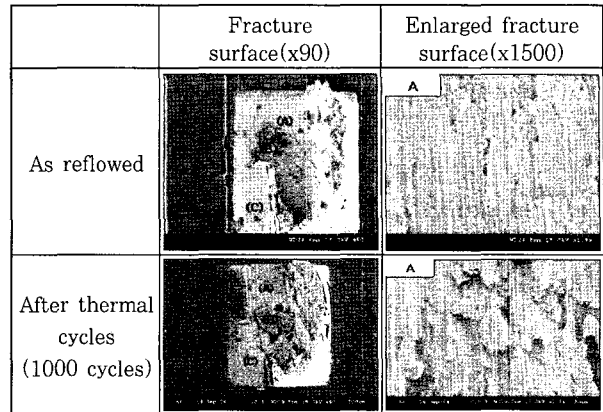


Fig. 10 Fracture surfaces of solder joints after shear test with and without thermal cycles. (-40°C/+125°C, Sn-80.3Bi, Plating time: 3min, →: shear direction)

Sn에는 4.8wt% 정도 고용되는데, 본 실험에서 최종 조성 2-4wt%Bi는 취성을 가진 Bi상을 독립적으로 생성된 것이 관찰되지 않았기 때문에, 2-4wt%Bi 량이 취성파괴를 유발할 정도는 아닌 것으로 판단된다. 또한, 각 파단면의 3곳에 대해 EDS로 성분분석을 실시한 결과 (Table 3 참조), 파면에서의 Bi 함량은 1% 미만으로 Bi가 파단면에 다량 관찰되지 않은 점으로부터, Bi는 접합부 파단에 영향을 거의 미치지 않은 것으로 판단된다.

#### 4. 결 론

무연 솔더의 솔더링 온도를 낮추기 위한 방안으로 Sn-3.5Ag 솔더 박판에 Sn-(80.5% 및 97.5%)Bi를 도금한 솔더를 제조하였다. 도금 솔더는 리플로우 가열 중 Bi가 Sn-3.5Ag 솔더 내부로 확산되면서 Sn-3.5Ag 솔더의 표면 층 일부를 용융시킨 후, 등은 응고되는 액상확산접합의 원리를 이용하여 접합한 뒤 시험 결과는 다음과 같다.

1) SnBi층의 전해도금에서 전류밀도 2A/dm<sup>2</sup>일 때 Sn-95.7%Bi, 4A/dm<sup>2</sup>일 때 Sn-80.3%Bi의 조성을

Table 3 Compositions of fracture surfaces from Fig. 9

Analysis		Composition(at%)				
		Sn	Ag	Ni	Cu	Bi
As reflowed	A	96.08	0.41	1.76	1.02	0.78
	B	94.18	1.59	3.08	0.83	0.33
	C	94.53	1.31	0.35	0.87	
After thermal cycles	A	98.61	0.03	0.6	0.08	0.69
	B	6.03	0.32	93.62	0.2	
	C	96.5		1.42	1.48	0.68

얻었으며, 도금시간이 증가함에 따라서 도금 두께도 증가하였다.

2) Sn-97.5%Bi 조성의 3min간 도금한 Sn-3.5Ag 솔더를 사용하여, 220℃에서 커패시터를 리플로우 한 결과 가장 양호한 솔더링부를 얻을 수 있었다.

3) Sn-(80.5% 및 97.5%)Bi 도금된 Sn-3.5Ag 솔더 내부에는 라운드 상이나 막대상의  $Ag_3Sn$ 이 존재하였으며, 접합계면에는  $Ni_3Sn_4$  금속간 화합물이 형성되었다. 도금시간이 증가된 경우, 금속간 화합물의 두께가 증가하는 경향을 나타내었다. 솔더링부 단면에 면분석을 행한 결과, 독립적인 Bi 정출상은 관찰되지 않았는데, 솔더링 후 Bi 함량이 Sn의 고용도 이하이므로 대부분 Sn 기지에 고용된 것으로 판단된다.

4) -40℃/+125℃의 조건에서 1000회까지 열충격 시험을 행한 후 도금 솔더의 강도를 비교한 결과, 초기 전단 강도 평균 59N 및 열충격 1000 회 후 평균 약 57N으로 도금된 솔더는 우수한 강도를 나타내었다.

### 감사의 글

본 연구는 한국과학재단이 지원한 연구비 (과제번호 R01-2004-000-10572-0)에 의해 연구된 것입니다.

### 참고 문헌

1. J. Glazer, J. Elec. Mater., **23-8** (1994), 673
2. W.J. Plumbirdge et al., J. Elec. Mater., **30**, (2001) 1178
3. C.H. Reader et al., J. Elec. Mater., **28** (1999), 1045
4. X.Qiao et al., Mater. Sci. Eng A283, 2000, 38
5. T.M. Korhonen et al., IEEE Trans. on Adv. Pack. **24-4**, (2001) 515
6. J.S. Lee et al., Material transactions, 45, (2004) .783
7. S. Kou: Welding Metallurgy, Wiley-Interscience, N.J., 2003
8. I.T. Poku et al., Metall. Trans. A19A, 675 (1988)
9. E. Lugscheider et al., Surf. Coat. Tech. **704** (2003), 174
10. Min-Suk Suh et al., J. Kor. Inst. Met. & Mater, **40** (2002), 74
11. Akio Hirose et al., Material transaction, **42-5** (2001), 794
12. Thaddeus B. Massalski : Binary alloy phase diagrams American society for metals. Ohio, 1986
13. J. S. Hwang : environment-frendliiy electronics: Lead-free technology Electrochemical publications ltd. 2001
14. A.C.Tan : Tin and Solder Plating in the semiconductor Industry, Chapman & Hall. London, 1993, 23
15. W.J. Tomlinson et al., J. Mater. Sci, **22** (1987), 1835
16. T. Reinikainen et al., Metallug. Trans. A, **30A** (1999), 123
17. L. Xiao et al., IEEE International Symposium on Advanced Packaging Materials, 2000, 145