

순시 무효 전력 고조파 검출방법을 이용한 단상 멀티레벨 능동전력 필터

金倫鎬[†], 金洙弘^{*}, 金聖珉^{**}, 李康熙^{*}

A Single Phase Multi-level Active Power Filter System using Instantaneous Reactive Power Harmonic Detection Method

Yoon-Ho Kim, Soo-Hong Kim, Sung-Min Kim, and Kang-Hee Lee

요 약

본 논문은 고조파 검출방식의 하나인 순시무효전력을 이용한 검출방식을 단상용 능동전력필터에 적용할 수 있도록 하였다. 가상회로를 가정하여 단상시스템에도 $\alpha-\beta$ 변환 기법을 이용함으로써 순시무효전력 검출 방식이 용이하게 적용될 수 있도록 하였다. 그리고 고조파 보상 인버터는 멀티레벨 인버터를 사용하였으며 트랜스포머 없이 입력 전원에 연결되어 고조파를 보상할 수 있도록 하였다. 제안된 알고리즘은 시뮬레이션과 실험을 통하여 입증되었다.

ABSTRACT

This paper proposing the use of the instantaneous reactive power method as a harmonic detection method for a single phase active filter system. This method is to detect harmonic components through d-q frame approach. The conventional use of d-q frame approach for a 3-phase system is extended to the single phase system. The proposed system uses a multi-level inverter for harmonic compensation and the inverter is connected to the input side without using transformers. The proposed algorithm is verified by simulation and experiment,

Key Words : Active filter, Multi-level inverter, Instantaneous reactive power method

1. 서 론

전력 변환 시스템에서 발생하는 고조파는 심각한 문제들을 야기 시킨다. 고조파를 제거하기 위해 기존의 수동필터를 이용할 수 있지만 부하의 증가에 따른 비선형성으로 인하여 수동필터로 제거할 수 있는 고조파의 한계를 가지게 된다. 따라서 능동 전력필터 또는

하이브리드형 필터의 사용을 요구하게 되었다. 이러한 필터들은 고조파를 보상하는 개념으로 사용된다^[1]. 이를 위해서 고조파분석 또는 검출이 요구된다. 기존의 검출 방법은 주로 DFT나 FFT가 사용되었는데 이는 복잡한 계산으로 인해 시간이 지연되어 주파수 영역에서 느린 응답을 보인다^[2]. 이로 인해 정확한 고조파를 인식하여 보상하는데 시간이 걸리게 된다. 이 때 발생하는 현상으로 변압기의 포화 현상이나 고조파의 공진으로 인해 순간적으로 큰 전류가 흐르게 되는 문제 등이 나타난다. 따라서 더욱 빠른 고조파 검지를 필요로 하게 된다. 본 논문에서는 순시무효전력 방법을 이용하여 보다 빠른 응답특성을 얻도록 함으로써 고조파 보상특성을 향상시킬 수 있었다. 제안된 방법은 $\alpha-\beta$

[†]교신저자 : 정회원, 중앙대 전자전기공학부 교수
E-mail : yhkim@cau.ac.kr

^{*}정회원, 중앙대 전자전기공학부 박사과정

^{**}정회원, 중앙대 전자전기공학부 석사과정

접수일자 : 2005. 1. 21 1차 심사 : 2005. 2. 28

2차 심사 : 2005. 4. 6 3차 심사 : 2005. 4. 28

심사완료 : 2005. 5. 6

변환을 통해 순시 무효전력을 사용하여 고조파를 검출하는 것이다^[3]. 본 논문에서는 기존에 3상 인버터에서 사용되었던 $\alpha-\beta$ 변환을 가상의 회로를 가정하여 단상 인버터시스템에도 응용할 수 있도록 함으로써, 순시전력 고조파 검출 방식이 단상 능동전력필터 시스템에도 용이하게 적용되어 고조파 보상 특성을 향상시킬 수 있도록 하였다. 시뮬레이션을 통해 그 타당성을 입증하였고 이를 실험을 통해 확인하였다.

2. 단상 순시무효전력 시스템을 위한 고조파 검출

기존의 순시무효 전력을 이용한 고조파 검출 방식은 3상 시스템에서 이용되었고, $\alpha-\beta$ 변환을 활용한 전력방정식을 이용하여 고조파 성분을 검출하였다. 본 논문에서는 단상 시스템에서도 $\alpha-\beta$ 변환을 사용하여 순시무효전력을 이용한 고조파 검출 방식을 용이하게 적용할 수 있도록 하였다. 3상에서의 $\alpha-\beta$ 변환은 다음과 같은 식에 의해 이루어 질 수 있다. 3상 시스템의 각 상전압을 a, b, c로 가정하면 각상의 전압과 전류를 다음과 같이 식 (1)과 (2)로 표현할 수 있다^{[4][5]}.

$$\begin{aligned} v_a &= \cos(\omega t) \\ v_b &= \cos(\omega t - \frac{2}{3}\pi) \\ v_c &= \cos(\omega t + \frac{2}{3}\pi) \end{aligned} \tag{1}$$

$$\begin{aligned} i_a &= \cos(\omega t) + i_{ah} \\ i_b &= \cos(\omega t - \frac{2}{3}\pi) + i_{bh} \\ i_c &= \cos(\omega t + \frac{2}{3}\pi) + i_{ch} \end{aligned} \tag{2}$$

여기서, i_{ah}, i_{bh}, i_{ch} 는 각각 a, b, c상의 고조파 성분을 나타낸다. 식 (1)과 (2)를 이용하여 일반적인 정지형 $\alpha-\beta$ 변환을 전압과 전류에 대하여 각각 표현하면 식 (3), (4)와 같이 나타낼 수 있다.

$$\begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} \tag{3}$$

$$\begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} \tag{4}$$

식 (3)과 (4)를 이용하여 유효전력 p와 무효전력 q는 다음과 같이 표현된다.

$$\begin{bmatrix} p \\ q \end{bmatrix} = \begin{bmatrix} v_\alpha & v_\beta \\ -v_\beta & v_\alpha \end{bmatrix} \begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} \tag{5}$$

여기서, p와 q성분은 각각 직류 성분과 교류 성분으로 나뉠 수 있는데, 이를 수식으로 표현하면 $p = \bar{p} + \tilde{p}, q = \bar{q} + \tilde{q}$ 와 같이 표현할 수 있다. 여기에서 교류성분인 \tilde{p}, \tilde{q} 이 고조파 성분에 해당된다. 따라서 고조파 성분을 검출하기 위해 고역 통과 필터를 사용할 수 있다. 보상해야 할 고조파 전류 기준치는 다음과 같은 수식으로 표현 될 수 있다^[6].

$$\begin{bmatrix} i_a^* \\ i_b^* \\ i_c^* \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & 0 \\ -\frac{1}{2} & \frac{\sqrt{3}}{2} \\ -\frac{1}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} v_\alpha & v_\beta \\ v_\beta & v_\alpha \end{bmatrix}^{-1} \begin{bmatrix} \tilde{p} \\ \tilde{q} \end{bmatrix} \tag{6}$$

이 방식은 3상 시스템에서 이용될 수 있지만 단상 시스템에서는 그대로 적용할 수 없다. 이러한 $\alpha-\beta$ 변환 방식을 단상 시스템에도 적용하여 순시무효 전력방정식을 이용할 수 있도록 가상회로를 가정한다. 실제 회로와 90°만큼 위상차를 주어 만들어진 가상회로를 $\alpha-\beta$ 변환한 $v_\alpha, i_\alpha, v_\beta, i_\beta$ 를 사용한다. 즉 단상을 a상이라고 가정하면 D축을 (v_α, i_α)이라고 볼 수 있다. 이를 실제회로(Real circuit)라고 하고, 이에 대응하는 가상의 b상인 가상회로(Imaginary circuit)는 90도만큼 위상차가 있으며 Q축(v_β, i_β)이라고 가정한다. 식 (5)를 통해 유효 무효 전력을 구한 뒤 고역통과 필터를 통과시킨 후 고조파 전력 성분인 \tilde{p}, \tilde{q} 을 구할 수 있다. 그러나 본 논문에서는 고역통과 필터 대신 저역통과 필터를 사용하여 DC 성분을 먼저 구한 후 이를 전체 전류에서 감하여 고조파 성분을 구하는 방법을

사용한다. 제안된 방법에서는 i_{β}^* 는 가상 회로의 전류이므로 실제 회로의 보상 전류 기준값인 i_{α}^* 만을 보상해주면 된다. 그림 1은 제안된 방식을 이용하여 단상회로에서 고조파 전류를 검출하는 알고리즘을 나타내는 블록다이어그램을 보여준다. 제안된 제어 방식은 디지털 제어를 사용하여 보다 빠르고 용이하게 계산된다.

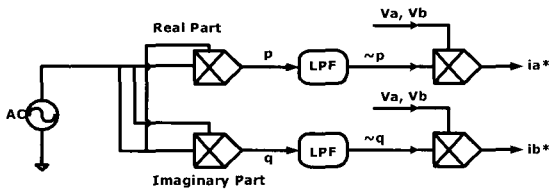


그림 1 고조파 검출 알고리즘의 블록다이어그램
Fig. 1 Block diagram of harmonic detection algorithm

3. 시스템 구조

그림 2는 단상 멀티레벨 능동 필터를 이용한 시스템의 블록 다이어그램을 보여주고 있으며 단상 NPC 멀티레벨 인버터와 부하회로로 구성되어 있다.

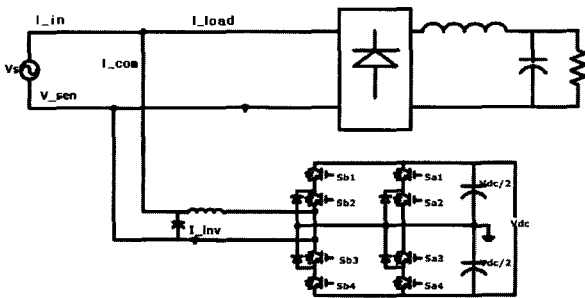


그림 2 시스템 블록 다이어그램
Fig. 2 System Block diagram

본 논문에서는 고조파 보상 회로를 NPC멀티레벨 인버터를 이용할 것이다. 그림 3은 NPC 타입의 멀티레벨 인버터를 나타내고 있다. 회로 구성은 8개의 스위칭 소자와 4개의 블록킹 다이오드, 2개의 인버터 입력단 커패시터로 구성된다. 인버터 입력단 DC링크 커패시터 전압은 각각 $V_{dc}/2$ 이고, 이는 일반적인 PWM인버터에 비해 각 소자 전압 스트레스를 $V_{dc}/2$ 로 줄일 수 있음을 의미한다. 각상의 스위칭 동작은 서로 상보형으로 동작하며(S_{a1}, S_{a3})(S_{a2}, S_{a4}), 레벨이 증가할수록 각 소자 전압 스트레스는 줄어든다는 것을 알 수

있다. 또한 증가된 레벨에 의해 출력 파형은 정현파에 가까워지므로, 고조파를 감소시키고 무효전력 흐름제어가 가능하게 된다^[7].

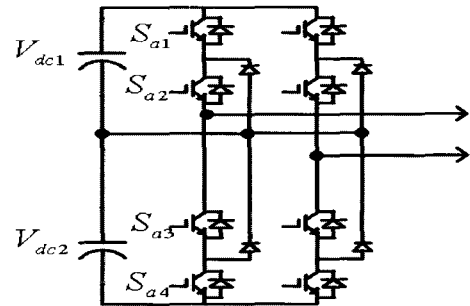


그림 3 단상 NPC 멀티레벨 인버터 구조
Fig. 3 The configuration of single NPC multi-level inverter

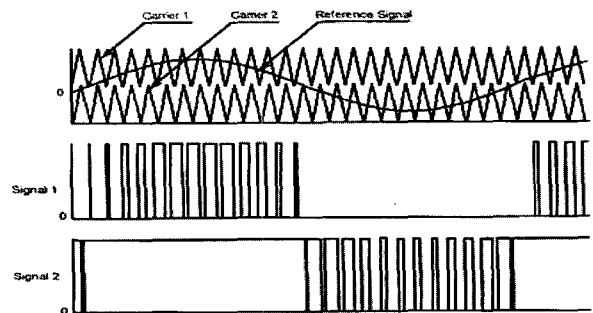


그림 4 멀티캐리어 스위칭 방법
Fig. 4 Multi-carrier switching method

그림 4는 3레벨 인버터에서 멀티 캐리어 스위칭 방법을 보여주고 있다. 스위칭 입력신호(signal 1, 2)는 하나의 기준신호(reference signal)와 두개의 캐리어 신호와 비교되어 발생된다. 본 논문에서는 스위칭 소자를 위한 PWM 게이트 신호를 발생하기 위해 기준 신호는 1.2kHz 캐리어 신호와 비교되었다. 멀티레벨 PWM 방법은 일반적으로 안정 상태에서 DC 링크 전압과 전류 고조파 제어에 많은 장점을 지닌 SVPWM(공간벡터 PWM)과 멀티 캐리어 PWM 스위칭 방법을 사용한다. 그러나 SVPWM은 레벨 증가에 따른 공간 판별이 어렵고 제어가 복잡하다는 단점을 가지고 있다. 따라서 본 논문에서는 제어가 간편한 멀티 캐리어 PWM 방법을 사용하였다^[7]. 멀티 캐리어 PWM은 m 레벨 인버터는 $m-1$ 개의 캐리어 신호를 필요로 하고, 기준 신호는 각 캐리어 신호와 비교되어 스위칭 파형을 출력한다. 만약, 기준 신호가 캐리어 신호보다 클 경우

능동소자는 턴-온 되고 캐리어 신호보다 작으면 턴-오프된다.

4. 시뮬레이션 결과

시뮬레이션을 통하여 설계된 시스템의 각부 파형을 확인하였다.

그림 5는 실제 회로와 가상회로의 전압과 전류 파형을 보여주고 있다. 실제 회로와 가상회로의 전압과 전류는 각각 90°의 위상 차이를 가짐을 알 수 있다. 그림 6에서는 검출된 실제회로 고조파 전류(Ia_har)와 기본파 전류(Ia_fun), 가상회로 고조파 전류(Ib_har)와 기본파 전류(Ib_fun)를 보여준다. 이때 나타나는 i_a^* 는

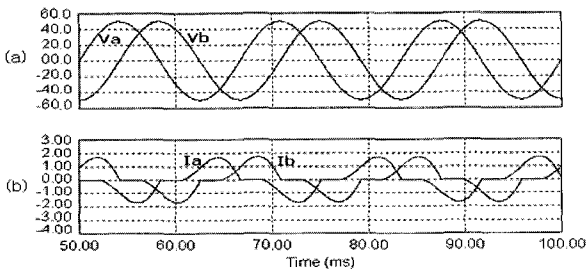


그림 5 전압-전류 파형 (a)실제회로 전압(Va)과 가상회로전압(Vb) (b) 실제회로전류(Ia)와 가상회로전류(Ib)

Fig. 5 The voltage and current (a)Real circuit voltage(Va) and imaginary circuit voltage(Vb) (b)Real circuit current(Ia) and imaginary circuit current(Ib)

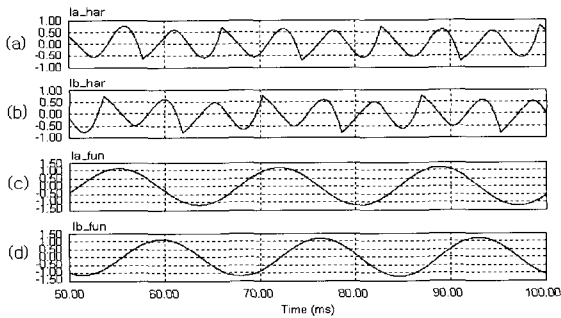


그림 6 검출된 고조파 전류와 기본파 전류 (a) 실제회로 고조파전류(Ia_har) (b)가상회로 고조파전류(Ib_har) (c) 실제회로 기본파전류(Ia_fun) (d) 가상회로 기본파전류(Ib_fun)

Fig. 6 Detected harmonic and fundamental current (a) Real circuit harmonic current(Ia_har) (b) Imaginary circuit current(Ib_har) (c) Real circuit fundamental current(Ia_fun) (d) Imaginary circuit current(Ib_fun)

실제회로의 고조파를 보상하는 신호로 사용되고, i_b^* 는 가상전류이므로 사용되지 않는다. 그림 7에서는 제안된 회로의 정류기 입력단 전류(I_{load}), 보상된 고조파 전류(I_{com}), 보상된 후 입력단 전류(I_{in})를 보여준다. 정류기 입력 단에서는 고조파를 포함하는 전체 부하단 전류가 출력되고, 순시 무효전력 고조파 검출기를 통과한 고조파는 능동전력필터에 입력되어 고조파 보상전류를 출력한다. 입력단 전류는 보상회로와 멀티레벨 능동 전력 필터에 의해 보상되어 정현파에 근접한 전류파형이 출력된다.

그림 8은 정류기 입력단 전류(I_{load})와 보상된 입력단 전류(I_{in})의 FFT분석 파형을 보여주고 있다. 보상 시스템을 통하여 입력단 전류는 기본파를 제외한 고조파 성분은 대부분 감소된 것을 알 수 있다.

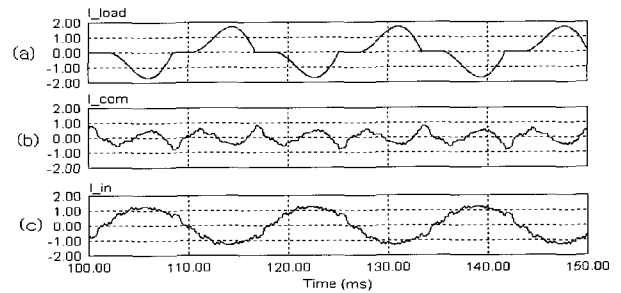


그림 7 고조파 보상된 파형 (a) 정류기 입력단 전류(I_load) (b) 인버터 보상전류(I_com) (c) 입력단 전류(I_in)

Fig. 7 The harmonic compensated waveform (a) Rectifier input side current(I_load) (b) Inverter compensation current(I_com) (c) Input side current(I_in)

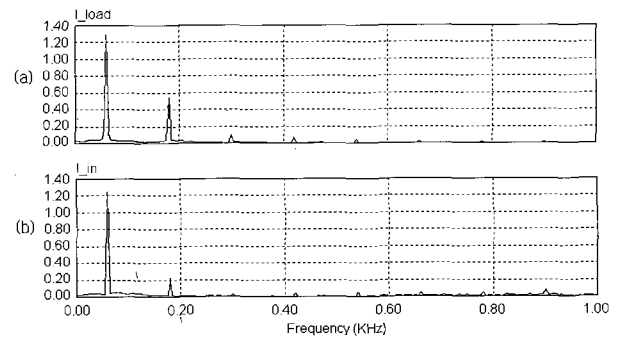


그림 8 검출된 고조파 FFT분석 (a)정류기 입력단 전류 (b) 보상된 입력단 전류

Fig. 8 FFT analysis of detected harmonic (a) Rectifier input side current (b) Compensated input current

5. 실험 결과

본 논문에서 제안된 회로는 시뮬레이션 결과를 바탕으로 하여 실험을 통하여 확인하였다. 그림 9는 설계된 실험 회로의 블록 다이어그램을 보여주고 있다. 실험 회로는 고조파 보상을 위한 멀티레벨 인버터와 부하 회로 및 제어기로 구성되었다. 제어기는 DSP (TMS320C31)을 이용하였다. 입력 부하단 전류와 멀티레벨 인버터 출력 전류, 입력 전압을 검출하여 MUX 회로를 통해 DSP로 입력되며, DSP내부 알고리즘에 의해 $\alpha-\beta$ 변환 후 게이트 드라이버를 통해 각 스위칭소자에 PWM(Pulse Width Modulation)신호를 인가하게 된다. 그림 10은 DSP에서 구현된 실제 회로와 가상회로의 전압과 전류의 파형을 보여주고 있다.

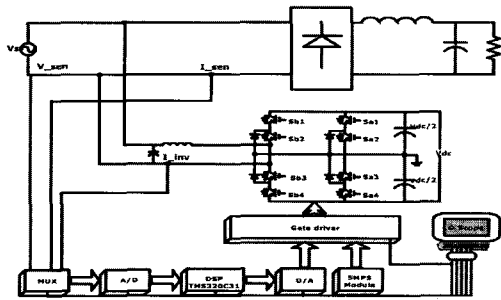


그림 9 회로 블록다이어그램
Fig. 9 The circuit block diagram

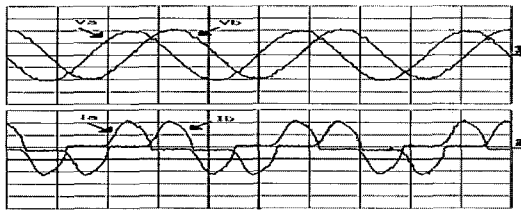


그림 10 실제회로와 가상회로의 전압-전류
Fig. 10 The voltage-current of real-imaginary circuits

표 1은 시뮬레이션과 실험에 사용된 회로 파라메타를 보여주고 있다.

표 1 시뮬레이션과 실험 파라메타
Table 1 Simulation and experiment parameter

| 파라메타 | 시뮬레이션 | 실험 |
|------------|--------|--------|
| 입력전압 Vac | 50Vac | 50Vac |
| 필터 인덕터(L) | 2mH | 2mH |
| 필터 커패시터(C) | 4700uF | 4700uF |
| 부하(R) | 25 Ω | 25 Ω |

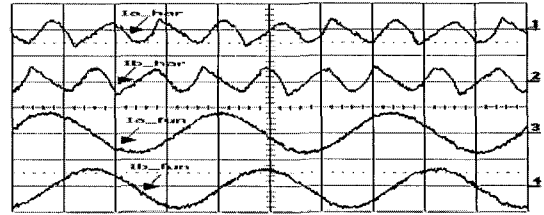
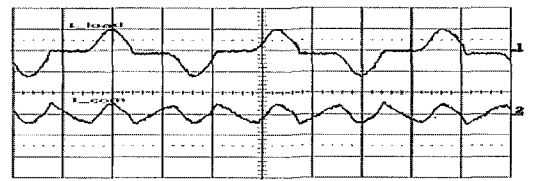
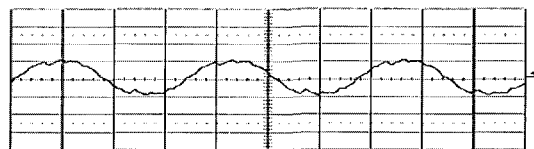


그림 11 검출된 고조파 전류
Fig. 11 FFT analysis of detected harmonic currents

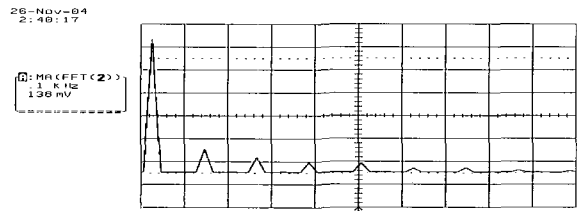


(a)

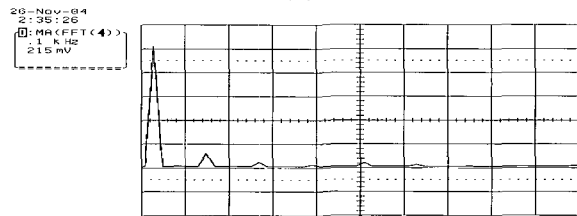


(b)

그림 12 고조파 보상된 파형 (a)정류기 입력단 전류(I_load)와 보상 전류(I_com) (b)입력 전류(I_in)
Fig. 12 The harmonic compensated waveform (a) Rectifier input side current(I_load) and compensation current(I_com) (b)Input current (I_in)



(a)



(b)

그림 13 검출된 고조파 FFT분석 (a)정류기 입력단 전류 (I_load) (b) 입력단 전류(I_in)
Fig. 13 FFT analysis of detected harmonic (a) Rectifier input side current(I_load) (b) Input current (I_in)

그림 11은 DSP내부에서 검출된 실제전류(Ia)와 가상 전류(Ib)의 고조파 성분과 기본과 성분을 보여주고 있다. 그림 12는 정류기 입력단 전류(I_{load})와 멀티레벨 인버터 출력단 보상전류(I_{com}), 입력단 전류(I_{in})과 형을 보여주고 있다. 정류기 입력단 전류 파형은 능동 필터를 통하여 고조파 보상이 이루어 졌음을 알 수 있다. 그림 13(a)는 정류기 입력단 전류의 FFT분석 파형을 그림 13(b)는 입력단 전류의 FFT분석 파형을 보여 주고 있다. 정류기 입력단 전류에 비해 입력전류의 고 조파가 현저하게 감소됨을 알 수 있다.

본 회로시스템의 THD는 시뮬레이션 결과에서 3.6%, 실험 결과에서는 4.1%를 나타내었다. 그리고 제어회로가 간단하므로 정상상태 응답속도는 거의 0sec 이며, 제어 회로가 간단하다는 장점을 가지고 있다.

6. 결 론

본 논문에서는 단상 능동 전력 필터 시스템에 적용 할 수 있는 순시 무효전력 고조파 검출기를 이용한 고 조파 검출 방식을 제안하였다. 설계된 순시전력 검출 방법은 가상의 $\alpha-\beta$ 변환을 이용하여 단상 시스템에 서도 적용될 수 있도록 하였다. 순시전력 고조파 검출 방법은 특정 고조파 성분의 검출에는 용이하지 않지만, 전체 고조파를 검출할 수 있고 고조파 보상의 정 확성과 시스템 응답특성이 좋은 장점을 가지고 있다. 그리고 고조파 보상 인버터는 멀티레벨 인버터를 사용 하여 필터링 성능을 향상 시켰고, 멀티레벨의 특성에 의해 필터단의 전압-전류 정격을 감소시킬 수 있다. 제안된 방법은 시뮬레이션과 실험을 통해 입증 하였 다.

본 연구는 한국과학재단 목적기초연구 (R01-2002-000-00497-0) 지원으로 수행되었음

참 고 문 헌

[1] 광상신, 이무영, 최연호, 임성운, 권우현, “부하전류 추정 기법에 의한 단상 능동전력필터 제어”, *전력전자학회 논문지* 제5권 제 4호, 2000.8. pp. 335-342.
 [2] A.Nakajima et al. "Development of active filter with series resonant circuit." IEEE PESC, Annu. Meeting, 1988, pp. 1168-1173.
 [3] 한석우, 최규하, “순간 전압변동 보상 기능을 갖는 3상 하이브리드형 직렬 능동전력필터”, *전력전자학회 논문지*,

제5권 6호, 2000. pp. 735-738.

[4] Fang-Zhang Peng, Hirofumi Akagi, Nabae, "A study of active power filters using quad-series voltage-source PWM converters for harmonic compensation," *IEEE Transactions on Power Electronics*, Vol.5, No1, January. 1990. pp. 9-15.
 [5] Toshihiko Tanaka, Hirofumi Akagi, "A new method of harmonic power detection based on the instantaneous active power in three-phase circuits", *IEEE transactions on power delivery*, Vol. 10. No.4, October 1995.
 [6] 김영조, 허진석, 김영석, “회전좌표계를 이용한 단상능동 전력필터의 제어방법에 관한 연구”, *전력전자학회 논문지*, 제8권 6호, 2003. pp. 576-584.
 [7] Tolbert. L. M, Habetler. T.G "Novel multilevel inverter carrier-based PWM methods" *Industry Applications*, IEEE Transaction on 35,5, 1999, pp. 1098-1107.

저 자 소 개



김윤호(金倫鎬)

1949년 6월 20일생. 1974년 서울대 공대 전기공학과 졸업. 1987년 미국 Texas A&M대학 졸업(공학). 현재 중앙대 전자전 기공학부 교수. 2003년 당 학회 회장 역 임. 2004년~현재 당 학회 고문.



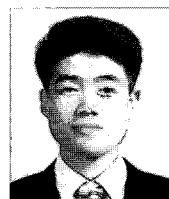
김수홍(金洙弘)

1976년 8월 11일생. 2002년 삼척대 제어 계측공학과 졸업. 2004년 중앙대 전자전 기공학부 대학원 졸업(석사). 2005년 현재 동 대학원 전자전기공학부 박사과정.



김성민(金聖珉)

1977년 3월 15일생. 2003년 중앙대 전자 전기공학부 졸업. 2005년 동 대학원 전자 전기공학부 석사과정.



이강희(李康熙)

1969년 5월 23일생. 1995년 중앙대 전기 공학과 졸업. 1997년 동 대학원 전자전 기공학부 졸업(석사). 2005년 현재 동 대학 원 전자전기공학부 박사과정.