

## 승압형 컨버터를 이용한 SRM의 구동시스템 역률개선

尹溶湖\*, 金才文\*\*, 李泰遠\*, 元忠淵†, 金學成\*\*\*

### Power Factor Correction of Switched Reluctance Motor Drive System using Boost Converter

Yong-Ho Yoon, Jae-Moon Kim, Tae-Won Lee, Chung-Yuen Won, and Hack-Seong Kim

#### 요약

SRM은 간단하면서 견고한 전동기 구조, 넓은 속도범위에 걸쳐 고효율, 탁월한 제어성능 등을 가지고 있다. 그러나 SRM의 전원부에는 일반적으로 다이오드 정류기를 사용하고 정류기의 출력단에 평활용 커패시터를 사용한다. 따라서 입력진류 파형은 폭이 좁은 펄스형태의 전류를 발생하게 되며 많은 고조파의 성분을 포함하여 제어시스템의 오동작을 발생하게 되는 원인이 된다. 본 논문에서는 energy-efficient C-dump 컨버터의 입력 전원부에 승압형 컨버터를 연결하여 고조파 성분을 저감하여 역률을 개선하는 구동시스템에 관하여 연구하였다. SRM제어를 위해 저 가격의 원칩 80C196KC와 각도제어를 위해 EPROM을 이용하였다. 시뮬레이션과 실험을 통하여 제안된 시스템의 역률 개선을 확인하였다.

#### ABSTRACT

Switched Reluctance Motor(SRM) offers the advantages of simple and robust motor construction, high speed and high efficiency over a wide operating range of torque and speed, excellent controllability. However SRM has the disadvantages of high current harmonics, and low power factor because the required output of speed and torque is produced by the discontinuous and loss of power system, and brings about the incorrect operation of electronic system. This paper deals with an energy efficient converter fed SRM system with the reduced harmonics and improved power factor. The validity of the proposed scheme is verified via experiments. We are implemented the proposed control system using 80C196KC micro-controller.

**Key Words :** Switched Reluctance Motor, Harmonic Current, Power Factor Correction(PFC), Energy efficient C-dump converter

#### 1. 서 론

\*교신저자 : 정희원, 성균관대 정보통신공학부 교수  
E-mail : won@yurim.skku.ac.kr  
\*\*정희원, 성균관대 메카트로닉스공학과 박사과정  
\*\*\*정희원, 한국철도대학 철도차량전기과 전임강사  
...정희원, 동양공업전문대학 자동화시스템과 부교수  
접수일자 : 2004. 7. 21      1차 심사 : 2004. 8. 10  
2차 심사 : 2004. 10. 14      3차 심사 : 2004. 12. 29  
심사완료 : 2005. 1. 4

오늘날 전력전자 기술의 발달로 회로망에서의 부하가 선형회로만 존재하는 것이 아니라 비선형 부하도 많이 존재하여 전원부에 고조파 성분을 포함하는 경우가 많다. 특히, 전력전자 분야에서 다루는 전력변환 시스템은 전력용 반도체 소자가 포함된 회로망이며 이러한 전력변환 시스템의 입력과 출력 파형은 전력용 반도체 소자의 주기적인 스위칭에 의하여 얻어지므로 비정현 주기성 전압과 전류를 갖는다.

일반적으로 스위치드 레벨터스 전동기는 DC전압을 전원으로 사용하므로 교류 전원으로부터 전동기의 정격전압에 맞는 직류 전압을 얻기 위해서 다이오드 정류회로를 사용한다.

다이오드 정류회로에 용량이 큰 커패시터 필터를 부착한 시스템은 회로가 간단하고 가격이 저렴하여 가장 많이 이용되고 있다.

그러나 출력단에 평활용 커패시터를 사용하는 다이오드 정류회로는 교류입력전압이 필터 커패시터의 충전 전압의 크기를 초과할 때만 전류가 흐른다. 따라서 출력전압 맥동이 크고 교류측 전류가 불연속적이며, 돌입전류에 가까운 펄스형태의 전류가 흐르게 되어 입력단에 많은 양의 고조파 전류가 함유된다. 역률이 낮으면 전원의 효율이 나빠지게 되고 전자파 장해는 기기의 고조파 전류의 유입으로 인한 과열, 소손, 이상음, 진동음이 발생하게 된다. 또한 고조파 전압에 의한 기기의 오동작이 일어나게 된다<sup>[1]</sup>.

최근에 이러한 정류기의 고조파 문제를 해결하기 위하여 고조파 규제와 역률 개선 정류기 개발에 많은 관심과 연구가 되어 왔다. 이에 유럽 주요 15국가를 포함하는 유럽연합회(EU)는 1996년에 고조파 규정에 대하여 CE 마크 취득을 의무적인 조항으로 채택하였다. 유럽 표준 EN61000-3-2는 40번째 고조파까지 기본주파수의 배수에 대해 입력전류에 고조파 제한을 설정하였다<sup>[2]</sup>.

본 논문에서는 SRM 구동용 컨버터의 입력 전원부에 AC/DC 승압용 컨버터를 연결하여 고조파성분을 저감하여 역률을 개선하는 구동시스템에 관하여 연구하였다<sup>[3]</sup>. SRM제어를 위해 저 가격의 원칩 80C196KC와 각도제어를 위해 EPROM을 이용하였다. 시뮬레이션과 실험을 통하여 제안된 시스템의 역률 개선을 갖는 것을 확인하였다.

## 2. 역률 보상 회로를 가진 Energy efficient C-dump 컨버터

그림 1은 승압형 컨버터 역률개선 회로의 기본 구성을 보여주고 있다. AC 입력전압을 정류하기 위해서 인덕터 앞단에 다이오드 정류기가 있고 교류를 직류로 변환시키는 입력 커패시터는 승압형 컨버터 출력단에 위치한다. 커패시터가 입력 다이오드 다음에 위치한다면 노이즈 저거용으로 사용된다.

승압형 컨버터 출력단의 전압은 항상 일정하지만 입력단의 전류는 입력단의 반파 정류 전압에 의해 제어

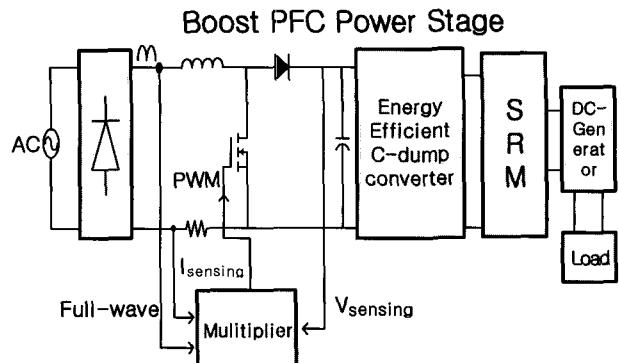


그림 1 승압형 컨버터 역률개선 회로의 블럭도  
Fig. 1 Block diagram of a boost converter PFC circuit

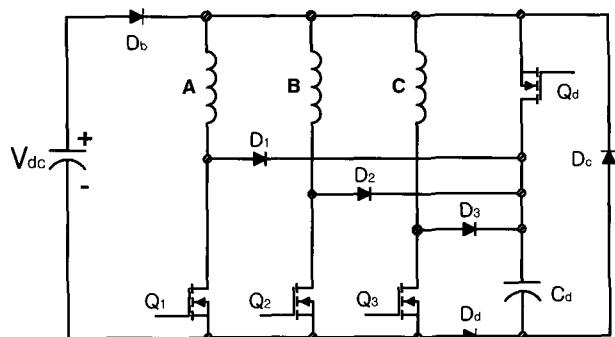


그림 2 Energy efficient C-dump 컨버터  
Fig. 2 Energy -efficient C-dump converter

가 된다<sup>[4]</sup>.

SRM의 전원측에 역률 보상 제어회로는 EMI가 적은 일정스위칭 방식을 채택하고 매우 적은 오차를 갖는 평균도통 전류제어방식을 사용하였다.

PFC제어기는 단일 입력역률을 달성하기 위하여 입력전류를 검출된 입력전압 파형에 강제로 추종하게 하는 방식을 사용하여 입력전류와 출력 전압을 동시에 제어한다. 즉 전류 루프는 선전압에 의해 지령값을 갖게 되고 출력전압은 전류지령 신호의 평균 진폭 변화량에 의해서 제어된다.

이와 같은 동작의 반복으로 출력에는 직류 전력이 얻어지는데, 입력측의 전류는 펄스이더라도 각 주기의 최대값이 정현상에 있으므로 평균값 취하면 최종적으로 입력전압 파형과 같은 정현파로 된다.

그림 2에 일반적인 C-dump 컨버터와 비교했을 때 비대칭 컨버터처럼 두상이 중첩이 되어 토크 리플을 줄일 수 있고 C-dump 컨버터의 특징인 한 상당 한 개의 스위치만 사용을 하는 경제성 등의 장점을 가지고 있는 energy efficient C-dump 컨버터를 나타내었다.

데프 커패시터와 스위칭 소자의 전압정격은 기존의 C-dump 컨버터가 공급전압의 2배가 걸리는 것에 비해 공급전압의 1배로 감소되어 입력전압이 높은 시스템에서는 효율성이 더욱 높다. 또한 전동기의 쇄핑모드 동안에 상전류의 환류가 가능하므로 제어의 단순함을 가져온다.

그림 3은 energy efficient C-dump 컨버터의 4가지의 동작모드를 나타낸다.

모드 (a)에서  $Q_1$ 과  $Q_d$ 를 터온시켜 A상을 여자 한다. A상은 덥프커패시터  $C_d$ 의 에너지에 의해 공급되다가 (2) 공급전압레벨까지 감소하게 되면 blocking diode  $D_b$ 가 정방향 바이어스 되어 공급전압의 에너지가 A상으로 공급하게 된다(①).

이때의 상전류는 스위치  $Q_1$ 이 온과 오프를 스위칭 함으로써 일정한 레벨을 유지하게 된다.

모드 (b)에서 보는 바와 같이  $Q_1$ 이 터오프될 때 상전류는 스위치  $D_1$ 과  $Q_d$ 를 통해 환류 한다.

모드 (c)에서  $Q_1$ 과  $Q_d$  모두 터오프일 때 상권선의 에너지는 덥프 커패시터로 충전하게 된다.

데프 커패시터의 전압은 공급전압  $V_{dc}$ 보다 약간 높게 유지된다.

다이오드  $D_c$ 는 커패시터의 전압이 감소하여 공급전압  $V_{dc}$ 와 등전위가 될 때까지 환류상태를 유지시키며, 다이오드  $D_d$ 는 상의 감자시에 전류가 공급 측으로 흐르는 것을 막아준다.

모드 (d)에서 상 A가 감자되는 동안에  $Q_2$ 를 터온 함으로써 상 B가 여자 될 수 있음을 보여준다. 이것은 상전류가 중첩이 될 수 있음을 의미한다<sup>[5]</sup>.

### 3. 시뮬레이션

본 논문에서는 SRM 구동시스템의 입력측 역률제어가 포함된 전체 시스템의 시뮬레이션을 위해 PSIM을 사용하였다.

시뮬레이션은 크게 SRM과 회전자의 위치 검출을 위한 위치 제어부, 역률개선을 위해 사용한 승압형 컨버터와 energy efficient C-dump 컨버터부, 그리고 전동기의 각 상에 인가되는 전류를 제어하기 위한 히스테리시스 전류 제어부로 구성되었다.

시뮬레이션의 결과로서 그림 4(b)에서 커패시터 입력형 다이오드 정류기를 사용한 경우 고조파분석 결과 저차 고조파성분을 포함하고 있으며 역률은 약 0.54로 측정되었다.

그림 4(a)에서 PFC를 적용하지 않은 경우 즉, 브리

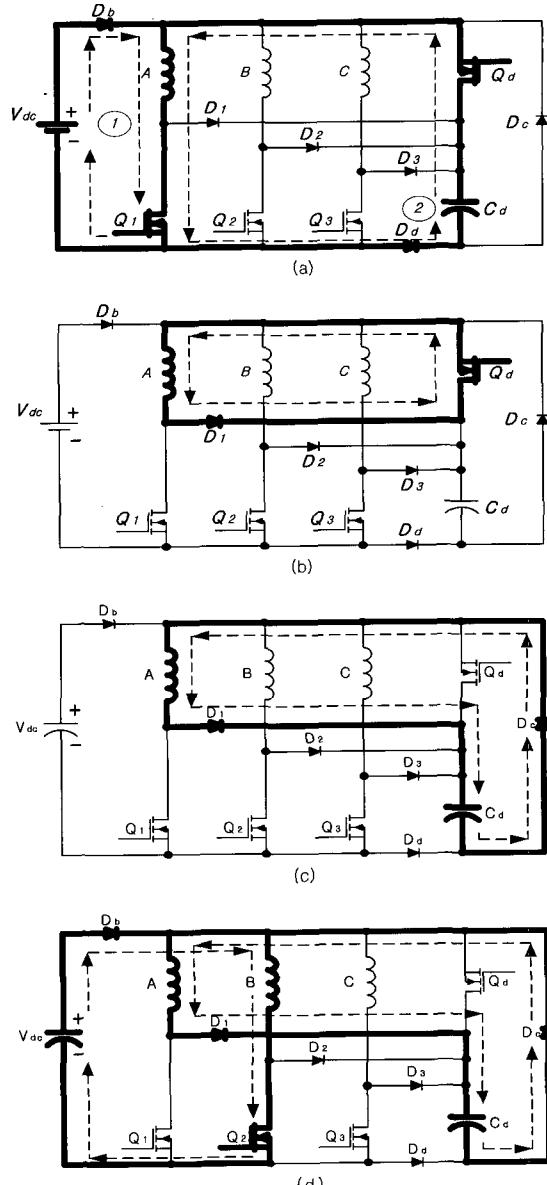


그림 3 Energy efficient C-dump 컨버터의 동작모드

- (a) 전도모드 (b) 환류모드
- (c) 전류모드-I (d) 전류모드-II

Fig. 3 Operating mode of energy-efficient C-dump  
(a) Conduction mode (b) Freewheeling mode  
(c) Commutation mode-I (d) Commutation mode-II

지 다이오드 정류기를 사용하면 입력전류파형이 폭이 좁은 펄스 형태의 전류를 발생하므로 저차 고조파의 발생과 역률저하가 나타난다.

그림 5(a)에서 역률개선 승압용 컨버터를 사용하면 입력전류가 입력전압의 형태를 추종함을 볼 수 있으며

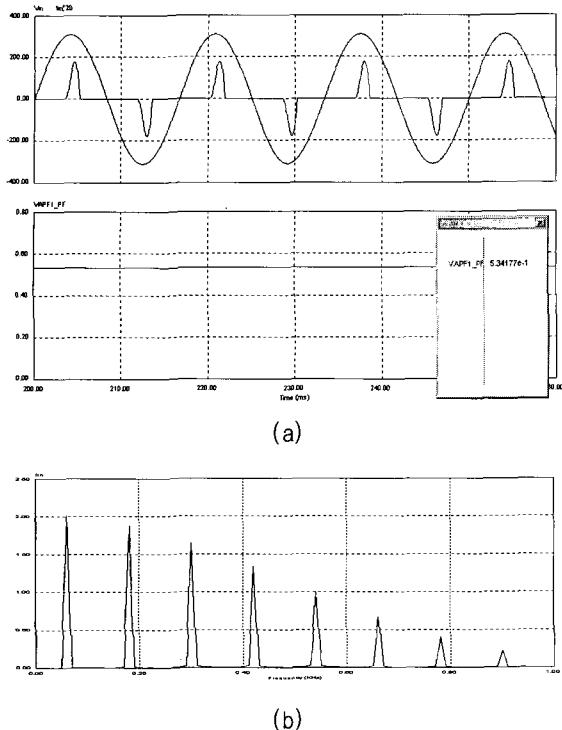


그림 4 PFC를 적용하지 않은 경우의 시뮬레이션  
 (a) 입력 전압 및 전류(200V/div, 5A/div, 10ms/div)  
 (b) 선전류 고조파분석(200Hz/div)

Fig. 4 Simulation without PFC circuit  
 (a) Input voltage and current(200V/div, 5A/div, 10ms/div)  
 (b) Harmonics spectra of line current(200Hz/div)

그림 5(b)에서 저차 고조파 전류성분이 많이 저감되어 역률은 약 0.99로 측정되었다.

그림 6은 500rpm에서 1000rpm으로 가변시 속도응답 특성을 나타내고 있다.

#### 4. 실험 결과

본 논문에서는 750W, 6/4pole SRM과 역률개선 승압용 컨버터를 사용하여 SRM 구동 시스템을 그림 7과 같이 구성하였다.

80C196KC를 사용하여 증분형 엔코더에서 나온 펄스로 속도를 계산하고, EPROM에 저장된 데이터를 이용해 각도제어를 하고 히스테리시스 전류제어를 하였다.

역률개선을 위해 입력단에 단상 AC/DC 승압형 컨버터를 삽입하였고 역률 보상 제어회로는 UC3854N을 사용하여 검출된 입력전압의 형태를 입력전류가 추종하도록 하였다.

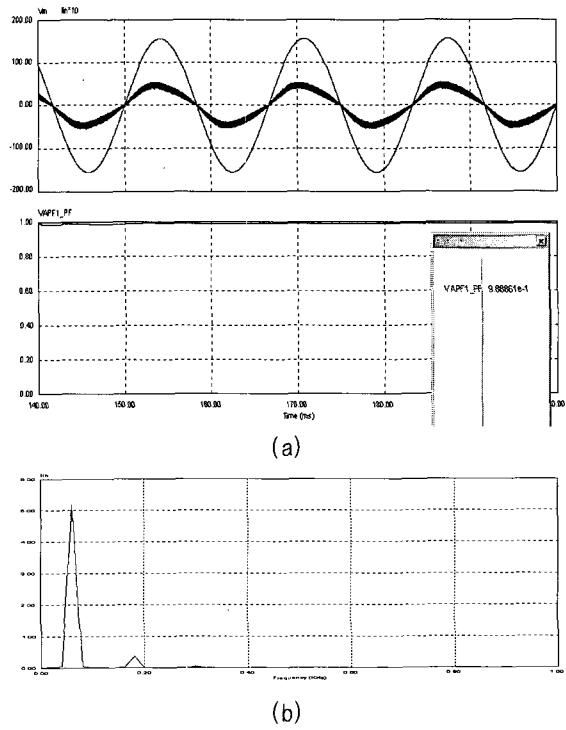


그림 5 PFC회로가 있는 경우의 시뮬레이션  
 (a) 입력전압 및 전류(100V/div, 10A/div, 10ms/div)  
 (b) 선전류 고조파분석(200Hz/div)

Fig. 5 Simulation with PFC circuit  
 (a) Input voltage and current(100V/div, 10A/div, 10ms/div)  
 (b) Harmonics spectra of line current(200Hz/div)

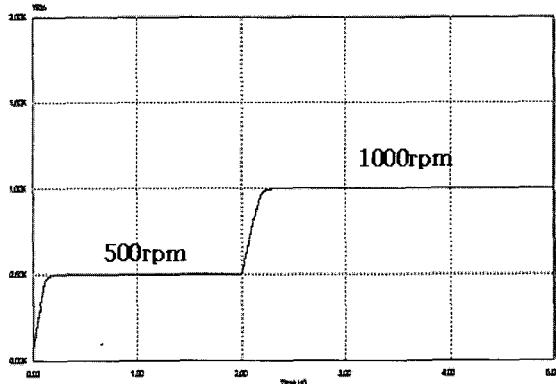


그림 6 속도응답특성(500rpm/div, 1s/div)  
 Fig. 6 Speed response characteristic

입력전원 110V를 사용하여 승압용 컨버터에 의해 energy efficient C-dump 컨버터로 입력되는 DC 입력 전원은 310V로 유지된다.

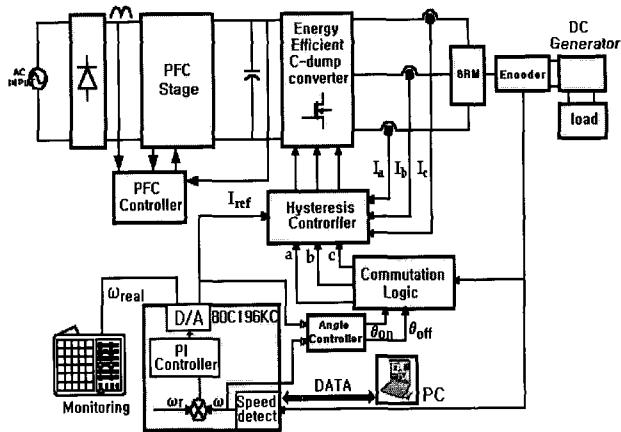


그림 7 SRM 구동 시스템의 블록도  
Fig. 7 Block diagram of SRM drive system

표 1은 사용된 전동기의 파라미터이다.

표 1 스위치드 릴렉턴스 전동기의 상수  
Table 1 Specification of SRM

정격 출력	750W
정격속도	1800rpm
고정자 극수	6
회전자 극수	4
상 저항	4.2Ω
최대 인덕턴스값	645mH
최소 인덕턴스값	150mH
상	3

그림 8의 (a)는 SRM의 속도가 1500[rpm]으로 구동할 때 PFC회로가 없는 경우의 입력전류 파형을 보여준다. 그림 (b)는 선전류 파형에 대한 고조파 분석결과로 많은 양의 저차 고조파 성분을 함유하고 있으며 입력 역률이 0.58로 측정되었다.

반면에 PFC회로를 가진 그림 9의 (a)에서 정현파형태의 입력전류를 나타낸다. 고조파 분석 결과 고조파 성분이 현저히 줄어들었고 입력 역률은 여러 번의 실험을 통해서 그 값들을 평균화한 값을 나타내었을 때 시뮬레이션 값과 비슷한 값을 얻었다.

그림 10은 전동기 속도에 따른 입력역률의 변화를 보여준다. 두 경우 모두 부하가 증가함에 따라 역률이 개선된다. 즉, PFC회로가 있는 경우에 회로가 없는 경우 보다 약 2배 가까이 역률이 보상되는 것을 볼 수 있다.

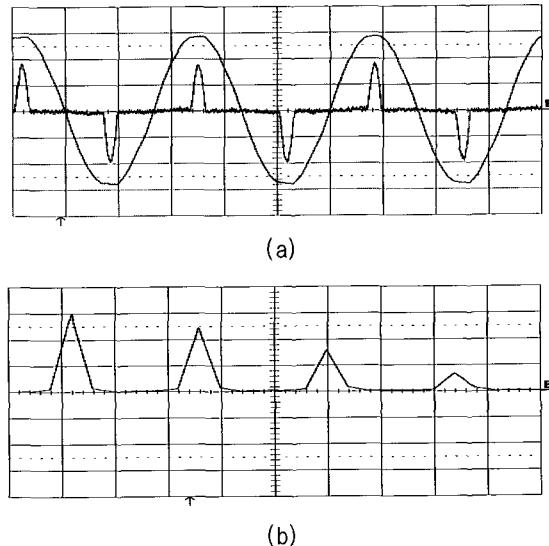


그림 8 PFC회로가 없는 경우의 실험결과(1500rpm)  
(a) 입력 전압과 전류(100V/div, 2A/div, 5ms/div)  
(b) 선전류 고조파 분석(50Hz/div)  
Fig. 8 Experimental result without PFC circuit at 1500rpm  
(a) Input voltage and current(100V/div, 2A/div, 5ms/div)  
(b) Harmonics spectra of line current(50Hz/div)

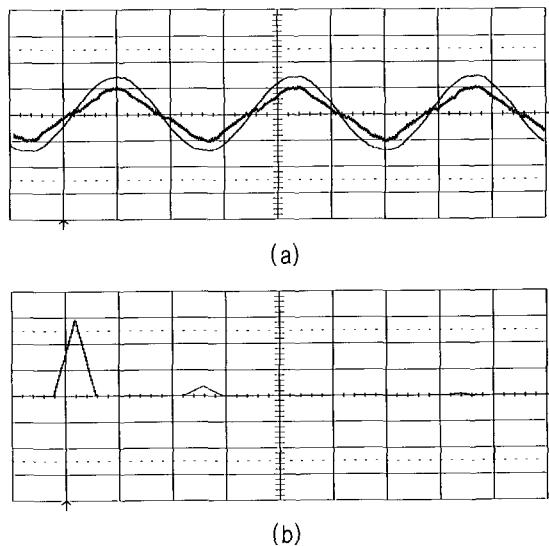


그림 9 PFC회로가 있는 경우의 실험결과(1500rpm)  
(a) 입력전압 및 전류(100V/div, 5A/div, 5ms/div)  
(b) 선전류 고조파 분석(50Hz/div)  
Fig. 9 Experimental result with PFC circuit at 1500rpm  
(a) Input voltage and current(100V/div, 5A/div, 5ms/div)  
(b) Harmonics spectra of line current(50Hz/div)

그림 10은 전체시스템의 속도 대비 효율로써 정격속도 1800rpm까지 PFC회로를 사용한 경우와 사용하지 않았을 경우 두 방식을 비교하였다.

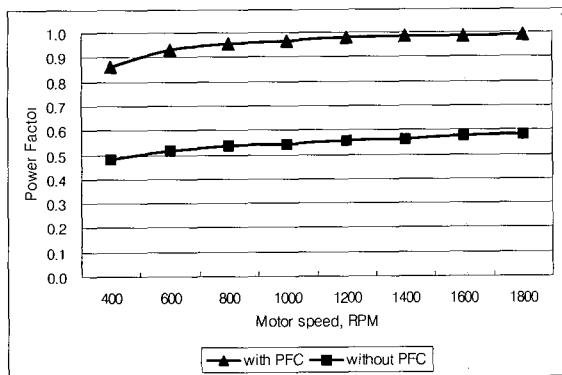


그림 10 PFC 회로가 있는 경우와 없는 경우의 속도 대비 역률  
Fig. 10 The power factor of overall drive systems with and without PFC circuit

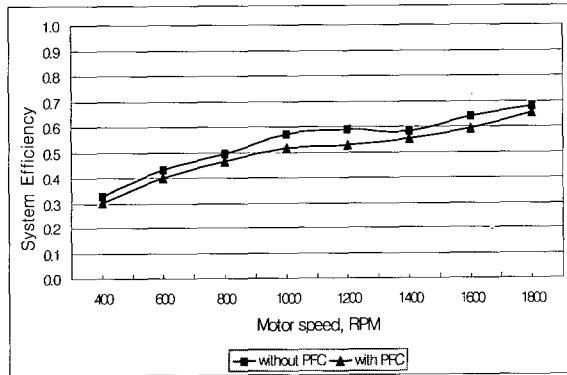


그림 11 PFC 회로가 있는 경우와 없는 경우의 전체시스템의 속도 대비 효율

Fig. 11 The efficiency of overall drive systems with and without PFC circuit

PFC회로를 사용한 경우 PFC회로를 사용하지 않은 경우 보다 효율이 약 4%정도 떨어지는 것을 볼 수 있다. 이것은 역률개선 승압형 컨버터의 시스템이 주로 인한 스위칭 손실에 의한 효율 저하로 사료된다.

그림 12는 1000rpm시 덤프 커패시터의 양단전압, 상전류 그리고 상전압 파형이다.

어드밴스 각도와 드웰각, 오프각도에 대한 데이터를 EPROM에 저장시키고 무부하 또는 부하 운전시 각도 제어를 할 수 있도록 하였고 부하 실험시 정격속도 1800rpm까지 가장 적합한 어드밴스 각도를 시행착오를 거쳐 실험에 의해  $9.6^\circ$ 로 결정하였다.

각 상의 기본 도통각은  $30^\circ$ 이며 1회전시 각 상에는 4회의 도통구간이 존재하며 SRM의 토오크식에 의해 상전류의 크기 및 상 인덕턴스의 회전자 위치에 대한 변화량에 비례한다.

최대 토오크를 발생하기 위한 어드밴스 각도는 상전류의 크기 및 회전자 속도에 따라 변하고 특히 고속

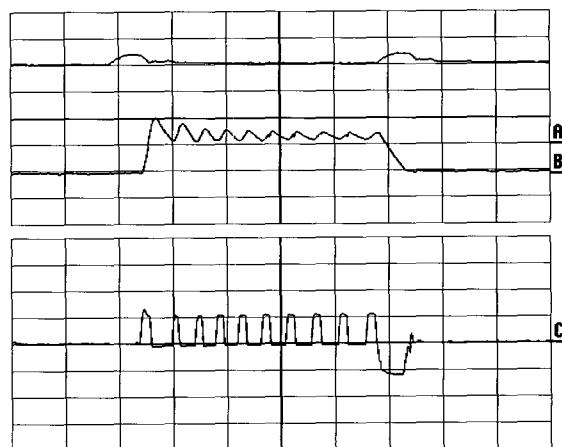


그림 12 전압 및 전류 파형 (1000rpm)

A : 덤프 커패시터 전압 (100V/div, 1ms)  
B : 상전류 (1A/div, 1ms)  
C : 상전압 (300V/div, 1ms)

Fig. 12 Waveforms of current and voltage at 1000rpm

A : Dump capacitor voltage (100V/div, 1ms)  
B : Phase current (1A/div, 1ms)  
C : Phase voltage (300V/div, 1ms)

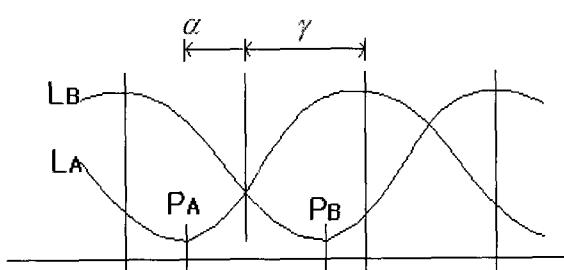


그림 13 상 인덕턴스 프로필

Fig. 13 Phase inductance profiles

으로 운전시 발생되는 토오크는 많은 영향을 받기 때문에 어드밴스 각도를 크게 하여야 한다. 그러나 고속 운전을 위하여 어드밴스 각도를 너무 크게 설정해 놓으면 전동기의 회전자를 처음 기동시킬 때 회전자의 위치에 따라 어느 구간에서는 기동이 되지 않거나 반대로 회전하는 경우가 발생한다.

그림 13은 회전자가  $P_A$  근처에 있을 때 A상을 여자시키면 토오크는 매우 작아 회전자를 구동시킬 수 있는 회전력을 발생시키지 못한다.

6/4구조에서 어드밴스 각도를  $15^\circ$  보다 작은 경우에는 인덕턴스 상승 구간을 포함하지 않으므로 기동상의 문제가 발생하지 않지만 어드밴스 각도가  $15^\circ$  보다 큰 경우에는 A상의 스위치가 턴 온이 되는 각이  $P_A$ 를 포함하게 되어 기동시 회전자가  $P_A$  근처에서 있을 때 기동이 되지 않는 경우가 있다.

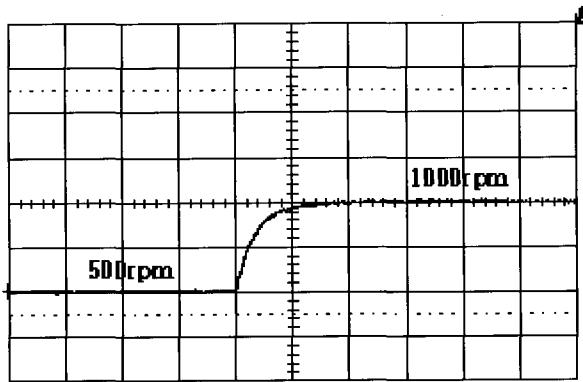


그림 14 속도응답특성 (500rpm/div, 0.2ms/div)  
Fig. 14 Speed response characteristic

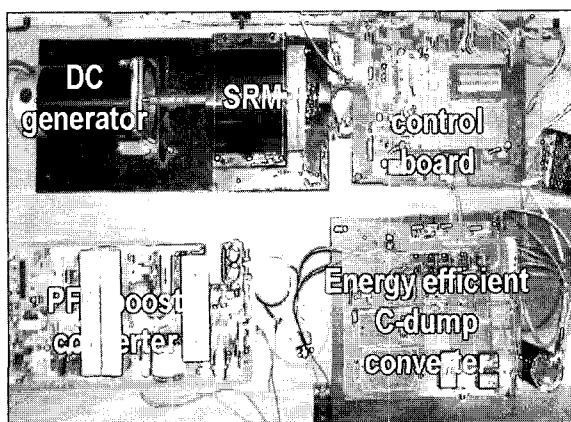


그림 15 전체 시스템  
Fig. 15 Hardware overview

또한 전류를 빨리 확립시키기 위해서는 높은 인가전압이 필요하다. 동일한 속도로 회전할 때 어드밴스 각도가 변함에 따라 인가되는 입력 전력은 비슷하지만 전압과 전류의 형태는 크게 변한다.

어드밴스 각도가 작은 경우는 큰 경우에 비해 인가

되는 전압은 크게 되고 상대적으로 전류는 작게 된다. 반대로 어드밴스 각도가 큰 경우는 작은 경우에 비해서 인가되는 전압이 작아도 되므로 속도는 더 증가시킬 수 있지만 전류의 크기가 더 크게 되므로 스위칭 소자의 제한을 받게 된다<sup>[6]</sup>. 그러므로 정격 속도로 회전하기 위해서 어드밴스 각도에 따른 전동기 최대 회전수의 관계를 실험을 통하여 가장 적합한 어드밴스 각도  $9.6^\circ$ 로 결정하였다.

그림 14는 SRM속도를 500rpm에서 1000rpm으로 가속시켰을 때 실제 속도응답특성을 나타내고 있다.

그림 15는 본 논문에서 사용된 SRM의 입력측 역률제어가 포함된 전체 구동 시스템을 나타내고 있다.

## 5. 결 론

본 논문은 AC 입력단의 다이오드 정류기에 의한 낮은 역률을 개선하고 전원 고조파 전류를 억제하는 것을 주목적으로 한다. 또한 SRM 구동 컨버터로서 energy efficient C-dump 컨버터를 적용하여 다음과 같은 결론을 얻었다.

- (1) 종래에 많이 사용되어 왔던 다이오드 정류기의 문제점인 입력전류의 저차 고조파 문제를 SRM의 전원측에 단상 AC/DC 승압형 컨버터와 역률 보상 제어회로를 사용하여 저차고조파 성분을 저감하였다.
- (2) PFC를 적용하지 않은 기존 다이오드 정류기의 경우 입력역률이 약 58%인 것에 반해 PFC를 적용한 경우 역률이 약 99%로 개선되었다.
- (3) SRM 구동용 컨버터로 비대칭 컨버터처럼 전류중첩의 기능을 가지고 있어서 토크 리플을 줄일 수 있고 경제적인 측면에서 우수한 energy efficient C-dump 컨버터를 적용하였다.

이 논문은 산업자원부에서 시행한 전력산업 인프라 구축 지원사업에 의해서 수행된 연구 결과입니다.

## 참 고 문 헌

- [1] 조정구, “역률보상회로의 최근 연구 동향”, 전력전자학회지, 제3권 제2호 pp. 22-29, 1998. 3.
- [2] Jurgen Reinert, Stefan Schroder, “Power Factor

- Correction for Switched Reluctance Drives”, IEEE, Vol. 49, No. 1, 2002.
- [3] R. Krishnan and S. Lee, “Effect of Power Factor correction Circuit on Switched Reluctance Motor Drives for Appliances”, IEEE/APEC, pp. 83-89, 1994.
- [4] Philip C. Todd, “UC3854 Controlled Power Factor Correction Circuit Design”, Unitrode Application Note, 1994.
- [5] Sayeed Mir, “Energy efficient C-dump Converters for Switched reluctance Motors”, IEEE Transaction on Power Electronics Vol. 12, No. 5, pp. 912-921, 1997.
- [6] 조관열, 임준영, 신두진, 김창현, 김정철, “고속회전을 위한 Switched Reluctance Motor의 Advance Angle 변화에 따른 특성해석” 대한전기학회, pp. 321-324, 1995. 7.
- [7] Y.A.Kwon, K.J.Shin, and G.H.Rim, “SRM Drive system with Improved Power Factor”, IEEE/IECON, pp. 541-545, 1997.
- [8] 빈재구, 이정한, 조승현, 박성준, 김철우, “단상 SRM 구동을 위한 1단 방식 역률보상형 컨버터 개발”, 전력전자학회지, 제8권 제8호, pp. 519-526, 2003. 12.
- [9] 김희준, “스위칭 전원의 기본 설계” pp. 321-345, 2002. 1.
- [10] 윤성필, 신진호, 김경수, “PFC 제어용 IC에 관한 소개”, 전력전자학회지, 제6권 제1호 pp. 37-40, 2001. 1.
- [11] IEEE Std 519-1992, “IEEE recommended practice and requirements for harmonic control in electrical power systems”, IEEE Std, April 12, 1993.



### 이태원(李泰遠)

2000년 성균관대 메카트로닉스공학과 졸업(석사). 2002년~현재 동 대학원 메카트로닉스공학과 박사과정.



### 원충연(元忠淵)

1978년 성균관대 전기공학과 졸업. 1980년 서울대 공대 대학원 전기공학과(석사). 1987년 동 대학원 전기공학과 졸업(공박). 1991년 12월~1992년 12월 미국 테네시 주립대학 전기공학과 방문교수. 현재 성균관대 정보통신공학부 교수.



### 김학성(金學成)

1989년 성균관대 전기공학과 졸업. 1991년 동 대학원 전기공학과 졸업(석사). 1996년 동 대학원 전기공학과 졸업(공박). 1996년~1997년 한국전기연구원(Post Doc.). 1997년~현재 동양공업전문대학 자동화 시스템과 부교수.

## 저자소개



### 윤용호(尹溶湖)

2002년 성균관대 메카트로닉스공학과 졸업(석사). 2002년 LG전자 DDM사업부 입사. 2003년~현재 동 대학원 메카트로닉스공학과 박사과정.



### 김재문(金才文)

1994년 성균관대 전기공학과 졸업. 1996년 동 대학원 졸업(석사). 2000년 2월 동 대학원 졸업(공박). 2000년~2004년 현대모비스(주) 기술연구소 선임연구원. 2004년 3월~현재 한국철도대학 철도차량전기과 전임강사.