

논문 2005-42SC-3-10

부하 환류모드를 갖는 새로운 하프 브리지 공진형 인버터

(A Novel Half-Bridge Resonant Inverter With Load Free-wheeling Modes)

연재을*, 조규민**, 김희준***

(Jae-Eul Yeon, Kyu-Min Cho, and Hee-Jun Kim)

요약

본 논문에서는 새로운 하프브리지 공진형 인버터 토폴로지와 디지털 제어회로를 제안하였다. 제안된 인버터는 부하환류 모드를 제공함으로써 펄스폭 변조방식을 통해 출력을 제어할 수 있다. 따라서 부하측 고유 공진주파수를 추종하는 PWM 제어가 적용될 경우, 부하측 임피던스가 변화하는 조건하에서도 인버터 출력단의 변위율을 항상 1로 유지할 수 있다. 본 논문에서는 제안된 하프브리지 공진형 인버터의 동작원리와 전기적 특성 및 통상의 하프브리지 인버터와 비교한 손실해석에 대하여 고찰하였고, 제안된 알고리즘을 구현하기 위한 디지털 제어회로를 제시하였다. 또한 제안된 인버터의 유효성을 확인하기 위한 실험을 통해서 얻은 결과를 제시하였다.

Abstract

This paper proposes a new circuit topology of the half-bridge resonant inverter and presents its digital control scheme. As the proposed half-bridge inverter can be operated in the load-free-wheeling modes, pulse width modulation (PWM) control method can be used for the output power control. The proposed half-bridge inverter can keep unity output displacement factor under the load-impedance varying conditions, if a new PWM control scheme based on the resonant frequency tracking algorithm is adopted. In this paper, the operation principle, electrical characteristics and detailed digital control scheme of the proposed half-bridge resonant inverter and loss analysis comparing with a conventional half bridge inverter is described. The experimental results of the proto-type experimental setup to verify the validity of the proposed half-bridge resonant inverter are presented and discussed.

Keywords : Resonant frequency tracking algorithm, Resonant Inverter, Load Free-Wheeling Modes

I. 서론

전력전자의 많은 응용 분야에서 공진형 인버터가 이용되고 있다. 특히 유도가열, 전자식 안정기, 초음파 모터 구동전원 등 고주파 교류전원이 필요한 요소에 공진

형 인버터가 주로 사용된다. 이들 공진형 인버터의 경우, 출력 주파수에 비례하는 스위칭 주파수로 스위칭을 행하기 때문에 스위칭 손실이 전체 시스템의 효율에 큰 영향을 미친다. 따라서 시스템의 효율 향상과 스위칭 소자의 스트레스를 줄이기 위하여 영전압 스위칭 및 영전류 스위칭 기법을 적용하고 있으며, 풀 브리지 인버터의 경우에는 출력전압의 고조파 발생을 줄이기 위해 Phase Shift 스위칭 기법이 적용되기도 한다. 한편, 출력전력을 제어하기 위해서 펄스폭 변조법, 펄스 주파수 변조법 등을 적용하고 있다.^[1-3]

공진형 인버터에서 인버터 출력단은 공진을 위해 삽입한 공진 소자 및 부하로 이루어져 있으므로 부하의

* 학생회원, 한양대학교 메카트로닉스 공학과
(Dept. of Mechatronics Engineering, Hanyang Univ.)

** 정회원, 유한대학 정보통신과
(Dept. of Information and Communication, Yuhan College)

*** 정회원, 한양대학교 전자·컴퓨터 공학부
(School of Electrical & Computer Science Engineering, Hanyang Univ.)

접수일자: 2005년1월8일, 수정완료일: 2005년5월4일

상태에 따라 인버터 출력단의 등가 고유 공진 주파수는 변동하게 된다. 결국 고유 공진 주파수가 변화하는 시스템의 전력을 가장 효율적으로 제어하는 방법은 인버터 출력 주파수를 시스템의 고유 공진 주파수에 추종시키는 방법이 된다. 현재 가장 많이 적용하고 있는 펄스 주파수 변조법의 경우, 시스템의 유·무효전력을 적절히 제어하는 것으로써 부하의 전력 제어를 수행하므로 경우에 따라서는 매우 나쁜 역률로 시스템을 운전시키는 결과를 초래한다. 특히 경부하에서 인버터 출력전압과 전류간의 위상차가 커지게 되므로 저역률 운전 때 따른 시스템 효율저하가 큰 단점으로 지목되고 있다.^[4-6]

본 연구에서는 부하 환류모드를 제공하는 새로운 하프브리지 공진형 인버터를 제안하였고, 이를 변화하는 부하의 상태에 대응하여 부하의 고유 공진주파수를 추종할 수 있는 펄스폭 변조기법을 적용했을 경우에 대하여 기술하였다. 본 논문에서 기술하는 스위칭 방법은 출력전압의 펄스폭 변조에 의해 공진형 인버터의 출력단 기본파 역률을 1로 운전시켜 부하의 상태가 변하여도 항상 부하의 고유 공진주파수를 추종하게 되는 스위칭 방법이다. 종래의 경우, 이러한 펄스폭 변조법을 적용하기 위해서는 반드시 풀 브리지 인버터가 적용되어야 했다. 풀 브리지 인버터의 경우 항상 두 개의 스위치 소자가 도통되어야만 회로의 동작이 가능하다. 반면, 본 논문에서 제안하는 새로운 하프브리지 인버터의 경우에는 매 순간 단 한 개의 스위치 소자의 도통만으로 회로가 구성되므로 동일한 제어 성능을 가지면서도 소자의 도통손실은 풀 브리지 인버터에 비해 반감시킬 수 있다는 장점이 있다.^{[1][6]}

본 논문에서는 제안하는 새로운 하프브리지 공진형 인버터의 동작원리와 스위칭 알고리즘에 대하여 기술하였으며, 펄스 주파수 변조방식을 사용하는 통상의 하프브리지 공진형 인버터와 비교한 손실해석결과를 제시하였다. 또한 RLC 직렬 공진회로를 대상으로 실시해 얻은 실험결과를 통해 제안된 공진형 인버터의 유효성을 검증하였다.

II. 새로운 하프브리지 공진형 인버터

그림 1은 제안된 새로운 형태의 하프브리지 공진형 인버터의 주 회로를 나타낸다. 이는 통상의 하프브리지 인버터에 부하 환류모드를 제공할 수 있도록 하기 위하여 공진 소자를 포함한 부하단에 환류 모드용 스위치 소자 S_3 과 S_4 를 부가하고 부하 고유 공진주파수를 추

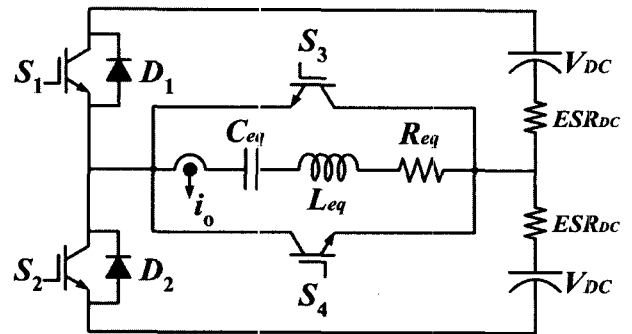


그림 1. 제안된 하프브리지 공진형 인버터의 주회로
Fig. 1. Configuration of the proposed half-bridge resonant inverter.

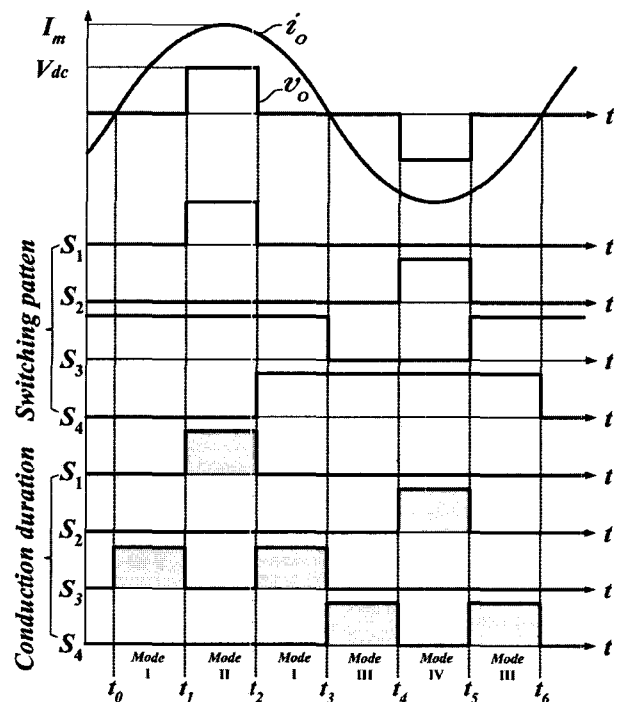
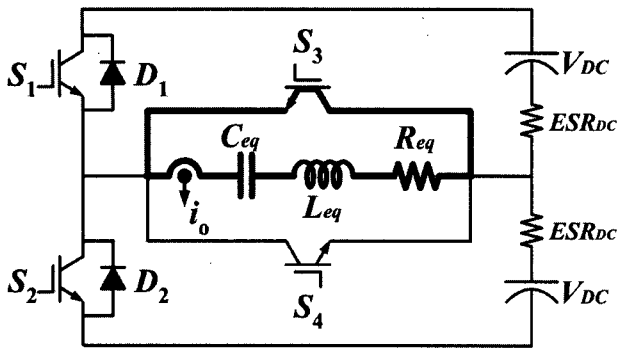


그림 2. 제안된 인버터의 출력전압 전류파형, 스위칭 신호패턴 및 전도구간

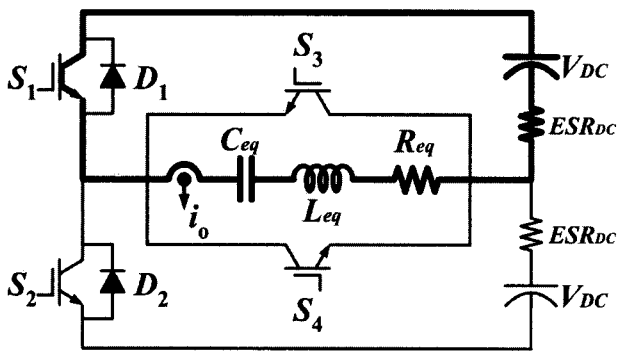
Fig. 2. Output voltage and current waveforms, switching patterns, and conduction configuration.

중하여 공진전류의 정 가운데에서 스위칭 신호가 발생할 수 있도록 하기위해 공진 전류검출기를 추가한 형태이다.

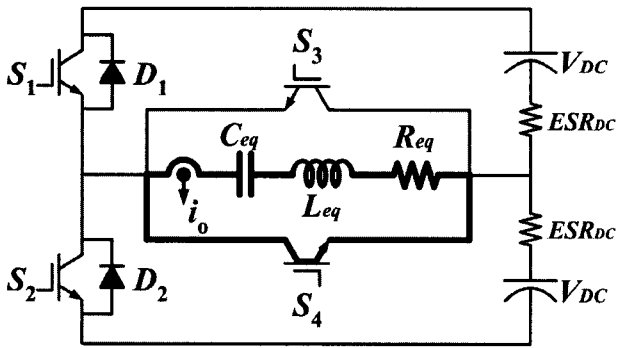
통상의 하프브리지 인버터의 경우, 그림 1의 스위치 S_1 또는 S_2 가 턴 온시 부하에 전력을 공급하는 파워링 모드와 다이오드 D_1 또는 D_2 를 통해 부하의 전력을 직류 전원측으로 환원시키는 회생모드로 그 동작이 구분된다. 이 경우, 풀 브리지 인버터가 갖는 부하 환류모드는 제공할 수 없기 때문에 근본적으로 통상의 인버터에 위상변위기법을 적용시키는 것은 불가능하다. 그러나 본 논문에서 제안된 하프브리지는 부하전류의 극성



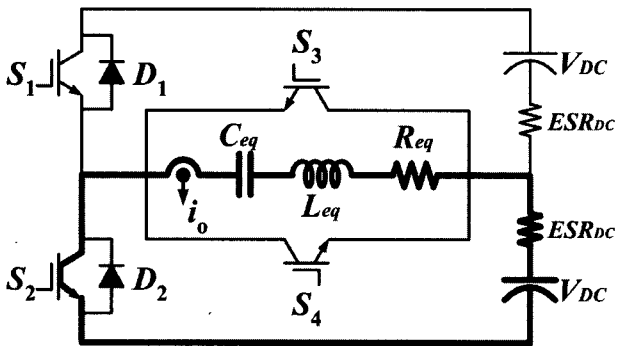
(a) 모드 I
(a) Mode I



(b) 모드 II
(b) Mode II



(c) 모드 III
(c) Mode III



(d) 모드 IV
(d) Mode IV

그림 3. 모드별 전류경로
Fig. 3. Current paths for each mode.

에 따라 스위치 S_3 또는 S_4 를 도통시킴으로써 부하 환류모드를 구성할 수 있기 때문에 인버터 출력전압을 ‘영’으로 만들 수 있다. 따라서 풀 브리지 인버터의 위상 변위기법을 적용하는 것과 동일한 효과를 얻을 수 있다.

제안된 인버터의 출력전압과 전류파형, 스위칭 신호 패턴 및 전도구간을 그림 2에 나타내었으며 각 모드별 전류 경로를 그림 3에 나타내었다. 주 스위치 S_1, S_2 는 통상의 하프브리지 인버터와 마찬가지로 부하에 전력을 공급하는 파워링 모드를 제공하지만, 주 스위치가 오프된 구간동안은 공진전류의 극성에 따라서 스위치 S_3 또는 S_4 를 도통시킴으로써 부하 환류모드를 구성할 수 있고 이 구간동안 출력전압은 ‘영’이 된다. 또한 인버터 출력전압은 항상 공진전류의 정 가운데에서 발생하게 되므로 결과적으로 출력전압과 공진전류간의 위상차는 발생하지 않는다. 따라서 기본파 역률 즉, 인버터 출력추진율을 1로 만들 수 있다.

1. 기존방식 인버터의 출력특성

기존의 하프브리지 공진형 인버터는 주파수 변조법을 통해 출력을 제어하므로 공진전류의 불연속모드를 방지하고 영전압 스위칭을 구현하기 위하여 스위칭 주파수를 항상 고유 부하 공진주파수 보다 높거나 같게 할 수 밖에 없다. 이 경우 스위치의 턴 온 시 영전압 스위칭을 확보할 수 있으나, 스위칭 주파수가 공진 주파수에 비해 지나치게 높을 경우 즉, 경부하일 경우 공진전류의 왜곡이 증가할 뿐만 아니라 출력전압과 공진전류간의 위상차가 커지게 되므로 전체적인 시스템 효율은 낮아지게 된다.

기존의 하프브리지 공진형 인버터의 출력전압을 푸리에 급수로 전개하면 출력전압의 기본파 성분의 실효값 $V_{o(1)}$ 은

$$V_{o(1)} = \frac{2\sqrt{2}}{\pi} V_{DC} \quad (1)$$

로 구해지며, 출력전력 P_o 및 역률 PF 는 다음과 같이 구해진다.

$$P_o = \frac{2\sqrt{2}}{\pi} V_{DC} I_{o2} \cos \phi \quad (2)$$

$$PF = \frac{2\sqrt{2}}{\pi} \cos \phi \quad (3)$$

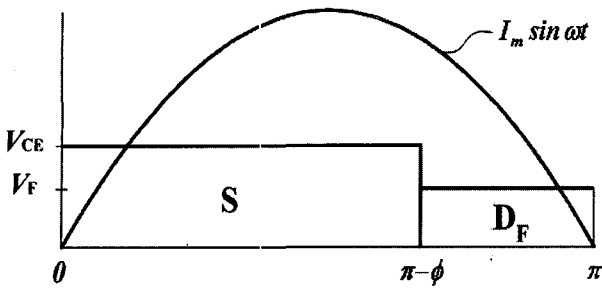


그림 4. 기존방식에서 반주기동안의 통전구간
Fig. 4. Conduction period for half cycle of the conventional inverter.

2. 기존의 하프브리지 공진형 인버터의 스위치 손실 특성

스위칭 시비율이 1이고 인버터 출력전압과 공진전류의 위상차가 없다고 가정하면 기존의 하프브리지 공진형 인버터의 출력은 최대가 되고 이때의 공진전류는 제안된 방식의 공진형 인버터의 공진전류 값과 같게 된다. 공진전류가 완전한 정현파라고 가정한다면 반주기 동안 기존의 하프브리지 공진형 인버터의 출력에 따른 스위칭 손실을 구할 수 있다.

그림 4는 기존의 하프브리지 공진형 인버터에 대해 공진전류의 반주기 동안의 스위치 손실특성을 보여준다. 기존 방식에 있어서 스위치 소자는 이론적으로 턴 온 및 턴 오프시 모두 영전압 스위칭이 이루어지므로 전도손실만 존재하게 된다. 따라서 전체 스위치 손실 P_{ts} 는

$$P_{ts} = P_{ts2} = \frac{I_m}{\pi} [V_{CE}\{1 - \cos(\pi - \phi)\} + V_F\{1 + \cos(\pi - \phi)\}] \quad (4)$$

가 된다.

3. 제안된 인버터의 출력특성

제안된 공진형 인버터 출력전류의 반주기를 샘플링 구간 T_s 라 하고, 시비율 D 에 해당하는 반주기 동안의 전압 출력구간을 T_d 라고 하면, 시비율 D 는 다음과 같다.

$$D = \frac{T_d}{T_s} \quad (5)$$

출력전압을 푸리에 급수로 전개하여 출력전압의 실효치 V_o 와 기본파분의 크기 $V_{o(1)}$ 을 구하면 각각

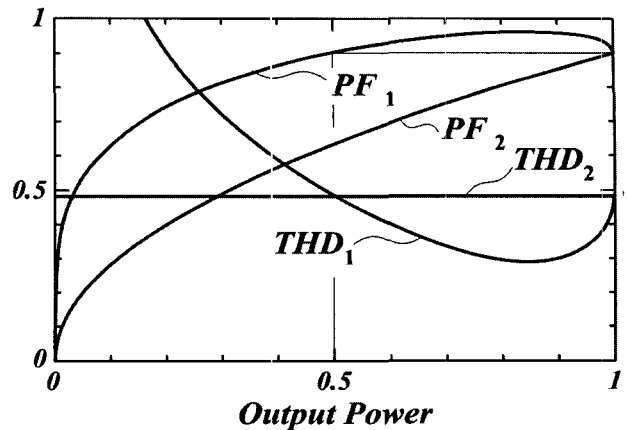


그림 5. 제안된 인버터의 출력특성
Fig. 5. Output characteristic of the proposed inverter.

$$V_o = V_{DC}\sqrt{D} \quad (6)$$

$$V_{o(1)} = \frac{2\sqrt{2}}{\pi} V_{DC} \sin \frac{D}{2} \pi \quad (7)$$

이 되며, 공진부하의 출력전류 i_o 를 완전한 정현파라고 가정할 경우 PWM 시비율에 따른 출력전류의 실효치 I_o 및 출력 전력 P_o 는 각각 식 (8)과 식 (9)와 같이 구해진다.

$$I_o = \frac{2\sqrt{2}}{\pi R_{eq}} V_{DC} \sin \frac{D}{2} \pi \quad (8)$$

$$P_o = \frac{8}{\pi^2 R_{eq}} V_{DC}^2 \sin^2 \frac{D}{2} \pi \quad (9)$$

제안된 인버터는 출력의 기본파 역률을 1로 제어할 수 있지만, 전압파형이 구형파이므로 이를 고려한 종합역률은 출력전압의 고조파 성분에 의해 1보다 작을 수 밖에 없다. 따라서 인버터 출력단의 종합역률 PF를 구하면

$$PF = \frac{P_o}{V_o I_o} = \frac{2\sqrt{2}}{\sqrt{D}\pi} \sin \frac{D}{2} \pi \quad (10)$$

가 되며, 출력전압의 THD는 다음과 같다.

$$THD = \sqrt{\frac{D\pi^2}{4(1 - \cos D\pi)} - 1} \quad (11)$$

식 (3) 및 식 (10), (11)을 종합해 동일 출력대비 기존 방식과 제안된 방식의 출력특성을 그림 5에 비교하였다. 그림 5에서 첨자 '1'은 제안된 방식이며 첨자 '2'는 기존 방식을 나타낸다. 기존방식의 경우 일정한 THD와

최대 출력전력 이외의 모든 구간에서 0.9이하의 역률을 나타내는 반면, 제안된 방식의 경우 50% 이상의 출력전력에 대해 기존방식보다 낮은 THD를 나타내며, 0.9 이상의 매우 높은 역률을 얻을 수 있음을 알 수 있다.

4. 제안된 인버터의 스위치 손실특성

제안된 인버터는 통상의 하프브리지 인버터와 같이 매순간 오직 하나의 스위치 소자만이 도통되므로 전도 손실은 기존의 하프브리지 공진형 인버터와 같다. 그러나 턴 온 및 턴 오프 순간 모두 하드 스위칭이 이루어짐으로 스위칭 손실은 스위칭 주파수가 높아질수록 불리해진다.

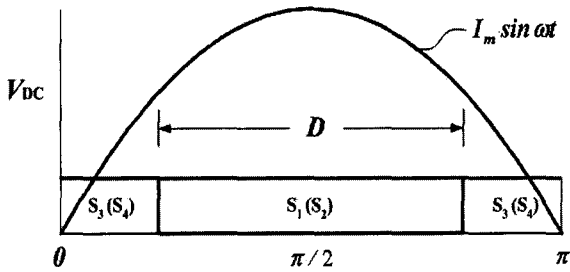
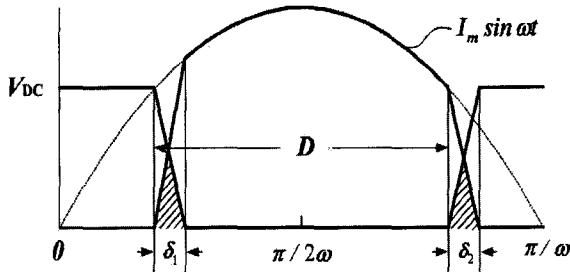
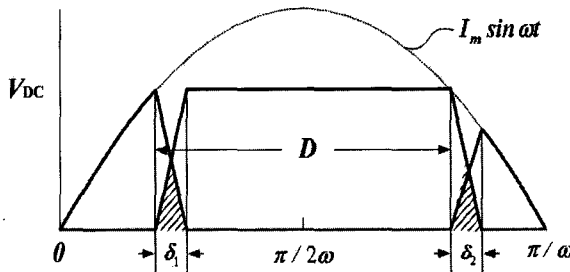


그림 6. 제안된 방식의 반주기 동안의 통전구간
Fig. 6. Conduction period of proposed inverter for the half cycle.



(a) 스위치 S₁, S₂
(a) Switch S₁, S₂



(b) 스위치 S₃, S₄
(b) Switch S₃, S₄

그림 7. 제안된 방식의 스위치 양단전압 및 스위치 전류
Fig. 7. Switch voltage and current of the proposed inverter.

공진형 인버터에 있어서 전체 스위치 손실은 공진전류의 반주기 구간동안 발생하는 손실의 평균값을 구하여 총합을 구하면 알 수 있다. 제안된 인버터 출력측 공진전류는 완전한 정현파이고 스위칭 신호는 이상적이라고 가정하였을 때 각 스위치 별 전도손실 및 스위칭 손실을 계산하기 위해 공진전류의 반주기를 구간별로 나누는 그림을 그림 6 및 그림 7에 나타내었다. 그림 6은 반주기 동안 각 스위치 소자들의 통전구간을 나타낸 것이며, 제안된 인버터의 주 스위치로 사용되는 S₁과 S₂에서의 스위치 전압과 스위치 전류파형과 환류 스위치 S₃ 및 S₄에서의 스위치 전압과 스위치 전류파형을 각각 그림 7(a) 및 그림 7(b)에 나타내었다. 그림 6을 토대로 하여 반주기 동안 발생하는 전도손실의 평균값 P_{cl}을 구하면 다음과 같다.

$$P_{cl} = \frac{2 V_{CE} I_m}{\pi} \quad (12)$$

또한, 반주기 동안 스위치 S₁, S₂에서 발생하는 스위칭 손실의 평균값 P_{sl-on}은

$$P_{sl-on} = \frac{w V_{DC}}{6\pi} \left[\delta_1 \cdot I_m \sin w \left\{ \frac{(1-D)\pi}{2w} + \delta_1 \right\} + \delta_2 \cdot I_m \sin w \left\{ \frac{(1+D)\pi}{2w} \right\} \right] \quad (13)$$

이며, 보조 스위치 S₃과 S₄의 스위칭 손실의 평균값 P_{sl-off}는

$$P_{sl-off} = \frac{w V_{DC}}{6\pi} \left[\delta_1 \cdot I_m \sin w \left\{ \frac{(1-D)\pi}{2w} \right\} + \delta_2 \cdot I_m \sin w \left\{ \frac{(1+D)\pi}{2w} + \delta_2 \right\} \right] \quad (14)$$

로 구해진다. 따라서 공진전류의 반주기 동안의 전체 스위치 손실의 평균값 P_{ts}는 다음과 같다.

$$P_{ts} = \frac{2 V_{CE} I_m}{\pi} + \frac{w V_{DC}}{6\pi} \left[\delta_1 \left\{ I_m \sin w \left(\frac{(1-D)\pi}{2w} + \delta_1 \right) + I_m \sin w \left(\frac{(1-D)\pi}{2w} \right) \right\} + \delta_2 \left\{ I_m \sin w \left(\frac{(1+D)\pi}{2w} \right) + I_m \sin w \left(\frac{(1+D)\pi}{2w} + \delta_2 \right) \right\} \right] \quad (15)$$

III. 공진주파수 추종 제어원리 및 PWM 신호발생 알고리즘

본 논문에서는 그림 8에서 나타낸 것과 같이 출력전

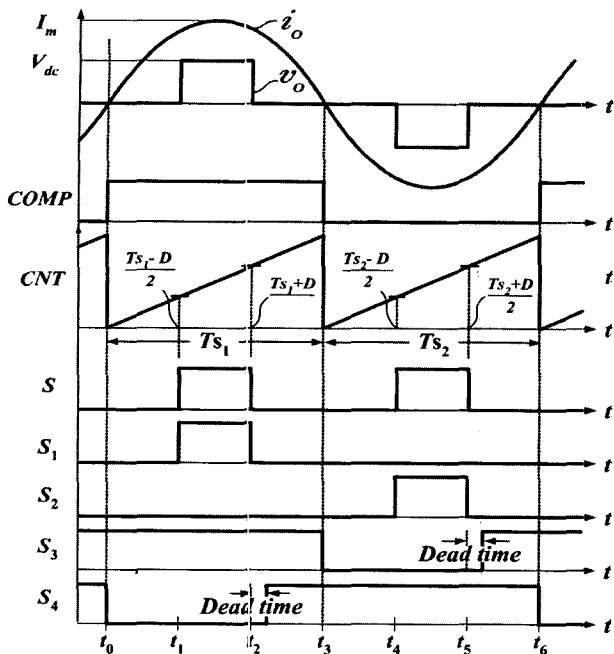


그림 8. 스위칭 신호발생 타이밍도
Fig. 8. Timing diagram of switching signal generation.

압을 항상 출력전류에 동기 시켜 부하의 고유 공진주파수를 추종함과 동시에 펄스폭 변조 방식을 적용하여 인버터 출력을 제어할 수 있는 스위칭 알고리즘을 제시하였다. 소요 출력전력에 따라 출력전압이 공진전류의 정가운데서 발생되도록 제어를 행하면 출력단의 기본파 역률이 1로 제어됨에 따라서 인버터의 스위칭 주파수가 부하의 고유 공진주파수와 동일하게 된다.

모든 상황을 이상적인 것으로 가정한다면, 그림 8에 나타낸 스위칭 타이밍도를 참고하여 양의 반 주기 동안 스위치 S₁과 S₃의 동작을 살펴보면 먼저, 스위치 S₃은 t_0 이전에 미리 턴 온 되어 출력전류가 양으로 절환 되는 순간 자연스럽게 도통됨으로써 부하 환류모드가 제공되어 출력전압은 '영'이 된다. t_0 순간부터 카운터 CNT가 동작하여 이전 공진전류의 반주기에 의해 계산된 T_s 와 시비율에 해당되는 T_d 로부터 계산된 t_1 시점에 이르게 되면 스위치 S₁이 턴 온 되어 전원 측으로부터 전력이 공급되는 파워링 모드로 전환된다. 카운터 값이 t_2 에 이르면 스위치 S₁이 턴 오프 되고 전원 측으로부터 전력공급이 차단됨과 동시에 계속 온 상태를 유지하는 S₃를 통해 다시 부하환류 모드가 제공되어 출력 전압은 '영'이 된다. 이와 동시에 반대극성의 부하 환류 모드용 스위치 S₄가 턴 온 한다. 이후 공진전류의 극성이 반전되는 t_3 인 시점에 이르게 되면 공진전류 비교기

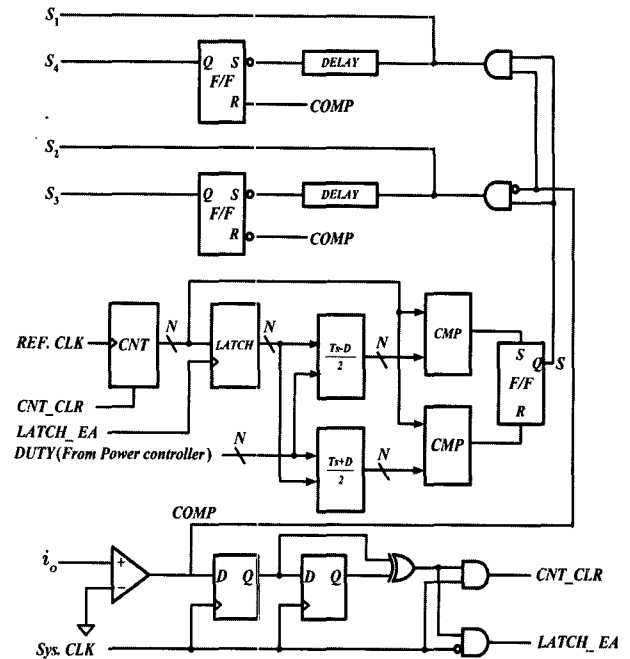


그림 9. 디지털 스위칭 신호발생회로
Fig. 9. Digital circuit for the switching signal generation.

COMP에 의해 카운터 값이 래치됨과 동시에 카운터 CNT는 리셋되고 S₃이 턴 오프 됨으로써 반주기 간의 동작이 종료되고 반대 극성의 스위치 S₂, S₄가 이전의 과정을 반복하는 것으로써 한 주기가 구성된다.

이때 파워링 모드를 제공하는 주 스위치 S₁ 또는 S₂의 턴 온 및 턴 오프 시점을 각각 t_{on} , t_{off} 라고 하면 이는 다음과 같이 구할 수 있다.

$$t_{on} = \frac{T_s - T_d}{2} \quad (16)$$

$$t_{off} = \frac{T_s + T_d}{2} \quad (17)$$

여기서, $T_s = Ts_1$ 또는 Ts_2 이다.

그림 9는 이상의 스위칭 알고리즘을 구현하기 위해 본 연구에서 사용한 디지털 제어회로의 일례로, 공진전류의 극성을 판단하는 아날로그 비교기, 디지털 카운터, 각종 래치 및 디지털 비교기 등으로 구성되었다.

IV. 시뮬레이션 및 실험결과

1. 시스템 효율특성 시뮬레이션 결과

기존 방식의 하프브리지 공진형 인버터와 비교하여 제안된 공진형 인버터의 시스템 효율특성을 분석하기

표 1. 시뮬레이션에 적용된 주요정수값
Table 1. Parameter values of the simulation.

파라메터	값
V_{DC}	100 [V]
δ_1	30 [nsec]
δ_2	100 [nsec]
R_{eq}	2 [Ω]
ESR_{DC}	200 [m Ω]
L	200 [μ H]
C	140 [nF]
V_{CE}	1.8 [V]
V_F	1.2 [V]

위해 컴퓨터를 이용한 시뮬레이션을 실시하였다. 시뮬레이션에 적용한 주요 정수값을 표 1에 나타내었다.

주어진 정수들을 통해 구한 고유 공진주파수(f_0)는 30.077[kHz]이며 최대 입력전력은 5 [KVA]이다.

각 방식별 스위치 손실을 구하기 위해 공진전류의 최대값 I_m 을 구하면 제안된 방식은 식 (8)로부터

$$I_{m1} = \sqrt{2} I_o = \frac{4}{\pi R_{eq}} V_{DC} \sin\left(\frac{D\pi}{2}\right) \quad (18)$$

으로 구해진다. 반면, 주파수 변조방식을 사용하는 기존 방식에 있어서 공진전류는 식 (1)에 의해 구해진 출력전압의 기본파 성분을 부하측 임피던스로 나누어줌으로써 구할 수 있다.

$$I_{m2} = \frac{\sqrt{2} V_{o(1)}}{Z} = \frac{4 V_{DC}}{\pi Z} \quad (19)$$

여기서, $Z = \sqrt{R^2 + \left(\omega L - \frac{1}{\omega C}\right)^2}$ 이다.

인버터 출력전압에 있어서 기존 방식의 경우, 출력전력의 크기와 관계없이 일정한 값을 갖는다. 반면, 제안된 방식은 앞서 설명한 바와 같이 시비율에 따라 출력전압의 크기가 변화하게 되므로 결국 출력전력에 따라 가변된다.

제안된 방식과 기존방식의 공진형 인버터에서 출력측 효율은 각각 다음과 같이 구할 수 있다.

$$Eff_{o1} = \frac{P_{o1}}{P_{o1} + P_{ls1}} \quad (20)$$

$$Eff_{o2} = \frac{P_{o2}}{P_{o2} + P_{ls2}} \quad (21)$$

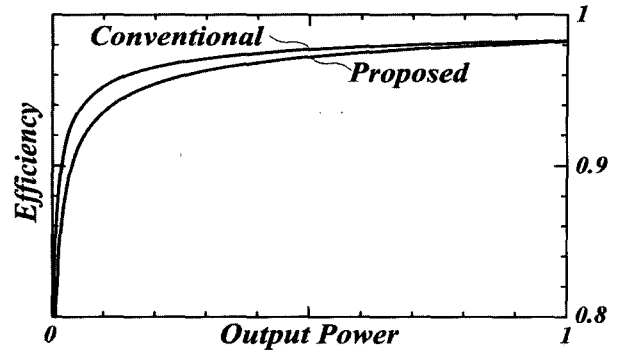


그림 10. 출력효율비교
Fig. 10. Output efficiency comparison.

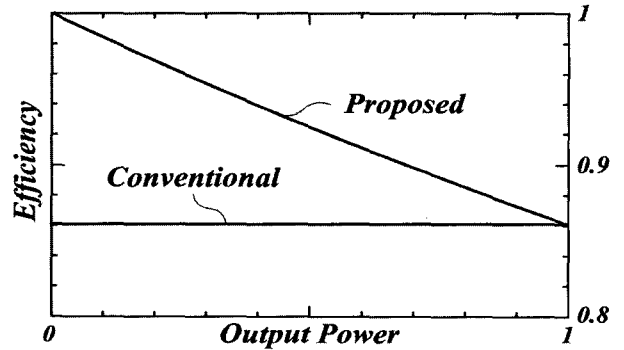


그림 11. 직류링크측 효율비교
Fig. 11. DC link efficiency comparison.

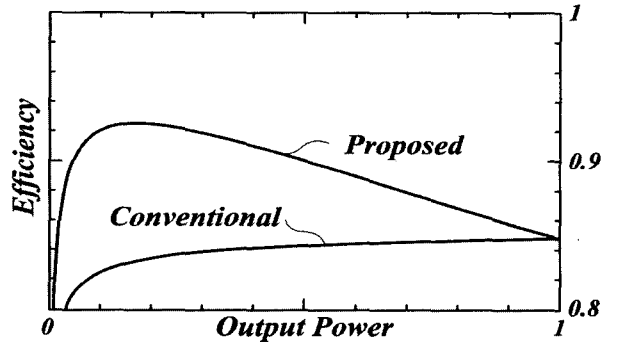


그림 12. 전체 시스템 효율비교
Fig. 12. Total system efficiency comparison.

여기서, 첨자 '1'은 제안된 방식이며 첨자 '2'는 기존 방식을 의미한다.

식 (18) 및 식 (19)를 통해 구한 공진 전류의 최대값을 이용, 전체 스위치 손실과 출력전력을 구하고 이를 식 (20) 및 식 (21)에 각각 대입하여 얻어진 효율을 그림 10에 도시하였다. 그림 10을 통해 기존 방식의 인버터가 제안된 인버터에 비해 전 범위에 걸쳐 보다 높은 효율을 나타낸다는 것을 알 수 있다. 이는 제안된 인버터의 스위칭 동작이 하드 스위칭으로 이루어지는 반면,

기존방식의 경우 턴 온 및 턴 오프 순간 모두 영전압 스위칭이 이루어지기 때문이다.

그러나 인버터의 전원측의 관점에서 볼 때 입력전류는 제안된 방식의 경우 주 스위치 S_1 또는 S_2 가 도통되는 파워링 구간동안만 흐르지만 기존 방식에서 입력전류는 파워링 구간과 회생구간동안 연속적으로 흐르게 된다. 이를 토대로 제안된 방식과 기존방식의 입력전류의 평균값을 계산하면 각각

$$I_{i1} = \frac{I_{m1}}{\pi} \left\{ \cos\left(\frac{\pi - D\pi}{2}\right) - \cos\left(\frac{\pi + D\pi}{2}\right) \right\} \quad (22)$$

$$I_{i2} = \frac{2I_{m2}}{\pi} \quad (23)$$

이 되고 식(22) 및 (23)을 이용하여 직류 전원측 등가직렬저항 ESR_{DC} 에서 발생하는 손실을 구하면 다음과 같이 구해진다.

$$P_{i1} = I_{i1}^2 ESR_{DC} = 4 ESR_{DC} \sin^2 \frac{D\pi}{2} \quad (24)$$

$$P_{i2} = I_{i2}^2 ESR_{DC} = \frac{4 I_{m2}^2 ESR_{DC}}{\pi^2} \quad (25)$$

위 식들로부터 전원측 직류 전원측 등가직렬저항 ESR_{DC} 에서 발생하는 손실을 고려한 인버터 입력측 효율은

$$Eff_{i1} = \frac{P_{o1}}{P_{o1} + P_{i1}} \quad (26)$$

$$Eff_{i2} = \frac{P_{o2}}{P_{o2} + P_{i2}} \quad (27)$$

가 된다.

따라서 종합적인 인버터 시스템효율은 다음과 같이 구할 수 있다.

$$Eff_{i1} = \frac{P_{o1}}{P_{o1} + P_{ts1} + P_{i1}} \quad (28)$$

$$Eff_{i2} = \frac{P_{o2}}{P_{o2} + P_{ts2} + P_{i2}} \quad (29)$$

그림 11은 직류 전원측의 등가저항 ESR_{DC} 에 의해 발생하는 손실을 고려한 입력측 효율을 도시한 것으로 기존 방식의 인버터의 경우 출력전력의 크기와 상관없이

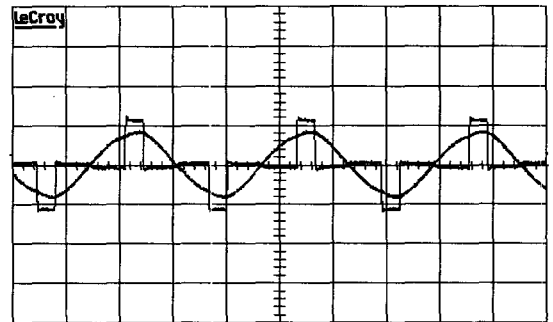
항상 일정한 효율을 유지하는 반면, 제안된 인버터 방식에서는 출력전력의 증가에 따라 효율이 감소되기는 하나 항상 기존 방식보다 높은 효율을 유지함을 알 수 있다.

이상의 결과를 통해 인버터의 효율은 출력측에서 나타나는 효율 외에도 출력측 역률 및 입력 전원측의 효율을 고려해야 한다는 것을 알 수 있다.

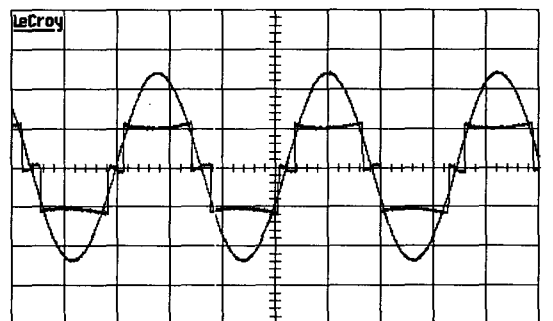
그림 12는 인버터 출력측 효율과 입력측 역률을 고려하여 구한 전체 시스템 효율을 보여주는 것으로 전 범위에 걸쳐 제안된 방식이 기존 방식보다 높은 효율을 나타냄을 보여준다.

2 실험결과

그림 13은 20%와 80%의 시비율에서 제안된 인버터의 출력전압과 공진전류를 나타내는 것으로 인버터 출력전압과 공진전류는 항상 동일한 위상을 갖도록 하기 위한 PWM 제어가 잘 이루어짐에 따라 높은 변위율을 얻을 수 있다는 것을 알 수 있다. 또한 그림 13(a)와 같이



(a) 20% 시비율
(a) 20% duty



(b) 80% 시비율
(b) 80% duty

그림 13. 제안된 인버터의 출력전압과 공진전류
Fig. 13. Output voltage and current of the proposed inverter.

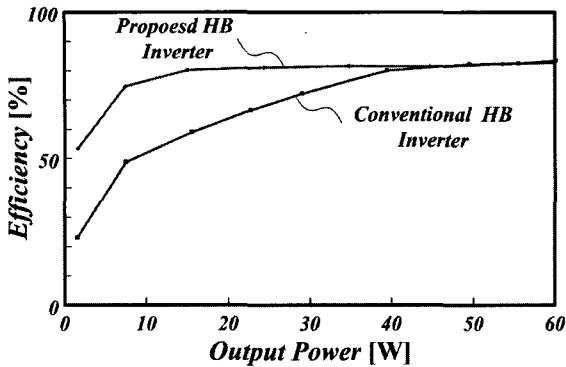


그림 14. 인버터 방식별 측정효율
Fig. 14. Measured efficiency for each inverter.

시비율이 작은 경우 출력전압의 고조파 성분이 증가됨에 따라서 공진전류는 다소 왜곡이 발생하지만, 그림 13(b)와 같이 시비율이 클 경우에는 거의 완전한 정현파의 형태로써 출력전류의 고조파 발생의 최소화 할 수 있음을 알 수 있다.

실험을 통해 측정된 기존방식과 제안된 방식의 하프브리지 공진형 인버터의 효율특성을 그림 14에 나타내었다.

최대부하 근처의 영역에서는 두 방식의 효율이 거의 비슷하게 측정되었으나 대부분의 영역에서 제안된 방식이 기존방식에 비해 높은 효율특성을 나타내었다. 특히, 최저 부하에서 기존방식은 23%의 효율을 나타낸 반면, 제안된 방식은 53%의 효율을 나타냄으로써 낮은 부하 상태에서 제안된 인버터가 우수한 특성을 보인다는 것을 알 수 있다.

V. 결 론

본 논문에서는 부하 환류모드를 제공하기위해 제안된 새로운 하프브리지 공진형 인버터의 전기적 특성 및 스위칭 손실 해석에 대하여 기술하였다. 또한 기존 방식과 비교한 효율 특성을 컴퓨터 시뮬레이션과 실험결과를 통해 고찰함으로써 제안된 인버터의 우수성을 확인하였다. 제안된 하프브리지 공진형 인버터는 회로를 구성하는데 필요한 스위치 소자의 개수가 4개로 기존의 하프브리지 인버터 방식에 비해 많고, 모든 스위칭 동작이 하드 스위칭 상태로 이루어지므로 스위칭 손실면에서 기존 방식에 비해 불리하다. 그러나 제안된 인버터 방식은 기존의 하프브리지 공진형 인버터에서 구현할 수 없었던 펄스폭 변조방식을 통한 고역률 운전이 가능함에 따라 전체적인 시스템 효율은 기존방식에 비

해 우수한 특징을 갖는다. 특히, 저압 대전류 응용분야에 제안된 하프브리지 공진형 인버터가 매우 유용할 것으로 판단된다.

참 고 문 헌

- [1] 유완식, 조규민, "공진형 인버터의 PWM 제어에 관한 연구" 대한전자공학회 00 하계종합학술대회 논문집(5), pp.17-20, 2000.
- [2] J. M. Alonso et al., "A Novel Low-Loss Clamped-Mode LCC Resonant Inverter for HID Lamp Supply," IEEE-PESC Conf. Rec., pp. 736-742, 1995..
- [3] L. Grajales et al., "Design of a 10kW, 500kHz Phase-Shifted Controlled Series-Resonant Inverter for Induction Heating," IEEE-IAS Conf. Rec., Vol.2, pp.843-849, 1993.
- [4] S. P. Wang et al., "Soft-Switched PWM High-Frequency Load-Resonant Inverter with Power Factor Correction for Induction Heating Cooking Appliance," EPE Conf. Rec., Vol. 2, pp. 244-249, 1997.
- [5] S. Furuya et al., "Load-Adaptive Frequency Trans. On Power Electronics, Vol. 7, No. 3, pp542-550, July 1992. Tracking Control Implementation of Two-Phase Resonant Inverter for Ultrasonic Motor," IEEE
- [6] Kyu-Min, Cho. et al., " A New Switching Scheme for Resonant Inverters Using a Resonant Frequency Tracking Algorithm," Industrial Electronics Society, 2003. IECON '03. The 29th Annual Conference of the IEEE , Volume: 3 , 2-6 Nov. 2003 pp:2580-2585 Vol. 3.

저 자 소 개



연 재 을(정회원)
 2000년 호서대학교 전기공학과
 졸업(학사).
 2002년 동 대학원 전기공학과
 졸업(석사).
 2003년~현재 한양대학교
 공과대학 메카트로닉스
 공학과 박사과정.

<주관심분야: 고주파 전력변환회로, Digital Logic Design>



김 희 준(정회원)
 1976년 한양대학교 전자공학과
 졸업(학사).
 1978년 동 대학원 전자공학과
 졸업(석사).
 1986년 일본 규슈대학
 전자공학과 졸업(박사).
 1987년~현재 한양대학교 전자·컴퓨터공학부
 교수.

1991년~1992년 Virginia 공대 방문교수.
 1991년~현재 (주)동아일렉콤 기술고문.
 <주관심분야 : DC-DC컨버터, MCM IC, Analog CMOS IC Designs>



조 규 민(정회원)
 1985년 인하대학교 전기공학과
 졸업(학사).
 1991년 동 대학원 전기공학과
 졸업(석사)
 1994년 동 대학원 전기공학과
 졸업(박사),

1995년~현재 유한대학 정보통신과 부교수.
 <주관심분야 : 공진형 인버터, 고주파 전력변환회
 로, 무선통신>