

AC PDP에서 고속 어드레싱을 위한 ADR(Address During Reset) 구동 방식

論 文
54C-6-6

The ADR(Address During Reset) Driving Method for High-Speed Addressing in an AC-PDP

宋根永[†] · 金根秀^{*} · 李哲賢^{**}
(Keun-Young Song, Gun-Su Kim, Seok-Hyun Lee)

Abstract - In order to achieve high efficiency and low cost, new high-speed addressing method is suggested. This can be implemented by reducing the address discharge time lag through the priming effect. This paper suggests a new ADR (Address During Reset) driving method which provides priming particles by a separated driving method without adding auxiliary electrode or auxiliary discharge. The experimental results show an approximately 100ns reduction in the formative delay time of address discharge and a reduction in jitter of over 200ns. Also, due to enough time being available for reset, there was a reduction of about 29% in light emitted during the reset period considerably.

Key Words : Plasma Display Panel, High-Speed Addressing, Driving Method

1. 서 론

최근 대중 매체가 발달함에 따라 대화면 평판 디스플레이 소자에 대한 관심과 요구가 증대되고 있으며, 그중에서도 특히 차세대 디스플레이로 주목받고 있는 PDP(Plasma Display Panel)는 날로 대형화, 고정세화, 고효율화를 목표로 개선되어지고 있다.[1] 그러나 PDP가 다른 디스플레이 소자와 비교하여 더욱더 경쟁력을 갖추기 위해서는 효율을 보다 더 높여야 함과 동시에 가격을 낮출 필요가 있다. 이를 위해서는 HDTV(High-Definition Television)에서도 single scan을 달성하여 가격을 낮출 뿐만 아니라 휘도 증가를 도모할 수 있는 고속 어드레싱이 필수적이다.

이러한 고속 어드레싱을 이루기 위하여 보조 전극을 삽입하거나 보조 방전을 일으킴으로써 프라이밍 입자를 공급하는 방법들이 제시되기도 하였다.[2, 3] 그러나 본 논문에서는 따로 보조 전극이나 펄스의 추가 없이, 구동 라인을 분할하여 프라이밍 입자를 공급함으로써 어드레스 방전의 지연시간을 단축시키는 ADR(Address During Reset)이라는 새로운 구동 방식을 제안하였다. 이 ADR 방식은 한 라인에서 어드레싱을 하는 동안 다른 인접라인에서는 리셋의 약방전을 실시하여 발생하는 프라이밍 효과를 이용하는 원리로서, 이를 통해 방

전 지연시간을 단축시키는 물론 충분한 리셋시간도 확보함으로써 리셋 때 발생하는 배경광을 줄일 수 있었다.

2. 본 론

2.1 실험장치 및 실험방법

2.1.1 실험장비 설치

그림 1은 본 실험에 사용된 장치의 개략도이다. 실험에는 7.5인치 test panel이 사용되었고, pulse generator인 time-98과 여러 대의 power supply, digital oscilloscope, 전압 probe, 광파형 측정기인 photosensor amplifier, 그리고 driving circuit을 이용하여 실험을 진행하였다. 그리고 표 1에는 본 실험에 이용한 패널의 사양을 나타내었다.

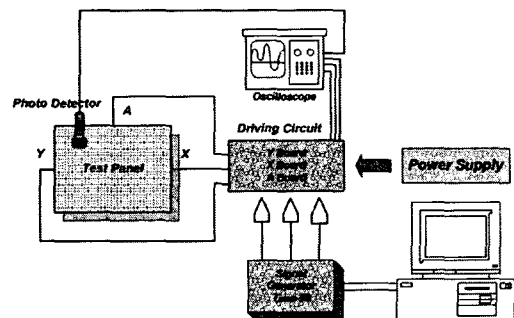


그림 1. 실험 장치의 개략도

Fig. 1 Schematic diagram of measurement systems

[†] 교신저자, 學生會員 : 仁荷大 工大 電氣工學科 碩士

E-mail : songkeunyoung@hanmail.net

^{*} 正 會 員 : 仁荷大 工大 電氣工學科 碩士

^{**} 正 會 員 : 仁荷大 工大 電氣工學科 助教授 · 工博

接受日字 : 2005年 1月 18日

最終完了 : 2005年 5月 21日

표 1. 패널의 사양

Table 1. The specification of panel

패널의 크기	7.5 inches
가스 혼합비	Ne-Xe(4%)
가스 압력	500 Torr
ITO 전극간 거리	60 μ m
ITO 전극 폭	322 μ m

2.1.2 ADR 구동원리

본 논문에서 제안하는 새로운 ADR 구동 방식은 기존의 램프 리셋을 이용한 ADS 구동 파형에 분할 구동 방식을 통한 프라이밍 입자의 공급을 기본 원리로 한다. ADR은 Address During Reset의 줄임말로써 리셋의 방전 때 발생하는 프라이밍 입자를 인접라인의 어드레싱에 이용하는 방식이다.

그림 2는 분할된 두개의 Y scan 전극에 인가되는 ADR 구동 파형을 순차적으로 나타낸 그림이다. 시간 순서에 따라 구동 과정을 살펴보면, T1 구간에서 line 2가 램프로 상승하며 리셋의 약방전을 실시할 때 line 1은 그 프라이밍 효과를 이용한 어드레싱을 실시하며, T2 구간에서 line 2가 리셋의 휴지기와 램프로 하강하는 동안에는 line 1이 서스테인과 이레이즈를 차례로 실시하는 구동 시간차를 가진다. 이후에 T3 구간에서 리셋을 마친 line 2가 어드레싱을 할 때는 서스테인이 끝난 line 1이 다음 sub-field의 리셋을 실시하여 반대로 프라이밍 입자를 공급하는 순환을 반복한다.

이와 같이 이 방법은 패널 내부에 보조 전극을 삽입하거나 보조 방전을 추가하지 않고 분할 구동 방식을 이용한 프라이밍 효과를 통해 어드레스 방전의 지연시간을 단축시킬 수 있다는 장점을 가지고 있다.

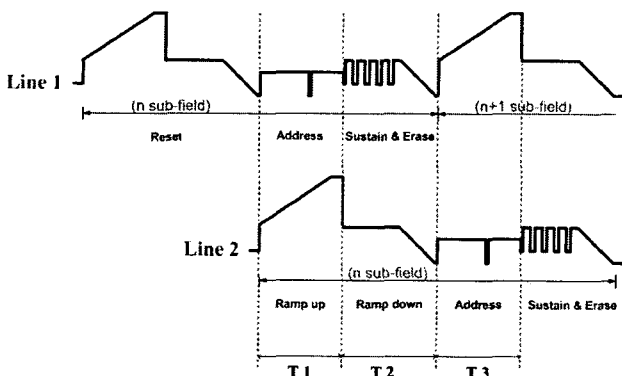


그림 2. ADR 구동 파형

Fig. 2 Schematic diagram of the ADR driving waveform

2.1.3 안정된 ADR 구동을 위한 분할 구동 라인의 배열

ADR 구동 방식은 분할 구동 방식을 이용한다. 이러한 분

할 구동 방식은 어드레스 방전에 도움을 줄 프라이밍 입자의 공급을 목표로 하지만, 그와는 반대로 charge flow에 의한 cross talk가 일어날 위험성도 있다. 또한 분할 구동 방식은 인접한 구동 라인 사이에 서로 다른 구동 파형이 인가되므로 구간에 따라 인가되는 전압과 축적된 벽전압이 합쳐져 큰 전위차를 이루게 되면 오방전이 발생할 수도 있다. 특히 오방전은 높은 전위가 인가되는 Y scan 전극과 인접 cell의 전극 사이의 전위차에 의해 발생하게 된다.

그러므로 어드레스 방전에 도움을 주는 프라이밍 효과는 최대한 하면서도 cross talk와 오방전을 방지할 수 있는 분할 구동 라인의 배열 조건을 연구할 필요가 있다. 이를 위해 각 전극 배열 구조에 따른 오방전의 발생을 차례로 살펴보았으며, 각 전극에 인가되는 전압과 벽전압에 따른 오방전의 원인을 cell의 중심을 2차원 단면으로 나타내어 개념적으로 분석하였다.

2.1.3.1 YXY'X' 전극 배열

그림 3에는 Y scan 전극과 X sustain 전극이 차례로 교차되어 있는 YXYX 구조의 패널을 나타내었으며, 구동 라인은 기수와 우수로 분할하여 YXY'X'의 순서로 배열된 경우를 살펴보았다. 이 경우 다른 전위가 인가되는 cell 사이에 오방전이 발생하게 되는데, 이는 인가되는 전압과 벽전압의 분포에 의해 cell 사이의 큰 전위차가 발생하기 때문이라고 생각된다.

이 오방전의 원인을 살펴보기 위해 그림 3에 표시된 것과 같이, 다른 구동 파형이 인가되는 두 cell을 표본으로 삼아 cell 1은 어드레스 구간, cell 2는 리셋 구간이라고 가정하였다. 그림 4에는 오방전이 일어나는 순차적인 과정을 개념적으로 나타내었으며, 그 순서는 다음과 같다. 먼저 그림 4(a)에서와 같이 리셋의 높은 전압이 인가되는 cell 2의 Y' 전극과 cell 1의 X 전극 사이에 전위차가 커져 오방전이 발생하게 되며, 이 오방전은 그 자체로도 꺾뻗거리는 불빛을 나타냄과 동시에, 그림 4(b)와 같이 cell 1에도 영향을 미쳐 X 전극과 다른 전극 사이에 연속적인 오방전이 일어난다.

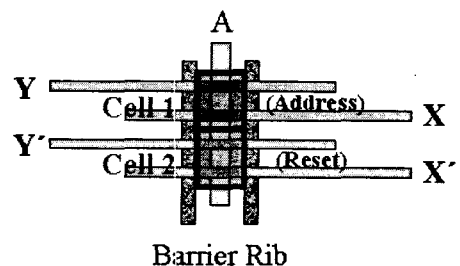


그림 3. YXY'X' 전극 배열

Fig. 3 The arrangement of a YXY'X' electrodes

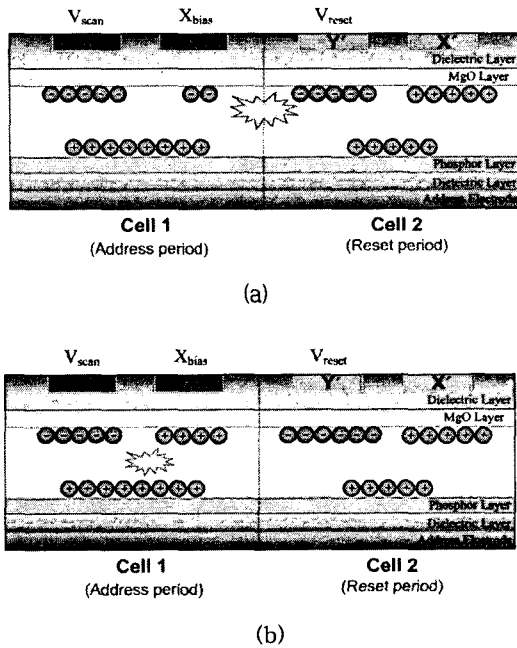


그림 4. YXY'X' 전극 배열에서의 오방전
 Fig. 4 Mis-discharge in the arrangement of a YXY'X' electrodes

2.1.3.2 YY'X'X 전극 배열

앞 절에서 살펴본 것과 같이 인접한 cell의 Y scan 전극과 X sustain 전극 사이에 오방전을 피하기 위해서, 이번에는 cell 사이에 같은 종류의 전극끼리 마주보는 YYXX 구조의 패널에 적용한 경우를 그림 5에 나타내었다. 하지만 이 경우에도 여전히 꺼져야 할 off-cell이 깜빡거리는 cross talk 현상이 발생한다.

이 원인을 살펴보기 위하여 앞에서와 마찬가지로 그림 5에 표시된 것처럼 두 cell을 표본으로 삼아 cell 1은 어드레스 구간, cell 2는 리셋 구간으로 가정하였다. 이 경우에는 고속 어드레싱을 이루기 위한 프라이밍 입자의 공급이 오히려 원하지 않는 오방전으로 나타나게 되는데, 이는 어드레스 방전에 중요한 역할을 하는 Y scan 전극이 서로 맞닿아 있기 때문이라고 생각된다. 이 과정을 개념적으로 나타낸 그림 6을 살펴보면, 그림 6(a)과 같이 cell 2가 리셋을 실시할 때 발생하는 전자가 cell 1로 흘러들어가 그림 6(b)과 같은 방전이 cell 1에서 저절로 발생하게 된다.

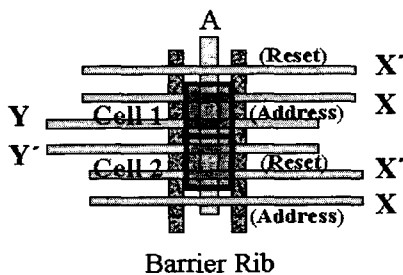


그림 5. YY'X'X 전극 배열
 Fig. 5 The arrangement of a YY'X'X electrodes

이 현상은 charge flow에 의해 cell 1의 공간상에 과도한 전자가 공급되는 것이므로 어드레싱의 첫 라인에서는 문제가 되지 않지만, 마지막 라인으로 갈수록 문제가 되는 것을 확인할 수 있었다.

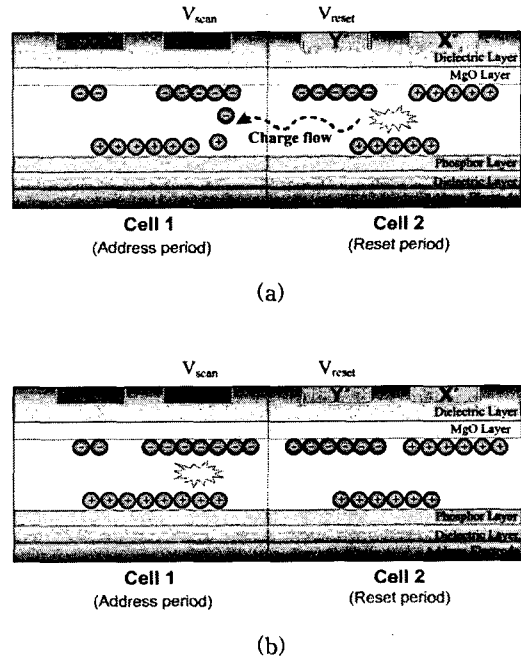


그림 6. YY'X'X 전극 배열에서의 오방전
 Fig. 6 Cross talk in the arrangement of a YY'X'X electrodes

2.1.3.3 최종 적용된 전극 배열

앞의 두 경우에서 나타난 문제점을 해결하기 위해서는 리셋 시 높은 전압이 인가되는 Y scan 전극이 인접한 다른 cell의 전극에 영향을 주지 않도록 해야 하고, charge flow 현상에 의한 cross talk도 줄여야 한다. 이 문제점은 같은 파형이 인가되는 Y scan 전극끼리 인접하도록 하고 반대로 다른 파형이 인가되는 X sustain 전극끼리 마주보도록 두 라인씩 쌍으로 배열함으로써 해결할 수 있다. (XXYX-X'Y'Y'X' 배열)

그림 7에 최종적으로 적용된 패널의 전극 배열 구조를 나타내었다. 전극의 순서는 YYXX 구조의 패널이며, 구동 라인은 두 라인씩 다른 구동 파형이 인가되도록 배열하였다. 그리하여 다른 전위가 인가되는 cell의 X sustain 전극끼리 인접시켜 cell 사이의 큰 전위차로 인한 오방전을 방지할 뿐만 아니라, 그만큼 Y scan 전극 사이의 거리는 멀어져 charge flow 현상에 의한 cross talk 문제도 해결할 수 있다. 이와 같이 두 라인씩 구동 라인을 분할함으로써 어드레스 방전에 도움을 주는 프라이밍 효과는 다소 감소하였지만, cross talk와 오방전을 방지하여 충분한 동적 마진을 확보한 안정적인 구동이 가능하게 되었다.

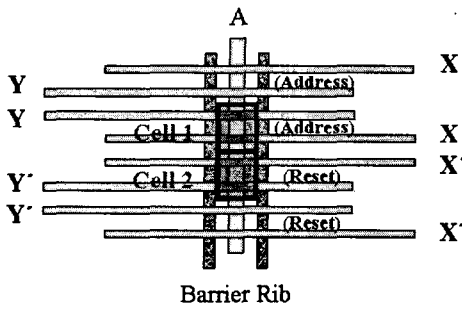


그림 7. 최종 적용된 전극 배열
Fig. 7 Final the electrode arrangement

2.1.4 방전 지연시간 측정

본 논문에서 방전 지연시간의 측정은 방전 전류 대신에 어드레스 방전 시의 출력되는 광을 photosensor로 측정하였다. 그림 8은 인가되는 전압의 파형과 방전으로 출력되는 광파형을 그림으로 표시한 것으로서 어드레스 펄스가 상승하는 기울기의 90% 지점에서 광파형의 상승 기울기 90% 지점까지의 시간을 방전 지연시간으로 정의하였다. 아울러 측정은 각 변수 별로 500회씩 sampling 하여 시간에 따른 방전 횟수를 통계적으로 도시하였다.

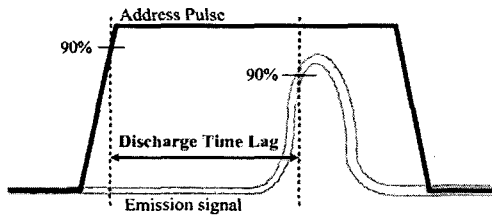


그림 8. 방전 지연시간의 정의
Fig. 8 The definition of discharge time lag

2.2 ADR 구동 마진 및 방전 지연시간 비교

본 논문에서 새로이 제안된 ADR 구동 방식의 안정된 구동을 평가하기 위하여 먼저 그림 9에 기존의 ADS(Address Display period Separated) 방식과 동적 마진을 측정하여 비교하였다. 두 구동 방식의 전압조건은 모두 같게 하였으며, address pulse width는 1.5 μ s로 하였다. 이 그래프는 가로축의 정해진 서스테인 전압에서 안정적으로 어드레싱이 이루어지는 어드레스 전압의 최고값과 최저값을 보여주며, 그래프의 상부는 maximum margin을, 하부는 minimum margin을 표시한다. 그림에 나타난 것과 같이 구동 마진의 폭이 전체적으로 비슷하여 안정된 구동이 가능함을 알 수 있지만, 서스테인 전압이 높을 경우 마진의 최대값이 다소 감소하는데, 이는 높게 인가된 서스테인 전압이 리셋 중인 인접라인에 영향이 미치기 때문이라고 생각된다.

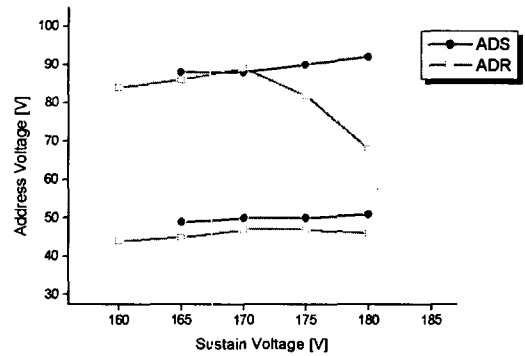


그림 9. 동적 마진 비교
Fig. 9 The comparison of dynamic margin

그림 10에는 ADR 구동 방식과 기존 방식의 방전 지연시간을 측정하여 비교해 보았다. 그림에서 볼 수 있듯이 ADR 구동 방식이 기존의 방식에 비해 방전이 형성되는 시간과 늦게 방전이 개시되는 jitter를 포함한 종합적인 방전 지연시간이 약 300ns 정도까지 단축되었다.

그림 11의 광파형 비교에서도 ADR 구동 방식 적용 시 방전이 어드레스 펄스 안에 완전히 포함되어 안정적인 고속 어드레싱이 이루어짐을 확인할 수 있다.

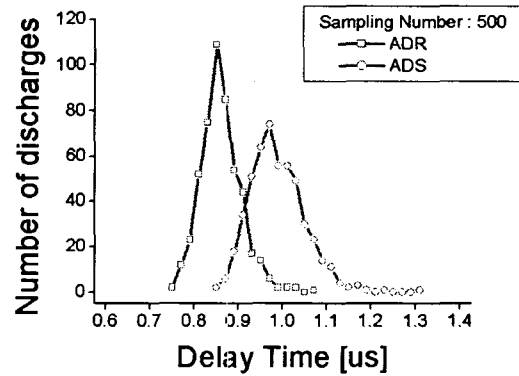


그림 10. Delay Time 측정 비교
Fig. 10 The measurement of discharge time lag

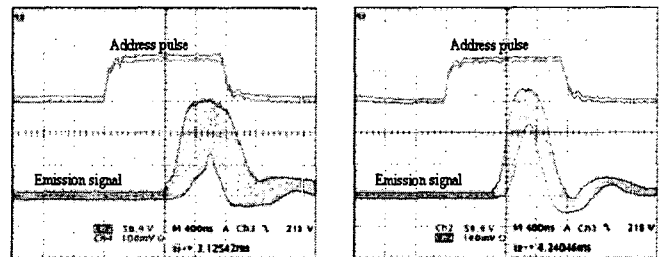


그림 11. Address Discharge Delay Time 비교
Fig. 11 The comparison of light waveform

2.3 ADR 구동 방식 적용 시 배경광 비교

ADR 구동 방식은 인접라인의 스캔 구간 길이만큼 리셋의 램프 상승 구간이 충분히 확보되므로 리셋 방전으로 인한 배경광이 줄어든다는 또 다른 장점을 가지고 있다. ADR 방식으로 구동할 경우, 일반적인 ADS 구동 방식에 비해 리셋 구간이 확장된다. 따라서 리셋 중에 발생하는 배경광이 표 2에서와 같이 29%나 감소하여 peak 휘도가 동일하다고 가정할 경우, 그만큼 명암비가 증가한다는 것을 간접적으로 알 수 있다.

Conventional type (Reset ramp up period : 130 μ s)	ADR (Reset ramp up period : 576 μ s)
0.65 cd/m ²	0.46 cd/m ²

3. 결 론

본 논문에서는 고화질·고효율의 HDTV를 위한 핵심 기술인 고속 어드레싱에 관한 연구를 수행하였다. 방전은 임계값 이상의 강한 전계와 충분한 하전 입자에 의해 개시된다. 따라서 본 논문에서는 보조 전극이나 보조 방전의 추가 없이, 프라이밍 효과를 통해 어드레스 방전 지연시간을 단축시킬 수 있는 ADR(Address During Reset) 구동 방식을 처음으로 제안하였다. 분할 구동 방식을 적용한 ADR 구동 방식은 한 라인의 리셋 방전 때 발생하는 프라이밍 입자를 인접 라인의 어드레스 방전에 이용하는 원리이다. 하지만 이 방식은 다른 전위가 인가되는 셀의 전극 간에 오방전이 일어나거나 charge flow 현상에 의한 cross talk가 발생할 수도 있으므로 전극의 배열에 주의를 기울여야 한다. 그러므로 먼저 실험을 통해 각 전극 배열에 따른 오방전의 현상과 원인을 개념적으로 분석하였으며, 결국 YYXX 구조의 패널에 다른 파형이 인가되는 셀의 X sustain 전극끼리 인접하도록 두 라인씩 다른 구동 파형이 인가되는 배열(XYYX-X'Y'Y'X' 배열)을 통해 충분한 마진 확보와 안정적인 구동을 이루는데 성공하였다.

이러한 실험 결과를 바탕으로 방전 지연시간을 기존의 방식에 비해 300ns 정도까지 단축시킬 수 있었다. 아울러 ADR 구동 방식은 인접 라인의 스캔 구간 길이만큼 리셋시간이 확장되므로 리셋 방전 시 발생하는 배경광이 30% 가까이 줄어 드는 또 다른 장점을 가지고 있다.

감사의 글

이 논문은 인하대학교의 지원에 의하여 연구되었음.

참 고 문 헌

- [1] Larry F. Weber, "The Promise of Plasma Display for HDTV", Society for Information Display(SID), vol 16, no. 12, pp 16-20, 2000
- [2] J.Y. Yoo et al, "High speed-Addressing for Single-Scan of AC PDP", SID 01, pp 798-801, 2001
- [3] K.D. Cho et al, "New Fast Addressing Waveform for XGA Grade AC Plasma Display Panel", Euro display 2002, pp 333-336, 2002

저 자 소 개



송근영 (宋根永)

1977년 9월 9일생. 2003년 인하대 전기공학과 졸업. 2005년 동 대학원 전기공학과 석사졸업. 현 삼성 SDI PDP 본부 근무 중.
Tel : 011-9023-0251
E-mail : songkeunyoung@hanmail.net



김근수 (金根秀)

1976년 3월 20일생. 2000년 인하대 전기공학과 졸업. 2002년 동 대학원 전기공학과 석사졸업. 동 대학원 박사과정 수료. 현 LG전자 PDP 사업부 근무 중
Tel : 016-304-7692
E-mail : kgs13152@hotmail.com



이석현 (李哲賢)

1963년 2월 3일생. 1985년 서울대 전기공학과 졸업. 1993년 동 대학원 전기공학과 졸업(공학). 1993~1995 현대전자반도체 연구센터 과장. 1995~현재 인하대 전기공학과 교수.
Tel : 032-860-7392
Fax : 032-863-5822
E-mail : plasma@inha.ac.kr