

## 질소 도핑된 P/P<sup>-</sup> Epitaxial Silicon Wafer의 Slip 및 강도 평가

최은석<sup>†</sup> · 배소익

LG Siltron 기술연구소, Leading (I) Project Team

### Evaluation of Slip and Strength of Nitrogen doped P/P<sup>-</sup> Epitaxial Silicon Wafers

Eun-Suck Choi<sup>†</sup> and So-Ik Bae

Leading (I) Project Team, R & D Center, LG Siltron, 283, Imsoo-dong, Gumi, Gyeong-Buk, 730-724, Korea

(2005년 4월 7일 받음, 2005년 5월 11일 최종수정본 받음)

**Abstract** The relation between bulk microdefect (BMD) and mechanical strength of P/P<sup>-</sup> epitaxial silicon wafers (Epitaxial wafer) as a function of nitrogen concentrations was studied. After 2 step anneal(800°C/4 hrs + 1000°C/16 hrs), BMD was not observed in nitrogen undoped epitaxial silicon wafer while BMD existed and increased up to  $3.83 \times 10^5$  ea/cm<sup>2</sup> by addition of  $1.04 \times 10^{14}$  atoms/cm<sup>3</sup> nitrogen doping. The slip occurred for nitrogen undoped and low level nitrogen doped epitaxial wafers. However, there was no slip occurrence above  $7.37 \times 10^{13}$  atoms/cm<sup>3</sup> nitrogen doped epitaxial wafer. Mechanical strength was improved from 40 to 57 MPa as nitrogen concentrations were increased. Therefore, the nitrogen doping in silicon wafer plays an important role to improve BMD density, slip occurrence and mechanical strength of the epitaxial silicon wafers.

**Keywords** mechanical strength, slip, P/P<sup>-</sup> Epitaxial silicon wafer, BMD, Nitrogen doping.

## 1. 서 론

실리콘 웨이퍼의 대구경화에 따라 열처리 및 디바이스 공정 과정 중에 thermal 및 gravitational stress 등의 증가가 발생한다. 이러한 응력은 실리콘 웨이퍼 내에 slip을 유발하고 그 결과 웨이퍼의 누설전류 증가에 의해 디바이스의 성능에 악영향을 주게 된다. 열처리 하는 동안 slip의 형성을 감소시켜 강도를 향상시키기 위한 방법으로, 첫째, 웨이퍼의 thermal 또는 gravitational stress를 감소시키는 방법과, 둘째, 웨이퍼에 불순물의 도핑에 의해 bulk microdefect (BMD)를 향상시켜 강도를 증가시키는 방법 등이다. 적은 양의 도핑 수준을 갖는 실리콘 웨이퍼는 높은 양의 도핑 수준을 갖는 것보다 높은 slip 특성을 나타낸다. Slip의 영향을 줄이고 강도를 향상시키기 위해 도핑 물질로서 질소, 탄소 등이 사용되는데, 실리콘 웨이퍼에 질소의 도핑은 BMD의 형성을 도와주어 slip의 발생을 감소시키고 강도를 향상시킬 수 있는 하나의 방법으로 보고되고 있다.<sup>1,4)</sup>

일반적으로 P/P<sup>+</sup> 에피택셜 실리콘 웨이퍼는 붕소(Boron)를  $10^{18}$  atoms/cm<sup>3</sup> 이상의 높은 수준으로 도핑 함으로서 충분한 웨이퍼 강도를 얻을 수 있다.<sup>5)</sup> 그러나 P/P<sup>-</sup> 에피

택셜 실리콘 웨이퍼의 경우 낮은 도핑 수준으로 인하여 충분한 강도를 얻을 수가 없다. 최근 이러한 대안으로서 P/P<sup>-</sup> 에피택셜 실리콘 웨이퍼의 강도를 향상시킬 수 있는 방법으로서 질소 도핑이 많이 연구되고 있다.<sup>6-8)</sup> 질소 도핑은 웨이퍼의 석출물 수준을 향상시켜 줄 뿐만 아니라 강도의 향상에도 많은 영향을 준다.<sup>9,10)</sup>

본 연구에서는 P/P<sup>-</sup> 에피택셜 실리콘 웨이퍼에 대해서 질소 농도 변화에 대한 웨이퍼의 slip 발생 경향에 관하여 평가하였다. 또한 웨이퍼에 질소 도핑 영향으로 인한 BMD 농도 변화를 통해 BMD 농도가 웨이퍼의 slip에 주는 영향과 상호 관련성, 그리고 P/P<sup>-</sup> 에피택셜 실리콘 웨이퍼의 질소 농도 변화에 대해 BMD 농도가 결국 웨이퍼의 강도와 어떠한 연관성이 있는지에 대해서 평가하였다.

## 2. 실험 방법

본 연구에 사용된 웨이퍼는 붕소 도핑된 P-type 실리콘 웨이퍼(200 mm, (100) orientation, 붕소 농도  $1 \times 10^{16}$  atoms/cm<sup>3</sup> 이하)이다. 질소 도핑 효과를 평가하기 위해 기준이 되는 웨이퍼로서 질소가 도핑되지 않은 것과 질소 도핑 농도  $8.57 \times 10^{12} \sim 1.04 \times 10^{14}$  atoms/cm<sup>3</sup> 범위를 갖는 것을 사용하였다(이하 기판 웨이퍼). 상기 기판 웨이퍼 위

<sup>†</sup>E-Mail : eschoi@lgsiltron.co.kr

에 화학 기상 증착법 (Chemical Vapor Deposition, CVD)을 이용하여 1100°C 이상의 고온에서 실리콘 층을 성장하여 P/P<sup>+</sup> 에피택셜 실리콘 웨이퍼를 형성하였다(이하 에피택셜 웨이퍼). 이때 사용된 전구체(precursor)로는 TCS (Trichlorosilane, SiCl<sub>3</sub>H)를 이용하여 수행하였고, 실리콘 에피택셜 층은 약 3 μm 두께로 형성하였다.

기판 및 에피택셜 웨이퍼의 BMD 형성 및 slip 발생을 평가하기 위하여 Fig. 1과 같은 2단 열처리를 800°C에서 4시간 유지한 후 다시 1000°C에서 16시간 동안 진행하였다. Slip의 평가는 XRT(X-ray topography, M18X<sup>cc</sup>, McScience)를 이용하여 분석하였고, BMD 평가는 wright etching[HF+HNO<sub>3</sub>+CrO<sub>3</sub>+Cu(NO<sub>3</sub>)+H<sub>2</sub>O+CH<sub>3</sub>COOH]을 5분 동안 수행하고 BMD 분석기(SIRM300, SemiLab)를 이용하여 분석하였다.

고온 강도 시험<sup>11,12)</sup>은 Fig. 2와 같은 방법의 3점 굽힘 시험기 (UTM, INSTRON 5583)를 이용하여 수행하였다. 분석에 사용된 시편은 45×4 mm<sup>2</sup>로 절단면의 양면은 경면 연마 처리를 하였다. 굽힘 시험 온도는 900°C에서 수행하였으며, 온도의 항온성을 유지하기 위하여 승온된 온도에서 약 20분간 유지한 후 분석을 실시하였다. 강도 시험의 자세한 조건은 Table 1에 나타내었다.

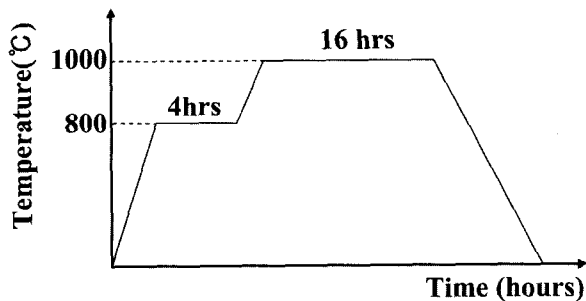


Fig. 1. 2 step annealing condition of P/P<sup>+</sup> epitaxial silicon wafers.

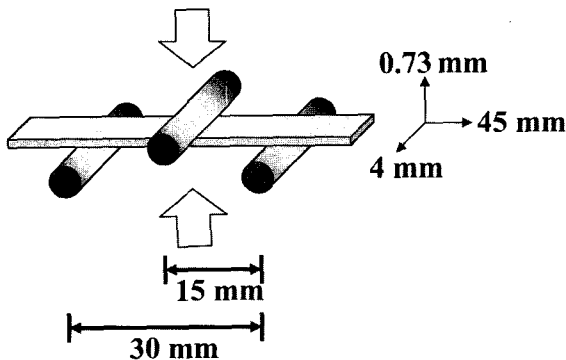


Fig. 2. The schematic diagram of 3 bending test for the strength test of epitaxial silicon wafers.

Table 1. The condition of 3 point bending test.

Specimen size	45 × 4 mm <sup>2</sup>
Sample	P/P <sup>+</sup> epitaxial silicon wafer
Testing rate	0.05 mm/min
Wafer orientation	[110]
Testing temperature	900°C (15°C/min)
Duration time	20 min

### 3. 결과 및 고찰

Fig. 3는 에피택셜 층 형성 전 후 2단 열처리 후 기판 웨이퍼 및 에피택셜 웨이퍼의 BMD 분포를 나타낸 사진이다. Fig. 3(a), (b), (c)는 기판 웨이퍼의 2단 열처리 후, Fig. 3(d), (e), (f)는 에피택셜 웨이퍼의 2단 열처리한 다음의 사진이다. 또한 Fig. 3에서 (a)와 (d)는 질소를 도핑하지 않은 경우이고, (b)와 (e)는 3.5×10<sup>13</sup> atoms/cm<sup>3</sup>을, (c)와 (f)는 1.04×10<sup>14</sup> atoms/cm<sup>3</sup>을 도핑한 것이다. Fig. 3(a), (b), (c)의 기판 웨이퍼를 2단 열처리한 후 웨이퍼는 모두 상당량의 BMD가 형성된 것을 사진을 통해 볼 수 있다. 그러나 에피택셜 층 형성 후 2단 열처리를 수행한 에피택셜 웨이퍼는 질소를 도핑하지 않은 경우 대부분의 형성된 BMD는 사라진 것을 확인할 수 있다. 반면 질소를 도핑한 Fig. 3(e), (f)의 경우에는 2단 열처리 후에도 상당량의 BMD가 남아있는 것을 확인할 수 있다. 이러한 현상은 다음과 같이 설명할 수 있다. 일반적으로 결정 내에서 엠브리오(embryo)가 핵으로 성장하기 위해서는 적정 온도에서 임계 크기 이상이 되어야 한다. 그런데 에피택셜 층을 형성하기 위한 온도는 1100°C 이상으로 고온에서는 엠브리오 들은 핵으로 성장하지 못하고 수축 및 재 용해되어 소멸하게 된다.<sup>13)</sup> 따라서 Fig. 3(d)와 같이 에피택셜 층 형성 후 2 step 열처리한 후에 BMD들이 소멸되어 나타나지 않게 된다. 질소의 도핑은 결정 내의 엠브리오가 소멸되는 현상을 억제함으로써 BMD의 형성에 도움을 준다.

Fig. 4는 질소 농도 변화에 따라 에피택셜 층 형성 전 후 기판 웨이퍼를 2단 열처리 과정을 통해 형성된 BMD의 농도를 나타낸 그래프이다. Fig. 4에서 볼 수 있듯이 에피택셜 층 형성 전 기판 웨이퍼를 2단 열처리 한 경우가 에피택셜 층 형성 후 에피택셜 웨이퍼를 2단 열처리 한 경우 보다 높은 BMD 농도를 보이고 있다. 이는 앞에서 언급한 것처럼 고온의 에피택셜 층 성장과정에서 상당량의 엠브리오가 수축 및 용해되어 발생한 결과이다. 질소를 도핑하지 않은 웨이퍼의 경우 Fig. 3에서 보았던 것처럼 에피택셜 층을 형성한 에피택셜 웨이퍼를

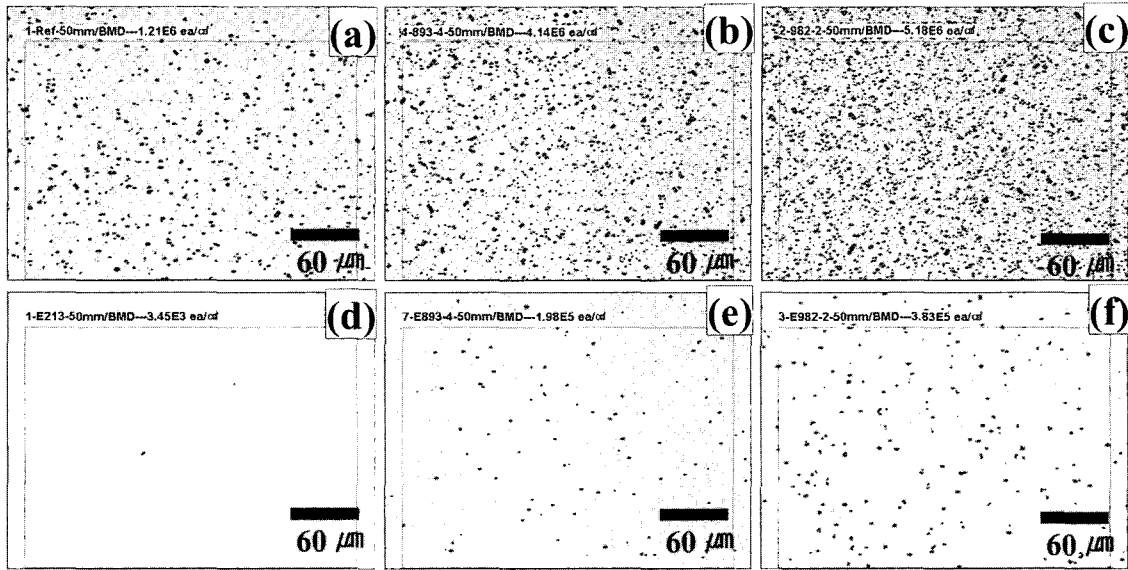


Fig. 3. The microscope images of silicon wafers with nitrogen concentrations; before epitaxial growth (a) undoped, (b)  $3.49 \times 10^{13}$  and (c)  $1.04 \times 10^{14}$  atoms/cm<sup>3</sup>, and after epitaxial growth (d) undoped, (e)  $3.49 \times 10^{13}$  and (f)  $1.04 \times 10^{14}$  atoms/cm<sup>3</sup>

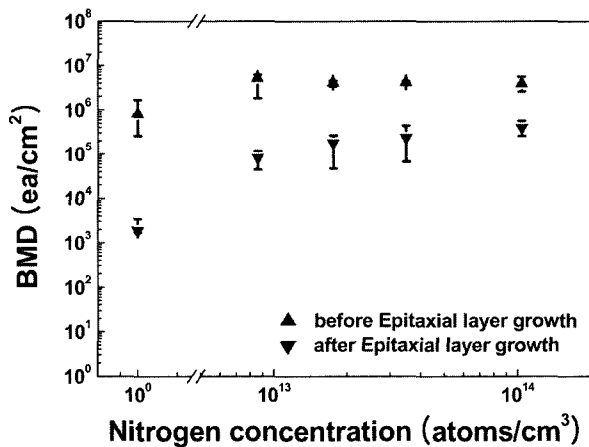


Fig. 4. BMD density of 2 step annealed wafers before and after epitaxial layer growth.

2단 열처리 과정을 통하여 BMD를 형성시켰을 경우에도  $10^3$  ea/cm<sup>2</sup> 수준 만을 나타내고 있고, 그 비율은 Table 2에 나타낸 것처럼 0%에 가깝다. 그러나 질소를 도핑한 에피택셜 웨이퍼는 고온의 에피택셜 층 형성 과정 후에

도  $10^5$  ea/cm<sup>2</sup> 이상을 유지하고 있다. 이는 에피택셜 층 형성 전과 비교할 때 10% 이상이 잔존하는 것으로 질소를 도핑하지 않은 경우 보다 우수한 BMD 농도 분포를 보이고 있다.

Fig. 5은 실리콘 기판 위에 에피택셜 층을 약 3 μm 성장한 다음 2단 열처리를 한 후에 표면 slip 발생 여부를 파악하기 위하여 XRT 평가를 한 사진이다. Fig. 5(a)는 질소를 도핑하지 않은 에피택셜 웨이퍼의 사진이다. 이 경우 웨이퍼에는 slip이 발생한 것을 확인할 수 있었다(그림의 O 부분). Fig. 5(b), (c)처럼 질소 농도가 증가함에 따라서 slip의 발생 빈도는 감소하고 있고, Fig. 5(d)의  $7.37 \times 10^{13}$  atoms/cm<sup>3</sup> 질소 도핑된 에피택셜 웨이퍼의 경우에는 slip이 발생하지 않은 것을 확인할 수 있었다. XRT 사진을 바탕으로 웨이퍼에 발생한 slip 길이를 분석한 결과를 Fig. 6에 나타내었다. Fig. 6에 나타낸 그래프는 에피택셜 층을 성장한 후 Fig. 1과 같은 열처리 방법에 따라 열처리한 후에 XRT 분석에 의해서 발생한 slip의 최대 길이를 그래프로 나타낸 것이다. 이 경우에 있어서 최대 slip 길이는 모두 질소 농도가 증가함

Table 2. BMD density of 2 step annealed P/P epitaxial silicon wafers before and after epitaxial growth.

Nitrogen concentrations (atoms/cm <sup>3</sup> )	BMD density		Remained BMD density (%) [ $\left(\frac{A-B}{A}\right) \times 100$ ]
	Before epitaxial growth (A) (ea/cm <sup>2</sup> )	After epitaxial growth (B) (ea/cm <sup>2</sup> )	
Undoped	$8 \times 10^5$	$1.9 \times 10^3$	0.24
$3.49 \times 10^{13}$	$4.13 \times 10^6$	$2.36 \times 10^5$	5.7
$1.04 \times 10^{14}$	$3.9 \times 10^6$	$4.0 \times 10^5$	10.2

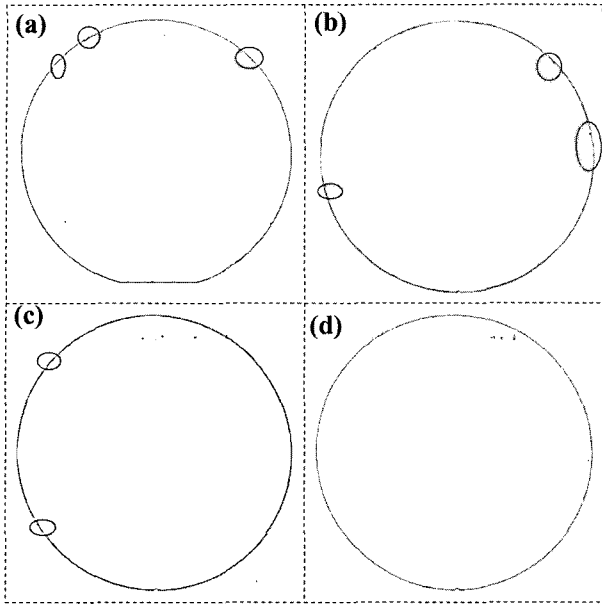


Fig. 5. X-ray topography images of P/P epitaxial silicon wafers with nitrogen concentrations; (a) undoped, (b)  $1.75 \times 10^{13}$ , (c)  $3.49 \times 10^{13}$  and (d)  $7.37 \times 10^{13}$  atoms/cm<sup>3</sup>.

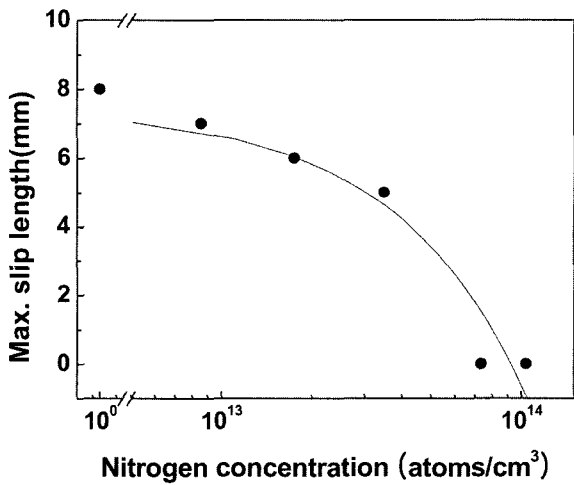


Fig. 6. Maximum slip length of P/P epitaxial silicon wafers with nitrogen concentrations after 2step anneal.

에 따라서 감소하는 경향을 보이고 있고,  $7.37 \times 10^{13}$  atoms/cm<sup>3</sup> 이상의 질소 농도를 갖는 웨이퍼에 대해서는 slip이 발생하지 않았다. 이는 다음과 같이 설명할 수 있다. Slip은 외부의 힘(열 응력, wafer 자중 등)에 의해서 발생한 전위(dislocation)의 이동에 의해서 발생한다. 질소 도핑은 웨이퍼 내의 특정 결함(BMD)의 농도를 증가시키고 결과적으로 전위의 이동을 효과적으로 차단함으로써 웨이퍼에 slip이 발생하는 것을 예방할 수 있다<sup>14)</sup>. 본 연구에서는  $7.37 \times 10^{13}$  atoms/cm<sup>3</sup>의 질소를 도핑함으로써 그러한 효과를 얻을 수 있었다.

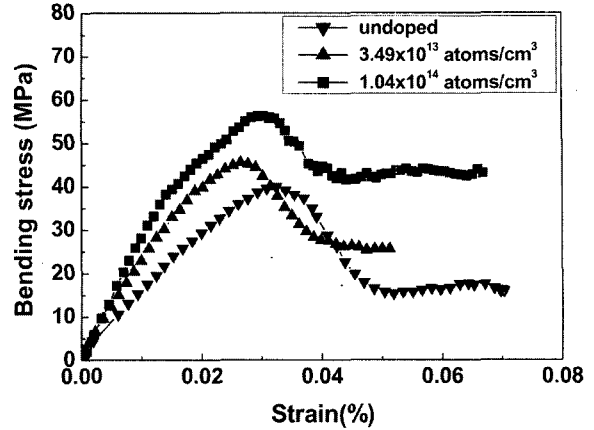


Fig. 7. Stress-strain curve of P/P epitaxial silicon wafers with nitrogen concentrations at 900°C.

Fig. 7은 질소 농도 변화에 따른 에피택셜 웨이퍼의 900°C 고온에서의 응력-변형에 대한 결과이다. 모든 시험 결과에 있어서 에피택셜 웨이퍼는 전형적인 stress-strain curve를 보이고 있고, 질소 농도가 증가함에 따라 웨이퍼의 최대 항복 응력 값(Maximum Yield Strength)은 증가하고 있다. 질소를 도핑하지 않은 에피택셜 웨이퍼의 고온 강도는 40 MPa를 나타내었고,  $1.04 \times 10^{14}$  atoms/cm<sup>3</sup>의 질소 농도를 갖는 웨이퍼에서 가장 높은 57 MPa의 강도를 나타내었다. 이는 고온의 열 변형에 대해서 질소 농도가 증가함에 따라 웨이퍼 내부에서 고농도의 BMD들이 slip의 전파를 억제함에 기인하는 것으로 추정된다.<sup>14)</sup> 즉, BMD의 형성은 웨이퍼에서 slip을 억제하고 이를 통하여 웨이퍼 강도의 향상을 가져온다.

#### 4. 결 론

질소 농도 변화에 따라 P/P 에피택셜 실리콘 웨이퍼의 BMD 농도와 그와 관련된 웨이퍼의 slip 및 고온 강도에 관하여 평가하였다. 질소 농도가 증가함에 따라 2단 열처리된 에피택셜 웨이퍼는 질소 도핑되지 않은 경우 약  $3.45 \times 10^3$  ea/cm<sup>2</sup>의 BMD 수준이었던 것이,  $1.04 \times 10^{14}$  atoms/cm<sup>3</sup>의 질소를 도핑하였을 때 BMD 농도가  $3.83 \times 10^5$  ea/cm<sup>2</sup>까지 증가하였다.  $7.37 \times 10^{13}$  atoms/cm<sup>3</sup> 이상 질소를 도핑된 에피택셜 웨이퍼에 대해서는 slip은 발생하지 않았다. 하지만 질소를 도핑하지 않은 경우와  $7.37 \times 10^{13}$  atoms/cm<sup>3</sup> 이하의 질소 농도를 갖는 에피택셜 웨이퍼에서는 slip이 관찰되었다. 에피택셜 웨이퍼의 900°C 고온 강도는 질소를 도핑하지 않은 경우 40 MPa에서  $1.04 \times 10^{14}$  atoms/cm<sup>3</sup>의 질소 도핑에 의해 57 MPa로 증가하였다. 이상의 결과로부터 실리콘 웨이퍼 내에 질소의 존재는 웨이퍼의 BMD 수준을 향상시키고 slip 발생에 대한 저항성 및 고온 강도를 증가시킴을 확인하였다.

### 감사의 글

본 연구 수행에 있어 도움을 주신 응용 분석팀 관계자 여러분께 감사 드립니다.

### 참 고 문 헌

1. K. Nakai, K. Kitahara, Y. Ohta, A. Ikari and M. Tanaka, *Jpn. J. Appl. Phys.*, **43**(4A), 1241 (2004).
2. K. Nakai, K. Kitahara, Y. Ohta, A. Ikari and M. Tanaka, *Jpn. J. Appl. Phys.*, **43**(4A), 1247 (2004).
3. J. Takahashi, K. Nakai, K. Kawakami, Y. Inoue, H. Yokota, A. Tachikawa, A. Ikari and W. Ohashi, *Jpn. J. Appl. Phys.*, **42**(2A), 363 (2003).
4. V. Orlova, H. Richter, A. Fischer, J. Reif, T. Muller and R. Wahlich, *Materials Science in Semicon. Proc.*, **5**, 403 (2003).
5. T. Fukuda and A. Ohsawa, *Appl. Phys. Lett.*, **58**(23), 2634 (1991).
6. G. Wang, D. Yang, D. Li, Q. Shui, J. Yang and D. Que, *Physica B*, **308-310**, 450 (2001).
7. D. Li, D. Yang and D. Que, *Physica B*, **273-274**, 553 (1999).
8. F. Shimura and R. S. Hockett, *Appl. Phys. Lett.*, **48**(3), 224 (1986).
9. H. Shimizu, T. Watanabe and Y. Kakui, *Jpn. J. Appl. Phys.*, **24**(7), 815 (1985).
10. H. Shimizu and T. Aoshima, *Jpn. J. Appl. Phys.*, **27**(12), 2315 (1998).
11. A. A. Wereszczak, A. S. Barnes and K. Breder, *J. Mat. Sci. : Materials in Electronics*, **11**, 291 (2000).
12. S. Takasu, 19<sup>th</sup> Workshop on ULSI Ultra Clean Technology, p.111 (1992).
13. F. Shimura, *Semiconductor Silicon Crystal Technology*, p.77, Academic Press. Inc. (1989).
14. F. Shimura, *Oxygen in Silicon*, p.449, Academic Press Inc. (1994).