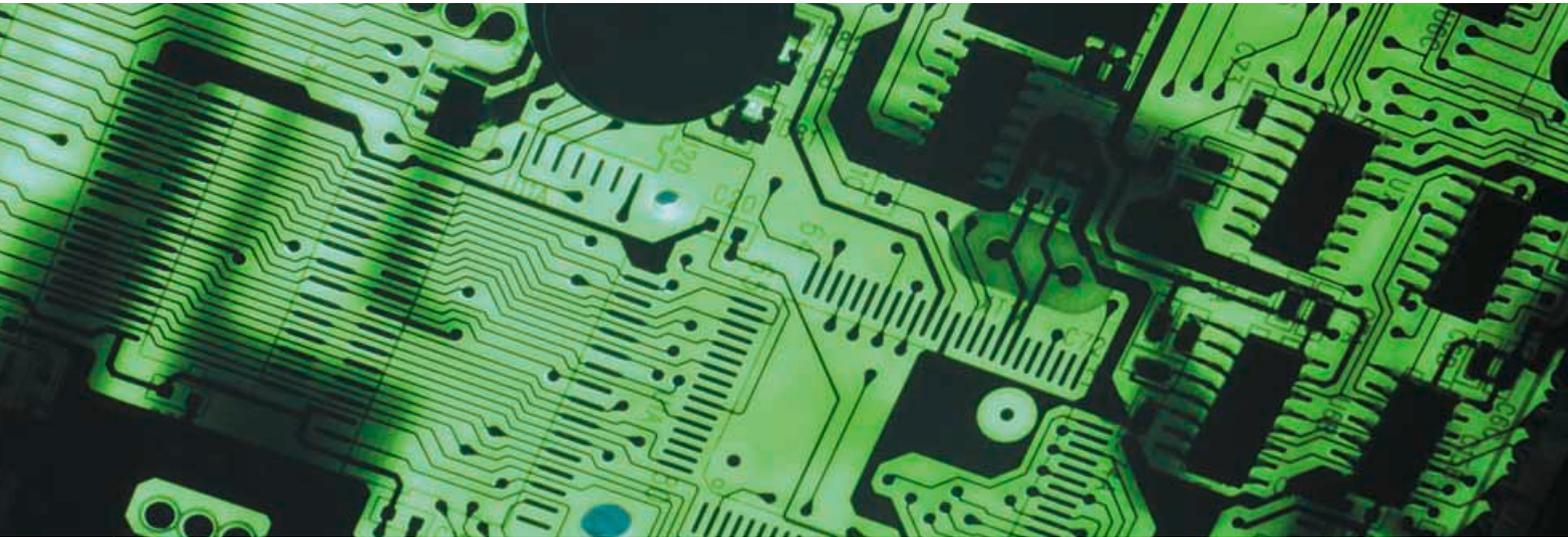


4 나노와 IT와의 만남

‘유비쿼터스 컴퓨팅’ 시대 연다

글_ 박병국 서울대 전기컴퓨터공학부 교수 bgpark@snu.ac.kr



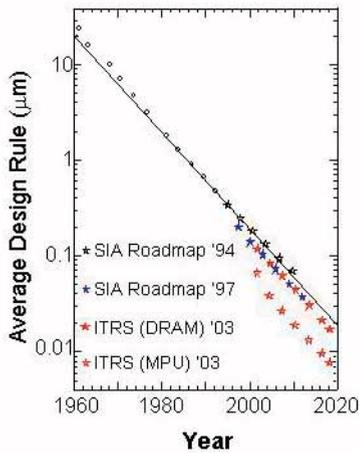
‘미래의 기술’로만 여겨졌던 나노기술은 21세기를 맞이하면서 본격적인 발전과 활용을 통하여 ‘현재의 기술’로 등장하게 되었다. 그 핵심에는 20세기 정보기술의 엔진 역할을 담당해 왔던 반도체 소자가 있으며, 반도체 소자는 끊임없는 축소화를 통하여 나노 영역으로 진입함으로써 정보기술의 새로운 도약을 뒷받침하며, 나노와 정보기술의 융합에 선도적 역할을 하고 있다. 나노와 정보기술의 만남은 각기 개별적으로 성장하다가 누군가에 의해 우연히 연결된 만남이 아니라, 반도체 기술이 스스로 추구해왔고 각고의 노력을 통하여 얻은 필연의 산물인 것이다. 이렇게 특별한 만남의 기반 위에서 ‘편재하는 컴퓨팅(Ubiquitous computing)’의 새로운 장이 열리고 있다. 정보가 어느 한곳에 머무르지 않고 언제 어디서나 접할 수 있고 가공할 수 있으며 확산될 수 있는 시대가 성큼 다가온 것이다.

이 글에서는 반도체를 매개로 하여 나노와 정보기술이 만나

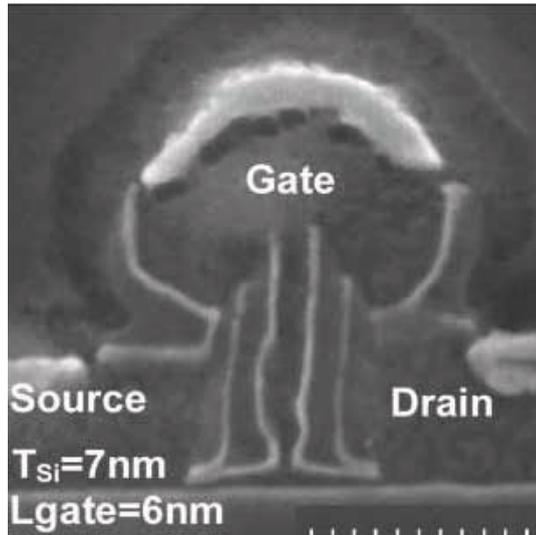
게 되는 과정과 현재의 여러 문제 및 향후의 방향에 대하여 이야기하려 한다. 먼저 산업혁명을 이끌었던 엔진과 같은 역할을 해온 반도체소자가 집적회로라는 날개를 달고 발전하여 나노시대로 진입하게 된 배경을 살피고, 나노소자로서 겪는 여러 가지 어려움과 해결책을 검토하며, 이를 바탕으로 미래의 정보기술에 미칠 영향을 살펴볼 것이다. 이어서 반도체소자에 서와 같은 점진적 축소화와는 반대로 처음부터 나노크기에서 출발하는 나노소재가 정보기술에 미치는 영향을 분석할 것이며, 정보기술이 나노기술에 기여하는 바에 대해서도 논의할 것이다.

2018년엔 채널길이 7nm 집적회로 등장

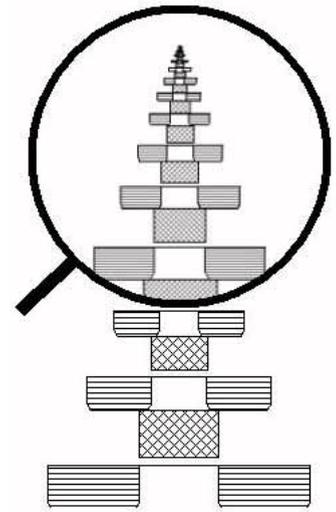
20세기 정보기술 혁명의 기반이 되었던 마이크로전자공학 기술은 21세기에 들어서면서 나노전자공학으로 이행되고 있고, 반도체 집적회로는 금속-산화막-반도체(MOS) 트랜지스



〈그림 1〉 반도체 소자의 축소화와 반도체 기술 로드맵. 대략 3년마다 최소 선폭이 이전의 70% 정도로 줄어 들고 있다.



〈그림 2〉 현재까지 발표된 최소의 채널길이(6nm)를 갖는 절연막위 실리콘(SOI) 극박막(UTB) MOS 트랜지스터



〈그림 3〉 MOS 트랜지스터의 탑. 끝부분을 확대하면 다시 같은 형태가 나타나는 프랙탈 구조임을 보여줌

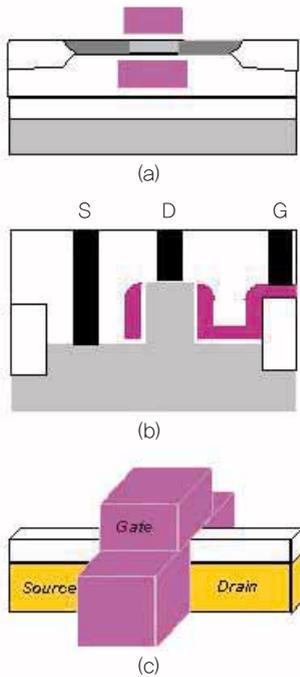
터의 기하급수적 축소화에 힘입어 나날이 고속·고집적화되어가고 있다. 한 때 소자 축소의 한계로 인식되어 왔던 채널 길이 100nm의 장벽은 90nm 이하의 채널 길이를 갖는 MOS 트랜지스터의 등장으로 무너졌고, 10nm 미만의 채널을 갖는 소자를 기반으로 하는 집적회로가 12년내에 상용화될 것으로 예측된다. 2003년판 반도체기술 로드맵에 따르면, 2010년경에 채널길이 18nm의 소자가 집적 회로에 적용될 것이고, 2018년에는 7nm의 채널길이를 가질 것으로 예상되어 문자 그대로 수 나노미터 크기의 소자가 등장할 전망이다. 이러한 예측을 검증 하듯 연구 단계에서는 이미 6nm 정도의 채널길이를 갖는 소자도 보고되고 있다.

사실 지금까지 나노와 정보기술의 만남은 반도체소자가 주도해 왔다고 할 수 있을 것이다. 반도체소자는 정보를 처리하고 기억하는 기능을 수행하는 정보기술의 엔진으로서 그 이전 세대인 진공관과 자성 기억장치들처럼 단순히 정보기술의 하드웨어를 제공할 뿐 아니라 지속적인 축소를 통하여 정보기기의 소형화와 저전력화에 공헌해 왔다. 큰 것에서 출발하여 작은 것으로 줄어 나가는 ‘위에서 아래로(top-down)’ 방식의 전형으로서 반도체소자는 현재까지 무려 45년간 끊임없는 축소화의 길을 걸어왔고, 앞으로 적어도 십수년간은 조금의 양보도 없이 무어의 법칙을 이어 나갈 것이다. 단순히 이어 나가

는 정도가 아니라 〈그림1〉에서 보듯이 마이크로프로세서(MPU)용 소자의 경우는 21세기 들어서면서부터 오히려 몇 년 앞질러 나가고 있다.

이러한 축소화 방식은 한 세대에서 다음 세대(3년 후)로 이행할 때 대략 70% 정도로 축소되는 것을 반복하기 때문에 어떤 시점에서 보더라도 비슷한 형태를 이루는 프랙탈과 같은 양상을 띠게 된다. 〈그림3〉은 MOS 트랜지스터의 축소를 형상화한 것으로, 소스와 드레인, 게이트를 갖는 MOS 트랜지스터가 축소되면서 이전 세대 소자의 위에 쌓여서 탑을 이루어 가는 모습을 나타낸 것인데, 끝부분을 확대해 보면 다시 닳은꼴이 나타나는 프랙탈의 전형이라는 것을 알 수 있다. 또한 작은(小) 것이 큰(大) 것 위에 놓여 있는 끝부분(端)이라는 점에서 첨단(尖端)의 의미를 웅변으로 보여주고 있다. 이러한 프랙탈 양상은 급격한 변화를 배제하고 점진적이지만 기하급수적인 발전을 가져오기 때문에 놀라운 지속성을 갖는 동시에 시간이 지나면서 엄청난 파급효과를 내게 된다.

1959년에 발명된 집적회로는 그 때까지 개별 소자로 만들어 외부 연결을 통해 회로구성을 해 왔던 방법과는 달리, 다수의 소자를 하나의 반도체 칩 안에 만들고 이를 금속배선으로 연결하여 사용하는 획기적 전기를 마련하였다. 개별소자로 사용할 때는 도선 연결과 외부 기생용량 등의 문제로 축소화의 동기가



〈그림 4〉 나노채널 소자에서 요구되는 이중게이트 MOS 트랜지스터 구조 (a) 평면채널 구조, (b) 수직채널 구조, (c) 돌기형채널 구조(FinFET)

별로 없었지만, 일단 다수의 소자가 한 칩에 들어갈 수 있게 되고부터는 소자의 축소를 통하여 많은 기능을 집적할 수 있고 동시에 정보처리 속도도 향상시킬 수 있음을 깨닫게 된 것이다.

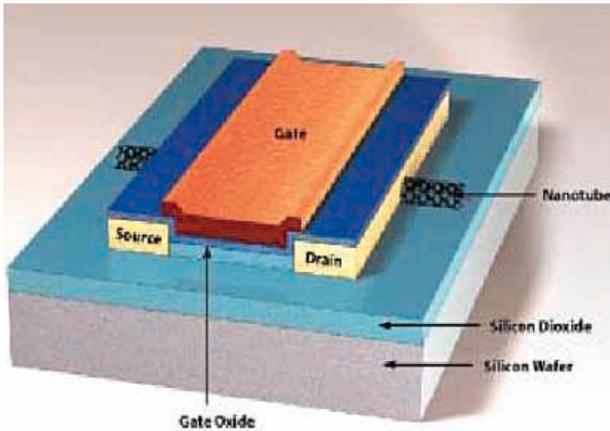
초기에 대략 10 μ m 정도의 크기였던 소자는 2001년까지 14 세대를 거치면서 1/27 = 1/128의 축소를 이루어 마침내 100 nm 미만의 나노영역에 이르게 되었다. 반도체소자는 ‘위에서 아래로’ 방식의 장점을 극명하게 드러내 주는 예일 뿐 아니라 정보기술이 나노시대로 진입하게 만든 견인차였다. 그러나 축소는 결코 쉬운 일이 아니어서 나노시대에 접어들면서부터 전통적인 어려움이 더욱 극심한 형태로 나타날 뿐만 아니라 전통적으로 문제가 되지 않았던 에너지 양자화, 터널링 등 새로운 현상들까지 등장하고 있다. 이러한 어려움에 노출되어 기존의 ‘위에서 아래로’ 방식에 의한 단순 축소가 심각한 도전을 받고 있지만 그 동안 축적되어온 대응 전략과 앞으로 도입될 새로운 나노공정 기술을 바탕으로 극복해 나가리라고 생각된다.

소자의 단순 축소 벗어나 3차원적 구조 가질 것

나노소자는 이제 또 하나의 전기를 맞이하고 있다. 지금까지의 축소화가 소자의 구조를 그대로 두면서 크기만을 줄이는 단순 축소 지향이었다면, 앞으로는 소자의 구조 변화를 동반하는 형태가 될 것이다. 실리콘 기판에 만드는 전통적인 평면형 소자 구조만으로는 나노시대에 접어들면서 발생하는 온갖 문제들을 해결하기가 어렵기 때문에 극히 얇은 ‘절연막위 실리콘(SOI, silicon-on-insulator)’ 구조(그림2)나 다양한 3차원적 구조들(그림4)이 제안되고 있다. 이러한 구조에서는 지금까지 기판의 표면에만 존재했던 수평적 채널이 수직, 측면 채널 등으로 다양화하며, 단일 게이트보다는 두 개 또는 그 이상의 게이트를 사용하여 채널에 대한 게이트의 장악력을 강화하게 된다. 또한 논리회로, 메모리, RF 등 집적회로의 응용용도에 따라 적합한 소자구조가 달라지는 경향을 갖기 때문에, 여러 종류의 회로가 하나의 칩에 들어가야 하는 단일 칩 시스템(SoC)의 경우 공정 집적이 갈수록 어려워지고 있다. 각각의 응용에 최적화된 소자 구조를 사용하여 칩을 제작하고 이를 하나의 패키지에 집적하는 패키지내 시스템(SiP, system in package)이 하나의 대안이며, 다른 한편으로는 설령 다른 구조라고 하더라도 최소의 공정으로 구현할 수 있도록 하는 공정 화합기법도 모색되고 있다.

소자 구조의 변화와 함께 나노영역에서 새롭게 추구되고 있는 것은 나노미터 크기에서 나타나는 양자역학적 현상들을 억제하는 대신 적극 이용하여 소자의 동작원리로 삼으려는 노력이다. 터널링이나 단전자 충전효과 등을 이용하여 기존의 MOS 트랜지스터가 갖지 못하는 음의 미분저항 또는 전달전도도를 갖게 하거나 단일 또는 극소수의 전자를 임의로 조절할 수 있는 양자효과소자를 만드는 것이다. 이러한 소자들이 갖는 새로운 기능성은 소자의 축소가 더 이상 어려울 때 소자수를 늘리지 않고도 더 많은 기능을 갖도록 하는데 유리할 것이다.

또한 다수의 양자소자 크기의 축소는 상온 특성을 개선하는 효과가 있기 때문에 MOS 트랜지스터에 비하여 소자 축소가 용이한 편이다. 양자효과소자의 다른 특징은 대체로 전류가 작아서 전력소모가 적다는 점인데 이러한 특성은 거의 모든 정보기기가 휴대화되어 가는 추세와 잘 맞으며 이를 가속할 것



〈그림 5〉 탄소 나노튜브 MOS 트랜지스터. 채널 부분이 탄소 나노튜브로 구성됨

으로 보인다. 전류가 작다는 것은 전력소모를 줄이는 장점도 있지만, 외부나 칩내에서 큰 용량을 구동하여야 할 경우에는 속도가 느려지는 단점이 있기 때문에 MOS 트랜지스터를 함께 사용하여 이를 보완할 필요가 있을 것으로 예상되며, 이에 따라 MOS 트랜지스터와의 공정 양립성이 중요하다. 앞으로 양자효과소자는 양자 연산과 정보처리 등에서 진가를 나타낼 것으로 보이지만, 이는 설계 인프라와 시스템 관점에서의 엄청난 변혁을 요구하기 때문에 실현에 상당한 시간이 걸릴 것으로 보인다.

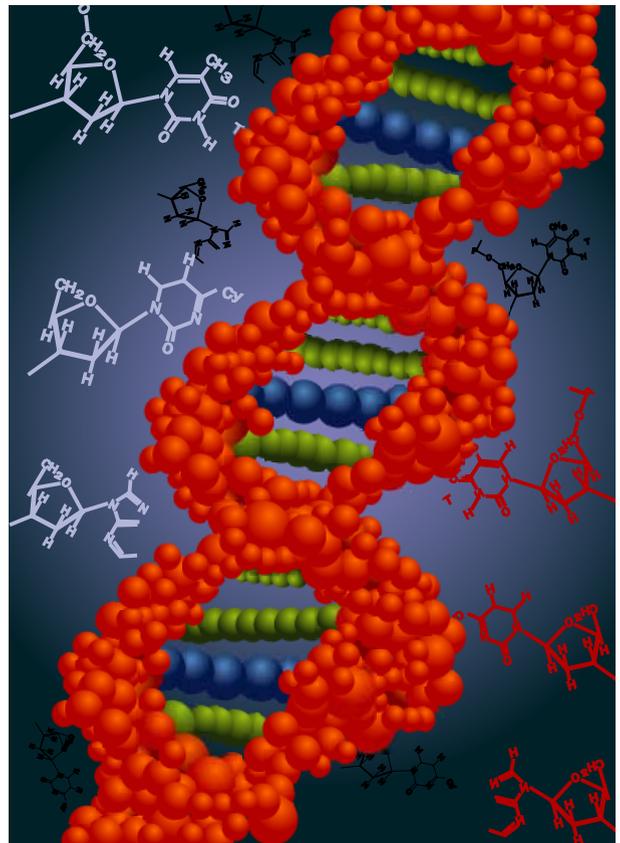
이러한 나노소자에 기반을 둔 정보 기술은 어떤 양상을 띠게 될 것인가? 그것은 지금까지의 정보기술이 더욱 고도화되는 동시에 전과 다른 새로운 요소의 도입이 촉진될 것이다. 우선 정보처리의 핵심에 있는 중앙처리장치는 지금까지와 같은 속도 경쟁에서 벗어나 몇 개의 코어를 갖느냐 하는 등의 병렬처리 능력 경쟁으로 옮겨갈 것이다. 단순 속도 경쟁은 전력소모의 극단적인 증가를 불러와 냉각장치의 한계에 도달하였을 뿐 아니라, 휴대용 장비에 사용하는 경우에는 전지의 방전시간 단축으로 인하여 사실상 사용 주파수의 한계에 도달해 있다. 이를 극복하면서 성능을 극대화하는 방법은 각 소자의 전력소모는 획기적으로 줄이면서 축소화로 엄청나게 늘어난 다수의 소자를 활용한 병렬처리가 될 것이다. 이러한 예는 수백 개~수천 개의 CPU를 연결하여 사용하는 현재의 슈퍼컴퓨터에서 볼 수 있으며, 이러한 방식이 점차 개인용 정보처리기로 침

투할 것으로 보인다.

좀더 장기적인 관점에서 논의되고 있는 양자 연산의 경우도 극단적인 병렬 정보처리 기법의 하나이다. 나노 기술은 무선 통신의 기법도 더욱 고도화시켜 3세대, 4세대의 통신망을 통한 편재 컴퓨팅의 일반화가 이루어질 것이다. 이러한 환경에서 나노시대의 정보기기들은 개별적 정보처리 능력도 향상되겠지만 엄청난 정보량을 가진 편재 정보망과 연동되어 훨씬 더 다양하고 강력한 성능을 발휘하면서 인간 친화적 정보환경을 만들어 갈 것이다.

DNA · 단백질 합성한 분자 이용 연구 활발

앞에서 주로 '위에서 아래로' 방식을 적용한 나노소자와 이를 기반으로 한 정보기술의 관계를 설명하였지만 나노가 정보 기술에 제공할 수 있는 기반기술은 여러 가지가 있다. 우선 처음부터 수 나노미터의 크기를 갖는 나노선(nanowire)과 나노점(nanodot) 등의 나노 소재를 사용하는 '아래에서 위로' 방식

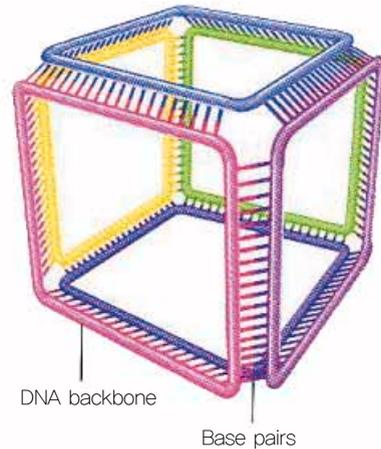


을 들 수 있을 것이다. 나노선의 대표적인 예는 탄소나노튜브(CNT)가 있겠지만, 최근에는 다양한 물질의 나노튜브가 제작되고 있고, 정보기술과 관련된 응용연구가 활발하다. 나노점은 흔히 '양자점'이라고도 하며, 주로 금속이나 반도체로 제작되어 이들의 전기적, 광학적, 자기적 성질을 응용하는 연구가 이루어지고 있다. 나노선과 나노점에서 한걸음 더 나아가다 보면 분자가 되는데, DNA나 단백질과 같은 천연의 기능성 분자를 비롯하여 합성된 여러 가지 분자를 이용하는 연구도 활발하다.

나노튜브는 나노소자 및 집적회로에 응용하기 위하여 많은 노력이 투입되고 있다. 적절한 조건에서 반도체가 되는 성질을 이용하여 MOS 트랜지스터를 제작하여 차세대 집적회로 소자로서의 가능성을 타진하여 보기도 하고(그림5), 처음부터 수 나노미터의 직경을 갖는 특징을 이용하여 단전자 트랜지스터를 구성하여 우수한 특성을 얻기도 하였다. 또한 도체의 성질을 갖는 나노튜브를 이용, 현재 집적회로에서 사용하고 있는 금속배선을 대체하려는 노력도 경주되고 있다.

현재 이들이 공통적으로 가지고 있는 가장 큰 문제점은 '위에서 아래로' 방식에서처럼 한 칩 안의 모든 패턴을 한꺼번에 만들 수 있는 방법이 마땅치 않다는 것이다. 이의 해결책으로는 '위에서 아래로' 방식에 의하여 패턴링을 하고 여기에 나노튜브를 선택적으로 붙이는 혼합기법이 있을 수 있는데, 아직 결합 발생 등의 문제가 완전히 해결되지 않고 있다. 나노튜브의 전기적 특성을 이용하는 집적회로 소자나 배선 이외에, 부피에 비해 넓은 표면적을 이용하여 수소 등의 연료를 저장하고 이를 전지에 활용하거나, 전계방출 디스플레이(FED)의 방출 팁, 또는 마이크로시스템의 안테나로 사용하는 등, 정보기술에 관련된 다양한 응용도 시도되고 있다.

양자점의 경우에도 나노 소자의 일부로 사용하거나, 광학적, 자기적 특성을 응용하려는 연구가 활발히 이루어지고 있다. 나노소자에 사용하기 위해서는 원하는 위치에 양자점을 배열해야 하는데, '아래에서 위로' 방식에서 흔히 사용하는 자가조립 방법을 사용할 수 있지만, 규칙적이고 반복적인 패턴의 형성이 가능할 뿐, 임의 형태의 패턴을 만들기가 어렵다. 또 자가조립의 영역이 대부분의 경우 수 μm 에서 수십 μm 정도를 넘지 못하여 통상적으로 요구되는 고집적 조건에 못 미치기 때문에 좀더 개발이 이루어져야 할 것이다. 가까운 장래에 사용하려



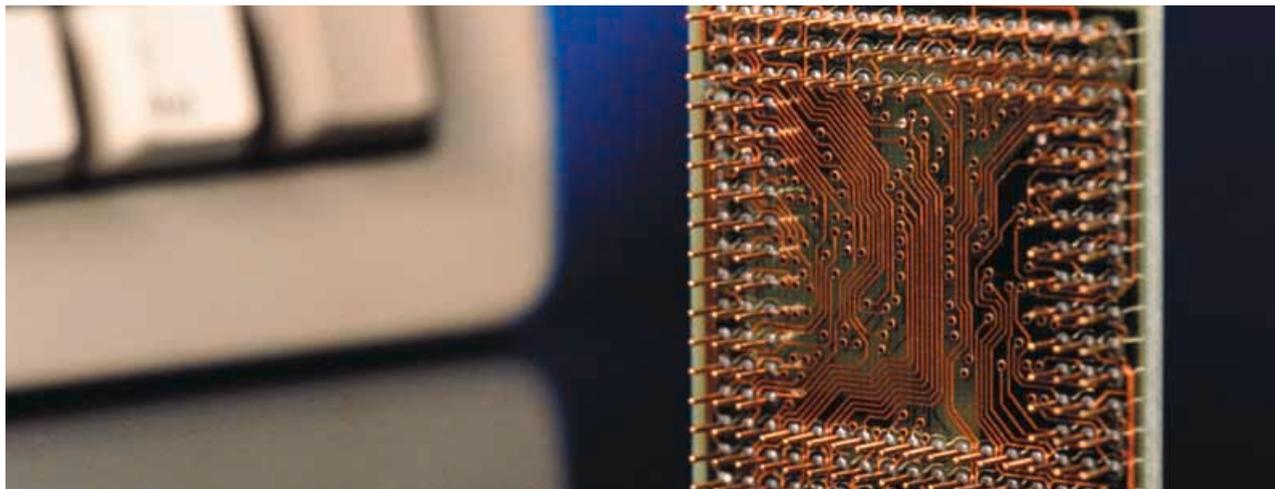
〈그림 6〉 DNA 입방체. 입방체의 각 변은 20개의 염기쌍으로 구성되어 있으며, 실제로는 2중 나선이 두 바퀴 감긴 형태

면 어느 정도의 임의성을 허용할 수 있고, 비교적 소자 크기가 큰 응용, 예를 들면 양자점을 이용한 광소자(LED) 등이 유망할 것으로 보인다.

천연 또는 합성분자를 나노소자에 이용하는 분자전자공학의 시대를 열어가려는 연구도 활발하다. 특히 DNA의 경우는 염기의 배열을 임의로 조절할 수 있어 이를 이용한 연산이 가능하다는 것이 알려져 있고, 또 3차원 구조나 규칙적인 패턴을 만드는 데도 활용할 수 있다. 이론적으로 엄청난 양의 연산을 동시에 수행하는 것이 가능하기는 하지만 실제로 이들 결과를 읽어내는 문제라든지 연산을 준비하는 과정에서 요구되는 복잡성 등은 아직 해결되지 않고 있어서, 실현 가능성으로 본다면 전자 소자를 구성하는 나노 구조물을 만들기 위한 틀을 형성하는데 DNA나 단백질을 사용하는 방법이 유리할 것으로 보인다. DNA나 다른 여러 가지 기능성 분자들에 양자점을 부착시켜 운반수단으로 사용하는 연구와, 특정한 분자를 나노소자의 채널로 이용하여 스위치나 기억소자를 구성하려는 연구도 진행되고 있다.

지능 연구에 정보기술 활용·생체정보공학 들 것

지금까지 주로 나노 기술이 정보기술에 미치는 영향에 대해서 언급하였지만, 그 만남이 결코 일방적인 것만은 아니다. 정보기술은 그 동안의 반도체기술에서와 같이 나노 기술에도 중요한 영향을 미치며 상호작용과 상승효과를 이어나갈 것이다.



반도체 기술의 발전으로 고성능의 컴퓨터와 정보기기가 등장하였고 이들은 고도의 연산능력과 정보처리 속도를 바탕으로 공정, 소자 및 회로 설계의 도구를 제공하여 더 나은 집적회로를 만드는데 기여함으로써 정귀환 고리(positive feedback loop)를 형성하면서 기하급수적 성장이 가능하였다. 또한 초기에는 주로 CPU, 메모리 등의 정보기기만을 위하여 사용되던 반도체 공정기술이 그 영역을 확대하여 극소 기계, 감지장치 등을 만드는데 응용되게 되었고, 정보기술은 이들 영역에서도 무른모(software)와 굳은모(hardware) 양면에서 지원하고 있다. 나노 생체 분야에서도 정보기술은 막대한 영향을 미치고 있어서, 최근 인간 게놈연구 등에서 정보기술을 활용하고 응용하려는 생체정보공학의 역할이 커지고 있다.

컴퓨터를 필두로 한 정보기술이 나노기술에 기여하게 될 영역은 매우 넓다. 향후의 나노기술은 더욱 더 정교한 원자 수준의 모형화와 모사를 요구하게 될 것이고, 보다 강력한 연산도구와 모사기법을 필요로 할 것이다. 고전역학적인 근사가 잘 적용되던 문제들도 나노영역에서는 양자역학적 효과를 고려해야 하며, 연속적이라고 가정했던 현상들이 사실은 불연속적인 현상의 근사라는 점을 인정하고 새롭게 다루어야 할 수도 있다.

지금까지는 1차원 또는 2차원 근사로 충분했지만 나노영역으로 들어가면서 필수적으로 3차원에서의 해석을 필요로 하는 경우도 많이 있다. 해석과 계산뿐 아니라 그 결과를 시각화 등으로 표현하는 기법도 중요하다. 나노영역은 직접 보거나

경험할 수 없는 극소의 세계이므로 인간의 감각 영역으로 확대하여 나타내 주는 것이 큰 도움이 된다. 단순한 평면적 시각화에서 나아가 가상현실을 이용하여 입체영상과 촉각, 힘의 귀환, 청각 등을 통하여 전달하는 것이 효과적일 것이다. 나노 구조의 해석과 이해만이 아니라, 설계에 있어서도 정보기술의 기여는 지대할 것으로 보이며, 다양한 학문 영역에서의 지식을 총동원한 복합적 설계 방법과 도구가 필요할 것이다.

나노와 정보기술의 만남은 우연이 아니라 필연에 의해서 이루어졌고, 이 둘은 앞으로도 긴밀한 관계를 유지하며 상호간의 발전에 기여할 것이다. 반도체 소자의 축소화를 통하여 마침내 선풍 100nm 미만의 나노시대가 열리게 되었고, 그 바탕위에서 나노소자는 정보기술의 지속적 성장 엔진으로 활약해 나가고 있다. 나노크기의 소재인 나노선, 나노점, 그리고 여러 가지 기능성 분자들이 나노소자를 비롯한 다양한 정보기술 응용을 위하여 연구되고 있으며, '아래에서 위로'의 방식이 '위에서 아래로'의 방식과 만나면서 새로운 융합의 꽃을 피울 것이다. 정보기술은 나노기술의 성장과 더불어 지속적인 발전을 이루면서 동시에 나노영역의 분석과 설계에 있어 핵심적인 기여를 할 것이다. 마치 인간에게 있어서 정신과 육체의 조화로운 성장이 이루어지고, 인간 사회에서 문화와 경제의 발전이 함께 이루어지듯 말이다. ㉔



글쓴이는 서울대 전자공학과를 졸업 후, 동대학원에서 석사학위를, 미국 스탠퍼드대학에서 박사학위를 받았다. AT&T 벨연구소 연구원, Texas Instruments 연구원을 지냈다.