

## 63Sn-37Pb 솔더 스트립에서의 Electromigration 거동

임승현 · 최재훈 · 오태성\*

홍익대학교 공과대학 신소재공학과

## Electromigration Behavior in the 63Sn-37Pb Solder Strip

Seung-Hyun Lim, Jae-Hoon Choi, and Tae-Sung Oh\*

Department of Materials Science and Engineering, Hongik University,  
72-1 Sangsoo-dong, Mapo-gu, Seoul 121-791, Korea

**초 록:** 63Sn-37Pb 공정솔더의 electromigration 현상을 용이하게 관찰하기 위해 63Sn-37Pb 공정솔더를 증착하여 스트립 형태의 시편을 제작 후 electromigration 테스트를 실시하였다. 80~150°C의 온도 및  $1 \times 10^4 \sim 1 \times 10^5 \text{ A/cm}^2$ 의 전류밀도에서 electromigration 테스트시 스트립 형상의 63Sn-37Pb 솔더 합금에서 hillock과 void의 발생이 관찰되었으며, 온도와 전류밀도가 높아질수록 void의 형성이 빨라져서 평균파괴시간이 단축되었다. 평균파괴시간을 이용하여 Black의 식으로부터 구한 63Sn-37Pb 솔더 스트립의 electromigration에 대한 활성화 에너지는 0.16~0.5 eV이었다.

**Abstract:** To facilitate the observation of the electromigration of 63Sn-37Pb eutectic solder, strip-type samples were fabricated by solder evaporation. The electromigration test for the 63Sn-37Pb solder strip was conducted at temperatures of 80~150°C and the current densities of  $1 \times 10^4 \sim 1 \times 10^5 \text{ A/cm}^2$ . With increasing temperature and the current density, mean-time-to-failure(MTTF) decreased due to the formation of hillock and void in the solder strip. The activation energy for the electromigration in the 63Sn-37Pb solder strip was analyzed as 0.16~0.5 eV using Black's equation.

**Keywords:** Solder, Electromigration, 63Sn-37Pb, Mean Time to Failure, Activation Energy

### 1. 서 론

최근 개인용 휴대전자제품을 포함한 각종 첨단 전자제품을 구현하기 위해 반도체 소자가 고집적화, 고기능화됨에 따라 I/O 밀도가 높으며 시스템에의 실장이 용이한 패키지의 사용이 증가하고 있다<sup>1)</sup>. 이에 따라 IC 칩을 기판에 직접 실장하는 플립칩 기술이 개발되어 칩 실장 방식의 새로운 전기를 마련하였다. 전자 패키지의 칩 실장방식은 1970~1990년대에는 와이어 본딩이 주를 이루고 있었으나, 최근 플립칩 실장방식의 채택이 현저히

증가하고 있는 추세이다<sup>2)</sup>.

IC 칩의 고성능화와 소형화와 더불어 I/O 밀도가 급격히 증가함에 따라 플립칩 패키지에 사용되는 솔더범프의 크기와 피치의 감소가 요구되고 있다. 1995년에 개발된 플립칩 패키지에서 솔더범프 피치는 250 μm, 솔더범프의 직경은 125 μm로  $1 \times 1 \text{ cm}^2$ 의 칩에 연결할 수 있는 솔더범프의 개수는 2000개이었으나, 2005년에는 동일한 크기의 칩을 플립칩 실장시 6000개의 솔더범프를 연결할 수 있게 될 것으로 전망되고 있다. 또한 전류 서킷 디자인 룰에 따르면 현재 각 솔더범프에 인가되는 전

\*Corresponding author  
E-mail: ohts@hongik.ac.kr

류의 세기는 0.2 A이나 가까운 미래에 0.4 A로 증가될 것을 예측하고 있다. 현재 각 솔더 범프에 인가되는 0.2 A의 전류에 의해  $50 \mu\text{m}$  직경의 솔더 범프에 인가되는 전류밀도는  $1 \times 10^4 \text{ A/cm}^2$ 이며, 향후 솔더 범프의 크기 감소와 더불어 인가전류의 증가에 따라 각 솔더 범프는  $1 \times 10^4 \text{ A/cm}^2$ 보다 훨씬 높은 전류밀도에 대해 신뢰도를 확보할 수 있어야 한다<sup>3,4)</sup>. 그러나, IC 칩의 구동시 온도가  $80^\circ\text{C}$ 에서  $150^\circ\text{C}$ 까지 올라가며 이와 같은 온도 상승과 전류밀도의 증가에 의해 낮은 용융점을 갖는 솔더 합금에서 electromigration이 크게 가속화될 수 있기 때문에, 향후 솔더 합금의 electromigration이 전자제품의 신뢰도를 결정짓는 가장 중요한 인자중의 하나로 작용할 것으로 예측되고 있다<sup>5,6)</sup>.

본 연구에서는 현재 플립칩 패키지의 솔더 합금으로 가장 일반적으로 사용되고 있는 63Sn-37Pb 공정 솔더 합금을 Cu 배선 사이에 증착하여 스트립 형태로 제작 후 온도 및 전류밀도에 따른 electromigration 거동을 분석하였다. 본 연구에서 실제 플립칩 패키지의 솔더 범프와 다른 형태의 솔더 스트립 시편을 사용하여 electromigration 거동을 분석한 이유는 솔더 범프 시편에 비해 스트립 시편이 제작과 electromigration 시험 후 현미경 관찰이 용이하기 때문이다.

## 2. 실험방법

63Sn-37Pb 솔더 합금에서 발생하는 electromigration 거동을 분석하기 위한 솔더 스트립 시편의 제조방법을 Fig. 1에 도시적으로 나타내었다.  $1000\text{\AA}$ 의 두께로 산화처리된 Si 웨이퍼의 표면에 PMER photoresist(PR)를 코팅한 후 사진식각공정을 사용하여 PR 패턴을 형성하였다. 이와 같은 패턴에  $500\text{\AA}$  두께의 Cr과  $2\text{ }\mu\text{m}$  두께의 Cu를 순차적으로 스퍼터 증착한 후, PR을 제거함으로써  $0.5\text{ mm} \times 0.5\text{ mm}$  크기의 Cu 패드와  $100\text{ }\mu\text{m}$  폭의 Cu 배선을 형성하였다. 이와 같이 Cu 패드와 Cu 배선을 형성한 Si/SiO<sub>2</sub> 웨이퍼 위에 다시 PMER PR을 코팅한 후, 사진식각공정을 사용하여 Cu 배선 사이에 폭  $100\text{ }\mu\text{m}$ , 길이  $200\text{ }\mu\text{m}$ 인 스트립 형태의 PR 패턴을 형성하였다. 이와 같은 PR 패턴에 63Sn-37Pb 솔더 합금의 리플로우시 구리배선과 솔더 합금의 산화를 방지하기 위하여 지용성 RMA계 플럭스를 시

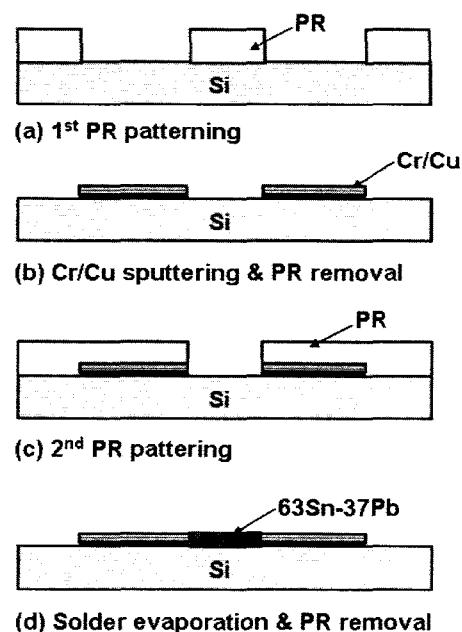


Fig. 1. Process steps to fabricate the 63Sn-37Pb solder strip sample.

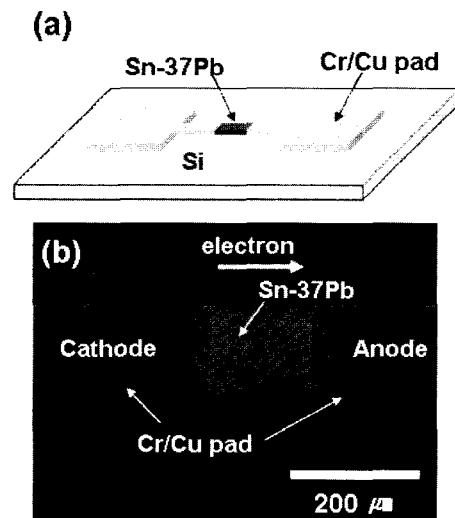


Fig. 2. (a) Schematic illustration of the 63Sn-37Pb strip sample for electromigration test and (b) SEM image of a real sample.

크온도에서 1분 동안 리플로우 하여 Fig. 2와 같은 솔더 스트립 형태의 최종시편을 제작하였다. 솔더 합금의 리플로우시 구리배선과 솔더 합금의 산화를 방지하기 위하여 지용성 RMA계 플럭스를 시

편표면에 얇게 도포한 후 리플로우 하였다.

Electromigration 거동을 분석하기 위하여, Fig. 2와 같은 솔더 스트립 시편을 hot plate 위에 올려놓고 80°C, 120°C 및 150°C의 온도로 유지하면서 Si 기판에 형성된 패드에 전류를 가하여 솔더 스트립에 흐르는 전류밀도가  $1 \times 10^4 \text{ A/cm}^2$ ,  $5 \times 10^4 \text{ A/cm}^2$  및  $1 \times 10^5 \text{ A/cm}^2$ 가 되도록 하였다. Counter를 이용하여 시편에 일정 전류를 가하면서 시간에 따른 포텐셜의 변화를 측정하여 이를 저항 변화로 환산하였다. 솔더 스트립에서 단락이 발생하여 포텐셜이 급격히 증가할 때까지의 시간, 즉 저항이 급격히 증가할 때까지의 시간을 측정하여 솔더 스트립의 평균파괴시간(MTTF : Mean-time-to-failure)을 분석하였다.

63Sn-37Pb 솔더 스트립 시편의 electromigration 테스트 후, 솔더합금 표면의 미세구조를 주사전자현미경(Scanning Electron Microscopy)의 BEI(Backscattered Electron Image) 모드로 관찰하였으며, EDS(Energy Dispersive Spectroscopy)를 이용하여 솔더 조성을 분석하였다.

### 3. 실험결과 및 고찰

Fig. 3에 각기 80°C, 120°C 및 150°C의 electromigration 테스트 온도에서 전류밀도에 따른 평균파괴시간을 나타내었다. 플립칩 패키지에서 일반적

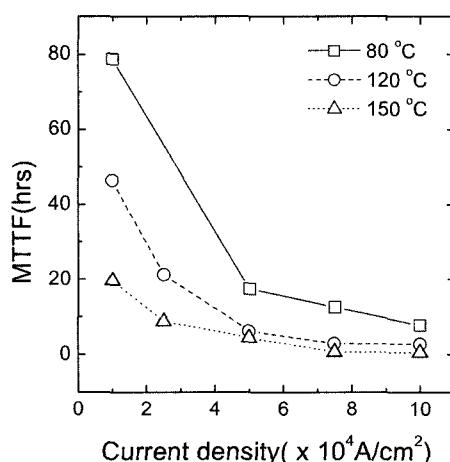


Fig. 3. Mean-time-to-failure(MTTF) of the 63Sn-37Pb solder strip as a function of the current density applied for electromigration test.

인 구동 온도로 보고되고 있는 80°C에서  $1 \times 10^4 \text{ A/cm}^2$ 의 전류밀도로 테스트한 시편은 79 시간의 평균파괴시간을 나타내었으나 전류밀도가 증가함에 따라 평균파괴시간이 감소하여  $1 \times 10^5 \text{ A/cm}^2$ 의 전류밀도하에서는 13.4 시간을 나타내었다. 유지온도를 150°C로 증가시킴에 따라 전류밀도가  $2.5 \times 10^4 \text{ A/cm}^2$  이상에서 10시간 이하로 급격히 평균수명시간이 감소되었다. 시편의 유지온도가 120°C인 경우에는  $5 \times 10^4 \text{ A/cm}^2$  이하의 전류밀도하에서는 150°C의 유지온도에서보다 높은 평균파괴시간을 나타내었으나 전류밀도를  $5 \times 10^4 \text{ A/cm}^2$  이상으로 증가시킴에 따라 150°C의 유지온도에서 와 거의 유사한 평균수명시간을 나타내었다. Fig. 3에서와 같이 시편의 유지온도와 전류밀도가 증가할수록 솔더합금의 electromigration이 가속화되어 평균파괴시간이 감소하였다.

Electromigration에 의한 평균파괴시간(MTTF)은 식 1에 나타낸 Black의 식을 사용하여 온도 T와 전류밀도 j의 함수로 나타낼 수 있다<sup>7)</sup>. 여기서 A는 상수, n은 전류밀도에 대한 모델 지수, Ea는 electromigration에 대한 활성화 에너지, k는 Boltzmann 상수이다.

$$MTTF = A \cdot j^{-n} \cdot \exp\left(\frac{E_a}{kT}\right) \quad (\text{Eq. 1})$$

스트립 형태의 63Sn-37Pb 솔더합금의 electromigration에 대한 활성화 에너지를 구하기 위하여,  $1 \times 10^4 \text{ A/cm}^2$ ,  $3 \times 10^4 \text{ A/cm}^2$ ,  $1 \times 10^5 \text{ A/cm}^2$ 의 전류

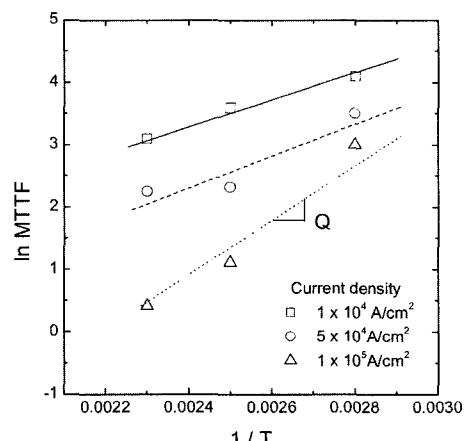


Fig. 4.  $\ln(MTTF)$  as a function of  $1/T$ .

밀도에서 측정한 평균파괴시간을  $1/T$ 의 함수로 Arrhenius plot 하였으며, 이를 Fig. 4에 나타내었다. 이와 같은  $\ln \text{MTTF}-1/T$  그래프의 기울기로부터 63Sn-37Pb 솔더합금의 electromigration에 대한 활성화 에너지를 구하였으며, 그 결과는  $1 \times 10^5 \text{ A/cm}^2$ 의 전류밀도에서는 0.5 eV,  $5 \times 104 \text{ A/cm}^2$ 의 전류밀도에서는 0.2 eV,  $1 \times 10^4 \text{ A/cm}^2$ 의 전류밀도에서는 0.16 eV이었다. Fig. 4에서 전류밀도가 증가함에 따라 63Sn-37Pb 솔더합금의 electromigration에 대한 활성화 에너지가 높아지는 것으로 나타나, 이는 실제로 전류밀도가 증가함에 따라 활성화 에너지 자체가 높아지기 보다는 솔더범프에서 Joule 가열에 의한 온도 증가의 효과가 전류밀도가 높을수록 더욱 현저하기 때문인 것으로 판단된다. 특히 전류밀도가 가장 높은  $1 \times 10^5 \text{ A/cm}^2$ 에서 측정한 시편의 경우, 유지온도가 높아질수록 Joule 가열에 의해 솔더범프 내에서 국부적인 용융이 보다 용이하게 발생함으로써 비정상적인 빠른 파괴가 진행되어  $5 \times 10^4 \text{ A/cm}^2$ 에서의 0.2 eV 및  $1 \times 10^4 \text{ A/cm}^2$ 에서의 0.16 eV와 비교하여 훨씬 높은 값인 0.5 eV를 나타낸 것으로 판단된다.

본 실험에서 구한 63Sn-37Pb 솔더합금의 electromigration에 대한 활성화 에너지는 플립칩 구조의 63Sn-37Pb 솔더범프에서 보고<sup>8)</sup>된 활성화 에너지 값인 0.4 eV 및 0.8 eV보다 낮은 값을 나타내었다. 이와 같은 electromigration의 활성화 에너지의 차이는 인가 전류밀도의 차이와 더불어 시편 형상의 차이에 기인하는 것으로 판단된다. 동일한 형상을 갖는 플립칩 구조의 솔더범프 시편을 사용한 경우에도 활성화 에너지의 측정값이 인가전류밀도의 크기가 변함에 따라 각기 0.4 eV와 0.8 eV로

달라진다고 보고되고 있다<sup>8)</sup>. 또한 본 실험에서 사용한 박막형태의 얇은 솔더 스트립 시편이 플립칩 구조내 솔더범프 시편에 비해 훨씬 더 많은 표면적을 지니고 있기 때문에 원자이동이 더욱 용이하게 발생하여 활성화 에너지가 낮아지는 것으로 생각할 수 있다.

Fig. 5는 80°C의 온도 및  $1 \times 10^4 \text{ A/cm}^2$ 의 전류밀도에서 79 시간동안 electromigration 테스트를 실시한 시편에서 관찰한 주사전자현미경 사진이다. Fig. 5(a)와 같이 cathode에서 발생한 void로 인하여 솔더 스트립의 파괴가 일어났다는 것을 알 수 있다. 반면에 anode 부위에서는 Fig. 5(b) 및 (c)에서와 같이 hillock이 생성되었다. Fig. 5(c)는 Fig. 5(b)의 일부분을 고배율로 관찰한 것이다. Electromigration 테스트 시 발생되는 파괴의 근본적인 원인은 금속도선내의 수많은 전자들이 전계에 의해 가속되어 일정 방향으로 이동하여 금속원자들과 충돌할 때 발생하는 운동량 교환에 의해 금속원자들이 전자의 이동방향과 같은 방향으로 움직여서 cathode에서 금속이온의 고갈로 Fig. 5(a)와 같이 void가 발생되기 때문이다 [9]. Fig. 5에서는 (a), (b) 및 (c)의 배율이 모두 다르다는 점을 유의하여야 한다.

Fig. 6에 63Sn-37Pb 솔더 스트립의 EDS 분석결과를 나타내었다. Fig. 6에서 (a)는 electromigration 테스트 전 솔더합금의 조성이며, (b)와 (c)는 각기 electromigration 테스트 후 cathode의 void와 anode의 hillock 주위의 조성을 나타낸다. Electromigration 테스트 전 솔더합금의 조성은 Fig. 6(a)와 같이 74 wt% Sn과 26 wt% Pb로 측정되었으며, 이는 63 wt% Sn-37 wt% Pb 솔더합금의 진공증착시 증

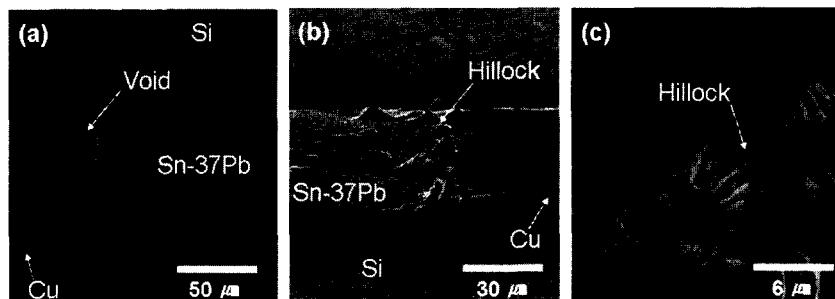


Fig. 5. SEM micrographs of (a) cathode side, (b) anode side of the solder strip, and (c) high magnification of the anode side after electromigration test for 79 hours at 80°C and  $1 \times 10^4 \text{ A/cm}^2$ .

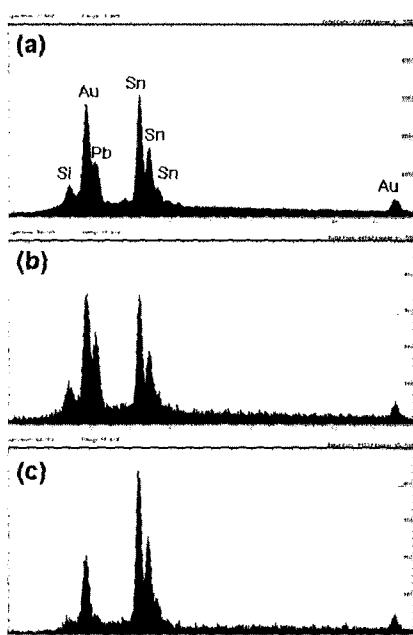


Fig. 6. EDS analysis results of (a) the 63Sn-37Pb solder strip before electromigration test, and the compositions (b) near void at cathode side and (c) of the hillock at anode side after electromigration test for 79 hours at 80°C and  $1 \times 10^4$  A/cm $^2$ .

기압력의 차이로 Pb에 비해 Sn이 좀 더 용이하게 증발되는데 기인하는 것으로 판단된다. Cu 배선 사이의 솔더 스트립의 모든 부위에서 전체적으로 74 wt% Sn-26 wt% Pb의 균일한 조성을 나타내었으나, electromigration 테스트 후에는 cathode 부위의 void와 anode 부위의 hillock 주위의 조성이 서로 차이를 나타내었다. Cathode 부위의 void 주변에서의 조성은 Fig. 6(b)와 같이, 67 wt% Sn-33 wt% Pb로서 전류를 인가하기 전과 비교하여 Sn이 약간 모자란 조성을 나타내었다. 반면에, Fig. 6(c)에서와 같이 anode 부위에서 성장한 hillock은 98 wt% Sn-2 wt% Pb 조성으로서 거의 Sn으로 구성되어 있었으나, hillock 주위의 스트립 표면조성은 electromigration 테스트 전의 솔더 스트립 시편의 조성과 유사하게 나타났다. 63Sn-37Pb 공정 솔더의 electromigration 시, 100°C 이상의 온도에서는 Pb가 주도적으로 이동하지만 100°C 이하에서는 Sn의 이동이 주도적으로 발생한다는 보고<sup>10)</sup>와 같

이, 80°C에서 electromigration 테스트를 한 시편에서는 Fig. 5(b)와 (c) 및 Fig. 6(c)에서와 같이 cathode에서부터 anode로 Sn이 주도적으로 이동함으로써 anode 부위에 Sn hillock이 형성되었다.

#### 4. 결 론

현재 플립칩 패키지의 솔더합금으로 가장 일반적으로 사용되고 있는 63Sn-37Pb 공정 솔더 합금을 Cu 배선 사이에 증착하여 스트립 형태로 제작 후 온도 및 전류밀도에 따른 electromigration 거동을 분석한 결과, 다음과 같은 결론을 얻었다.

(1) 63Sn-37Pb 솔더 합금 스트립에 대해 80~150°C의 유지온도 및  $1 \times 10^4$ ~ $1 \times 10^5$  A/cm $^2$ 의 전류밀도의 조건으로 electromigration 테스트 결과, 유지온도 및 전류밀도가 증가함에 따라 평균파괴시간이 감소하였다.

(2) 평균파괴시간을 이용한 Black의 식으로부터 구한 63Sn-37Pb 솔더 합금 스트립의 electromigration에 대한 활성화 에너지는 각기 전류밀도  $1 \times 105$  A/cm $^2$ ,  $5 \times 10^4$  A/cm $^2$  및  $1 \times 10^4$  A/cm $^2$ 에서 0.5 eV, 0.2 eV 및 0.16 eV이었다. 전류밀도가 증가함에 따라 활성화 에너지가 높아지는 것으로 나타나, 이는 실제로 활성화 에너지 자체가 높아지기보다는 솔더 범프에서 Joule 가열에 의한 온도 증가의 효과가 전류밀도가 높을수록 더욱 현저하기 때문인 것으로 판단된다.

(3) 63Sn-37Pb 솔더 스트립 내에서의 electromigration에 의해, anode에서는 hillock이 성장하였으며, cathode에서는 void가 형성되어 63Sn-37Pb 솔더 스트립의 파괴가 발생하였다.

#### 감사의 글

본 연구는 한국과학재단의 전자패키지재료연구센터의 지원에 의해 이루어졌으며, 이에 감사드립니다.

#### 참고문헌

- H. W. Johnson and M. Graham, High-Speed Digital

- Design, p.37, Prentice Hall PTR, New Jersey(1993).
2. J. H. Lau, Low Cost Flip Chip Technologies, pp.9, McGraw-Hill, New York(2000).
  3. International Technology Roadmap for Semiconductors 1999 ED., Semiconductor Industry Association (2000).
  4. T. Y. Lee, K. N. Tu, S. M. Kuo, and D. R. Freer, "Electromigration of Eutectic SnPb Solder Interconnects for Flip Chip Technology", *J. Appl. Phys.*, 89(6), 3189 (2001).
  5. C. Y. Liu, C. Chen, and K. N. Tu, "Electromigration in Sn-Pb Solder Strips as a Function of Alloy Composition", *J. Appl. Phys.*, 88(10), 5703(2000).
  6. Q. T. Huynh, C. Y. Liu, C. Chen, and K. N. Tu, "Electromigration in Eutectic SnPb Solder lines", *J. Appl. Phys.*, 89(8), 4332(2001).
  7. J. R. Black, "Electromigration-a Brief Survey and Some Recent Results", *IEEE Trans. Electron Devices*, ED-16(4), 338(1969).
  8. W. J. Choi, E. C. C. Yeh, and K. N. Tu, "Mean-time-to-failure Study of Flip Chip Solder Joints on Cu/Ni(V)/Al Thin-film Under-bump-metallization", *J. Appl. Phys.*, 94(9), 5665(2003).
  9. K. N. Tu, J. W. Mayer, and L. C. Feldman, *Electronic Thin Film Science*, p. 355, Macmillan Publishing Company, New-York (1992).
  10. D. Gupta, K. Vieregge, and W. Gust, "Interface Diffusion in Eutectic Pb-Sn Solder", *Acta Mater.* 47(1) 5(1999).