

기술특집

PDP의 유지방전 특성 연구 동향

김중균 (한경대학교 전기공학과)

I. 서론

PDP(Plasma Display Panel)는 1990년대 이후 급격한 기술적 발전을 바탕으로 현재는 대형 디스플레이 분야에서 본격적으로 시장을 형성하고 있다. 그러나 최근 LCD의 대형화 및 DLP(Digital Light Processing) 기술을 이용한 projection TV의 기술적 발전 등으로 인하여 대형 디스플레이 시장은 디스플레이 소자간의 경쟁이 치열한 상황이며, PDP 소자 특성상의 단점들을 보완하고 성능을 향상시키기 위한 연구들이 진행되고 있다.^{[1][2]}

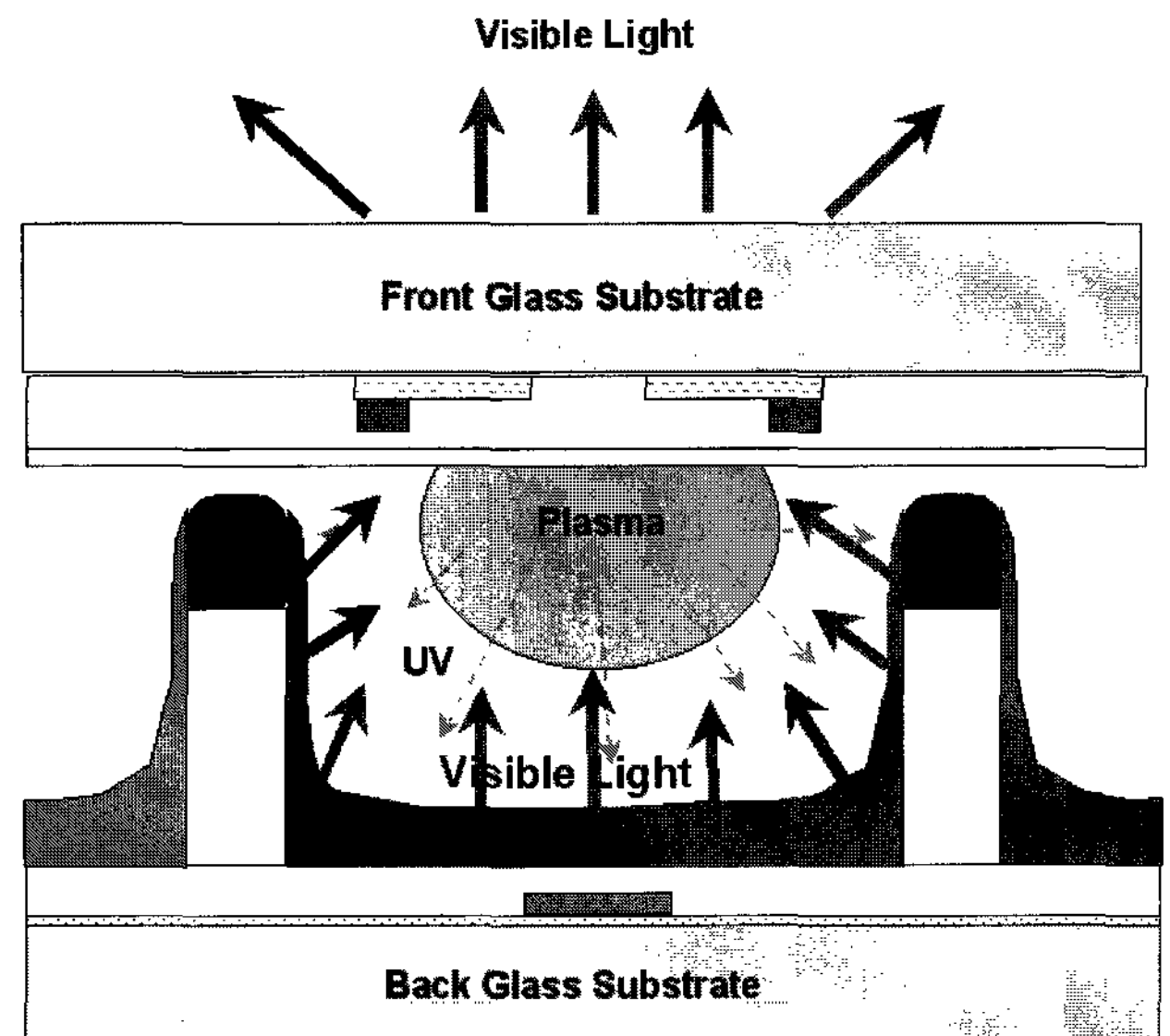
PDP의 주된 문제점은 고정세화 및 저소비전력화이며 미소방전의 물성 및 에너지 흐름의 분석을 통한 효율의 향상에 관한 연구와 구동 펄스 개선 연구가 지속적으로 진행되어 오고 있다.

본 고에서는 교류형 PDP의 유지 방전에 관한 특성에 관한 연구 결과를 소개하고 연구 동향을 살펴보고자 한다.

II. AC PDP의 유지방전 특성 연구

초기의 PDP에서 주로 연구되었던 직류 방전형 PDP는 그 원리가 비교적 단순하여 동작 특성이 이해하기 쉽고 이를 통한 동작 예측이 쉬운 장점이 있다. 그러나 여기중에 의한 메모리 효과만을 이용한 구동의 한계, 전극 스퍼터링에 의한 단수명, 방전 전류의 제한을 위한 저항의 균일성을 포함한 제작에 어려움이 있어 점차 교류형 PDP를 위주로 한 기술의 발전이 진행되었다.^{[3][4]} Matrix 구동을 하는 초기 교류형 대향방전 PDP는 하나의 방전셀 발광에 할당되는 시간이 짧아 휘도가 낮고 제조 표현에 어려움이 있었으나, 삼전극 면방전 구조와 ADS(Address Display period Separated) 구동방식이 제안되며 교류형 PDP의 상업화를 위한 연구가 본격적으로 진행되었다.^{[5][6]} [그림 1]

삼전극 면방전 교류형 PDP는 동일면 상에 위치한 두 개의 전극을 포함한 기판과 격벽 구조물에 의해 일정 거리를

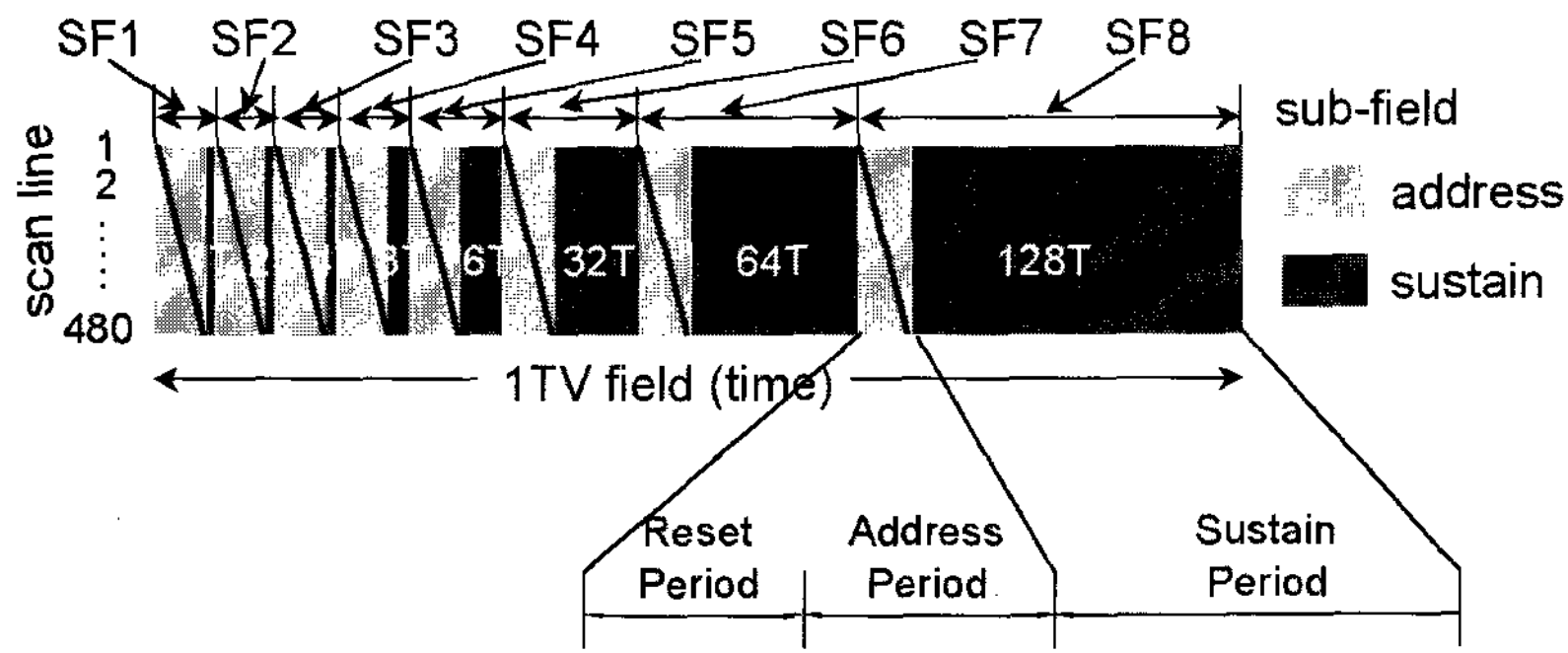


[그림 1] 일반적인 3전극 면방전 AC PDP

두고 위치한 수직 방향으로 형성된 어드레스 전극을 포함한 다른 기판으로 이루어지며 그 사이에 방전 가스가 봉입된 구조이다.

일반적으로 휘도의 크기는 동일 면상에 위치한 평행한 방전유지 전극 쌍의 방전 횟수에 의해 결정되고, 방전의 유무는 독립적으로 제어되는 주사 전극과 대향하고 있는 어드레스 전극의 방전에 의해 결정된다. 1초에 60장의 정지화상을 이용하여 동영상을 표현하는 경우, 1 정지 영상에 할당되는 시간은 16.67ms이며 ADS 구동법에서 이 시간은 다시 [그림 2]와 같이 방전셀의 초기화 기간, 방전유무를 결정하는 어드레스 기간 및 유지 방전에 의하여 소정의 휘도를 표현하는 유지방전 기간을 포함한 subfield들로 분할된다.

이 때 휘도는 어드레스 기간에 형성된 벽전하 조건에 따라 방전의 유무가 결정되는 유지방전의 발생 횟수에 비례하여 결정된다. 그러므로 밝기는 n개의 subfield를 가지는 구동의 경우 최대 subfield의 조합에 따라 2^n 의 단계를, 색도는 2^{3n} 의 경우의 수를 가진다.



[그림 2] 플라즈마 디스플레이 구동에 사용되는 subfield 조합 방식

1. 교류형 방전의 이해

교류형 PDP의 가장 큰 장점은 방전에 의하여 발생된 자유전하로부터 변환된 벽전하를 이용함으로써 비교적 장시간 유지되는 메모리 효과를 이용할 수 있다는 점이다. 교류형 PDP의 벽전하 효과는 커패시터의 구속 전하를 통하여 이해할 수 있는데, 최초 방전에 의해 발생된 자유전하가 반대 극성을 가지는 전극 근처의 유전체 상으로 이동하여 형성되며 벽전하가 형성된 환경에서 이전에 인가된 전압과 반대의 극성의 전압이 전극에 인가되면 공간상에 형성되는 전압은 인가전압과 벽전하가 형성하는 벽전압의 합으로 나타난다. 그러므로 교류형 PDP의 방전을 유지시킬 수 있는 전압은 벽전하가 없는 경우 정의되는 방전개시 전압과 벽전하가 있는 경우 방전유지에 필요한 방전유지 전압의 두 가지가 있다. PDP의 구동 특성은 대부분 벽전하의 거동 해석을 통하여 설명되어 진다.

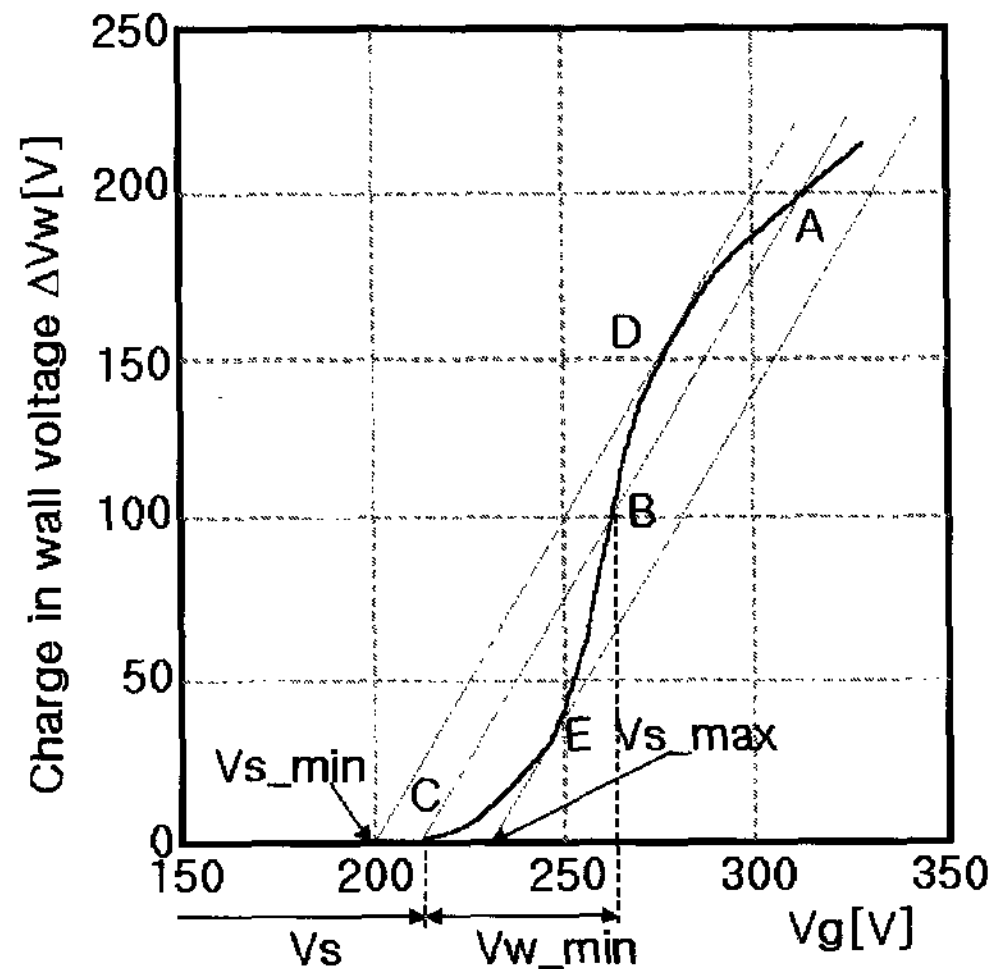
2. 교류형 유지방전 특성 연구

현재 PDP는 1970년대부터 진행되어온 방전가스·방전셀 구조·펄스 응답성 및 재료를 포함한 방전기구 해석에 관한 연구를 바탕으로 고효율화를 통한 소비전력의 저감, 화질 및 신뢰성의 향상 등의 기술 개발이 이루어지고 있다.

1) PDP의 전기적 특성 해석

PDP는 전술한 바와 같이 용량성 부하와 같은 동작을 하지만 방전의 형성 유무에 따라 부하 특성이 크게 달라지므로 동작특성을 향상시키기 위해서는 전기적 특성 파악이 필요하다. H. G. Slottow는 대향형 전극 구조를 가지는 PDP의 벽전압 전달곡선의 해석을 통하여 PDP의 전기적 특성 해석 방법을 제시하였는데, 이는 최초 방전을 일으킨 방전 공간에 인가된 전압(V_g)에 대한 방전셀의 벽전압 변화량(ΔV_w)의 관계에 대한 해석을 통하여 벽전하의 효과를 외부에서 인가되는 전압과 동일 단위로 환산함으로써 PDP 동작 특성을 예측할 수 있다는 장점이 있다.^[7]

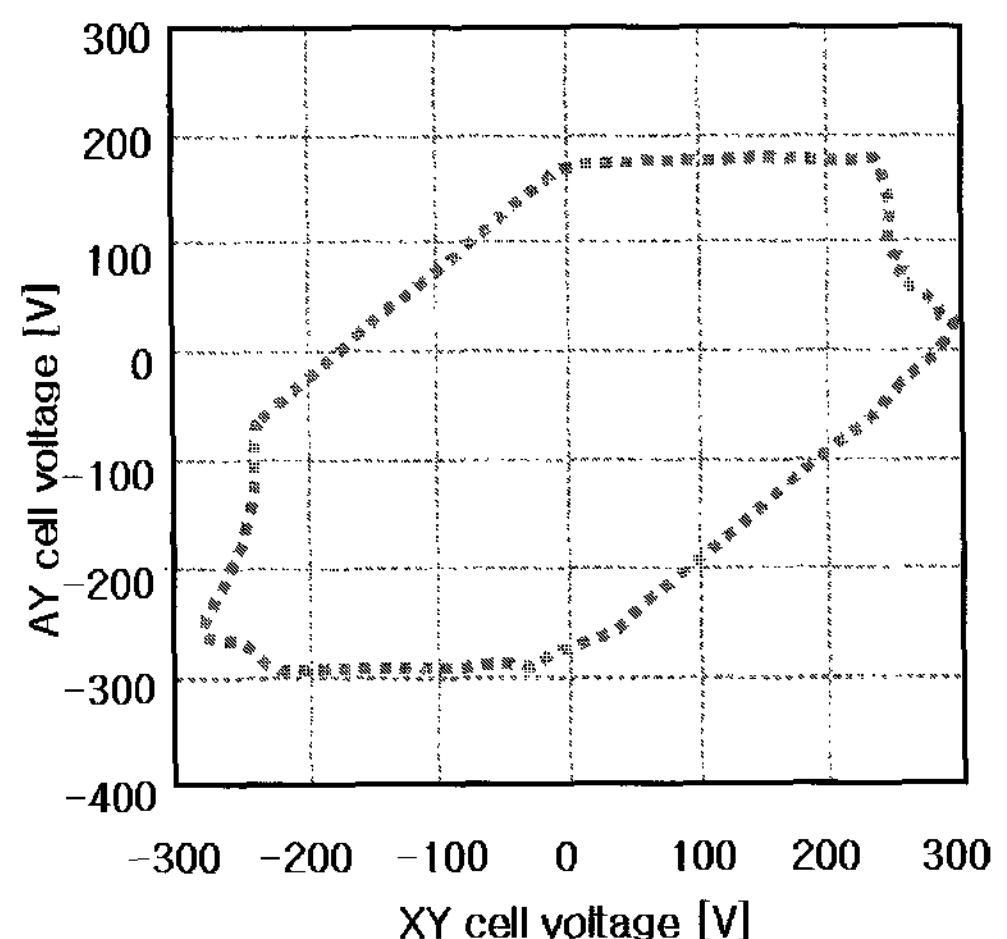
방전 개시전의 방전 공간에 작용하는 전압을($V_g + V_w$), 방전 형성후의 전압을 ($V_g - V_w$)라 할 때 방전 전후의 벽전압 변화량 ΔV_w 는 $2V_w$ 이므로 유지 방전에 인가된 전압 V_s 를 기준으로 기울기 2인 직선과의 교점이 소자의 동작점



[그림 3] 벽전압 전달곡선 예

이 되며 방전 유지를 위한 최소전압과 최대전압을 구할 수 있다. 또한 L. F. Weber는 이와 유사하게 전압 입력 대비 출력 전압을 해석한 WVIO(Wall Voltage Input Output) 곡선 해석을 통하여 인가전압에 따른 방전 후 잔류 벽전하에 의한 전압 유추법을 제안하였다.^[8]

이 두 가지 방법은 PDP 방전셀의 전기 소자로서의 특성을 해석한 점에서 의미가 크지만 2단자 시스템 해석이라는 점에서 한계를 가지고 있으며, 현재 일반적으로 사용되는 삼



[그림 4] Vt Close 곡선 예

전극 방전을 해석하기 위해서는 3차원적인 전압 특성 해석 방법이 요구된다. 삼전극 방전에 대한 보다 효과적인 해석법은 K. Sakita 등에 의하여 제안된 Vt Close 곡선 해석법이 있다. 이는 교류 방전에서 전극으로 작용하는 방전 유지 전극(X), 스캔 전극(Y), 어드레스 전극(A)의 3차원적인 전압 특성을 (V_{X-Y})와 (V_{A-Y})를 축으로 하는 2차원 좌표에 표현함으로써 유지 방전에서의 어드레스 전극의 특성 뿐 아니라 리셋 및 어드레스 방전에서의 벽전압 해석이 가능하므로 PDP 방전셀의 동작 특성을 좀 더 명확하게 해석할 수 있다.^[9]

2) 방전 메커니즘 연구

기체전리 현상을 중심으로 한 방전기구에 대한 연구는 1900년 경 Townsend 등에 의하여 시작되어 꾸준히 연구되어 왔으나, PDP의 방전 기구에 대해서는 1970년대 부터 연구되기 시작하였다. 그러나 초기 PDP의 방전에 관한 연구는 직류형 방전을 중심으로 한 자외선 효율 및 방전전압에 관하여 실험적으로 연구되어 오다가, 최근에 와서는 전산모사 또는 ICCD(Intensified Charge Coupled Device)를 이용한 메커니즘의 해석 및 방전셀 설계를 위한 예측 시스템의 이용이 가능해졌다.

직류형 방전에서는 하전입자의 생성 및 소멸이 비교적 간단하게 모사될 수 있으나 교류형 방전에서는 방전에 의해 발생된 하전입자가 전극을 통하여 소멸하는 것이 아니고 전극 근처의 유전체로 이동, 벽전하로 변환됨으로써 방전 공간의 전위에 다시 영향을 미치므로 이온화중 및 여기중의 시간적 또는 공간적 거동이 직류 방전에서와 다르며, 정확한 전산모사 모델을 얻기 위해서는 PDP 방전셀과 근접한 조건에서의 기체방전 실험 결과와의 비교를 통한 모델 개발이 필요하다.^{[10][11]} 미소 교류 방전의 이미지 관찰과 전산 모사를 통한 AC PDP 방전의 특성을 보면, 초기의 방전은 음극에서 출발한 전자의 avalanche 과정을 통하여 발생하므로 주로 양극 근처에서 이온화 및 여기 반응이 일어나다가 점차로 음극 근처로 이동하는 이온에 의한 방전이 활발해져 다량의 전자가 발생하고 이들이 다시 양극 부근까지 확산되는 것으로 이해할 수 있다. 또한 전산 모사를 통한 에너지

흐름을 분석하면 상대적으로 전계가 강한 Cathode fall을 형성하는 음극 근처 보다는 양극 부근의 방전이 효율이 높은 것을 알 수 있다.

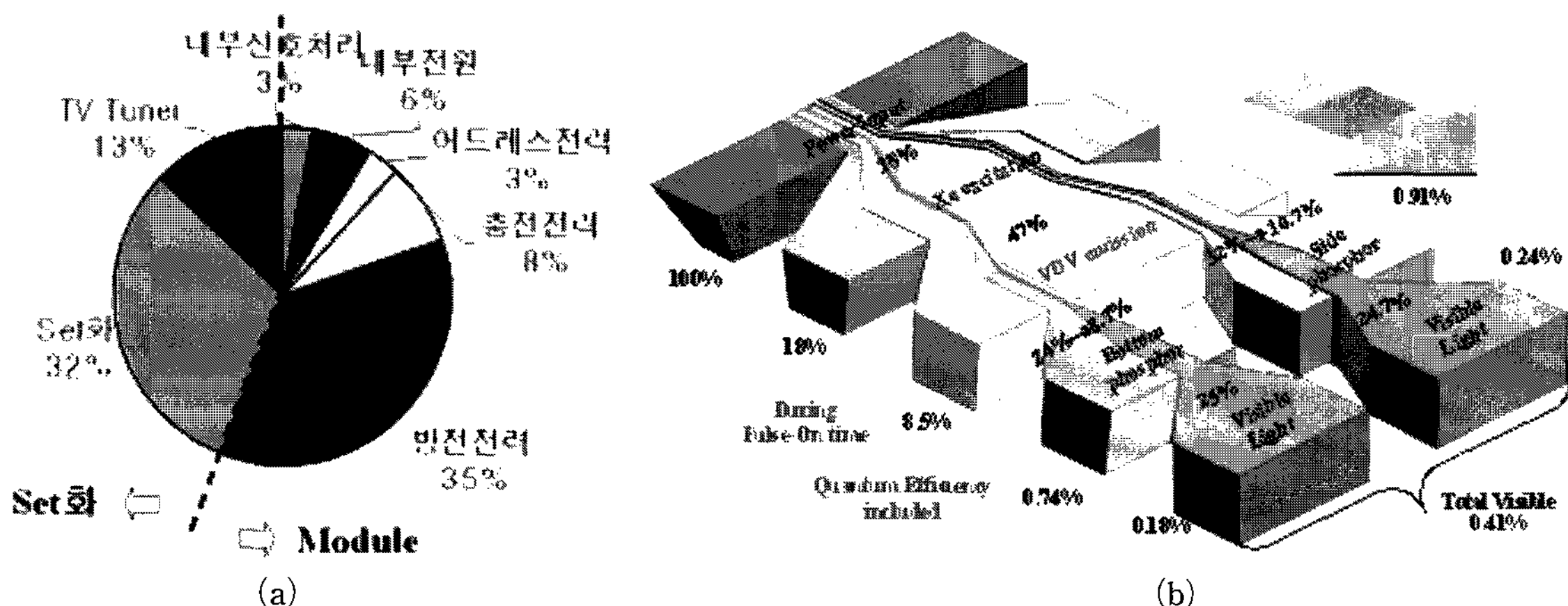
최근에는 3차원적인 방전 형상과 벽전하 거동을 실험적으로 얻는 연구들이 진행되어 방전 물성의 보다 상세한 연구가 진행되었다.^{[12][13]}

III. AC PDP의 유지방전 특성 개선 연구

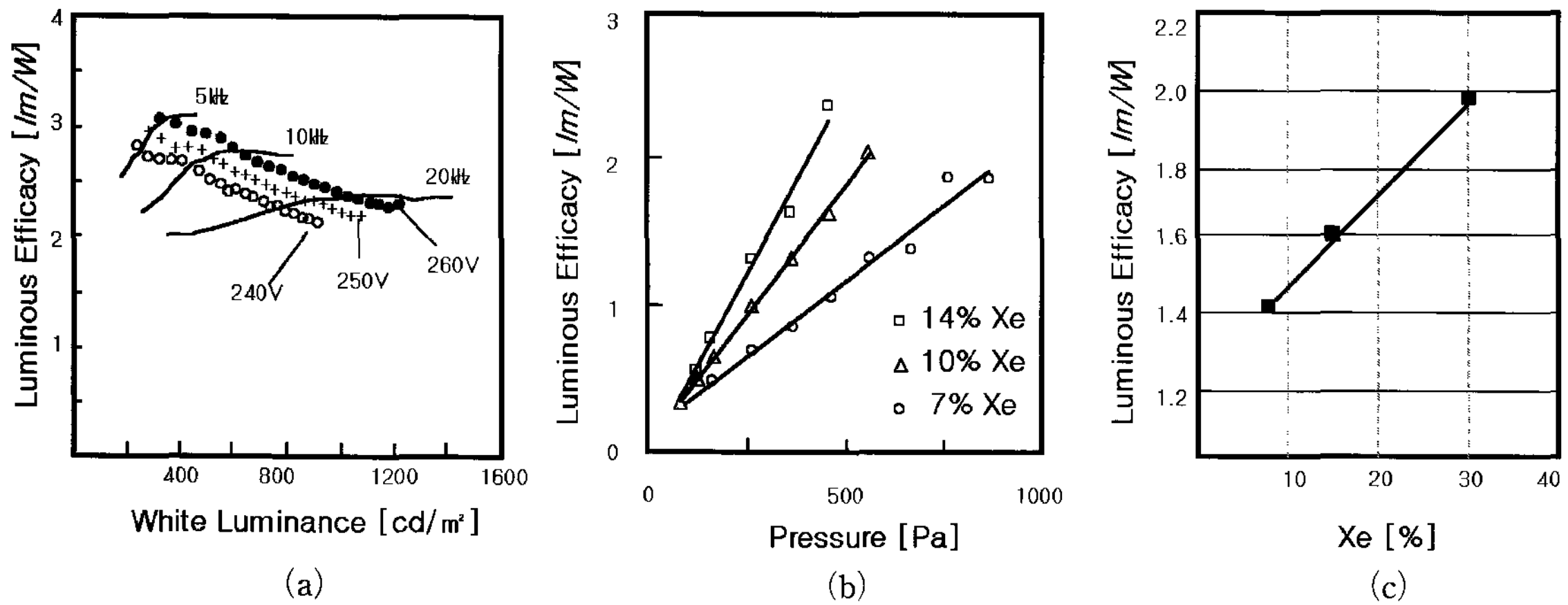
교류형 PDP의 전기적 해석 및 방전 모사를 통한 연구를 토대로 PDP의 특성 개선을 위한 다양한 연구가 진행되고 있으며, 그 중의 하나가 방전 효율의 향상 분야이다. [그림 5]에 나타난 바와 같이 PDP의 가장 많은 에너지가 방전에 사용되고 있으며 에너지 효율 또한 가장 낮은 것을 알 수 있다.^{[14][15]} 방전의 특성 개선에 관한 연구는 크게 방전가스의 개선, 새로운 형태의 방전셀 구조 연구, 유지방전 인가 펄스의 개선에 관한 연구 등이 있다.

1. 방전가스의 개선

PDP의 방전 관점에서 효율의 향상을 위한 방향은 입력된 전기적 에너지 대비 자외선의 방출을 증가시키는 것이라 할 수 있다. PDP 기체방전의 특성 해석 연구 결과를 고려하면 PDP와 같이 방전 경로가 짧은 경우, 하전입자의 방전 경로의 손실이 활발하며 이온화중의 이완 과정이나 페닝효과에 의한 중성여기종 발생 비율보다 방전 과정에서 직접적인 중성 여기종의 생성 비율이 높다. 방전 효율의 향상을 위해서는 여기종의 직접적인 형성 비율을 높이기 위하여 방전가스의 압력을 높이거나 Xe의 분압을 증가시키는 방법 등이 있다. Xe의 분압을 증가시켜 자외선 발생 효율을 높이는 방법은 여러 그룹들에 의하여 보고되었으며 이와 함께 형광체의 포화특성 개선 및 가시광 반사막 등의 연구가 병행되고 있으며 PDP 제품도 이러한 추세에 따르고 있다.^{[16][17][18]} [그림 6]) 그러나 단순한 Xe 분압의 증가는 방전 유지 전압의 증가에 의한 리셋기간 가시광 방출의 증가, 구동부 소



[그림 5] PDP (a) SET와 (b) MOdule의 에너지 흐름도



[그림 6] Xe 분압, 압력변화에 따른 효율변화 (a) NEC, (b) Philips, (c) Pioneer의 결과

자 내압의 증가에 의한 재료비 증가 및 방열 특성 악화, 방전 지연 증가에 의한 어드레스방전 필요 시간의 증가 등의 문제를 동반하므로 이러한 부작용을 해소하기 위한 연구가 병행되어야 할 것이다. 또한 고농도의 Xe를 사용하는 방전의 경우 보호막 표면에서의 이차전자 방출 특성의 영향도가 달라지므로 전압에 따른 효율 특성이 저농도 Xe 방전의 경우와 다르다고 보고된 바 있으며^[12], 고농도 Xe의 방전 물성 및 재료 특성에 따른 거동에 관한 연구가 진행되고 있다. 또한 형광체 입사광에 따른 양자 효율을 고려하여 장파장 자외선 발생을 위한 방전 가스에 대한 연구도 진행되고 있는데, 장파장 자외선 발생을 위한 방전가스로는 질소, XeF 및 XeI 등이 검토 되었으나 아직은 각 방전가스에 적합한 형광체 또는 재료의 개발 등이 병행되어야 할 것이다.^{[19][20][21]}

2. 방전셀 구조의 개선

방전 효율 향상을 위해서 방전셀 구조를 개선하여 유지방전 효율을 향상시키는 방안들도 많이 연구되고 있다.

1) 양광주 구조의 연구

방전 경로가 충분히 긴 방전에서는 양광주와 부글로우 영역이 모두 존재하나 방전 경로가 짧은 경우에는 양광주 영역이 감소하고 상대적으로 효율이 낮은 부글로우 방전이 주로 발생한다. 그러나 방전 경로의 증가는 방전 후 벽전하의 형성까지 비교적 장시간이 요구되고 일반적으로 인접한 전극까지의 거리가 짧아져 crosstalk이 증가할 가능성이 많아지는 문제점들이 발생할 수 있다. 현재 방전 개시와 유지를 담당하는 두 개의 양극을 배면판에 형성한 고정세 대향형의 직류 PDP에서는 백색 환산 예상 6.9~8.3lm/W의 효율을 얻을 수 있음이 보고 되었으나^[22] 교류형 양광주 방전셀의 구조 및 구동을 통한 효율의 향상에 관해서는 다양한 연구가 진행되고 있다.^[23]

2) 전극 구조 연구

전극 구조에 있어서는 형상의 변화를 통한 방전 효율의 향상 이외에도^[18], 휘도와 효율을 얻기 위해 고농도의 Xe를

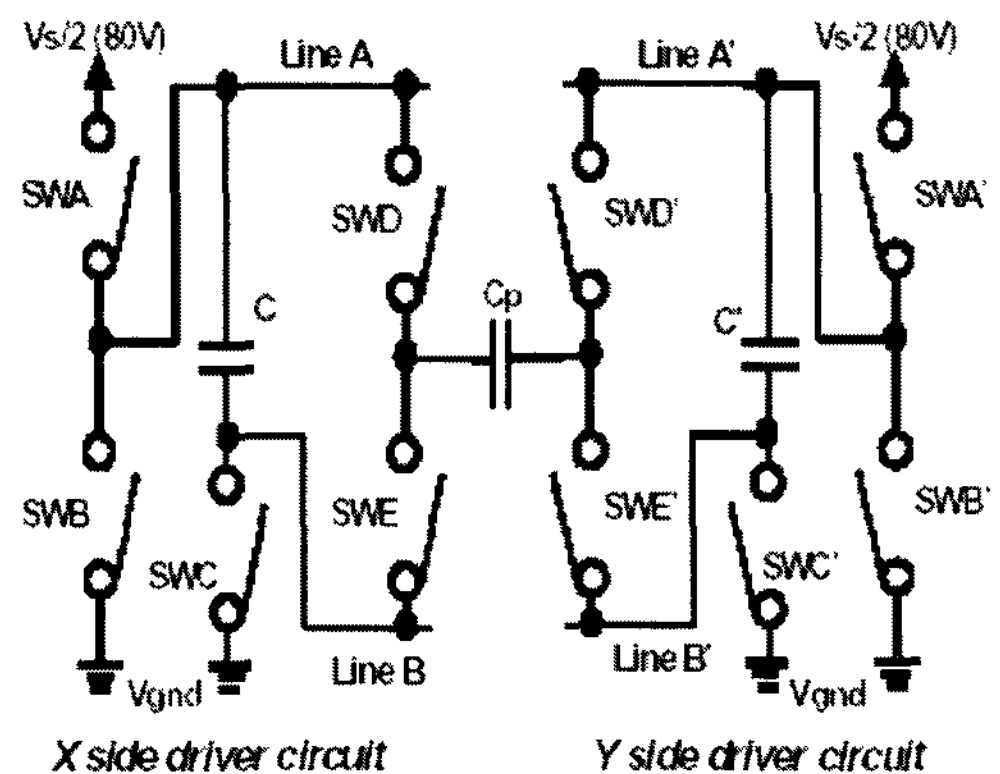
사용하기 위한 구조들이 연구되고 있다. 고효율의 방전을 유지하며 방전 전압을 감소시키기 위한 전극 변형 연구 결과를 보면, 방전갭이 짧은 조건과 긴 두 가지 조건을 모두 가진 전극을 적용할 경우 Ne-10% Xe 방전가스 사용 시 방전 유지 전압을 크게 (~20%) 감소시킬 수 있음이 보고 되고 있으며^[24], 기존 방전유지 전극 사이에 보조전극을 첨가하는 경우에는 방전유지 펄스 사이에 보조전극에 적절한 크기의 펄스를 인가함으로써 500~1000 μm 떨어진 양광주 구조의 방전 유지가 가능하다는 결과가 보고되었다.^[25]

3. 인가 펄스의 개선

일반적으로 교류형 PDP는 대칭의 사각 펄스를 각 방전 유지 전극에 교번으로 인가하지만 특정한 목적을 위하여 변형 또는 추가하는 방안들이 있으며, 주로 재료비의 절감, 색온도의 향상, 효율의 향상의 관점에서 연구되고 있다.

재료비를 저감할 수 있는 방안으로는 방전유지 펄스를 변형한 TERES 구동법을 들 수 있다.

이는 통상적인 방전 유지 펄스 크기의 1/2에 해당하는 전압의 극성을 달리하여 두 방전 유지 전극에 인가함으로써 방전 공간이 느끼는 전압은 통상적인 방전유지 전압과 동일하게 만들고 동시에 구동 소자의 내압은 1/2로 줄이는 방법이다.^[26]



[그림 7] FHP의 TERES 등가 회로

유지방전 중에 어드레스 전극에 소정의 시간 동안 벽전하를 교란하지 않는 정도의 전압을 가지는 펄스를 인가하면 휘도 및 효율을 높이는 상승하는 현상을 보이는데, 이러한 방법은 휘도 및 효율의 향상 이외에도 방전셀 별로 부가 펄스를 조절함으로써 색온도의 향상에 응용될 수 있는데 전압 및 인가 시간에 민감하게 반응하는 것으로 보고 되고 있다.^{[27][28]}

또한 부가 펄스의 효과는 방전셀 형상에 따라서도 그 효과가 달라지는데, 델타 배열을 가지는 구조에서 어드레스 전극에 부가 펄스 인가와 함께 방전유지 전극에 인가되는 부가 펄스를 조절함으로써 기존 구조 및 구동을 사용한 경우에 비하여 약 2.5배의 효율 향상이 가능함이 보고되었다.^[27]

이외에도 서로 다른 크기의 비대칭 전압을 각 방전유지 전극에 인가함으로써 휘도를 변화시키고 이를 통하여 계조수의 증가 및 저계조 표현력의 향상에 관한 연구 결과 등도 보고된 바 있다.^[30]

IV. 맺음 말

이상과 같이 PDP에 대한 연구는 초기 기체 방전 및 단순화 된 모델에 대한 연구를 시작으로 현재는 다양한 분야에서 진보된 방법을 통하여 연구되고 있다.

동작 특성의 해석 분야에서는 단순한 2단자의 벽전압 해석을 넘어 현재는 분포의 해석 및 3차원적인 형상 관찰이나 전산모사가 가능한 정도에 이르렀으며, 이를 바탕으로 한 효율 및 동작 특성 향상을 위한 연구에 있어서도 방전가스, 구조, 구동 펄스 최적화 등 다양한 방면에서 연구되고 있다.

그러나 PDP의 본격적인 상품화와 함께 관련 연구 또한 보다 전체적인 제품 특성을 고려한 방향으로 전개되어야 할 것으로 생각되며, 현재의 문제점들을 해결하기 위해서는 보다 세밀하고 정량화된 PDP 동작 특성에 대한 연구가 진행되어야 할 것으로 사료된다.

참 고 문 헌

[1] M. Uchidoi, *Proc. IMID*, pp.159-163, 2004.

- [2] Bruce Berkoff, *Proc. Eurodisplay*, pp.11-14, 2002.
 [3] T. K. Williams, *et al.*, *Proc. Asia Display*, pp.835-838, 1995.
 [4] T. Tamura, *et al.*, *Proc. SID*, pp.723-726, 1994.
 [5] T. Shinoda, *et al.*, *Proc. SID*, pp.161-164, 1993.
 [6] K. Yoshikawa, *et al.*, *Proc. Jap. Disp.*, pp.605-608, 1992.
 [7] H. G. Slottow, *IEEE TED*, Vol.24(7), pp.848-852, 1977.
 [8] L. F. Weber, *et al.*, *Proc. SID*, Vol.27(3), pp.173-182, 1986.
 [9] K. Sakita, *et al.*, *Proc. SID*, pp.1022-1025, 2001.
 [10] C. K. Yoon, *et al.*, *IEEE TPS*, Vol.28, No.3, pp.1029-1034, January 2000.
 [11] J. H. Seo, *et al.*, *J. of App. Phys.*, Vol.88, No.3, pp.1257-1262, 2000.
 [12] W. J. Chung, *et al.*, *IEEE TPS*, Vol.31(5), pp.1038-1043, 2003.
 [13] J. C. Jung, *et al.*, *Proc. IMID*, pp.529-532, 2004.
 [14] Fujitsu, *Plasma Display 技術 討論會*, 2002 재구성.
 [15] K. W. Whang, *FPD international*, 2004.
 [16] T. Yoshioka, *et al.*, *Proc. IDW*, pp.611-614, 2000.
 [17] G. Oversluizen, *et al.*, *Proc. SID*, pp.848-851, 2002.
 [18] C. Koshio, *et al.*, *Proc. IDW*, pp.781-784, 2001.
 [19] K. C. Choi, *et al.*, *Proc. IDW*, pp.801-804, 2002.
 [20] H. Hatanaka, *et al.*, *Proc. SID*, pp.730-733, 2000.
 [21] H. Hatanaka, *et al.*, *Proc. IDW*, pp.615-618, 2000.
 [22] K. Ishii, *et al.*, *proc. IDW*, pp.619-622, 2000.
 [23] H. Kim, *et al.*, *proc. SID*, pp.40-43, 2003.
 [24] C. S. Park, *et al.*, *J. Info. Disp.* Vol.4(4), pp.26-31, 2003.
 [25] J. H. Lee, *et al.*, *Proc. SID*, pp.426-429, 2003.
 [26] T. Kishi, *et al.*, *Proc. SID*, pp.1236-1239, 2001.
 [27] S. H. Jang, *et al.*, *IEEE TED*, Vol.48(9), pp.1903-1910, 2001.
 [28] K. Yamamoto, *et al.*, *Proc. SID*, pp.856-859, 2002.
 [29] Y. Seo, *et al.*, *Proc. SID*, pp.137-139, 2003.
 [30] J. Y. Choi, *et al.*, *Proc. IMID*, pp.171-175, 2004.