

## 무전해 Ni-B 도금을 이용한 플라즈마 디스플레이 버스 전극용 확산방지막의 열처리 영향

최재웅<sup>†</sup> · 황길호 · 홍석준 · 강성군  
한양대학교 재료공학부

### Effect of Heat Treatment of the Diffusion Barrier for Bus Electrode of Plasma Display by Electroless Ni-B Deposition

Jae Woong Choi<sup>†</sup>, Gil Ho Hwang, Seok Jun Hong and Sung Goon Kang  
Div. of Materials Science and Engineering, Hanyang Univ., Seoul, Korea, 133-791

(2004년 6월 4일 받음, 2004년 8월 13일 최종수정본 받음)

**Abstract** Thin Ni-B films, 1  $\mu\text{m}$  thick, were electrolessly deposited on Cu bus electrode fabricated by electro deposition. The purpose of these films is to encapsulate Cu electrodes for preventing Cu oxidation and to serve as a diffusion barrier against copper contamination of dielectric layer in AC-plasma display panel. The layers were heat treated at 580°C (baking temperature of dielectric layer) with and without pre-annealing at 300°C (Ni<sub>3</sub>B formation temperature) for 30 minutes. In the layer with pre-annealing, amount of Cu diffusion was lower about 5 times than that in the layer without pre-annealing. The difference of Cu concentration could be attributed to Cu diffusion before Ni<sub>3</sub>B formation at grain boundaries. However, the diffusion behavior of the layer with pre-annealing was similar to that of the layer without pre-annealing after Ni<sub>3</sub>B formation. With increasing annealing time, Cu concentration of both layers increased due to grain growth.

**Key words** diffusion barrier, Cu electro deposition, electroless Ni-B deposition, PDP.

### 1. 서 론

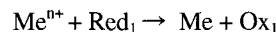
교류형 플라즈마 디스플레이(AC PDP)는 대면적화가 가능하고 시야각이 넓으며 full color 및 고해상도 구현 등의 장점을 지니고 있는 차세대 평판 디스플레이이다.<sup>1,4)</sup>

Fig. 1에서 보는 바와 같이,<sup>5)</sup> AC PDP에서 버스 전극은 가스 방전에 사용되며 투명유전체로 둘러 싸여 있다. 일반적으로 버스 전극은 스크린 프린팅법, 스퍼터링법 및 감광성 페이스트법 등을 통해 제조되고 있다.<sup>6)</sup> 그러나 이러한 제조 방식은 높은 전기저항, 내부응력, 불순물의 잔류 및 고온 소성 공정 등 여러 가지 극복되어야 할 문제점을 지니고 있다. 버스 전극의 높은 전기 저항과 미세 배선화의 관계 등의 문제점은 구동 전압 및 소비 전력을 높이게 되어 대면적화와 HD급의 고해상도의 PDP 구현을 어렵게 한다.

전기도금법은 버스 전극을 형성시킬 수 있는 대체 제조 방법으로 적절할 것으로 판단되며 Cu 전기도금은 낮은 전기저항(<2  $\mu\Omega\text{cm}$ ), 잔류응력, 잔류 불순물 및 저비용화가 가능하여 전자 소자의 배선 재료로 많은 연구가 수행되고 있다.<sup>7-11)</sup>

전기 도금법을 통해 버스 전극을 형성할 때, 50  $\mu\text{m}$  이하의 미세 패턴화가 가능하고 낮은 잔류응력으로 인해 버스 전극의 두께 증가를 통한 저저항화가 가능하다는 장점이 있다. 일반적으로 위에서 설명된 여러 방법으로 버스 전극을 형성시키고 스크린 프린팅법을 이용하여 투명유전체를 버스 전극 위에 도포한 후, 약 580°C에서 20 분간 소성 공정 과정을 거치게 된다. 소성 공정 과정중, 빠른 확산 속도를 가진 Cu는 투명유전체로 확산할 수 있으며, 확산된 Cu는 투명유전체의 오염 물질로 작용하게 되어 PDP의 해상도를 저해시키는 결과를 초래하게 된다. 그러므로 투명유전체로의 Cu의 확산을 효과적으로 방지할 수 있는 적절한 확산방지막의 적용이 필수적이라 할 수 있다. 또한 저저항화를 위해 두께가 증가된 버스 전극의 전극 전면에 균일한 두께로 확산방지막을 형성시킬 수 있는 공정이 필요하게 된다.

무전해 도금은 외부의 전원 공급없이 여러 화학반응을 통해 도금막을 형성시킬 수 있는 도금 방식이다. 도금액 내의 금속 이온을 환원시키는데 소모되는 전자는 환원제의 산화 반응을 통해 아래식과 같이 공급된다.<sup>12)</sup>



<sup>†</sup>E-Mail : altosjw74@hanmail.net

본 연구에서는 30  $\mu\text{m}$  폭, 10  $\mu\text{m}$  두께를 갖는 Cu 버스 전극을 UV lithography와 전기 도금법을 통해 제조하였으며, 무전해 Ni-B 도금을 이용하여 Cu 버스 전극 둘레에 1  $\mu\text{m}$  두께로 확산방지막을 형성시켰다. 그 뒤 무전해 Ni-B 도금의 Cu에 대한 확산방지 효과가 유전체 소성온도인 580°C에서의 열처리를 통해 조사되었다.

## 2. 실험 방법

본 연구의 전체적인 실험 순서는 Fig. 2에 나타내었다. Cu 버스 전극을 형성시키기 위한 기판은 70×70×1.1 (mm) 사이즈의 글라스를 이용하였다. DC magnetron sputter를 이용하여 글라스위에 밀착력 향상을 위한 박막으로 Cr layer 1000Å, 전기 도금을 위한 전도성 박막으로 Cu layer 1000Å을 형성시켰다. 이 때 박막 형성은 base pressure 5×10<sup>-6</sup>Torr, working pressure 7.8×10<sup>-3</sup> Ar Torr에서 실시되었다. 박막 형성이 완료된 글라스 기

판위에 AZ4620(Clariant, USA) positive photoresist를 스펀코팅을 통해 약 11  $\mu\text{m}$  두께로 균일하게 도포후, 100°C의 hot plate위에서 경화되었다. 그 뒤 hard contact 방식의 UV lithography를 통해 감광 후, 400 K(Clariant, USA)를 이용하여 현상되었다. 그 뒤 기판은 초순수로 세척 후 질소를 통해 건조되었다. 버스 전극 형성을 위한 Cu 전기 도금은 90 g/L의 CuSO<sub>4</sub>·H<sub>2</sub>O와 90 g/L H<sub>2</sub>SO<sub>4</sub> 용액에서 이루어졌다. 버스 전극 형성 후 아세톤을 이용하여 잔류 photo resist를 제거한 후 Cu의 확산 방지막으로 적용될 무전해 Ni-B 도금을 실시하였다. 무전해 Ni-B 도금은 0.1 M Nickel sulphate(NiSO<sub>4</sub>·6H<sub>2</sub>O), 0.1 M DMAB((CH<sub>3</sub>)<sub>2</sub>NH·BH<sub>3</sub>), 0.1 M Sodium citrate(HOC(CO<sub>2</sub>Na)(CH<sub>2</sub>CO<sub>2</sub>Na)·2H<sub>2</sub>O)와 12 ppm의 lead nitrate (Pb(NO<sub>3</sub>))로 이루어진 용액에서 행하여졌다. 이 때 무전해 Ni-B 도금액은 60°C로 유지되었으며 도금층의 두께는 1  $\mu\text{m}$ 로 조절하였다. 무전해 Ni-B 도금을 통해 형성된 층은 DSC 분석시 약 300°C 부근에서 발열 반응이

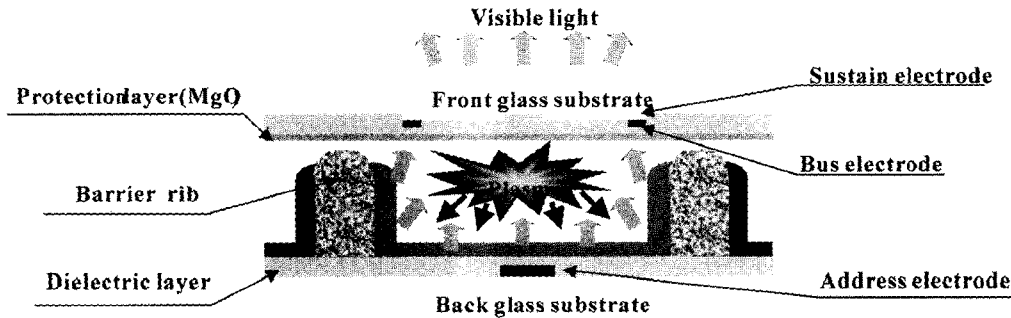


Fig. 1. Schematics of AC plasma display panel.

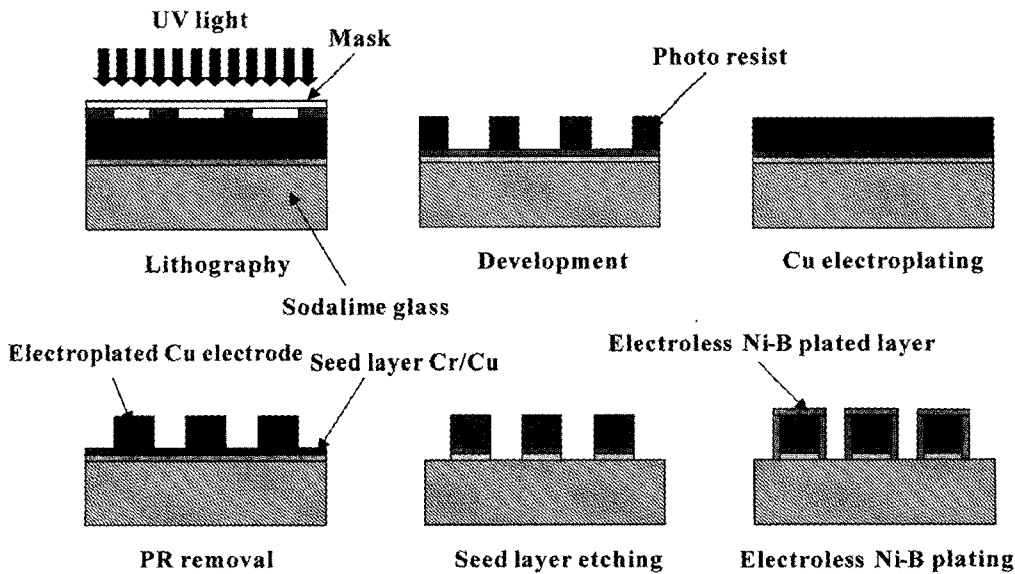


Fig. 2. Experimental procedure in this study.

관찰되었으며, 이 때 Ni<sub>3</sub>B 화합물이 형성되는 것으로 알려져 있다.<sup>13,14)</sup> 이 때 열처리하는 시편의 산화 방지를 위해 Ar 분위기에서 실시되었으며 승온속도에 대한 영향을 배제하기 위해 일정한 열처리 온도로 유지되어 있는 batch type의 관상로가 사용되었다. 이 때 형성되는 Ni<sub>3</sub>B 화합물이 Cu의 확산 방지에 미치는 영향이 소성 온도인 580°C에서의 열처리를 통해 조사되었다. 또한 300°C에서의 pre-annealing을 통해 Ni<sub>3</sub>B를 형성시킨 후 소성온도인 580°C에서 동일한 열처리를 통해 pre-annealing 효과가 관찰되었다.

### 3. 결과 및 고찰

Fig. 3은 전기도금법을 이용하여 제조된 Cu 버스 전극이 주사전자현미경(Scanning Electron Microscopy ; SEM)을 통해 관찰된 결과이다. Fig. 3에서 보는 바와 같이, 30 μm 폭과 10 μm 두께를 갖는 버스 전극이 형성되었음을 확인할 수 있었다. 전기도금으로 버스 전극을 형성시킬 때의 장점은 다른 전극 제조 방법에 비해 현저히 낮은 스트레스로 인하여 전기저항 감소를 위해 전극 두께를 증가시키는 것이 가능하다는 것이다. Fig. 4는 Cu버스 전극의 두께 증가를 통해 전기저항의 감소 경향을 관찰한 결과로써 전극 두께를 2~10 μm로 증가시키며 측정된 전기 저항값이다. 버스 전극의 전기 저항값은 전극 두께 증가에 따라 직선적으로 감소함을 알 수 있었으며 유전체 소성 온도인 580°C에서 30분간 열처리 후에는 전기 저항값이 약 30% 정도 감소함을 관찰할 수 있었다. 이는 열처리를 통해 Cu의 결정립 성장으로 인해 결정립계의 감소로 인한 것으로 판단되었다.

본 연구에서 무전해 도금의 환원제로 사용된 DMAB의 농도가 증가함에 따라 전착속도가 직선적으로 증가되었으나 0.1 M 이상에서 전착속도는 포화되었으며 Ni 이온의 자가 석출이 관찰되었다.<sup>13)</sup> 또한 Ni-B 도금층내에 함유된 B량은 ICP-AES를 통해 정량 분석한 결과 DMAB의 농도와 무관하게 5~6 wt.% 함유되어 있었다. 무전해 Ni-B 도금시 아래의 반응에 의해 도금층내에 B이 함유되는 것으로 알려져 있다.<sup>15)</sup>

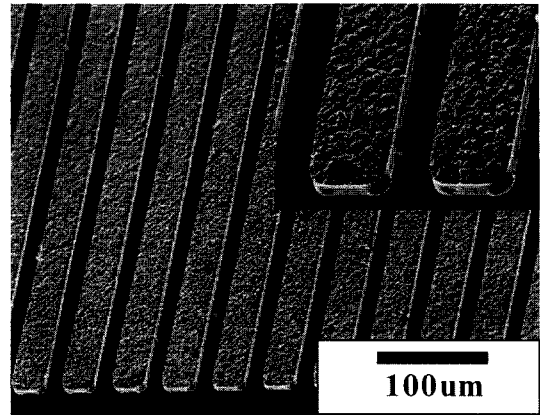


Fig. 3. Bus electrodes fabricated by through-mask Cu electro deposition.

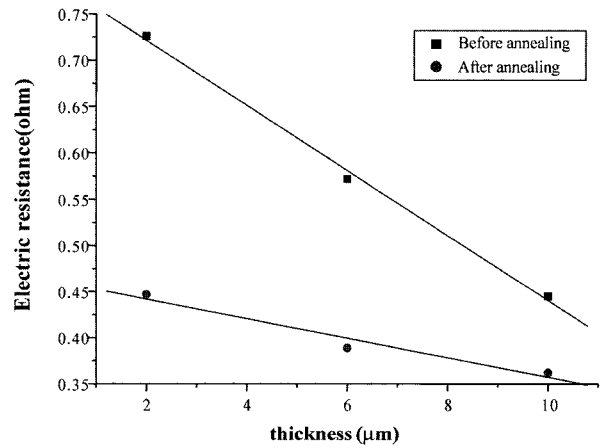
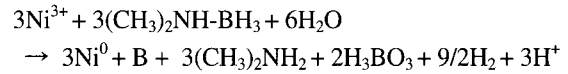


Fig. 4. Electro resistance of bus electrodes with thickness.



본 연구에서는 DMAB의 첨가량을 0.1 M로 고정하였으며, Fig. 5에 전기 도금을 통해 형성된 Cu 버스 전극 위에 1 μm 두께로 무전해 Ni-B 도금을 실시한 후 관찰

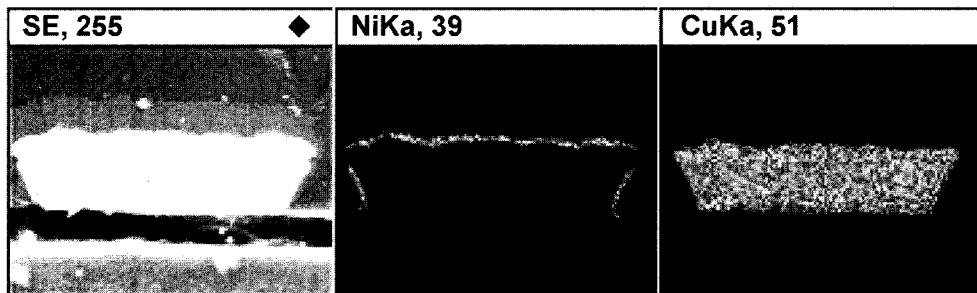


Fig. 5. Cross sectional SEM/EDS mapping of the electrolessly Ni-B deposited on Cu bus electrode.

된 단면 SEM/EDS mapping 결과를 나타내었다. SEM/EDS mapping을 통해 무전해 도금층내B의 분포를 정확히 확인할 수는 없었다. 그러나 Auger Depth Profiling 결과 무전해 도금층내에 Ni와 B이 균일하게 분포되어 있음을 알수 있었으며 이는 추후 미세구조 분석결과와 함께 보고할 예정이다.

Fig. 6과 7은 580°C에서 열처리 시간에 따른 상변화

거동을 관찰하기 위한 XRD 결과이다. Fig. 6은 Cu 버스 전극 위에 1 μm의 무전해 Ni-B 도금층을 형성시킨 후 580°C에서 각각의 시간 동안 열처리가 이루어진 후 측정된 XRD 결과이며, Fig. 7은 300°C에서 30분간 pre-annealing 과정을 거친 후 Ni<sub>3</sub>B상을 형성시킨 후 동일하게 580°C에서 각각의 시간 동안 열처리가 이루어진 후 측정된 XRD 결과이다. Fig. 6(a)에서 볼 수 있듯이

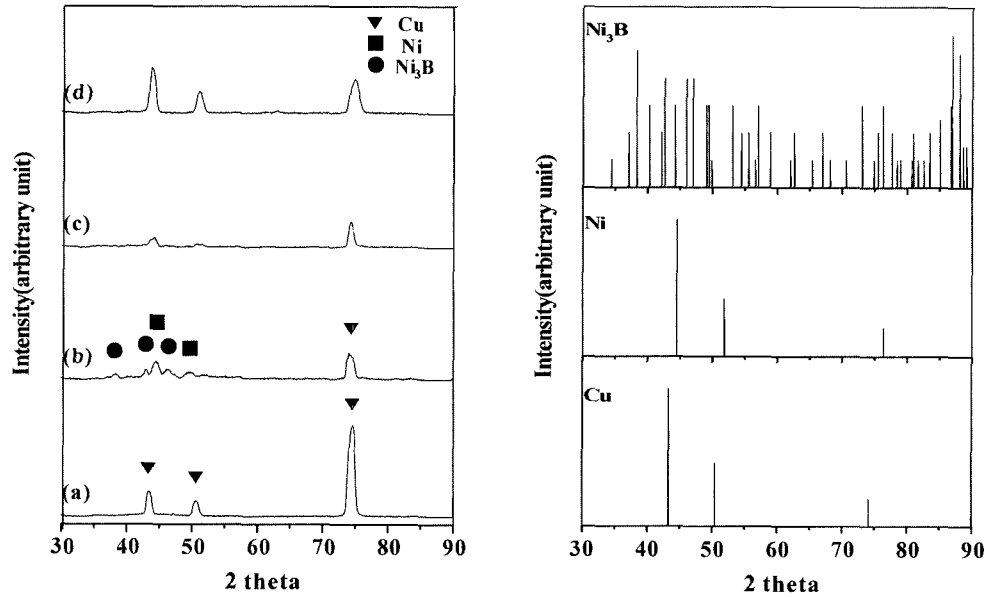


Fig. 6. XRD patterns of the electrolessly Ni-B deposited layer heat treated at 580°C without pre-annealing; (a) as-deposited layer, (b) 10 min, (c) 30 min, and (d) 60 min.

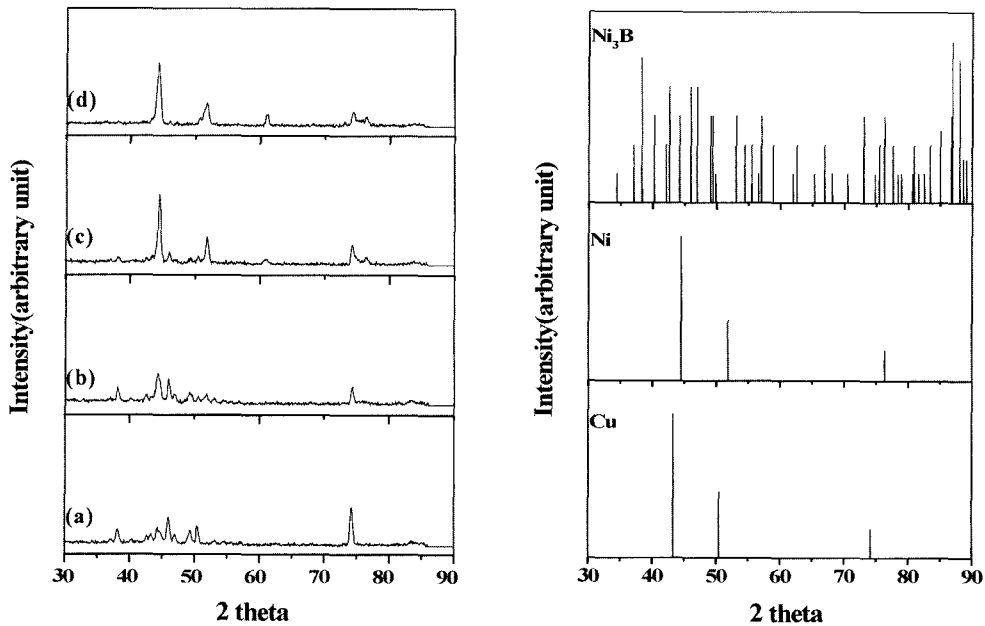
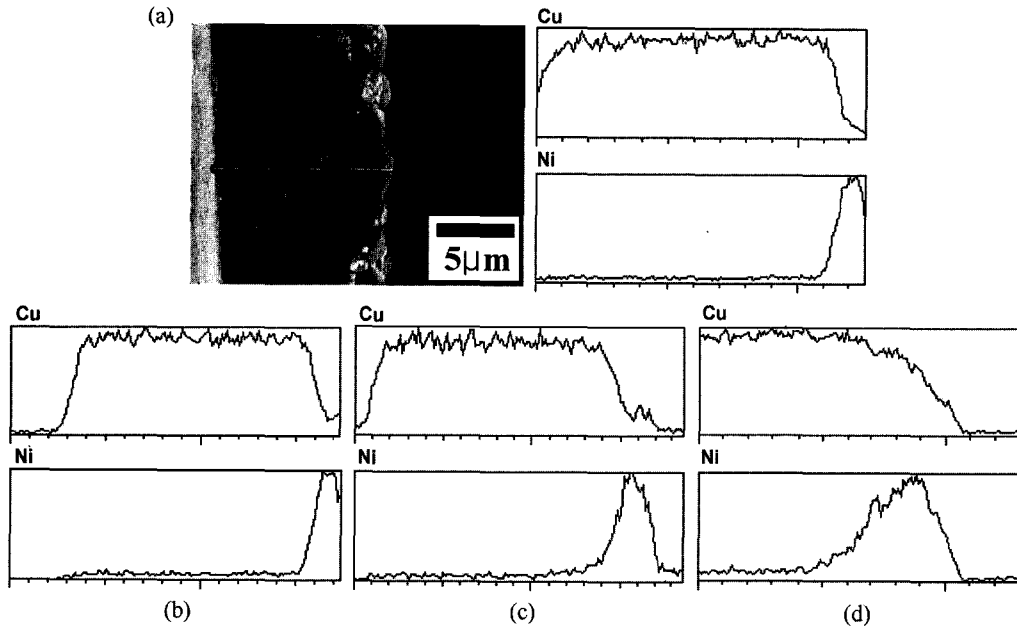


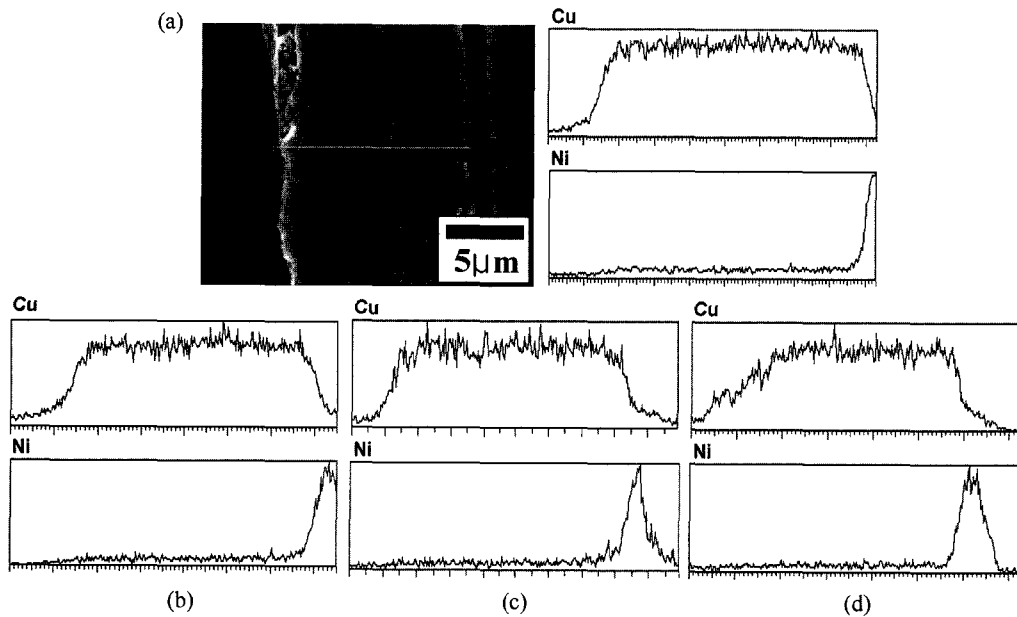
Fig. 7. XRD patterns of the electrolessly Ni-B deposited layer heat treated at 580°C with pre-annealing at 300°C for 30 min; (a) layer annealed at 300°C, (b) 10 min, (c) 30 min, and (d) 60 min.

무전해 Ni-B 도금이 이루어진 직후에는 비정질상을 유지하고 있으므로 버스 전극으로 사용된 Cu에 해당하는 peak만이 관찰되었다. 그러나 300°C에서 30분간 열처리 후 측정된 Fig. 7(a)의 XRD에서는 발열 반응에 의한 결정화로 인해 Ni과 Ni<sub>3</sub>B가 관찰되었다. XRD상에서 Ni peak의 peak intensity 증가와 peak sharpening을 통해 결정립 성장이 발생하였음을 예상할 수 있었다.

Fig. 8은 1 μm의 무전해 Ni-B 도금층을 형성시킨 후 580°C에서 열처리 시간에 따른 Cu의 확산 거동을 관찰하기 위한 단면 SEM/EDS line scanning 결과이다. 그리고 Cu의 확산에 미치는 Ni<sub>3</sub>B의 영향을 관찰하기 위하여 300°C에서의 pre-annealing을 통해 Ni<sub>3</sub>B를 형성시킨 후 동일하게 580°C에서 열처리 시간에 따른 Cu의 확산 거동 관찰 결과는 Fig. 9에 나타내었다. 열처리 시간이 증



**Fig. 8.** Cross sectional SEM/EDS line scanning of the electrolessly Ni-B deposited layer heat treated at 580°C without pre-annealing; (a) as-deposited layer, (b) 10 min, (c) 30 min, and (d) 60 min.



**Fig. 9.** Cross sectional SEM/EDS line scanning of the electrolessly Ni-B deposited layer heat treated at 580°C with pre-annealing at 300°C for 30 min; (a) layer annealed at 300°C, (b) 10 min, (c) 30 min, and (d) 60 min.

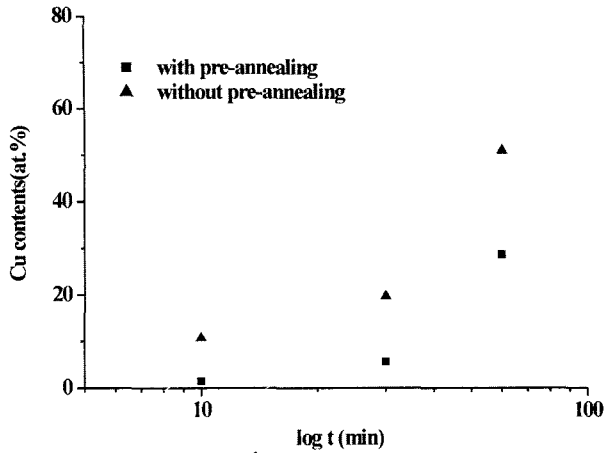
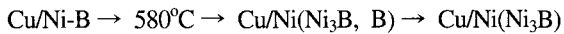


Fig. 10. Cu concentration on the surface of electroless Ni-B deposit after heat treatment at 580°C for various time.

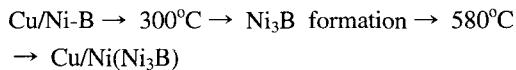
가함에 따라 Cu가 Ni-B 도금층 내부로의 확산이 발생함과 동시에 Ni의 영역이 증가되는 것을 보아 Ni의 Cu 내부로의 확산도 발생함을 알 수 있었다. 그러나 300°C에서 pre-annealing을 통해 Ni<sub>3</sub>B를 형성시킨 후에 열처리가 이루어진 Fig. 9의 경우에는 표면층으로의 Cu의 확산과 Ni 영역의 증가가 pre-annealing없이 열처리가 이루어진 경우에 비하여 현저히 감소됨을 관찰할 수 있었다. Fig. 10은 580°C에서 열처리 시간에 따른 무전해 Ni-B 도금층 표면에서의 EDS 분석을 통해 측정된 Cu의 농도를 나타낸 결과이다. Fig. 10에서 관찰할 수 있듯이 300°C에서 pre-annealing을 통해 Ni<sub>3</sub>B를 형성시킨 경우, 확산 방지 효과가 더 우수한 것을 알 수 있었다.

위의 결과를 통해 열처리 과정을 비교해 보면 다음과 같다.

Without pre-annealing :



With pre-annealing :



열처리시 Cu의 확산량이 pre-annealing을 실시한 경우에 있어서 Cu 확산의 지연이 관찰되는 이유는 소성온도인 580°C에 노출되기 전에 Ni의 결정립계에 형성되는 Ni<sub>3</sub>B에 의한 효과로 판단되었다. 즉, 두 시편에서의 Cu의 확산량의 차이는 열처리 초기의 Ni<sub>3</sub>B 형성이 완료되기 전에 이루어진 Cu확산에 의한 것임을 알 수 있었다. 그리고 열처리 시간이 증가함에 따라 pre-annealing이 이루어진 시편에서의 Cu 확산 거동이 pre-annealing 없이 열처리된 경우와 동일한 경향을 가지고 있음을 알 수 있

었다. 이는 확산방지막으로 사용된 무전해 Ni-B 도금층 내의 결정립 성장<sup>16)</sup> 등의 미세 구조 변화로 인한 것으로 판단되었다. 그러나 pre-annealing을 통해 Ni<sub>3</sub>B를 형성시킴으로써 Cu의 확산량을 약 5배 가량 감소시킬 수 있었다.

#### 4. 결 론

본 연구에서는 AC PDP의 구동 전압 및 소비 전력을 낮추기 위하여 Cu 전기 도금법을 통해 30 μm 폭, 10 μm 두께를 갖는 버스 전극을 형성하였으며 소성 공정시 투명 유전체로의 Cu 확산을 방지하기 위한 확산방지막의 제조를 위해 무전해 Ni-B 도금을 이용하였다. SEM/EDS 관찰을 통해 Cu 버스 전극 전면에 약 1 μm 두께의 균일한 확산 방지막이 형성되었음을 확인할 수 있었다. 소성 온도인 580°C에서의 열처리 시간에 따른 Cu의 확산 거동을 살펴본 결과, 300°C에서 30분간 pre-annealing을 통해 Ni 결정립계에 Ni<sub>3</sub>B를 형성시킨 후 열처리함으로써 Cu의 확산을 약 5배 지연시킬 수 있었다. 열처리 시간이 증가함에 따라 Cu의 확산 거동은 동일하였으며 확산의 증가는 확산방지막으로 사용된 무전해 Ni-B 도금층 내의 결정립 성장 때문으로 판단되었다.

#### 참 고 문 헌

1. S. Matsumoto, *Electronic Display Devices*, WILEY, 140 (1990).
2. H. Uchiike, H. Lin and M. Kamiya, *IDW*, 49 (1995).
3. G. Sethi, *Plasma display panels enter commercial arena*, *Laser Focus World*, 253 (1998).
4. A. A. Voronov and V. P. Dedov, *J. Opt. Technol.*, **66**(6), 51 (1999).
5. D. Danovitch and H. Dang, *Information Display*, **11**, 26 (1995).
6. B. K. Kim, *Trans. On EEM*, **13**(8), 45 (2000).
7. P. Singer, *Semicond. Int.*, **21**, 90 (1998).
8. P. Singer, *Semicond. Int.*, **17**, 52 (1994).
9. D. Sheppard and R. Weil, *Semicond. Int.*, **20**, 67 (1997).
10. R. D. Mikkola, Q. T. Jiang and B. Carpenter, *Plat. Surf. Finish.*, **87**, 81 (2000).
11. C. Rye, K. Kwon, A. L. S. Loke, H. Lee, T. Nogami, M. Dubin, R. A. Kavari, G. W. Ray and S. S. Wong, *IEEE Trans. Electron Devices*, **46**, 1113 (1999).
12. Glenn O. Mallory, Juan B. Hajdu, *Electroless Plating*, *AESF*, 5 (1990).
13. J. W. Choi, S. J. Hong, H. Y. Lee and S. G. Kang, *Kor. J. Mat. Res.*, **13**(2), 101 (2003).
14. H. Zhang, X. Zhang and Y. K. Zhang, *Plat. & Surf. Finish.*, **80**(4), 80 (1993).
15. G. O. Malloy, *Plating*, **58**, 319 (1971).
16. David A. Smith, *J. Electrochem. Soc.*, **141**(7), 1843 (1994).