

# 배전계통 최적 재구성 문제에 PC 클러스터 시스템을 이용한 병렬 유전 알고리즘-타부 탐색법 구현

論 文

53A-10-5

## Parallel Genetic Algorithm-Tabu Search Using PC Cluster System for Optimal Reconfiguration of Distribution Systems

文景俊<sup>†</sup> · 宋明奇<sup>\*</sup> · 金亨洙<sup>\*\*</sup> · 金哲弘<sup>\*\*\*</sup> · 朴俊灏<sup>§</sup> · 李和錫<sup>§§</sup>

(Kyeong-Jun Mun · Myoung-Keel Song · Hyung-Su Kim · Chul-Hong Kim ·  
June Ho Park · Hwa-Seok Lee)

**Abstract** - This paper presents an application of parallel Genetic Algorithm-Tabu Search(GA-TS) algorithm to search an optimal solution of a reconfiguration in distribution system. The aim of the reconfiguration of distribution systems is to determine switch position to be opened for loss minimization in the radial distribution systems, which is a discrete optimization problem. This problem has many constraints and very difficult to solve the optimal switch position because it has many local minima. This paper develops parallel GA-TS algorithm for reconfiguration of distribution systems. In parallel GA-TS, GA operators are executed for each processor. To prevent solution of low fitness from appearing in the next generation, strings below the average fitness are saved in the tabu list. If best fitness of the GA is not changed for several generations, TS operators are executed for the upper 10% of the population to enhance the local searching capabilities. With migration operation, best string of each node is transferred to the neighboring node after predetermined iterations are executed. For parallel computing, we developed a PC-cluster system consisting of 8 PCs. Each PC employs the 2 GHz Pentium IV CPU and is connected with others through ethernet switch based fast ethernet.

To show the usefulness of the proposed method, developed algorithm has been tested and compared on a distribution systems in the reference paper. From the simulation results, we can find that the proposed algorithm is efficient and robust for the reconfiguration of distribution system in terms of the solution quality, speedup, efficiency and computation time.

**Key Words** : Distribution System Reconfiguration, Genetic Algorithm, Tabu Search, PC-Cluster System, Parallel Genetic Algorithm-Tabu Search(GA-TS)

### 1. 서 론

배전계통은 여러 종류의 부하들이 혼재하고 있어 방대하고 복잡하며, 부하들의 변화 속성 때문에 계통변경이 자주 일어난다. 또한 지속적인 전력수요의 증가 등으로 인하여 배전계통은 점점 확장되고 복잡해지고 있다. 이에 따라 점차 증가되는 배전선로의 손실을 감소시키기 위해 보다 효율적인 전략이 요구된다.

도심 지역에서의 배전계통은 개폐기에 의해 방사상 형태의 구조로 이루어져 있으며, 이 경우 개폐기의 투입/개방 동작을 통하여 선로를 재구성함으로써 배전계통의 선로 손실 및 말단 전압강하를 감소시킬 수 있다. 따라서 배전계통의 선로 손실을 줄이는 방법으로 개폐기의 조작을 통하여 선로를

재구성하는 방법이 적용되고 있다. 그러나 조작 가능한 개폐기 및 고려해야 할 제약 조건이 많아서 선로를 재구성하는 조합수가 많으므로 적정 시간 내에 최적의 선로 재구성 방안을 찾기가 쉽지 않다. 따라서 많은 연구자들에 의해서 배전계통 선로 재구성 문제가 연구되고 있다.

배전계통 선로 재구성에 관한 기존의 연구로는 모든 개폐기를 투입한 상태의 네트워크식 배전계통으로 시작해서 순차적으로 개폐기를 개방해가며 방사상 구성이 될 때까지 시스템의 손실을 계산하는 분기 한계법(branch and bound) [1], 경험적 방법을 이용하여 개폐기 투입/개방 조작을 결정하는 분기 교환법(branch exchange operation)[2], 경험적 방법(heuristic method)[3], 전문가 시스템[4] 등이 제안되었으나 알고리즘의 특성상 전역 최적해를 구한다는 보장이 없다는 단점을 가진다. 최근에는 경험적 탐색방법인 Tabu 탐색법(Tabu Search : TS)과 전역최적해 탐색능력을 가진 유전 알고리즘(Genetic Algorithm : GA), 시뮬레이티드 어닐링(Simulated Annealing : SA)이 전력계통의 여러 분야에 응용될 가능성이 제시되고 있다. 선로 재구성 문제에서는 전역 최적해 탐색능력을 가지는 SA 기법[5], GA[6], TS[7] 등이 적용되었으나 SA 기법은 많은 계산 시간이 소요되는 문제점이 있고, GA는 다양한 영역을 탐색함으로써 전역 최적해 근처까지는 빨리 수렴하나 확실적인 특성으로 전역 최적해를 찾는 데 많은 시간이 요구된다. 또한, TS는 문제의 특성을 고려

<sup>†</sup> 교신저자, 正會員 : 釜山大學校 電氣工學科 博士課程  
E-mail : kjmun@pusan.ac.kr

<sup>\*</sup> 學生會員 : 電子部品 研究員 인턴 社員

<sup>\*\*</sup> 正會員 : 釜山大學校 電氣工學科 工博

<sup>\*\*\*</sup> 正會員 : 釜山大學校 電氣工學科 碩士課程

<sup>§</sup> 正會員 : 釜山大學校 電氣工學科 教授 · 工博

<sup>§§</sup> 正會員 : 巨濟大學 電氣科 副教授 · 工博

接受日字 : 2004년 8월 11일

最終完了 : 2004년 9월 7일

에, 탐색과정이 초기해의 영향을 크게 받으며 극복수렴한 경우 새로운 영역을 탐색하기 위한 다양화 과정에서 매우 많은 계산시간이 소요된다. 따라서 최근에는 이를 해결하기 위한 방법으로서 GA, SA, TS 등을 병렬화하여 각 알고리즘의 장점을 적절히 활용함으로써 계산시간 및 최적해 탐색성능을 개선하려는 연구가 시도되고 있다[8, 9].

병렬처리 기법은 여러 개의 프로그램들 또는 프로그램의 분할된 부분들을 다수의 프로세서가 분담하여 동시에 처리하는 기술을 말하며, 단일 컴퓨터에 의해 순차적으로 수행하는 것보다 속도를 크게 향상시킬 수 있다. 이때 병렬 알고리즘을 구현하기 위하여 주로 병렬 컴퓨터를 이용하였으나 이는 매우 고가여서 쉽게 이용할 수 없고 확장이 용이하지 않다는 단점이 있었다. 따라서 최근에는 병렬/분산 처리를 위하여 두 대 이상의 컴퓨터를 연결하여 하나의 고성능 시스템처럼 사용하기 위한 클러스터링 기술이 많이 개발되고 있다. 클러스터 시스템은 네트워크로 접속한 워크스테이션 또는 일반적인 PC를 사용하여 구축할 수 있는데, 워크스테이션을 사용한 클러스터 시스템은 성능에 비해 가격이 비싸고, 다른 시스템과 호환성이 부족하다는 단점이 있다. PC 클러스터 시스템은 개인용 컴퓨터의 급속한 발전과 네트워크 기술의 일반화에 따라 다수의 저렴한 PC들을 고속 네트워크로 연결하여 마치 하나의 컴퓨팅 시스템처럼 사용함으로써 기존의 병렬 컴퓨터 및 워크스테이션을 이용한 클러스터 시스템에 비해 가격 대 성능비가 우수하고 추후 확장이 용이하다는 장점을 가진다[10, 11].

본 논문에서는 배전계통 재구성시 다양한 제약조건을 고려하면서 빠른 시간에 우수한 해를 도출할 수 있는 효율적인 알고리즘을 개발하였다. 개발한 방법은 빠른 수렴특성을 가지는 TS와 전역 탐색능력이 우수한 GA를 결합한 알고리즘으로서, 이를 실시간 적용하기 위해 PC 클러스터 시스템으로 병렬처리하여 최적해 탐색 성능 및 탐색속도를 개선하였다. 따라서 종래의 최적화 방법인 GA 또는 TS를 단독으로 수행한 경우보다 빠른 시간에 최적해를 탐색할 수 있었다. 배전계통 재구성 문제에 제한한 알고리즘의 적용가능성을 검토하기 위해 참고문헌 [5]의 32모선 및 69모선 배전계통을 선정하여 해의 탐색성능 및 실 배전계통 적용 가능성을 검토한 결과, GA 또는 TS를 단독으로 사용한 경우보다 제한한 방법이 더 빠른 시간내에 최적해를 탐색하였고, 병렬 연산의 수행 노드수 증가에 따라 최적해 탐색성능은 유지하면서 최적해 탐색시간을 상당히 단축시킴을 확인하였다.

## 2. 배전계통 선로 재구성 문제

배전계통은 다수의 변전소로부터 인출된 피더를 통하여 각 부하에 전력을 공급하는데, 이 과정에서 필요에 따라 개폐기를 적절히 ON/OFF하여 계통을 재구성한다. 이를 통해 시시각각 부하 변화를 수반하는 배전계통 운용시, 각 부하패턴에 따른 손실최소화 방안을 적절히 제시함으로써 손실비용 감소는 물론 전압강하 및 전압변동을 감소시키는 역할을 한다.

본 논문에서는 배전계통의 재구성 문제에 있어 선로 손실을 최소화하면서, 배전선로의 방사상 구성 여부, 선로 용량, 전압 강하 등의 제약조건을 만족하도록 연계 개폐기의 개방 위치를 결정하고자 하였으며, 목적함수와 제약조건은 다음과 같다.

- 1) 목적함수 : 선로손실을 최소화하도록 설정하였으며 식 (1) 과 같다.

$$\text{Min } P_{\text{loss}} = \text{Min} \sum_{i=1}^n \frac{P_i^2 + Q_i^2}{|V_i|^2} r_i \quad (1)$$

여기서,  $P_i, Q_i$  :  $i$  번째 노드에서 선로에 주입되는 유효 전력과 무효 전력

$V_i$  :  $i$  번째 노드의 전압

$r_i$  :  $i$  번째 구간의 저항

- 2) 제약조건 : 본 논문에서 사용한 제약조건은 선로용량, 전압강하, 방사상 구성 제약조건으로 구성되며, 이를 수식으로 나타내면 다음과 같다.

- a) 선로용량 제약조건

$$I_k \leq I_{\text{lim}} \quad (2)$$

여기서,  $I_k$  :  $k$  번째 노드에서 선로에 주입되는 전류

$I_{\text{lim}}$  : 허용 전류 용량

- b) 전압강하 제약조건

$$V_{\text{min}} \leq V_k \leq V_{\text{max}} \quad (3)$$

여기서,  $V_k$  :  $k$  번째 노드의 전압

$V_{\text{min}}$  : 허용전압 하한치

$V_{\text{max}}$  : 허용전압 상한치

- c) 방사상 구성 제약조건 : 부하에 전력을 공급할 때 하나의 피더에서 한 방향으로 전력을 공급받는다.

## 3. PC 클러스터 시스템을 이용한 유전 알고리즘과 타부 탐색법의 병렬화

GA는 자연의 진화과정을 모의한 확률적 탐색기법으로 하나의 해가 아닌 해집단을 사용함으로써 빠른 시간 내에 비교적 우수한 해들을 찾아낼 수 있지만 전역 최적해 탐색시간이 비교적 오래 걸리는 단점이 있다. 한편 TS는 메모리를 효율적으로 사용하는 경험적인 최적화 기법으로 초기해 및 이웃해 생성방법 및 강화 전략을 적절히 적용함으로써 현재해 근방의 최적해 탐색성능 및 탐색속도를 향상시킬 수 있는 탐색기법이다. 따라서 본 논문에서는 두 알고리즘의 장·단점을 상호 보완한 새로운 병렬 GA-TS 탐색법을 제안하였다. 본 논문에서 제안한 방법은 전역 최적해 탐색특성을 가지는 GA를 이용하여 빠른 시간 내에 비교적 우수한 해를 탐색한 후, 이를 수렴 속도가 빠른 TS의 초기해로 설정하여 GA가 탐색한 영역 근방의 최적해 탐색속도를 개선함으로써 보다 빨리 전역 최적해로 수렴할 수 있도록 하였다. 또한 제한한 알고리즘을 PC 클러스터 시스템으로 병렬처리하여 최적해 탐색성능 및 탐색속도를 개선하였다.

### 3.1 PC 클러스터 시스템

1980년대 중반 이후 과학과 공학 분야의 발전에 따라 첨단 과학기술과 정보통신 분야 등의 연구에 고속 연산 컴퓨터의 필요성이 증대되었다. 기존의 대표적인 고속 연산 컴퓨터인

벡터형 슈퍼컴퓨터는 고가여서 사용하기 어려울 뿐만 아니라 발전에도 한계를 보이고 있다. 따라서 최근에는 고성능 네트워크 기술의 비약적인 발전과 반도체 집적기술의 향상으로 클러스터형 슈퍼컴퓨터가 고속 연산 컴퓨터로 주목받고 있다.

클러스터 시스템이란 다수의 PC 또는 워크스테이션을 고속 네트워크로 연결하여 하나의 컴퓨팅 시스템으로 사용함으로써 고성능 또는 고가용성을 얻을 수 있는 기술을 말한다. 이러한 클러스터 시스템은 일반 개인용 PC를 이용함으로써 기존의 병렬형 슈퍼컴퓨터보다 수백에서 수십 배 작은 비용으로 동일한 성능의 시스템 구성이 가능하므로 가격 대 성능비가 우수하다. 또한 사용자가 직접 상용부품을 사용하여 업그레이드나 노드의 확장이 가능하여 시스템 유지비용이 감소하고 사용이 편리한 PC의 개발환경을 그대로 사용할 수 있는 장점을 가진다. PC 클러스터 시스템은 각 노드를 연결하여 SAN(system area network)을 구축하기 위한 네트워크 어댑터와 병렬 프로그래밍을 지원하기 위한 통신 라이브러리로 구성되며 이를 그림 1에 나타내었다.

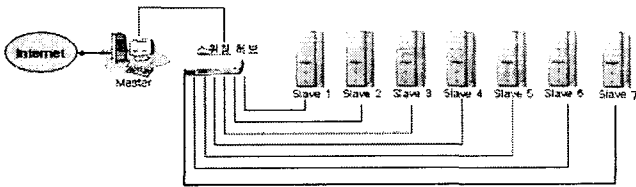


그림 1 PC 클러스터 시스템의 구조  
Fig. 1 Structure of PC cluster system

PC 클러스터 시스템의 성능은 각 노드를 연결하는 네트워크의 성능, 지원 소프트웨어와 각 노드의 성능에 의해 좌우되므로 PC 클러스터 구성시 각 구성부분을 적절히 선정하는 것이 중요하다. 본 논문에서 구현한 PC 클러스터 시스템은 ethernet switch 기반 fast ethernet 방식의 8-노드로 구성하였다. 운영 체제는 master 노드에는 Windows 2000 server, 나머지 노드들에는 Windows 2000 pro를 사용하였으며, PC 간에 상호 연결하기 위해 fast ethernet card와 스위칭 허브를 사용하였고, 데이터 전송과정에서는 TCP/IP를 이용한 메시지 전달(message-passing) 방식을 이용하는 MPI 라이브러리를 이용하였다. 각 노드의 원격 관리를 위한 프로그램으로는 symantec PC-anywhere를 사용하였고 병렬 알고리즘은 MS Visual C++ 6.0을 이용하여 구현하였다. 표 1에는 본 논문에서 구현한 PC 클러스터 시스템의 사양을 나타내었다.

3.2 병렬 유전 알고리즘-타부 탐색법

GA는 다양한 영역을 탐색하는 알고리즘으로 전역 최적해 근처까지는 빨리 수렴하나 확률적인 특성으로 전역 최적해를 찾는 데 많은 시간이 요구되고, TS는 문제의 특성을 고려한 경험적 탐색이 용이하므로 빠른 수렴특성을 가지는 반면에 탐색과정이 초기해의 영향을 크게 받으며, 국부 수렴한 경우 새로운 영역을 탐색하기 위한 다양화 과정에서 매우 많은 계산시간이 소요된다.

표 1 8-노드 PC 클러스터 시스템 사양  
Table 1 Specification of 8-node PC cluster system

CPU	Intel 2.0 GHz
M/B	Leotec P4XFA
Chipset	VIA P4X266A
RAM	DDR-SD RAM 256 MB
HDD	Samsung 40GB 5600rpm
NIC	3Com 3CSOHO 100-TX
Network Switch	3Com 3C16465C Switch
OS	Windows 2000 server, Windows 2000 pro
MPI Library	MPICH 1.2.5
Compiler	Visual C++ 6.0

따라서 본 논문에서는 GA의 전역 최적해 탐색능력과 TS의 빠른 수렴특성을 이용한 향상된 최적해 탐색기법을 제안하였고, 이를 병렬 처리 기법인 PC 클러스터 시스템으로 개발하여 최적해 탐색성능 및 탐색속도를 개선하였다. 제안한 방법의 GA 수행노드와 TS 수행노드 간의 연결구조를 그림 2에 나타내었다.

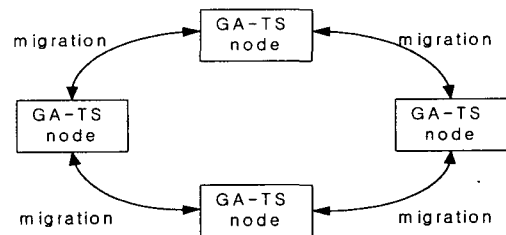


그림 2 GA와 TS의 연결 구조  
Fig. 2 Connection structure of GA and TS

제안한 알고리즘은 먼저 PC 클러스터의 각 노드들이 GA 연산을 일정 세대동안 수행한 후, GA 연산에 의해 구한 해가 개선되지 않을 경우, TS 연산을 적용함으로써 최적해 탐색성능을 향상시켰다. 즉 이 경우에는 GA의 각 스트링을 적합도가 우수한 순서대로 정렬한 후, 상위 10%의 스트링에 대해 타부 탐색의 현재해로 설정한 후 일정 반복회수 동안 해당 스트링 주변영역에 대한 탐색을 수행하였다. 또한 GA 연산 수행시에 이전에 탐색한 매 세대별 평균적합도 이하의 스트링이 반복되지 않도록 매 세대마다 GA의 스트링 중 평균적합도 이하의 스트링을 일정 반복회수동안 저장한 후 반복되는 스트링의 적합도를 낮춤으로써 GA의 전역최적해 탐색성능을 강화시켰다. 그리고 각 노드들간에는 링 형태로 연결한 후, 이주(migration) 연산을 통해 인접 노드와 각 노드의 우수한 해를 상호 전송함으로써 각 노드의 최적해 탐색성능을 향상시켰다.

제안한 병렬 GA-TS 탐색법은 GA 연산에 의한 전역 최적해 탐색과정, GA 연산시 스트링 반복여부 검토과정, GA 스트링 중 일부에 TS 연산을 적용한 최적해 탐색성능 향상과정, 각 노드간의 이주과정으로 구성되어 있으며, 각 과정은 다음과 같으며, 흐름도를 그림 3에 나타내었다.

- (1) GA 연산에 의한 전역 최적해 탐색과정 : 각 노드에 대해 GA의 해집단을 분할하여 할당함으로써 탐색속도 및 탐색성능을 향상시켰다.
- (2) GA 연산시 매 세대별 평균적합도 이하의 스트링 반복여부 검토과정 : GA 연산 수행시에 이전에 탐색한 평균적합도 이하의 스트링이 반복되지 않도록 매 세대마다 GA의 스트링 중 평균적합도 이하의 스트링을 일정 반복회수동안 저장한 후 반복되는 스트링에 벌점을 부과하여 적합도를 낮춤으로써 GA의 전역최적해 탐색성능을 강화시켰다
- (3) GA 스트링 중 일부에 TS 연산을 적용한 최적해 탐색속도 향상과정 : 과정 (1), (2)의 GA 연산에서 구한 해가 일정 세대동안 개선되지 않는 경우, 현재 세대의 해집단 중 우수한 해의 주변영역을 집중적으로 탐색하기 위해 GA의 해집단 중 상위 10%를 TS의 현재 해로 설정하여 TS를 일정 반복회수동안 진행함으로써 전체 알고리즘의 최적해 탐색성능 및 탐색속도를 개선하였다.
- (4) 각 노드간의 이주과정 : 각 GA-TS 노드를 링 형태로 연결한 후, 이주연산을 통해 일정 간격으로 인접 노드에 우수한 해를 상호 전송함으로써 최적해 탐색성능을 향상시킬 수 있다.

### 3.3 배전계통 재구성 문제에 GA와 TS의 적용방법

손실 최소화를 위한 배전계통 선로재구성 문제는 배전계통 운용시 ON/OFF할 개폐기를 결정해야 하는 조합 최적화 문제이다. 제안한 병렬 GA-TS 탐색법이 효과적인 최적해 탐색성능을 얻기 위해서는 배전계통 선로재구성 문제에 적합하도록 GA-TS를 적용해야 한다.

배전계통 선로재구성 문제에 대한 TS 수행 과정은 먼저 초기해로 배전계통의 방사상 구성 제약조건을 만족하면서 각 루프별로 개방할 개폐기의 위치를 선정한 후 루프별 개방 개폐기를 타부 속성으로 선정하였으며, 이웃해 생성 과정에서는 각 루프별로 현재 해에서 개방된 개폐기 중 하나를 투입한 후 이와 인접한 개폐기를 개방하는 방법으로 각 루프에 대해 2개의 이웃해를 발생시켰고 이를 그림 4에 나타내었다. TS는 생성한 이웃해 중 타부 목록에 포함되지 않으면서 손실이 감소하는 방향으로 현재 해를 변경함으로써 탐색을 진행한다. 이처럼 이웃해를 이용한 TS의 탐색방법은 현재해 근방에 대한 집중적인 탐색이 용이하며 전역 최적해 탐색을 위해 탐색영역을 다른 영역으로 옮기기 위한 다양화 전략(diversification)이 도입되면 비교적 우수한 최적해 탐색성능을 나타낼 수 있다. 또한 현재해 주변 영역을 집중적으로 탐색하기 위한 강화 전략(intensification)은 생성한 이웃해가 현재해보다 개선될 경우, 해당 이웃해 진행 방향으로 현재해를 계속 변경시킨다.

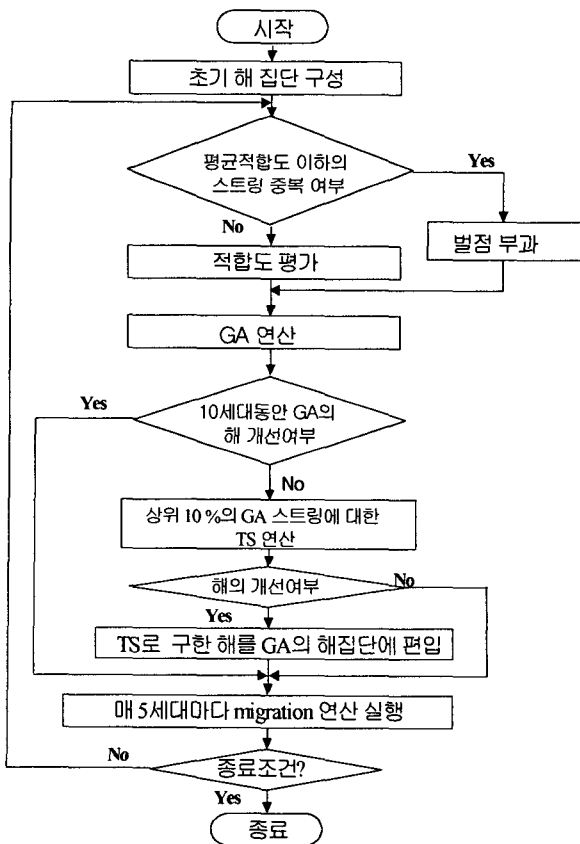


그림 3 제안한 알고리즘의 흐름도  
Fig. 3 Flowchart of the proposed method

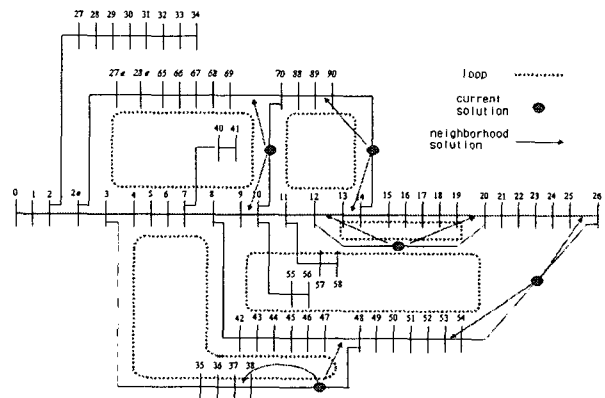
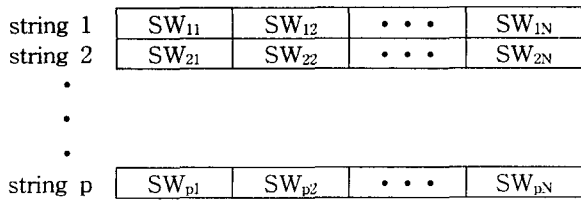


그림 4 배전계통 재구성 문제의 이웃해 형성방법  
Fig. 4 Generation method of neighborhood solutions for Distribution system reconfiguration

한편 GA는 개방할 개폐기의 위치를 부호화하여 초기 해집단을 생성한 후 교배 및 돌연변이 연산을 통하여 서로 정보를 교환하는 탐색이며 전역 최적해 탐색성능을 가진다. 배전계통 재구성 문제에 GA를 적용하기 위한 해집단의 부호화 과정을 그림 5에 나타내었다. 그림 5에 나타낸 부호화 과정에서는 배전계통을 방사상으로 운용하기 위해 각 루프상에서 개방할 개폐기를 스트링으로 부호화하였다.

평가 과정은 식 (4)의 적합도 함수를 이용하여 각 스트링을 평가한다. 식 (4)는 배전계통의 선로손실과 벌점 항으로 구성되어 있고, 벌점 항은 선로용량 제약조건, 전압강하 제약조건, 방사상 구성 제약조건을 위반할 경우 벌점을 부과하였다.



여기서 SW<sub>ij</sub> : i번째 스트링의 j번째 루프상의 개방할 개폐기  
 N : 대상 배전계통의 루프 개수  
 p : 해집단 수

그림 5 배전계통 재구성 문제에 대한 GA의 부호화 과정  
 Fig. 5 Coding method of GA for distribution system reconfiguration

$$Fitness = \frac{\alpha}{\beta + Loss + \sum_i penalty_i} \quad (4)$$

여기서 Loss : 선로손실 [kW]  
 penalty<sub>i</sub> : i번째 벌점 항, i=1, 2, 3  
 $penalty_1 = \begin{cases} 0 & \text{if } I_a < I_{max} \\ \gamma_1 & \text{otherwise} \end{cases}, a = 1, 2, \dots, T$   
 $penalty_2 = \begin{cases} 0 & \text{if } V_a < V_{max} \\ \gamma_2 & \text{otherwise} \end{cases}, a = 1, 2, \dots, T$   
 $penalty_3 = \begin{cases} 0 & \text{방사상 구성인 경우} \\ \gamma_3 & \text{방사상 구성이 아닌 경우} \end{cases}$   
 I<sub>a</sub> : 구간 a에서의 선로전류  
 V<sub>a</sub> : 구간 a에서의 전압  
 V<sub>max</sub> : 허용가능한 최소 전압  
 I<sub>max</sub> : 선로 용량  
 T : 구간 수  
 α, β, γ<sub>1</sub>, γ<sub>2</sub>, γ<sub>3</sub> : 상수

GA의 복제 과정에서는 위에서 언급한 적합도에 비례하여 복제하는 룰렛휠 방법을 사용하였고, 교배 및 돌연변이를 적용한 후 적합도가 가장 높은 개체를 다음 세대로 복제하는 엘리트리즘을 적용하였다.

4. 사례 연구

참고문헌 [5]의 32모선 및 69 모선 배전계통 재구성 문제를 선정하여 GA, TS 및 GA 연산시 이전 세대의 평균적합도 이하의 스트링이 일정 세대동안 반복되지 않도록 3. 2절의 과정 (1) 및 과정 (2)만을 실행한 타부 목록을 첨가한 GA (GA+Tabu List)와 그 성능을 비교·검토하였다.

4.1 32모선 배전계통의 사례연구

32모선 배전계통의 부하단은 일정전력 부하, 5개의 루프, 그리고 각 부하단 사이에 개폐기가 설치되어 있는 것으로 상정하였고, 이를 그림 6에 나타내었다. 이때 기준 전압은 12.66[kV], 전체 부하는 3715[kW], 2300[kVAR]이고, 표 2에는 본 논문에서 사용한 시뮬레이션 계수를 나타내었다. 또한

그림 7에서는 시뮬레이션을 위해 개발한 PC 클러스터 시스템을 나타내었다.

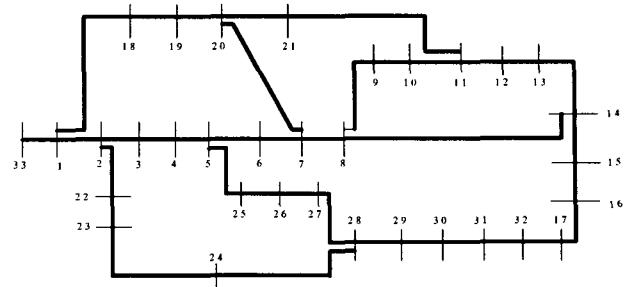


그림 6 32 모선 배전계통 시스템  
 Fig. 6 Example distribution system with 32 buses

표 2 병렬 GA-TS의 시뮬레이션 계수  
 Table 2 Simulation coefficients in the parallel GA-TS

계수	GA				TS		α	β
	세대 수	해집단 수	교배 확률	돌연변이 확률	반복 회수	타부 리스트 길이		
설정값	200	40	0.8	0.01	400	30	500	0

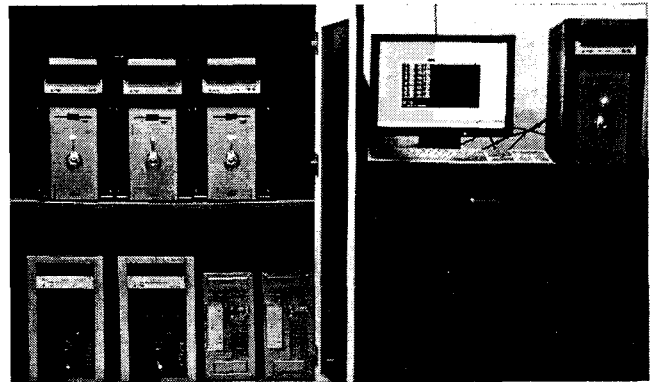


그림 7 제안한 방법에 사용된 PC 클러스터 시스템  
 Fig. 7 PC cluster system for the proposed method

본 논문에서 제안한 병렬 GA-TS 방법을 종래의 GA, GA 연산시 이전 세대의 평균적합도 이하의 스트링이 일정 세대 동안 반복되지 않도록 타부 목록을 첨가한 GA(GA+Tabu List), TS와 그 결과를 서로 비교·검토하였다. 그림 8에 32 모선 배전계통에 대한 각 방법의 세대별 손실추이를 나타내었고, 반복회수가 증가함에 따라 선로손실이 감소하여 약 20 회의 반복회수에서 최적해인 (6-7), (8-9), (13-14), (24-28), (31-32)사이의 개폐기가 개방된 상태에 수렴하였으며, 손실은 131.85[kW]로써 초기구성시의 186.04[kW]에 비해 29.1% 감소하였고, 모선의 최소전압은 11.69[kV]에서 11.89[kV]로 2% 상승하였다. 또한 타부목록을 첨가한 GA가 기존의 GA보다 최적해로의 수렴속도가 빠름을 확인할 수 있었다. 따라서, 최적해를 찾는 방법으로서 GA와 TS의 특성을 적절히 조합하는 것이 더 우수함을 확인하였고, 이를 병렬로 연산함으로써

더 빠른 시간에 최적해를 구할 수 있었다. 표 3에 32모선 배전계통의 초기 구성시의 개폐기 위치 및 이때의 손실 그리고 병렬 GA-TS에 의해 구한 최적 구성의 개폐기 위치 및 손실을 나타내었고, 그림 9에 초기 계통구성도 및 병렬 GA-TS에 의해 구한 최적 재구성 방안을 도시하였다. 이때 본 논문에서 제안한 방법과의 비교를 위해 도입한 각 방법들도 약 20회의 반복회수에서 개방한 개폐기 위치를 찾았으나 제안한 방법보다 최적해를 구하는 시간이 더 걸렸다.

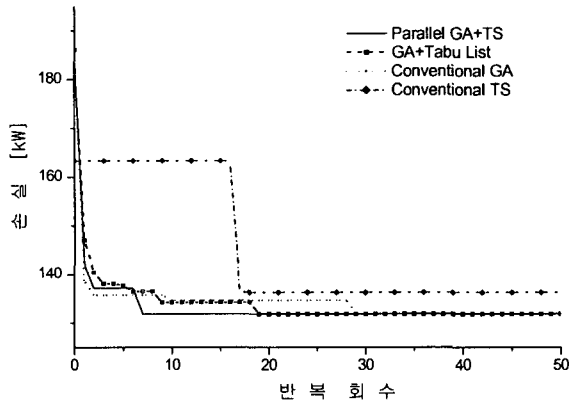


그림 8 GA, TS, GA+Tabu List 및 제안한 방법의 세대별 손실추이

Fig. 8 Loss vs generation curves for GA, TS, GA+Tabu List and the proposed method

표 3 초기 및 최적 개폐기 위치 및 손실

Table 3 Opened switch positions and losses for initial and optimal solution

초기 구성	개폐기위치	24-28	7-20	17-32	11-21	8-14
	손실[kW]	186.04				
최적 재구성 후	개폐기위치	24-28	6-7	31-32	8-9	13-14
	손실[kW]	131.85				

또한 본 논문에서는 PC 클러스터를 이용한 병렬 계산의 효과를 보이기 위하여 일반적으로 잘 알려진 아래의 두 성능지수를 사용하여 평가하였다.

- 속도 향상률 (speedup)  $S_p$

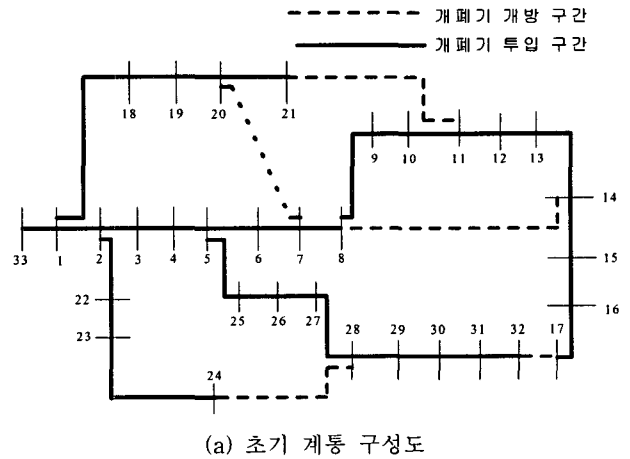
$$S_p = \frac{T}{T_p} \quad (5)$$

여기서, T : 프로세서 한대를 사용한 경우의 실행시간  
 $T_p$  : p대의 프로세서를 사용한 경우의 실행시간

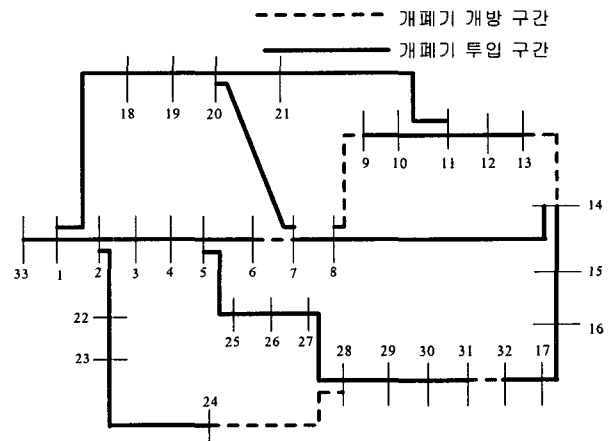
- 병렬계산의 효율성 ( parallel computation efficiency)

$$E_p = \frac{S_p}{p} \quad (6)$$

여기서, p : 사용한 프로세서의 수



(a) 초기 계통 구성도



(b) 제안한 방법에 의해 구한 최적 계통 구성도

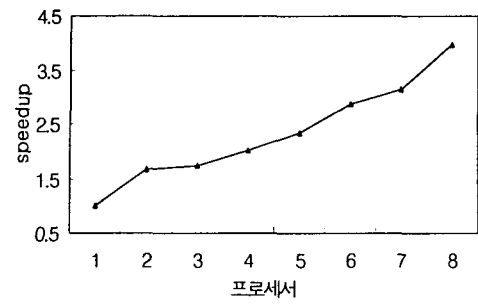
그림 9 초기 계통 구성도 및 제안한 방법에 의해 구한 최적 계통 구성도

Fig. 9 Initial and optimal configuration by the proposed method

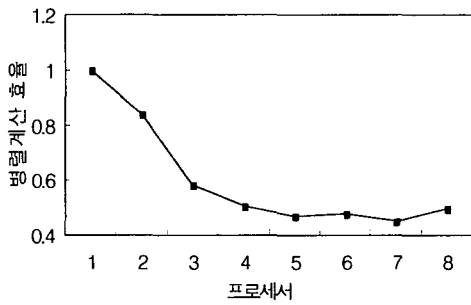
그림 10에 노드 수 증가에 따른 속도 향상률, 병렬계산 효율 및 계산시간을 나타내었다. 그림 10에 보이는 것처럼 프로세서 수를 증가시키면 따라 똑같은 최적해를 구할 때 탐색 시간이 단축됨을 확인하였다. 속도 향상률은 노드 수와 거의 선형적으로 비례하여 향상되었으나 노드 수의 증가에 따라 다소 저하되는 경우가 발생하였는데, 이는 여러 노드들 간의 상호 통신시에 발생할 수 있는 병목현상(bottleneck)과 GA의 평가과정에서 소요되는 계산시간 때문으로 생각된다.

#### 4.2 69모선 배전계통의 사례연구

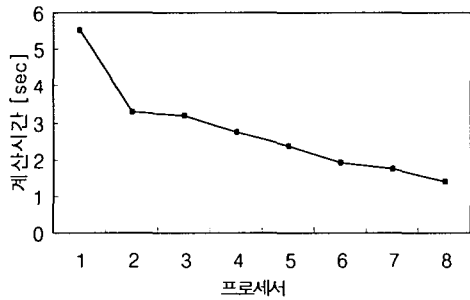
참고문헌에 있는 69모선 배전계통의 부하단은 일정전력 부하, 5개의 루프, 그리고 각 부하단 사이에 개폐기가 설치되어 있으며, 그림 11과 같다. 이때 기준 전압은 12.66[kV], 전체 부하는 3802.12[kW], 2694.60[kVAR]이고, 본 논문에서 사용한 시뮬레이션 계수는 32모선의 경우와 동일하게 사용하였다



(a) 노드 수에 따른 속도 향상률 추이



(b) 노드 수에 따른 병렬계산 효율 추이



(c) 노드 수에 따른 최적해 탐색시간

그림 10 노드 수 증가에 따른 속도 향상률, 병렬계산효율 및 최적해 탐색시간

Fig. 10 Speedup, efficiency, and computation time according to the node number

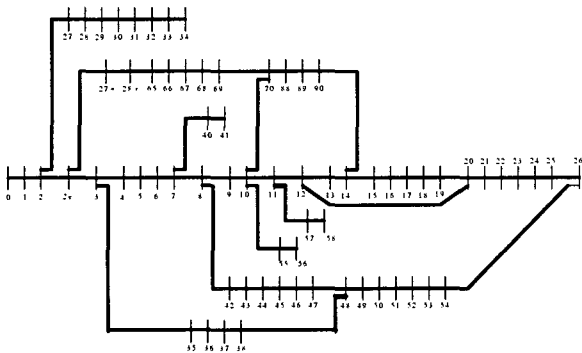


그림 11 69 모선 배전계통 시스템

Fig. 11 Example distribution system with 69 buses

32모선 배전계통의 사례연구와 동일한 방법으로 시뮬레이션하였고, 69모선인 경우의 각 방법별 손실추이를 그림 12에 나타내었다. 이 경우에도 반복회수가 증가함에 따라 선로손실이 감소하여 약 7회의 반복회수에서 최적해인 (10-70), (13-14), (47-48), (50-51), (12-20)사이의 개폐기가 개방된 상태로 수렴하였으며, 손실은 93.79[kW]로써 초기구성시의 204.80[kW]에 비해 54.2% 감소하였으며 최소전압은 11.56 [kV]에서 11.98 [kV]로 4% 상승하였다.

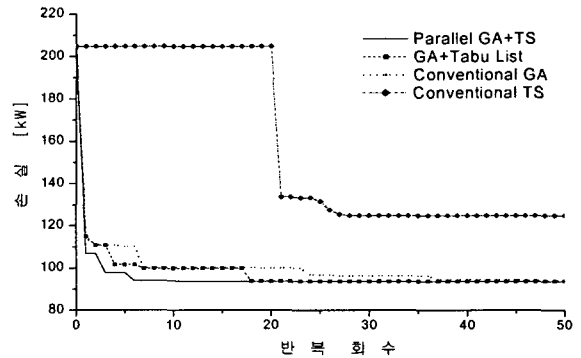


그림 12 69모선 예제 배전계통의 각 방법별 세대별 손실추이  
Fig. 12 Loss vs. generation curves for 69 buses system with each algorithm

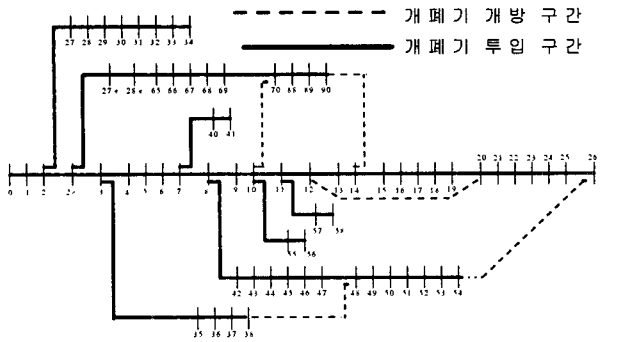
표 4에 69모선 배전계통의 초기 구성시의 개폐기 위치 및 손실 그리고 병렬 GA-TS로 구한 개폐기 위치 및 손실을 나타내었고, 그림 13에 초기 계통구성도 및 병렬 GA-TS에 의해 구한 최적 재구성 방안을 도시하였다.

표 4 초기 및 최적 개폐기 위치 및 손실

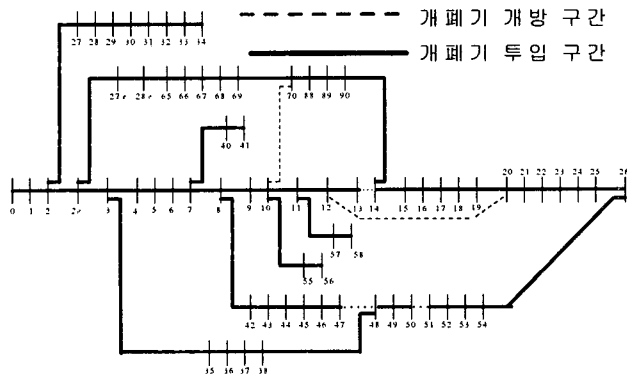
Table 4 Opened switch positions and losses for initial and optimal solution

초기 구성	개폐기위치	10-70	14-90	38-48	26-54	12-20
	손실[kW]	204.8				
최적 재구성 후	개폐기위치	10-70	13-14	47-48	50-51	12-20
	손실[kW]	93.79				

그림 14에 노드 수 증가에 따른 속도 향상률, 병렬계산 효율 및 계산시간을 나타내었다. 그림 14에 보이는 것처럼 프로세서 수를 증가시키기에 따라 똑같은 최적해를 구할 때 탐색시간이 단축됨을 확인하였다. 또한 속도 향상률에 대한 평가는 전절과 동일한 이유이다. 그런데 본 논문에서 제안한 방법과 비교한 종래의 GA나 타부목록을 가진 GA인 경우도 비교적 빠른 반복회수에서 동일한 최적해를 찾았는데, 이는 사례연구의 문제 크기가 크지 않아서 병렬처리 효과가 잘 나타나지 않는 것으로 사료된다. 그러나 그림 14에 보는 것처럼 노드 수의 증가에 따라 속도향상률이 꾸준히 증가하므로 실계통의 경우처럼 조합이 매우 많은 대규모 배전계통 재구성 문제에 본 논문에서 개발한 PC 클러스터 시스템으로 병렬처리 한다면 최적해 탐색시간을 크게 줄일 것으로 생각된다.



(a) 초기 계통 구성도



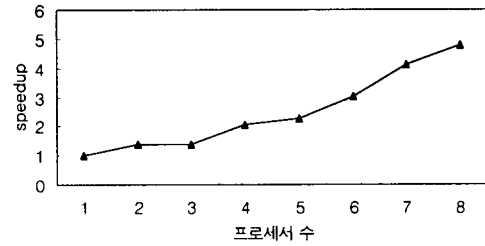
(b) 제안한 방법에 의해 구한 최적 계통 구성도

그림 13 초기 계통 구성 및 제안한 방법에 의해 구한 최적 계통 구성  
Fig. 13 Initial and optimal configuration by the proposed method

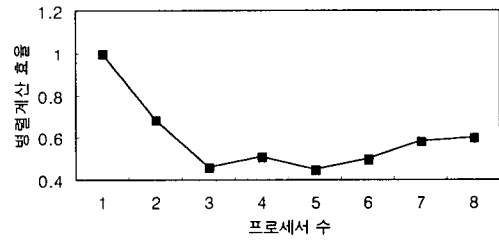
### 5. 결 론

본 논문에서는 배전계통 선로재구성 문제의 최적해 탐색 성능 및 탐색속도를 개선하기 위해서 PC 클러스터 시스템을 이용하였고, 새로운 병렬 GA-TS 방법을 제안하였다. 제안한 방법은 TS의 빠른 수렴특성과 GA의 전역탐색 능력을 효과적으로 이용하여 전역 최적해 탐색성능 및 탐색속도를 개선하였고, 개인용 컴퓨터를 이용한 PC 클러스터 시스템으로 병렬처리하여 저비용으로 고성능 계산이 가능하도록 하였다. 또한 개발한 방법을 이용한 편리성과 추후 확장 및 성능 개선을 용이하게 하기 위하여 Windows와 Visual C++ 환경에서 구현하였다.

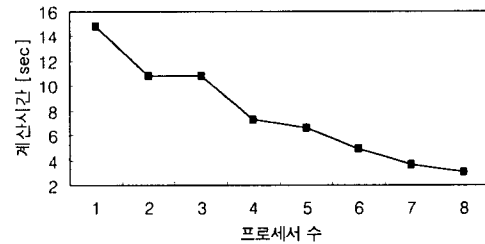
제안한 방법의 유용성을 입증하기 위해 참고문헌 [5]의 32 모선 및 69 모선 배전계통 재구성 문제에 적용하여 병렬 GA-TS 방법을 종래의 GA, 타부목록을 가진 GA, TS와 비교하였다. 시뮬레이션 결과, 규모가 작은 배전계통에서는 기존의 방법 및 제안한 방법 모두 최적해를 탐색하였으나, 제안한 알고리즘의 최적해 탐색성능이 보다 우수함을 확인할 수 있었다. 또한 제안한 알고리즘은 GA 또는 TS를 단독으로 수행한 경우보다 빠른 시간내에 최적해를 탐색할 수 있었으며, 병렬 연산의 수행 노드수를 증가시키기에 따라 최적해 탐색성능을 유지하면서 최적해 탐색시간을 단축시킴을 확인할 수 있었다.



(a) 노드 수 증가에 따른 속도 향상률 추이



(b) 노드 수 증가에 따른 병렬계산 효율 추이



(c) 노드 수 증가에 따른 최적해 탐색시간

그림 14 노드 수 증가에 따른 속도 향상률, 병렬계산효율 및 최적해 탐색시간

Fig. 14 Speedup, efficiency, and computation time according to the number of nodes

따라서 제안한 알고리즘의 실 배전계통에 대한 적용 연구를 더 수행한다면 배전계통 운용에 크게 기여할 수 있을 것으로 기대된다.

#### 감사의 글

본 연구는 산업자원부의 지원에 의하여 기초전력공학 공동연구소 주관으로 수행된 과제(R-2002-B-044)임.

#### 참고 문헌

[1] D. Shirmohammadi and H. W. Hong, "Reconfiguration of electric Distribution networks for resistive losses reduction," IEEE Trans. on Power Delivery, Vol. 4, No. 2, pp. 1492-1498, April 1989.



- [2] M. E. Baran and F. F. Wu, "Network reconfiguration in distribution systems for loss reduction and load balancing," IEEE Trans. on Power Delivery, Vol. 4, No. 2, pp. 1401-1407, April 1989.
- [3] Tim Taylor and David Lubkeman, "Implementation of heuristic search strategies for distribution feeder reconfiguration," IEEE Trans. on Power Delivery, Vol. 5, No. 1, pp. 239-246, Jan. 1990.
- [4] Günther Brauner and Manfred Zabel, "Knowledge based planning of Distribution networks," IEEE Trans. on Power Systems, Vol. 9, No. 2, pp. 942-948, May 1994.
- [5] Young-Jae Jeon, Jae-Chul Kim, Jin-O Kim, Joong-Rin Shin, Kwang Y. Lee, "An Efficient Simulated Annealing Algorithm for Network Reconfiguration in Large-Scale Distribution Systems," IEEE Trans. on Power Delivery, Vol. 17, No. 4, pp. 1070-1078, Oct. 2002.
- [6] K. Nara, A. Shiose, M. Kitagawa, and T. Tshihara, "Implementation of genetic algorithm for distribution system loss minimum reconfiguration," IEEE Trans. on Power Systems, Vol. 7, No. 3, pp. 1044-1051, August 1992.
- [7] K. Nara, Y. Mishima, A. Gojyo, T. Ito and H. Kaneda, "Loss minimum reconfiguration of distribution system by tabu search," Proc. of IEEE PES T&D Conference and Exhibition 2002 Asia Pacific, Vol. 1, pp. 232-236, Oct. 2002.
- [8] H. Mori and K. Takeda, "Parallel simulated annealing for power system decomposition," IEEE Proc. of PICA 93, Scottsdale, Arizona, pp. 366-372, May 1993.
- [9] R. Tanese, "Parallel genetic algorithm for a hypercube," Proc. of 2th ICGA '87, pp. 177-183, 1987.
- [10] J.-Y. Choi, J.-R. Shin and M.-H. Kim, "Parallel computing environment based on windows operating system," 한국항공우주학회지, May 2002.
- [11] Chung. S. H., Ryu K. R., O S. C. and Park S. H., "Parallel processing system for high speed information retrieval," Parallel Processing System Newsletters, vol. 7, No. 2, pp. 3-19, 1996.

저 자 소 개



**문경준 (文景俊)**

1972년 10월 25일생. 1994년 부산대 공대 전기공학과 졸업. 1996년 동 대학원 졸업(석사). 현재 동 대학원 박사과정  
 Tel : 051)510-3188, Fax : 051)513-0212  
 E-mail : kjmun@pusan.ac.kr



**송명기 (宋明奇)**

1975년 5월 28일생. 2000년 부산대 공대 전기공학과 졸업. 2004년 동 대학원 전기공학과 졸업(석사). 현재 전자부품 연구원 인턴사원  
 Tel : 031)610-4298, Fax : 031)610-4215  
 E-mail : ddochi94@dreamwiz.com



**김형수 (金亨洙)**

1972년 1월 26일생. 1994년 부산대 공대 전기공학과 졸업. 1997년 동 대학원 전기공학과 졸업(석사). 2002년 동 대학원 전기공학과 졸업(박사). 현재 부산대학교 컴퓨터 및 정보통신 연구소 전임 연구원  
 Tel : 051)510-3188, Fax : 051)513-0212  
 E-mail : kimhsu@pusan.ac.kr



**김철홍 (金哲弘)**

1978년 9월 1일생. 2003년 부산대 공대 전자전기통신공학부 졸업. 2003년~현재 동 대학원 석사과정  
 Tel : 051)510-3188, Fax : 051)513-0212  
 E-mail : hong40@pusan.ac.kr



**박준호 (朴俊灝)**

1955년 9월 17일생. 1978년 서울대 공대 전기공학과 졸업. 1980년 동 대학원 전기공학과 졸업(석사). 1987년 동 대학원 전기공학과 졸업(박사). 1978~1981년 충남대 공대 전기공학과 전임강사 및 조교수. 현재 부산대 공대 전자전기정보컴퓨터공학부 교수  
 Tel : 051)510-2370. Fax : 051)513-0212  
 E-mail : parkjh@pusan.ac.kr



**이화석 (李和錫)**

1966년 7월 10일생. 1991년 부산대 공대 전기공학과 졸업. 1993년 동 대학원 전기공학과 졸업(석사). 1997년 동 대학원 전기공학과 졸업(박사). 현재 거제대학 전기과 부교수  
 Tel : 055)680-1604, Fax : 055)681-3993  
 E-mail : hslee@mail.koje.ac.kr