

전원전압의 불평형 및 왜곡에 강인한 3상 4선식 전력용 능동 필터의 설계

閔俊基*, 金孝城†, 崔載昊**, 金景煥***

Design of the Robust Active Power Filter under the Unbalanced and Distorted Source Voltages in Three-phase Four-wire Systems

Joon-Ki Min, HyoSung Kim, Jaeho Choi, and Kyung-Hwan Kim

요 약

본 논문에서는 PQR 순시전력 이론을 적용하여 3상 4선식 배전망에서 전원전압의 불평형 및 왜곡에 강인하게 동작하는 전력용 능동 필터의 제어기를 디지털적으로 설계한다. 인버터의 교류측 필터의 특성을 분석하고, 디지털 제어시스템이 내재적으로 갖고 있는 시간지연문제를 극복할 수 있는 우수한 성능의 제어기구조를 제안하며, 제어 이득을 설계한다. 전류 고조파 및 중성선 전류 고조파를 감소시키기 위하여 제어기 구조와 3중 비교삼각파 사용을 제안하고 제어 이득을 설계하였다. 디지털 구현이 용이한 삼각파 비교 PWM을 보상전류 제어 방식으로 채택하였다. 설계된 전력용 능동 필터를 PSiM 시뮬레이션을 통하여 검증하고 전류 응답성이 뛰어난 히스테리시스 PWM 결과와 비교 분석하였다.

ABSTRACT

This paper proposes a novel current control strategy on active power filters using PQR instantaneous power theory which can compensate the line current harmonics and the neutral line current under the unbalanced and/or distorted source conditions in three-phase four-wire systems. The characteristics of the inverter ac filters are analyzed and a novel digital controller are proposed to overcome the inherent time delay problem in digital controllers with designed control gain in this paper. The proposed current control method is based on a sinusoidal PWM for fully-digital implementation compared with a conventional hysteresis PWM. PSiM simulation results verify the good performance of the proposed current control strategy on shunt type APFs.

Key Words : Active power filter, PQR instantaneous power theory, Digital controller, Time delay, PWM method.

1. 서 론

최근 들어 전력전자 기술의 발달에 따라 비선형 부하의 사용이 증가하여 배전망에서 전원품질이 많은 영향을 받고 있다. 가변속 모터 구동, 사이리스터 정류장치, 대용량 무정전 전원장치 등과 같은 3상 비선형 부하들은 전류 고조파 등의 문제를 발생시킨다^{[1][8]}. 컴퓨터의 스위칭 모드 전원장치, 형광등의 전자식 안정기 등과 같은 단상 전력변환기들이 3상 4선식 배전망에 설치될 때, 각상의 부하가 평형을 이루도록 배치하더

†교신저자 : 정희원, 천안공업대학 제어계측과 교수

E-mail : hyoskim@dragon.cntc.ac.kr

*정희원, 충북대 대학원 전기공학과 박사과정

**정희원, 충북대 전기전자공학부 교수

***정희원, 이화전기 기술연구소 소장

접수일자 : 2003. 8. 27 1차 심사 : 2004. 3. 17

2차 심사 : 2004. 6. 2 심사완료 : 2004. 6. 14

라도 중성선에 예상치 못한 많은 고조파 전류가 흐르게 되는 문제를 발생한다^{[2][3]}. 그러므로 3상 4선식 배전망에서는 중성선 전류를 보상할 수 있는 구조의 전력용 능동 필터가 요구된다^{[4][9]}.

현재 전력용 능동필터의 주요한 요소인 전류보상기로 전압형 인버터가 주로 사용되고 있으며 보상전류의 제어방식으로는 삼각파 비교 PWM 방식과 히스테리시스 PWM 방식을 들 수 있다. 히스테리시스 PWM 방식은 전류의 응답성이 가장 좋으나 스위칭 주파수가 일정하지 않기 때문에^[12], 일정한 샘플링 주기로 동작하여 검출값과 제어 출력값을 연산하는 디지털 제어기에서 시간 지연 문제가 발생되어 구현의 어려움이 있다. 따라서 삼각파 비교 PWM 방식이 디지털 제어기의 구현에 유리한 것으로 알려져 있다^{[5][6]}.

본 논문은 PQR 순시 전력 이론^{[7][10]}을 적용하여 3상 4선식 배전망에서 전원 전압의 불평형 및 왜곡에 강인하게 동작되는 전력용 능동 필터를 설계하였다^[6]. 제어기를 디지털적으로 구현하기 위하여 보상전류의 제어방식은 삼각파 비교 PWM 방식을 채용하였다. 전력용 능동필터의 제어특성을 향상시키기 위하여 인버터의 교류측 필터의 특성을 분석하여 우수한 성능의 제어기 구조를 제안하였고 제어 이득을 설계하였다. 삼각파 비교 PWM에서 발생하는 중성선 전류 고조파 감소를 위해 3중 비교 삼각파를 사용하는 삼각파 비교 PWM 방식을 제안하였다. PSIM v6.0 시뮬레이터를 사용하여 제안된 전력용 능동 필터가 전원 전압의 불평형 및 왜곡에 대하여 강인하게 동작함을 검증하였다. 본 논문에서 제안한 디지털 제어기에 의한 삼각파 비교 PWM 방식의 보상전류 제어 결과와 전류제어 특성이 우수한 것으로 알려진 아날로그 제어기에 의한 히스테리시스 PWM 방식에 의한 보상전류 제어 결과를 비교하였을 때 동등한 수준의 보상전류 제어 특성을 얻을 수 있었다.

2. 순시전력의 정의 및 보상전류 계산

2.1 좌표변환에서 순시전력의 정의

3상 계통에서 3상 전압과 전류는 식 (1)과 (2)와 같이 $a-\beta-0$ 좌표계로 변환된다. 식 (2)에서 i_0 는 영상전류이며 중성선 전류 i_n 은 $\sqrt{3}i_0$ 의 관계에 있다. 이것을 전압과 전류에 대해서 $p-q-r$ 좌표변환을 하면 식 (3)과 식 (4)와 같다.

순시 유효전력 p 와 순시 무효전력 q_q 와 q_r 은 전압

$$\begin{bmatrix} e_0 \\ e_\alpha \\ e_\beta \end{bmatrix} = \sqrt{2/3} \begin{bmatrix} 1/\sqrt{2} & 1/\sqrt{2} & 1/\sqrt{2} \\ 1 & -1/2 & -1/2 \\ 0 & \sqrt{3}/2 & -\sqrt{3}/2 \end{bmatrix} \begin{bmatrix} e_a \\ e_b \\ e_c \end{bmatrix} \quad (1)$$

$$\begin{bmatrix} i_0 \\ i_\alpha \\ i_\beta \end{bmatrix} = \sqrt{2/3} \begin{bmatrix} 1/\sqrt{2} & 1/\sqrt{2} & 1/\sqrt{2} \\ 1 & -1/2 & -1/2 \\ 0 & \sqrt{3}/2 & -\sqrt{3}/2 \end{bmatrix} \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} \quad (2)$$

$$\begin{bmatrix} e_p \\ e_q \\ e_r \end{bmatrix} = \frac{1}{e_{0\alpha\beta}} \begin{bmatrix} e_0 & e_\alpha & e_\beta \\ 0 & -\frac{e_{0\alpha\beta}e_\beta}{e_{\alpha\beta}} & \frac{e_{0\alpha\beta}e_\alpha}{e_{\alpha\beta}} \\ e_{\alpha\beta} & -\frac{e_0e_\alpha}{e_{\alpha\beta}} & -\frac{e_\beta e_0}{e_{\alpha\beta}} \end{bmatrix} \begin{bmatrix} e_0 \\ e_\alpha \\ e_\beta \end{bmatrix} = \begin{bmatrix} e_{0\alpha\beta} \\ 0 \\ 0 \end{bmatrix} \quad (3)$$

$$\begin{bmatrix} i_p \\ i_q \\ i_r \end{bmatrix} = \frac{1}{e_{0\alpha\beta}} \begin{bmatrix} e_0 & e_\alpha & e_\beta \\ 0 & -\frac{e_{0\alpha\beta}e_\beta}{e_{\alpha\beta}} & \frac{e_{0\alpha\beta}e_\alpha}{e_{\alpha\beta}} \\ e_{\alpha\beta} & -\frac{e_0e_\alpha}{e_{\alpha\beta}} & -\frac{e_\beta e_0}{e_{\alpha\beta}} \end{bmatrix} \begin{bmatrix} i_0 \\ i_\alpha \\ i_\beta \end{bmatrix} \quad (4)$$

단, $e_{0\alpha\beta} = \sqrt{e_0^2 + e_\alpha^2 + e_\beta^2}$, $e_{\alpha\beta} = \sqrt{e_\alpha^2 + e_\beta^2}$

공간벡터 성분인 e_p 와 전류공간벡터의 성분인 i_p, i_q, i_r 에 의해 아래와 같이 스칼라곱 및 벡터곱으로 정의되며, 그림 1에서 보인 것과 같이 서로 선형독립성을 갖는다.

$$\begin{bmatrix} p \\ q_q \\ q_r \end{bmatrix} = \begin{bmatrix} e_p i_p \\ -e_p i_r \\ e_p i_q \end{bmatrix} \quad (5)$$

순시피상전력 s 는 순시 전압, 전류 벡터의 크기의 산술적 곱으로 정의할 수 있다.

$$s \equiv |\vec{e}_{pqr}| \times |\vec{i}_{pqr}| = \sqrt{p^2 + q_q^2 + q_r^2} \quad (6)$$

2.2 보상전류의 계산

먼저 중성선 전류를 제거하는 경우를 생각하자. 그림 2에 중성선 전류 제거 알고리즘을 보인다. 중성선 전류가 제거되기 위해서는 전류 벡터가 $a-\beta$ 평면 위에 위치하여야 한다. 따라서 무효전력 q_q 를 적절히 보상하여 i_q 을 식 7과 같이 되도록 제어하면 계통의 중성선 전류를 제거할 수 있다.

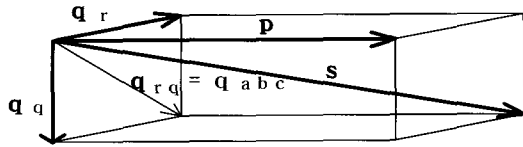


그림 1 PQR 좌표계에서 순시전력의 물리적 의미
Fig. 1 Physical meaning of instantaneous powers in PQR coordinates

그림 2에서 i_r 및 i_p 요소에 의한 전류벡터 \vec{i}_{rp} 를 α - β 평면 위의 전류벡터 \vec{i}'_{rp} 으로 제어하는 것과 같다. 추가적으로, 무효전력 q_r 을 보상하여 i_p 가 0이 되도록 하면, 전류벡터 \vec{i} 는 \vec{i}'_{rp} 와 같게 되어 전압 공간벡터가 α - β 평면에 수직으로 투영되는 선 위에 놓여지게 된다. 따라서 전류벡터의 크기는 중성선 전류가 제거된 상태에서 최소화 된다. 다음으로 선전류의 왜곡을 보상하는 경우를 생각해 보자. PQR 좌표계에서 푸리에 급수에 의한 전압 e_p 와 전류 i_p, i_q 는 다음과 같다.

$$i'_r = -i_p \tan \theta_2 = -i_p \frac{e_0}{e_{\alpha\beta}} \quad (7)$$

$$e_p(t) = E_{pdc} + \sum_{n=2,4,6}^{\infty} \sqrt{2} E_{pn} \sin(n\omega t - \psi_{sn}) \quad (8)$$

$$i_p(t) = I_{pdc} + \sum_{n=2,4,6}^{\infty} \sqrt{2} I_{pn} \sin(n\omega t - \psi_{sn}) \quad (9)$$

$$i_q(t) = I_{qdc} + \sum_{n=2,4,6}^{\infty} \sqrt{2} I_{qn} \sin(n\omega t - \psi_{sn}) \quad (10)$$

직류 값은 전원 전압과 전류의 평형 정현파 정상분을 나타내고 기본과 주파수의 2차 성분은 전원 전압과 전류의 역상분 성분을 나타낸다.

어떤 전압조건하에서도 전원 전류가 평형 정현파로 제어되기 위해서는 p 축과 q 축 전류는 다음의 지령값을 따라서 직접 제어되어야 한다. p - q 축의 부하전류의 평균 직류값이 지령전류이다. 이 방법을 PQR 전류제어라 한다.

$$i_p^* = I_{pdc}, \quad i_q^* = I_{qdc} \quad (11)$$

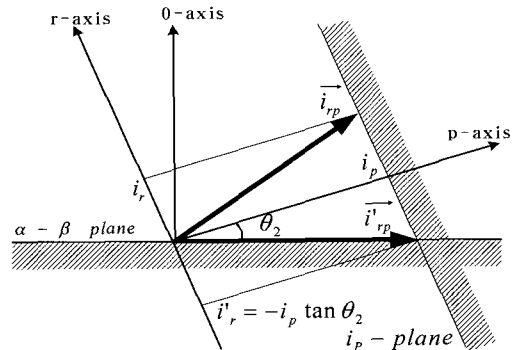


그림 2 중성선 전류 제거 알고리즘
Fig. 2 Neutral-line current elimination algorithm

3. 보상전류 제어기 설계

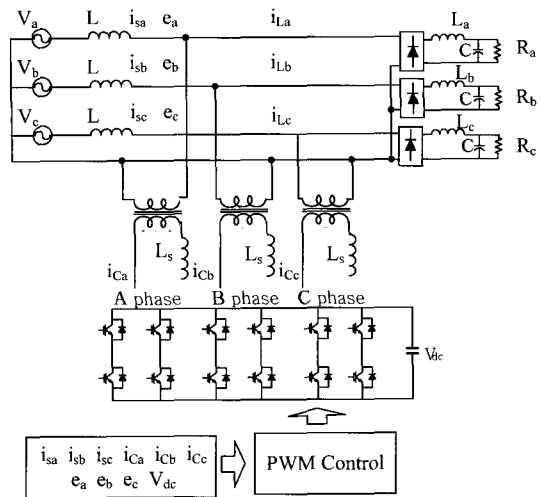


그림 3 3상 4선식 전력용 능동 필터 회로도
Fig. 3 Three-phase four-wire type active power filter

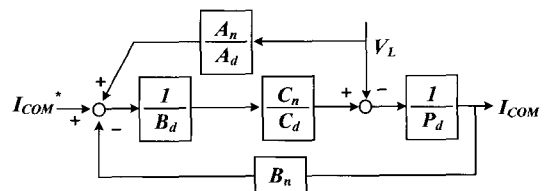


그림 4 다항식으로 변화된 제어 블럭도
Fig. 4 Control block of converted polynomial

그림 3에 본 논문에서 사용한 3상 4선 계통의 전력용 능동필터 시스템의 구성을 보인다. 능동 필터는 6

레그 인버터로 구성되어 각 상의 전류를 개별적으로 보상제어하며 부하로 세 개의 단상 정류기를 사용하였다. 단상정류기의 dc측 커패시터는 500[μF]로 하였다.

디지털 제어계통은 샘플링 주기 또는 프로세서의 연산, 센서신호의 전달지연 등에 의한 시간지연이 발생된다. 일정한 샘플링 주기를 갖는 디지털 제어계통의 경우 제어시간지연은 주로 샘플링 주기에 영향을 받는다. 디지털 제어기의 제어시간지연은 제어계통의 전달함수를 한 차원 높임으로써, 제어계통을 복잡하게하며 제어기구조 제어 게인의 설계를 어렵게 한다. 그림 4는 제어기 종류 선택 및 이득값 산정을 위한 제어요소들을 다항식으로 변환시킨 능동필터의 제어 블록이다.

그림 4의 다항식으로 변환된 제어 블록은 전달함수의 분자 항이 s의 차수를 가지게 되어, 전달함수가 진

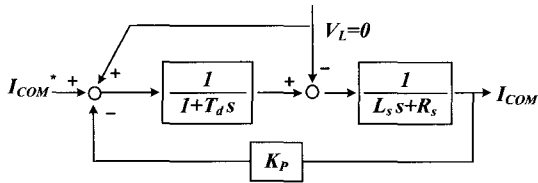


그림 5 전류 제어기 제어 블록도
Fig. 5 Control block of current controller

동할 수 있는 영점이 추가되는 문제를 회피할 수 있고 저차 제어기를 설계할 수 있는 방법이다.

디지털제어기에 의해서 발생하는 전력용 능동필터의 제어시간지연의 영향은 파데(Pade)의 1차 근사식^[11]을 사용하여 C_n과 C_d로 고려하였고, 부하전압의 변동에 따른 전력용 능동필터의 영향을 제어기에서 부담할 수 있도록 외란제어기 항인 A_n과 A_d를 삽입하였다. 전류 제어기 항은 B_n과 B_d를 삽입하였다. P_d는 L 필터의 플랜트 전달함수이다. V_L = 0 일 때, 제어 블록 설계도의 전달함수를 계산하면 식 (12)과 같다.

디지털 구현이 용이한 저차 제어기가 되도록 각 항의 값을 식 (13)와 같이 선택하고 선택한 값으로 전류 제어기 전달함수를 구하면 식 (14)와 같다. 이 식은 1차 플랜트와 1차 파데 근사식으로 이루어진 2차 시스템에 P제어기가 추가된 형태로서 차수의 증가 없이 제어기가 설계되어 있음을 알 수 있다. 이를 제어 블록도로 나타내면 그림 5와 같다. 사용된 시스템 파라미터는 T_d = 100[μs], L_f = 2[mH], R_f = 0.5[Ω]이다. 전

$$\frac{I_{COM}}{I_{COM}^*} = \frac{C_n}{B_d C_d P_d + B_n C_n} \quad (12)$$

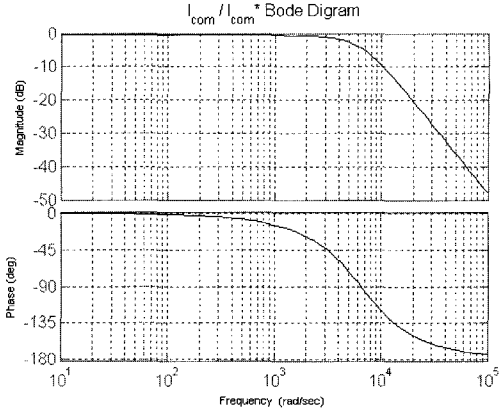


그림 6 전류 제어기 전달함수 I_{COM}/I_{COM}* * COM의 Bode 선도

Fig. 6 Bode diagram of current controller transfer function I_{COM}/I_{COM}* * COM

$$\begin{aligned} B_n &= K_p, & C_n &= 1, & P_d &= L_s s + R_s \\ B_d &= 1, & C_d &= 1 + T_d s \end{aligned} \quad (13)$$

$$\frac{I_{COM}}{I_{COM}^*} = \frac{1}{s^2 + \frac{L_s + T_d R_s}{T_d R_s} s + \frac{R_s + K_p}{T_d R_s}} \quad (14)$$

력용능동 필터에서 최대 보상 고조파 전류의 차수를 17차로 설정하였다. K_p = 7.9로 설계된 전류제어기의 Bode 선도는 그림 6에서 나타내었다. 그림 6에서 최대 보상 고조파 전류의 주파수(1020Hz) 대역에서 크기 이득이 0[dB]이고 무한대에 가까운 크기여유와 165도의 위상여유를 가지는 안정한 전류 제어기가 설계되었음을 알 수 있다.

시스템의 외란에 대한 강인함을 가지도록 설계하기 위한 다항식으로 변환된 제어 블록도의 외란제어기 전달함수는 식 (15)과 같다. 전류제어기 설계방법과 같은 방법으로 A_n = K_{diff} + K_{diff}s, A_d = 1을 선택하였다.

이 값으로 외란제어기의 전달함수를 구하면 식 (16)

$$\frac{I_{COM}}{V_L} = \frac{A_n C_n - A_d B_d C_d}{A_d B_d C_d P_d + A_d B_n C_d} \quad (15)$$

$$\frac{I_{COM}}{V_L} = \frac{(K_{diff} - T_d) s + (K_{diff} - 1)}{s^2 + \frac{L_s + T_d R_s}{T_d L_s} s + \frac{R_s + K_p}{T_d L_s}} \quad (16)$$

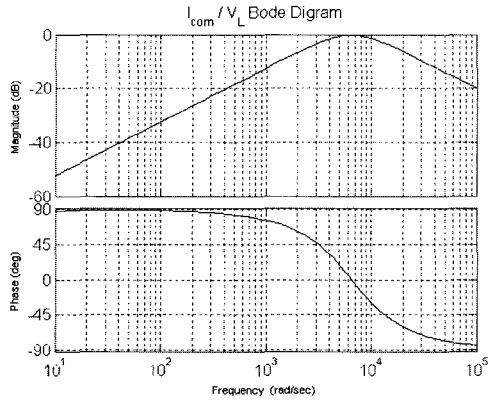


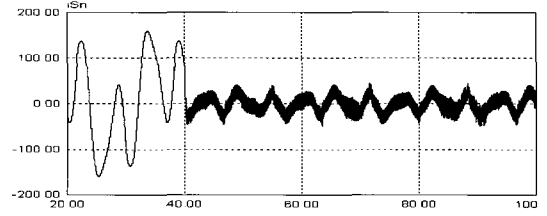
그림 7 외란 제어기 전달함수 ICOM/VL의 Bode 선도
 Fig. 7 Bode diagram of disturbance transfer function ICOM/VL

과 같다. $K_{off} = 1$, $K_{diff} = 10249.99$ 로 설계된 외란제어기의 Bode 선도는 그림 7에서 나타내었다. 최대 보상 전류 주파수 대역인 1[kHz]에서 이득이 -10[dB]로서 부하전압의 변동으로 인한 보상 고조파의 영향을 감소시키고 있다. 실제 시스템에서 부하 전압의 주파수는 발생될 수 없는 5[kHz] 대역에서 감쇄율이 0[dB] 되도록 설계하였다.

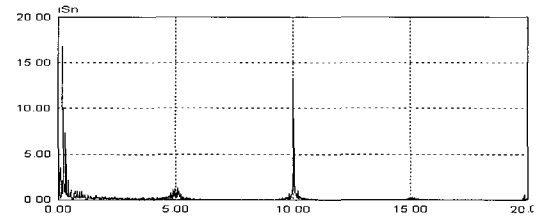
4. 시뮬레이션

그림 3의 전력용 능동 필터 시스템에 대하여 시뮬레이션을 수행하였다. 표 1에 전압조건과 부하조건을 보인다. 표 1에서 Case I은 각 실효값이 220[V]인 평형 전원에 dc 캐패시터형 단상 정류기 부하의 불평형조건, Case II는 a상과 b상은 220[V] c상은 176[V]인 불평형 전원에 dc 캐패시터형 단상 정류기 부하의 불평형 조건, Case III은 Case II와 같은 불평형 전원 조건에 dc 인덕터형 단상 정류기 부하 조건, Case IV는 Case II의 불평형 전원에 실효값이 13.2[V]의 5차 고조파 전압을 추가한 전원 조건에 dc 인덕터형 단상 정류기 부하 조건으로 하였다.

본 논문에서는 제어기를 디지털적으로 구현하기 위하여 보상전류의 제어에 삼각파 비교 PWM 방식을 채용하였고 전압과 전류를 검출하는 센서에 10[kHz]의 영차홀드(Zero-Order Holder)를 사용하였다. 능동필터의 시간지연 효과를 나타내기 위하여 10[kHz]의 샘플링 주파수를 가지는 단위지연(unit delay) 함수(1/z)를 사용하였다. 비교 삼각파의 주파수는 10 [kHz]로 하여 인버터의 스위칭 주파수가 되도록 하였다. 또한 삼각파 비교 PWM에서 각 상의 비교 삼각파에 각각 120°



(a)



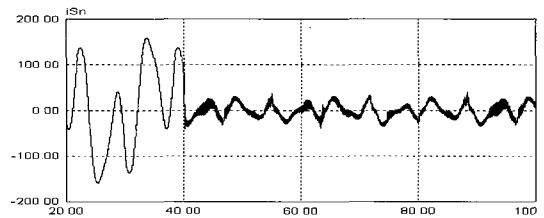
(b)

그림 8 단일 비교 삼각파

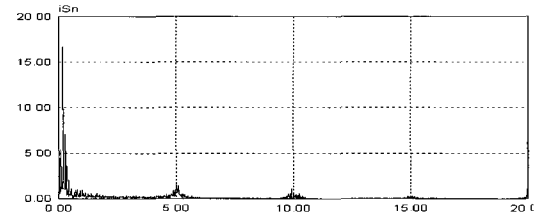
(a) 중성선 전류 (b) 중성선 전류 FFT

Fig. 8 Case of single carrier waveform

(a) Neutral current (b) Neutral current FFT



(a)



(b)

그림 9 3중 비교 삼각파

(a) 중성선 전류 (b) 중성선 전류 FFT

Fig. 9 Case of triple carrier waveform

(a) Neutral current (b) Neutral current FFT

의 위상 차이를 주어 인버터 스위칭에 의한 중성선 전류의 스위칭 고조파를 줄이는 3중 비교 삼각파 PWM 방식을 채택하였다. 위상차가 존재하는 3중 비교 삼각파의 경우와 단일 비교 삼각파의 경우를 Case I의 조건에서 그림 8과 그림 9에 나타내었다.

표 1 시뮬레이션 전압 및 부하 조건
Table 1 Simulation voltage and load conditions

		Case I	Case II	Case III	Case IV
전압 조건	a상 1st[V]	220	220	220	220
	a상 5th[V]	0	0	0	13.2
	b상 1st[V]	220	220	220	220
	b상 5th[V]	0	0	0	13.2
	c상 1st[V]	220	176	176	176
	c상 5th[V]	0	0	0	13.2
부하 조건	a상 $R_a[\Omega]$	15	15	15	15
	a상 $L_a[mH]$	1	1	14	14
	b상 $R_b[\Omega]$	5	5	5	5
	b상 $L_b[mH]$	1	1	14	14
	c상 $R_c[\Omega]$	3	3	3	3
	c상 $L_c[mH]$	1	1	14	14

그림 8과 그림 9는 본 논문에서 제안하는 3중 비교 삼각파의 사용으로 단일 비교 삼각파의 경우에 비해 스위칭 주파수인 10[kHz] 대역에서의 중성선 전류 고조파 크기가 13.45[A]에서 1.15[A]로의 감소를 보여주고 있다.

그림 10부터 그림 25는 표 1의 전원 전압과 부하조건에 대하여 제안된 3중 비교 삼각파 PWM 방식과 일반적인 히스테리시스 PWM 방식을 사용한 경우의 동작 파형 및 전력용 능동 필터의 동작 후 각상의 전류 및 중성선 전류의 주파수 분석을 보인다. 비교 대상이 되는 히스테리시스 PWM 방식의 경우 평균 스위칭 주파수를 10 [kHz]가 되도록 하여 동일한 스위칭 주파수를 얻도록 하였고 아날로그 히스테리시스 PWM의 특성을 얻기 위해 ZOH는 사용하지 않았다. 그리고 전압의 크기에 비해서 전류의 크기가 상대적으로 작기 때문에 i_{Sa} , i_{Sb} , i_{Sc} 는 원래크기의 2배로 확대하였다. 중성선 전류의 주파수 분석에서 히스테리시스 PWM과 제안된 비교 삼각파 PWM의 두드러진 차이점을 정리해보면 표 2와 같다. 표 2에서 본 논문에서 제안한 비교 삼각파 PWM 방식의 중성선 전류 저감 효과를 알 수 있다. 이는 본 논문에서 제안한 보상전류 제어가 인버터의 스위칭으로 인하여 발생하는 공진현상을 효과적으로 억제하고 있으며 또한 부하전압의 변동에 대한 외란 억제효과도 크기 때문인 것으로 파악된다. Case III과 Case IV의 그림 18 그림 19 그림 22과 그림 23에서 발생하는 전원 전류 및 중성선 전류의 노치 현상은 부하에 의해 발생하는 고조파 전류의 순간적인 변화를 전력용 능동 필터 출력 전류가 추종하는데 시간이 소요되는 것을 보여주고 있다. 이로 인해서 넓은 대역에서 고조파 전류가 발생됨을 알 수 있다.

표 2 중성선 고조파 전류의 크기
Table 2 The Magnitude of neutral current

방식	고조파 전류의 차수							
	3rd [A]	5th [A]	7th [A]	9th [A]	13th [A]	15th [A]	17th [A]	19th [A]
Case I	Hyst.	21.13	7.31	-	-	-	-	-
	Prop.	16.71	7.34	-	-	-	-	-
Case II	Hyst.	17.41	8.71	-	-	-	-	-
	Prop.	15.88	6.53	-	-	-	-	-
Case III	Hyst.	14.58	-	-	6.61	-	8.37	-
	Prop.	8.31	-	-	6.92	-	3.09	-
Case IV	Hyst.	13.45	-	7.72	7.04	7.50	-	4.85 5.01
	Prop.	9.71	-	7.19	6.97	8.19	-	5.98 5.70

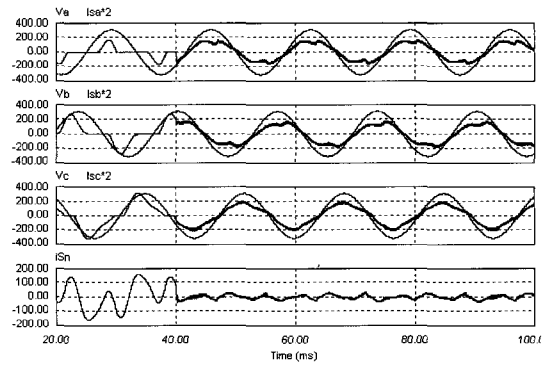


그림 10 Case I에서 제안된 디지털제어기에 의한 시뮬레이션 결과
Fig. 10 Simulation results based on proposed digital controller in Case I

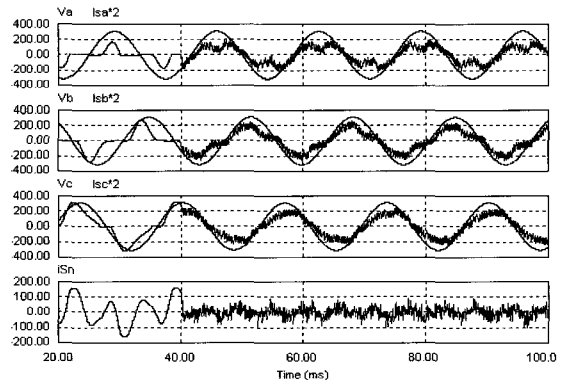


그림 11 Case I에서 아날로그제어기 방식 히스테리시스 PWM에 의한 시뮬레이션 결과
Fig. 11 Simulation results based on analog controlled hysteresis PWM in Case I

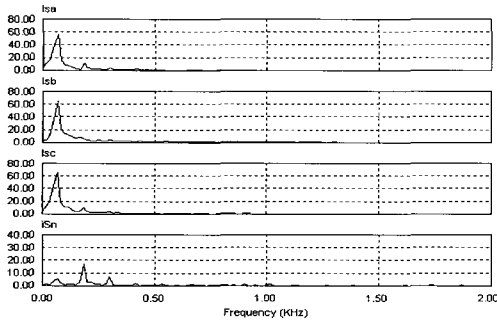


그림 12 Case I에서 제안된 디지털제어기에 의한 시뮬레이션 결과의 FFT
 Fig. 12 FFT of simulation results based on proposed digital controller in Case I

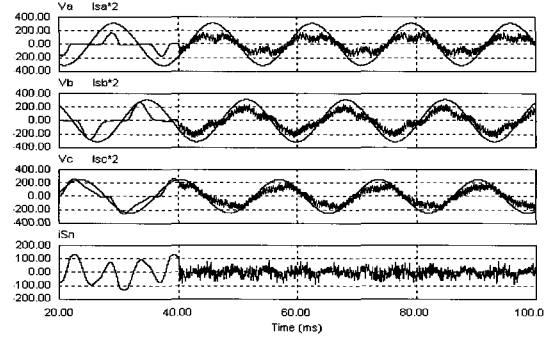


그림 15 Case II에서 아날로그제어기 방식 히스테리시스 PWM에 의한 시뮬레이션 결과
 Fig. 15 Simulation results based on analog controlled hysteresis PWM in Case II

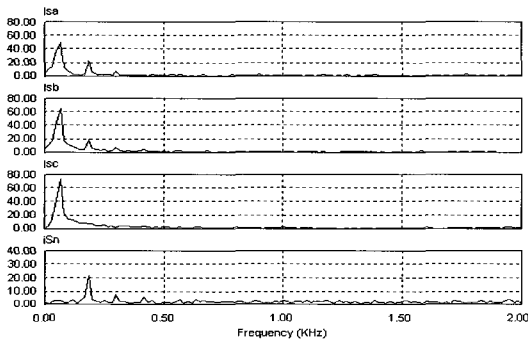


그림 13 Case I에서 아날로그제어기 방식 히스테리시스 PWM에 의한 시뮬레이션 결과의 FFT
 Fig. 13 FFT of simulation results based on analog controlled hysteresis PWM in Case I

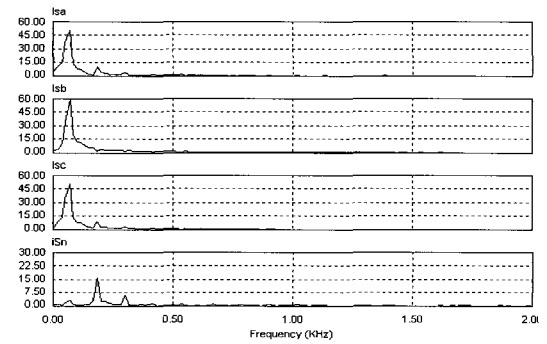


그림 16 Case II에서 제안된 디지털제어기에 의한 시뮬레이션 결과의 FFT
 Fig. 16 FFT of simulation results based on proposed digital controller in Case II

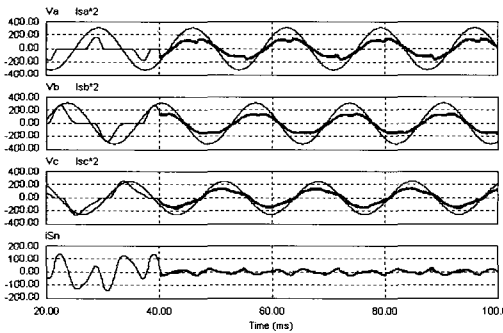


그림 14 Case II에서 제안된 디지털제어기에 의한 시뮬레이션 결과
 Fig. 14 Simulation results based on proposed digital controller in Case II

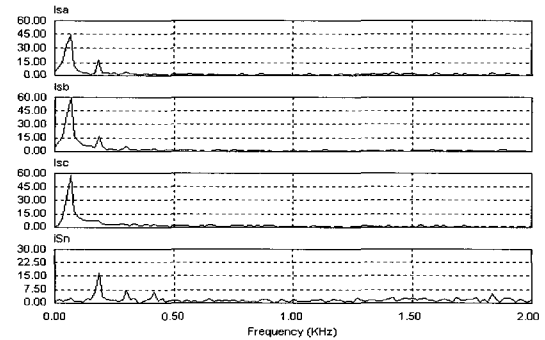


그림 17 Case II에서 아날로그제어기 방식 히스테리시스 PWM에 의한 시뮬레이션 결과의 FFT
 Fig. 17 FFT of simulation results based on analog controlled hysteresis PWM in Case II

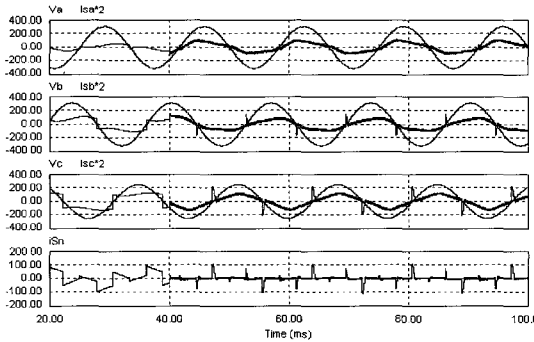


그림 18 Case III에서 제안된 디지털제어기에 의한 시뮬레이션 결과
 Fig. 18 Simulation results based on proposed digital controller in Case III

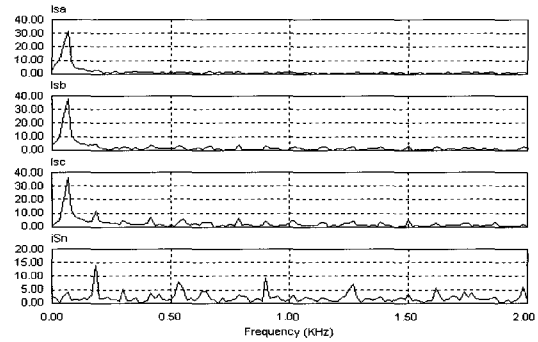


그림 21 Case III에서 아날로그제어기 방식 히스테리시스 PWM에 의한 시뮬레이션 결과의 FFT
 Fig. 21 FFT of simulation results based on analog controlled hysteresis PWM in Case III

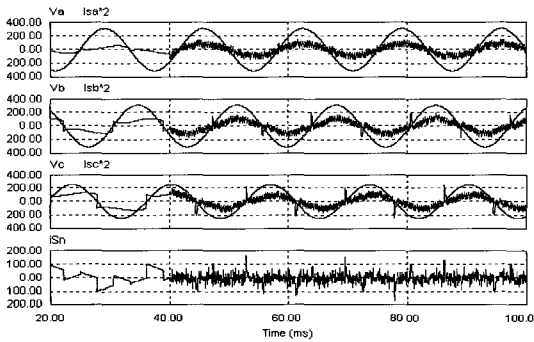


그림 19 Case III에서 아날로그제어기 방식 히스테리시스 PWM에 의한 시뮬레이션 결과
 Fig. 19 Simulation results based on analog controlled hysteresis PWM in Case III

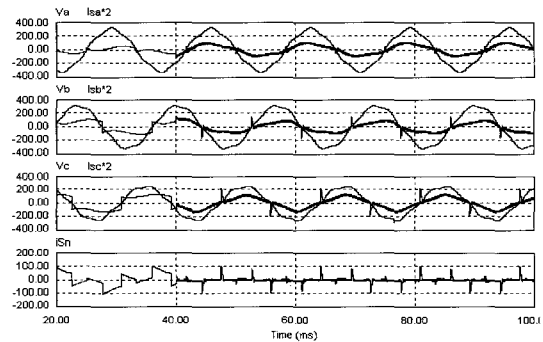


그림 22 Case IV에서 제안된 디지털제어기에 의한 시뮬레이션 결과
 Fig. 22 Simulation results based on proposed digital controller in Case IV

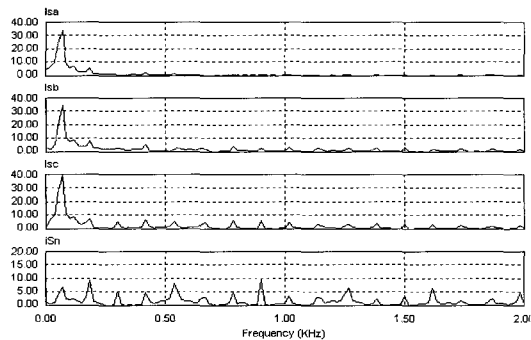


그림 20 Case III에서 제안된 디지털제어기에 의한 시뮬레이션 결과의 FFT
 Fig. 20 FFT of simulation results based on proposed digital controller in Case III

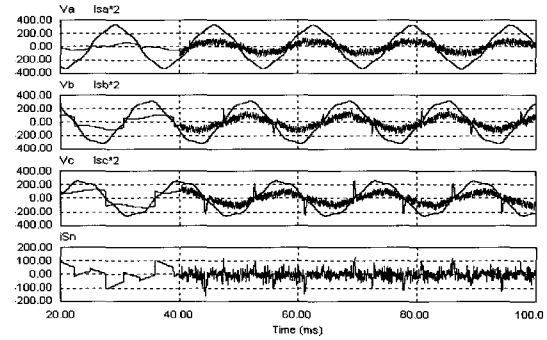


그림 23 Case IV에서 아날로그제어기 방식 히스테리시스 PWM에 의한 시뮬레이션 결과
 Fig. 23 Simulation results based on analog controlled hysteresis PWM in Case IV

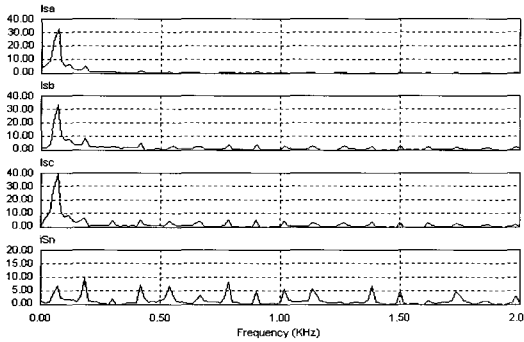


그림 24 Case IV에서 제안된 디지털제어기에 의한 시뮬레이션 결과의 FFT

Fig. 24 FFT of simulation results based on proposed digital controller in Case IV

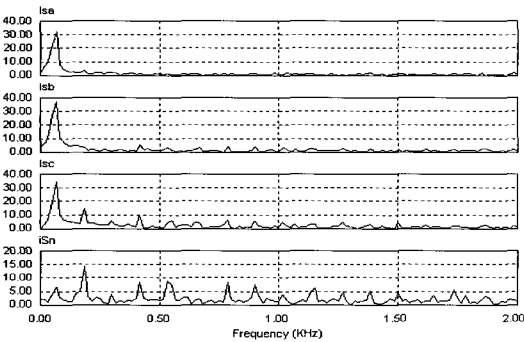


그림 25 Case IV에서 아날로그제어기 방식 히스테리시스 PWM에 의한 시뮬레이션 결과의 FFT

Fig. 25 FFT of simulation results based on analog controlled hysteresis PWM in Case IV

5. 결 론

본 논문은 PQR이론을 적용한 전력용 능동 필터의 보상전류 결정 방법, 3중 비교 삼각과 사용을 제안하고 시간지연을 갖는 디지털제어기에 의한 보상전류 제어기의 설계방법을 제안하였다. 제안된 디지털제어기에 의한 전력용 능동필터의 성능을 전류응답성이 가장 좋은 것으로 알려진 아날로그제어기를 사용한 히스테리시스 PWM 방식과 비교하여 보았다.

제안된 전력용 능동 필터의 제어기는 전원전압이 왜곡되거나 불평형 된 경우에서도 비선형 부하로부터 발생하는 왜곡전류를 우수하게 보상함을 시뮬레이션을 통하여 확인할 수 있었다. 본 논문에서 제안된 보상전류 제어기는 인버터의 스위칭과 인버터 출력단 필터 사이의 공진을 효과적으로 억제하고 부하전압의 변동

에 따른 외란을 제거함으로써, 히스테리시스 PWM 방식과 비교하여 성능이 떨어지지 않으면서 디지털 구현이 용이한 삼각과 비교 PWM 방식의 스위칭 특성을 구현할 수 있었다.

앞으로의 연구과제는 제안된 제어방식을 전디지털적(full-digital)으로 구현하여 제작하고 실제의 실험장치로 성능을 검증하는 일이다.

이 논문은 한국 과학재단 목적기초연구(R05-2003-000-10228-0) 지원으로 수행되었음

참 고 문 헌

- [1] H. Akagi, "New trends in active filters for power conditioning," *IEEE Trans. Ind. Appl.*, Vol. 32 pp. 1312~1322, 1996.
- [2] T. M.Gruzs, "A survey of neutral currents in three-phase computer power systems," *IEEE Trans. Ind. Appl.*, Vol. 26 pp. 719~725, 1990.
- [3] R. Arthur and R. A. Shanahan, "Neutral Current in Three Phase Wye Systems," *ICHQP'96-Lasvegas*, pp. 40~47, 1996.
- [4] B. Singh, K. Al-Haddad, and A. Chandra, "A review of active filters for power quality improvement," *IEEE Trans. Ind. Electron.*, Vol. 46 pp. 960~971, 1999.
- [5] J. W. Dixon, S. Tepper, and L. Moran, "Analysis and evaluation of different modulation techniques for active power filters," *IEEE APEC'94*, Vol. 2 pp. 894~900, 1994.
- [6] L. Malesani, P. Mattavelli, and P. Tomasin, "High-performance hysteresis modulation technique for active filters," *IEEE Trans. Power Electronics.*, Vol. 12, pp. 876~884, 1997.
- [7] H. S. Kim, and H. Akagi, "The instantaneous power theory on the rotating p-q-r reference frames," *IEEE PEDS'99*, Vol. 1, pp. 422~427, 1999.
- [8] 조재연, 정영국, 임영철, "정상분 순시전압 검출기법을 이용한 3상 3선 능동전력필터 시스템," *전력전자학회 논문지*, 제7권, 제2호, pp. 178~185, 2002.
- [9] 장민수, 최세완, 김기용, "3상 4선식 배전계통에서 중성선 전류 제거를 위한 새로운 저가형 능동전력필터," *전력전자학회 논문지*, 제7권, 제4호, pp. 359~365, 2002.
- [10] H. Kim, F. Blaabjerg, B. Bak-Jensen, and J. Choi, "Spectral analysis of instantaneous powers in single-phase and three-phase systems with use of

p-q r theory," *IEEE Trans. Power Electronics*, Vol. 17 pp. 711~720, Sept., 2002.

- [11] Gene F. Franklin, J. David Powell and Abbas Emami-Naeini, *Feedback control of dynamic system*, 3rd ed., ADDISON-WESLEY, 1995.
- [12] 김영조, 허진석, 김영석, "회전좌표계를 이용한 단상능동 전력필터의 제어방법에 관한 연구," *전력전자학회 논문지*, 제8권, 6호. pp. 576~584, 2003.

저 자 소 개



민준기(閔俊基)

1971년 4월 22일생. 1997년 충북대 공대 전기공학과 졸업. 1999년 동 대학원 전기공학과 졸업(석사). 1999년~현재 동 대학원 전기공학과 박사과정.



김효성(金孝城)

1958년 10월 20일생. 1981년 서울대 전기공학과 졸업. 1983년 동 대학원 전기공학과 졸업(석사). 1995년 충북대 대학원 전기공학과 졸업(공박). 1996년~1997년 본 오까야마 대학 방문교수. 2000년~2001년 덴마크 Aalborg 대학 방문교수. 1987년~현재 천안공업대학 제어계측과 교수. 당 학회 편집위원.



최재호(崔載昊)

1955년 9월 27일생. 1979년 서울대 전기공학과 졸업. 1981년 동 대학원 전기공학과 졸업(석사). 1989년 동 대학원 전기공학과 졸업(공박). 1981년~1983년 중경공업전문대학 전자과 전임강사. 1983년~2004년 현재 충북대 전기전자공학부 교수. 1993년~1994년, 1997년~1998년 University of Toronto(Visiting Professor).



김경환(金景煥)

1960년 8월 14일생. 1983년 한양대 공대 전기공학과 졸업. 1985년 동 대학원 전기공학과 졸업(석사). 1985년~1990년 효성중공업 기술연구소 연구원. 1990년~1995년 POSCON 기술연구소 책임연구원. 1995년~1999년 현대정보 기술연구소 수석연구원. 1999년~현재 이화전기 기술연구소 소장.