

An Integrated LTCC Inductor and Its Application

金 滌 榮* · 金 熙 峻†

(Chan-Young Kim · Hee-Jun Kim)

Abstract - An integrated inductor using the low temperature cofiring ceramics(LTCC) technology was fabricated. The inductor has Ag circular spiral coil with 16 turns (2-turn x 8-layer) and has a dimension of 11.52mm diameter and 0.71mm thick. For the fabricated inductor, calculation method of inductance was given and it is confirmed that the calculated value is very close to the measured one. Finally as an application of the LTCC integrated inductor to low power electronic circuits, a LTCC buck DC/DC converter with 1.32W output power and 1MHz switching frequency using the inductor fabricated was developed. For the converter the maximum efficiency of about 81% was obtained.

Key Words : LTCC(Low Temperature Co-fired Ceramic), Embedded Passive Element, Integrated Inductor, Multi-chip Module

1. 서 론

최근 이동 통신 및 디지털 전자 기기는 소형화 및 높은 신뢰성을 요구 하고 있다. 이를 위하여 수동소자 및 반도체 소자로 구현되는 전체 시스템을 칩이나 고밀도 패키지에 내장시키는 연구가 활발히 진행 중이다. 특히, SOP (System On a Package)의 경우, 저온 동시 소성 세라믹 기판(LTCC: Low Temperature Cofired Ceramic)을 중심으로 연구가 진행되고 있다. 이러한 LTCC 기술을 이용한 수동소자의 개발은 주로 고주파, 저전력 에서 응용되는 전자장치 분야에 초점이 맞춰져 연구되고 있으며 사용 분야 및 빈도가 점차 증가하는 추세이다.

전자장치중 전원회로부분을 담당하고 있는 DC-DC 컨버터는 자성 소자 및 용량성 소자로 대표되는 수동소자가 중요한 구성요소중의 하나가 될 뿐만 아니라 이 수동소자가 차지하는 공간으로 인하여 전원회로의 소형화에 장애가 되고 있는 실정이다. 따라서 이러한 장애를 극복할 수 있는 한 방법으로서 앞서 언급한 LTCC 기술을 전원회로에 적용함으로써 전원회로의 소형화가 가능하고 특히 LTCC의 다층 세라믹 기판의 효율성을 이용하여 자성 소자, 용량성 소자, 저항 소자등 가능한 한 많은 부분을 내장화(embedded)시킴으로써 초소형 DC-DC 컨버터의 구현이 가능할 것으로 기대되고 있다.

본 논문에서는 LTCC기술을 이용한 마이크로 인덕터의 구

현에 관하여 논의 하였으며, 실제 제작된 인덕터의 특성이 시뮬레이션과 모델링을 통한 이론에 의한 특성과 거의 유사한 특성을 갖는 것을 알 수 있었으며, 그 결과를 토대로 하여 제작된 마이크로 인덕터를 LTCC DC-DC컨버터 모듈에 적용하여 전원 모듈의 소형화를 이루었으며, LTCC기술에 의한 마이크로 인덕터의 효율성을 입증하였다.

2. LTCC 마이크로 인덕터

2.1 마이크로 인덕터의 모델링

그림 1은 LTCC 기술을 적용하여 내장화된 인덕터의 개념도와 등가 모델을 나타낸다. 구조로서는 다층의 원형 맴돌이(Spiral)형태로 되어 있고, 그림1(b)의 등가회로는 인덕턴스값 L_s 와 기생성분인 저항 R_s 와 커패시터 C_p 로 구성되는 집중정수 회로 모델로 가정하고있다.[1]

2.1.1 인덕턴스

그림 2는 그림 1(a)의 마이크로 인덕터(N턴, S층) 구조에 있어서 임의의 한 층의 n번째 턴(turn)을 원형 박판 모델로 나타내고 있다. 원형 박판의 평균 지름을 dn' , 폭을 w 로 나타내었다. 지름이 각각 $(dn'+2x1)$ 과 $(dn'-2x2)$ 인 두개의 원형 미소 전류 선소의 상호 인덕턴스를 구하기 위하여 노이만의 이중적분(Neumann's double integral)을 이용하여 전개하여 보면 식(1)과 같이 표현 할 수 있다.[2].[3]

$$M = \frac{\mu}{4\pi} \oint \oint \frac{1}{R} dl_1 \cdot dl_2 = \frac{\mu}{4} \int_0^{2\pi} \frac{2r_1 r_2 \cos \theta}{\sqrt{r_1^2 + r_2^2 - 2r_1 r_2 \cos \theta}} d\theta$$

(1)

† 교신저자, 正會員 : 漢陽大學校 電子·컴퓨터工學部 教授·工博
E-mail : hjkim@hanyang.ac.kr

* 學生會員 : 漢陽大學校 電子·컴퓨터工學部 碩士課程
接受日字 : 2004年 8月 30日
最終完了 : 2004年 10月 9日

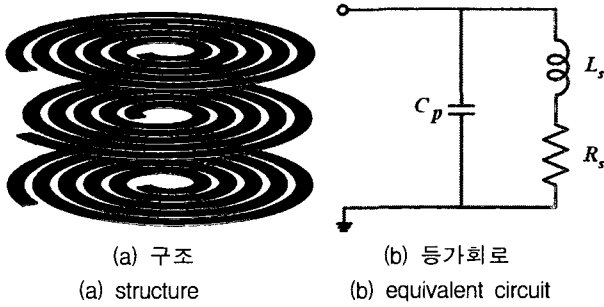


그림 1. 마이크로 인덕터의 개념도 및 등가 모델
 Fig. 1. Conception structure and equivalent circuit of a micro inductor

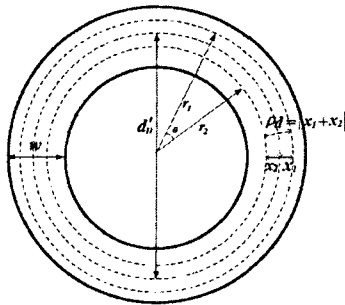


그림 2. 인덕터 한 턴에 대한 원형 박판 모델
 Fig. 2. Circular sheet model for one-turn of the inductor

위 식에서 미소 전류 선소 사이의 반지름 벡터간의 거리 R과 반지름 r1, r2는 식(2)와(3)과 같이 구해진다.

$$R = \sqrt{r_1^2 + r_2^2 - 2r_1r_2 \cos \theta} \quad (2)$$

$$r_1 = \frac{d_n'}{2} + x_1, \quad r_2 = \frac{d_n'}{2} + x_2 \quad (3)$$

$$-\frac{w}{2} \leq x_1, x_2 \leq \frac{w}{2}$$

여기서 θ 는 두 반지름 벡터 r_1 및 r_2 의 사잇각을 나타낸다. 또한 각 권선의 평균지름의 변수 d_n' 은 가장 안쪽에 위치한 권선($n=1$)의 평균지름 d' 을 초기값으로 가지며, 권선의 폭 w , 권선간의 간격 p 에 의하여 다음식과 같이 나타낼 수 있다.

$$d_n' = d' + (n-1)(w+p) \quad (n = 1, 2, \dots, N) \quad (4)$$

위의 식(1)을 타원형 적분(Complete elliptic integral)을 이용하여 다시 정리하면, 다음과 같은 결과를 얻을 수 있다.

$$M = \frac{\mu d}{2} [(2-k_1)K(k_1) - 2E(k_1)] \quad (5)$$

$$k_1 = 1 - \rho^2 = \left(1 - \left(\frac{|x_1 - x_2|}{d_n' + x_1 - x_2} \right)^2 \right) \quad (6)$$

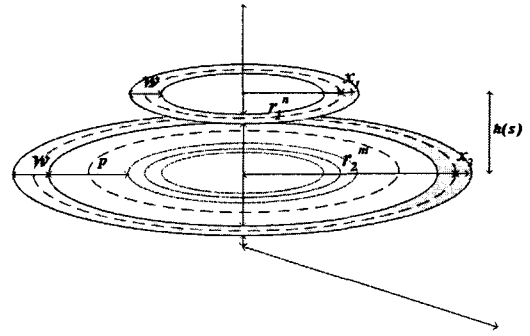


그림 3. 2층 인덕터의 동심 원형 박판 등가 모델
 Fig. 3. 2-layer coaxial (concentric) circular sheet model of the inductor

여기서 $K(k_1)$ 과 $E(k_1)$ 은 각각 타원형 적분의 계수를 나타내며, 다음식과 같이 나타낼 수 있다.

$$K(k_1) = \int_0^{\pi/2} (1 - k_1 \sin^2 \theta)^{-1/2} d\theta,$$

$$E(k_1) = \int_0^{\pi/2} (1 - k_1 \sin^2 \theta)^{1/2} d\theta \quad (7)$$

따라서 그림 2에 있어서 한 턴에 대한 자기 인덕턴스를 구하면

$$L_n = \int_{-w/2}^{w/2} \int_{-w/2}^{w/2} M dx_1 dx_2 \quad (8)$$

과 같이 나타낼 수 있다.

위의 식 (8)을 이용하여 임의의 한 층의 전체 권선에 대한 총 자기 인덕턴스를 구하면

$$L_t = \sum_{n=1}^N L_n \quad (9)$$

과 같이 나타낼 수 있다.

그림 3은 다층구조로 이루어진 인덕터의 상호 인덕턴스를 구하기 위한 동심 원형 박판을 나타낸 것이다.[4] 그림에서 두개의 원형 박판의 반지름이 각각 $r_{1n} + x_1$, $r_{2m} + x_2$ 이고 층간거리 $h(s)$ 인 n 번째 턴의 i 번째 미소 전류 선소와 m 번째 턴의 j 번째 미소 전류 선소의 상호 인덕턴스 값은 노이만의 이중적분과 타원형 적분을 이용하여 계산하여 보면 식(10)과 같이 구할 수 있으며, 이를 통하여 권선의 폭이 w 인 임의의 두 동심 원형 박판의 인덕턴스값은 식(11)과 같이 구할 수 있다.[3],[4]

$$M = \frac{\mu \sqrt{\left(r_1^n + x_1 + x_2 + r_2^m \right)^2 + h(s)^2}}{2} [(2-k_2)K(k_2) - 2E(k_2)] \quad (10)$$

$$L_{nm} = \int_{-w/2}^{w/2} \int_{-w/2}^{w/2} M dx_1 dx_2 \quad (11)$$

여기서

$$k_2 = 1 - \rho^2 = 1 - \frac{(r_1^n + x_1 - x_2 - r_2^m)^2 + h(s)^2}{(r_1^n + x_1 + x_2 + r_2^m)^2 + h(s)^2} \quad (12)$$

위의 식 (11)을 이용하여 N턴, S층으로 구성된 다층 맴돌이형 인덕터의 총 상호 인덕턴스를 구하면

$$M_t = \sum_{s=0}^{S-1} \sum_{n=1}^N \sum_{m=1}^N (S-s) L_{nm} \quad (13)$$

과 같이 나타낼 수 있다.

여기서 각 권선의 반지름 변수 r1n, r2m은 n번째 권선 및 m번째 권선의 가장 안쪽에 위치한 권선(n=1, m=1)의 평균 반지름 r1과 r2를 초기값으로 가지며 권선의 폭 w, 권선간의 간격 p에 의하여 다음식과 같이 나타낼 수 있다.

$$r_1^n = r_1 + (n-1)(w+p) \quad (n=1, 2, \dots, N) \quad (14)$$

$$r_2^m = r_2 + (m-1)(w+p) \quad (m=1, 2, \dots, N)$$

또한 s는 최상위층의 권선을 기준으로 했을때 임의의 권선이 이 권선과 몇 층 차이가 나는가를 나타내는 정수이며, 층간거리 h(s)는 인접한 두 층간의 거리 h'을 초기값으로 했을 때 다음식과 같이 나타낼 수 있다.

$$h(s) = s h' \quad (s=0, 1, \dots, S-1) \quad (15)$$

그러나 식 (13)에서 s=0이고 n=m이면 자기 인덕턴스를 나타내므로 s=0일 경우 반드시 n≠m이어야 한다.

위에서 보여준 두 가지 모델을 사용하여 N턴, S층으로 이루어진 다층 맴돌이형 인덕터의 인덕턴스 계산식을 다음과 같이 구할 수 있다.

$$L_S = S L_t + M_t \quad (16)$$

여기서 다층 맴돌이형 인덕터의 총 자기 인덕턴스의 경우 각층의 n번째 권선에 대한 평균 지름의 변수 dn'은 d'과 w, p가 모든 층에 대하여 동일한 값을 가지므로 모든 층에서 같은 값을 가지게 된다. 그러므로 다층 인덕터의 총 자기 인덕턴스는 임의의 한 층의 총 자기 인덕턴스에 대하여 전체 층 수 S의 배수로 나타낼 수 있다.

2.1.2 저항

인덕터는 여러 가지 요인으로 인한 전력 손실을 유발한다. 특히 I2R의 저항 손실이 가장 큰 부분을 차지하게 되며, 저항은 다음과 같이 해석할 수 있다. 주파수가 증가하면 도체의 표피효과에 의해 저항값 RSE(f)가 증가한다. 또한 고주파에서 권선의 패턴을 따라 형성되는 근접효과에 의해 와전류(eddy current)가 유발되고 이에 의한 저항분을 RPE(f)로 정의하고, 인덕터 권선을 따라 흐르는 DC 전류에 의한 부분 RDC로 정의 할 때 전체 저항은 다음 식과 같이 쓸 수 있다.[5]

$$R_{total}(f) = R_{SE}(f) + R_{PE}(f) + R_{DC} \quad (17)$$

제작되는 LTCC 인덕터의 경우 표피효과에 의한 침투 깊이가 패턴의 두께에 비해 매우 크기 때문에 표피효과에 의한 저항 RSE(f)는 무시할 수 있다. 그러나 권선 패턴의 폭이 넓고 권선간 간격이 매우 가깝기 때문에 발생하는 근접 효과에 의한 저항 RPE(f)은 반드시 고려되어야 한다. 일반적으로 근접효과는 도체의 단면을 따라 전류가 흐를 경우 외부 자계가 형성 되어 발생한다. 이때 형성된 외부 자계에 의해 와전류가 흐르게 되어 저항 손실을 유발하는 것이다. 특히 주파수가 증가하면 인덕터 패턴에 흐르는 전류 밀도가 재분배되므로 근접효과에 의한 영향이 크게 나타나게 된다.[6]

인덕터의 n번째 권선에 발생하는 전력손실은

$$P_n = I_{DC}^2 R_{DC}^n + I_{eddy}^2 R_{eddy}^n \quad (18)$$

과 같이 나타낼 수 있으며 여기서 RDCn은 DC 저항을, Reddyn은 와전류에 의한 저항을 나타낸다. DC 저항은 n번째 권선의 길이 ln, 두께 t, 폭 W, 권선의 고유저항 p에 의해 다음과 같이 나타낼 수 있다.

$$R_{DC}^n = \rho \frac{l_n}{tW} = R_{sheet} \frac{l_n}{W} \quad (19)$$

RPE(f)를 구하기 위하여 와전류에 의해 형성되는 외부 자계의 영향을 고려하여 다음 식과 같이 패러데이 법칙을 이용할 수 있다.

$$\nabla \times E = \frac{\partial E_y}{\partial x} = -j\omega B_z \quad (20)$$

식(20)을 x에 관하여 적분하여 정리하면 W인 인덕터 권선에 흐르는 와전류 밀도를 다음과 같이 구할 수 있다.[6]

$$|j_{eddy}| = \sigma E = \sigma \omega B(n) \frac{W}{2} \quad (21)$$

$$B(n) \approx B_0 \left(\frac{n-M}{N-M} \right), \quad B_0 \approx 0.65 \frac{\mu_0}{P} I_{DC} \quad (22)$$

여기서 σ 는 권선의 전도도이고, $B(n)$ 은 n 번째 권선의 평균 자속밀도이고, B_0 는 가장 안쪽에 위치한 권선(N 번째 권선)에서 발생하는 자속 밀도를, P 는 권선간의 간격을, I_{DC} 는 권선에 흐르는 DC 전류를, 그리고 M 은 n 번째 권선에서 발생한 자속이 영향을 미치지 않게 되는 권선의 번호를 나타낸다.

권선에 흐르는 DC 전류 밀도와 와전류 밀도의 비는 식(21)로부터 다음과 같이 나타낼 수 있다.

$$\frac{|j_{eddy}|}{j_{DC}} = \frac{B(n) \frac{W}{2} \sigma \omega}{I_{DC} / Wt} \quad (23)$$

그리고 이 식을 식(22)을 이용하여 전개 하면 아래와 같이 나타낼 수 있다.

$$\frac{|j_{eddy}|}{j_{DC}} = \frac{0.65}{2} \mu_0 \sigma \omega t \frac{W^2}{P} \frac{(n-M)}{(N-M)} \quad (24)$$

일반적인 고주파 인덕터에서 n 번째 권선에 발생하는 와전류와 와전류에 의한 저항은 근사적으로 다음 식과 같이 나타낼 수 있다.[6]

$$I_{eddy} \approx |j_{eddy}| \frac{W}{4} t \quad (25)$$

$$R_{eddy}^n \approx 2 R_{sheet} \frac{l_n}{W/4} = 8 R_{DC}^n \quad (26)$$

식(25)에 식(24) 및 $I_{DC} = j_{DC} \cdot Wt$ 의 관계식을 대입하면 와전류는 다음식과 같이 나타낼 수 있다.

$$I_{eddy} = \frac{0.65}{8} \mu_0 \omega \sigma t \frac{W^2}{P} \left(\frac{n-M}{N-M} \right) I_{DC} \quad (27)$$

또한 와전류가 발생하기 시작하는 주파수 ω_{crit} 는

$$\omega_{crit} = \frac{3.1}{\mu_0} \frac{P}{W^2} R_{sheet} \quad (28)$$

로 구해지고[6], 이를 식(27)에 대입하여 정리하면, 식(27)은

$$I_{eddy} \approx \frac{1}{4} \frac{\omega}{\omega_{crit}} \left(\frac{n-M}{N-M} \right) I_{DC} \quad (29)$$

로 정리할 수 있다.

이 식으로부터 ω_{crit} 이상의 고주파에서는 와전류가 점점 증가하게 되고, 이로 인해 인덕터에서 와전류에 의한 전력손실

이 주파수의 함수로서 증가하게 됨을 알 수 있다. 최종적으로 식(26)과 (29)을 식(18)에 대입하면,

$$P_n \approx I_{DC}^2 R_{DC}^n \left[1 + \frac{1}{2} \left(\frac{\omega}{\omega_{crit}} \right)^2 \left(\frac{n-M}{N-M} \right)^2 \right] \quad (30)$$

가 되고, 이 식으로부터 인덕터의 등가 저항 R_s 는 다음식과 같이 구할 수 있다.

$$R_s \approx R_{DC} + \frac{1}{2} \left(\frac{\omega}{\omega_{crit}} \right)^2 \sum_{n=1}^N \left[R_{DC}^n \left(\frac{n-M}{N-M} \right)^2 \right] \quad (31)$$

이때 잘 설계된 맴돌이형 인덕터에 있어서 M 의 대표적인 값은

$$M \approx \frac{N}{4} \quad (32)$$

로 근사가 가능하다.[6]

2.1.3 커패시턴스

다층으로 이루어진 LTCC 인덕터에서 발생하는 기생 커패시턴스는 서로 다른 층에서 발생하는 층간 커패시턴스와 동일 층에서 발생하는 턴간 커패시턴스 두 가지 요소를 고려하여야 한다. 고려된 두 가지 요소의 기생 커패시턴스는 일반적으로 평행한 두 판이 커패시터를 이루는 형태로 되어 있으므로 기본적인 계산 방법으로 구할 수 있다. 그러나 설계된 인덕터의 동일 층간 서로 다른 턴에서 발생하는 턴간 커패시턴스는 매우 작은 값으로 무시하였으며, 각층에 구성된 패턴을 하나의 판으로 등가하여 층간 커패시턴스만을 고려하였다. 이상의 사항을 토대로 하여 등가 커패시턴스를 구하기 위한 등가회로를 구현하면 그림 4와 같이 나타낼 수 있다.

이 그림으로부터 n 턴에 있어서 층간 커패시턴스 C_n 은 다음식과 같이 구할 수 있다.

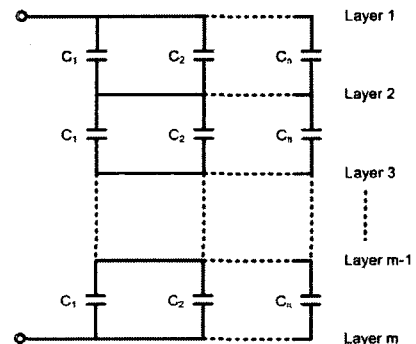


그림 4. LTCC 인덕터의 등가 커패시턴스
Fig. 4. Equivalent capacitance in LTCC inductor

$$C_n = \epsilon_0 \epsilon_r l w / d \tag{33}$$

여기서 ϵ_0 는 자유공간의 유전율, ϵ_r 은 도체사이 절연체의 유전율, l 은 권선 n 의 길이, w 는 권선의 폭, d 는 층간 거리를 나타낸다.

이를 이용하여 다층 LTCC 인덕터의 총 커패시턴스는 다음식과 같이 구할 수 있다.

$$C_p = \frac{\sum_{k=1}^n C_k}{m - 1} \tag{34}$$

여기서 m 은 층수를 나타낸다.

2.2 마이크로 인덕터의 제작

그림 5는 저온 동시 소성 세라믹(LTCC)기판에 Fine-line patterning 방법을 이용하여 권선을 구현한 마이크로 인덕터의 사진을 나타낸다. 이때 권선의 재료는 은(Ag)분말을 사용했으며, 권선수는 그림 5(a)의 경우 16턴(2턴, 8층), 그림 5(b)의 경우는 21턴(3턴, 7층)으로 되어 있다. 또한 권선은 폭이 2턴의 경우 2[mm], 3턴의 경우 1.3[mm]이고, 두께가 15[μ m], 권선 간격이 150[μ m]의 사이즈를 갖는 원형 맴돌이 구조로 되어 있으며, 최외각 권선의 직경은 11.52[mm]로 되어 있다. 제작된 마이크로 인덕터의 크기는 가로 21.5[mm], 세로 13[mm], 두께 0.71[mm]로 되어 있다.

2.3 파라미터 측정

그림 1(b)에 나타난 마이크로 인덕터의 등가회로를 구성하

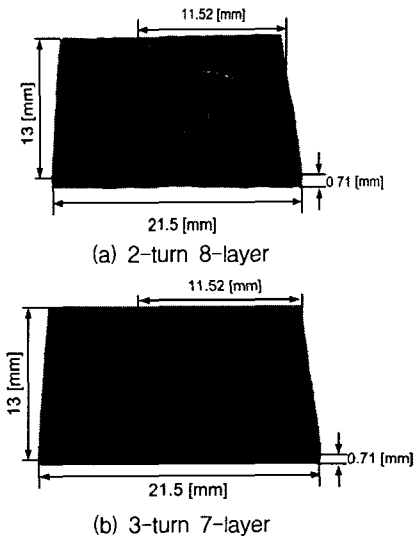


그림 5. 제작된 마이크로 인덕터의 사진
Fig. 5. Photographs of LTCC micro inductor

는 각 구성요소에 있어서, 2.1절에서 논의된 파라미터 계산법의 타당성을 입증하기 위하여 제작된 마이크로 인덕터의 파라미터를 측정하여 얻어진 측정값과 계산법에 의하여 얻어진 이론값과의 비교를 수행하였다.

그림 5(a)의 2turn 8layer의 마이크로 인덕터를 LA, 그림 5(b)의 3turn 7layer의 마이크로 인덕터를 LB라고 정의 했을 때 인덕턴스 L_s 는, 식 (16)에 LA의 경우 $N=2, S=8, d'=4$ [mm], $w=2$ [mm], $p=150$ [μ m], LB의 경우 $N=3, S=7, d'=3.3$ [mm], $w=1.3$ [mm], $p=150$ [μ m]를 대입하여 계산치로서 각각 0.635[μ H], 1.35[μ H]를 얻었다. 측정치는, Impedance Analyzer 4194A를 이용하여 측정한 결과 LA의 경우 0.610[μ H], LB의 경우 1.33[μ H]를 얻음으로써 계산치와 매우 근접한 결과를 보임을 알 수 있었다.

또한 그림 5(a)의 마이크로 인덕터의 등가 저항을 RA, 그림 5(b)의 마이크로 인덕터의 등가 저항을 RB라고 정의 했을 때 직렬 등가 저항 R_s 는, 식 (31)에 RA의 경우 $N=2, l=0.309$ [m], $t=15$ [μ m], $\sigma=6.17 \times 10^7$ [Ω /m], $f=1$ [MHz], RB의 경우 $N=3, l=0.41$ [m], $t=15$ [μ m], $\sigma=6.17 \times 10^7$ [Ω /m], $f=1$ [MHz]를 대입하여 계산치로서 각각 1.016[Ω], 1.49[Ω]을 얻었다. 측정치는, Impedance Analyzer 4194A를 이용하여 측정한 결과 RA의 경우 0.981[Ω], RB의 경우 1.5[Ω]을 얻음으로써 계산치와 매우 근접한 결과를 보임을 알 수 있었다.

마지막으로 그림 5(a)의 마이크로 인덕터의 등가 커패시턴스를 CA, 그림 5(b)의 마이크로 인덕터의 등가 커패시턴스를 CB라고 정의 했을 때 등가 커패시턴스 C_p 는, 식 (32)에 CA의 경우 $n=2, m=8, \epsilon_0=8.854 \times 10^{-12}$ [F/m], $\epsilon_r=6.8, d=90$ [μ m], CB의 경우 $n=3, m=7, \epsilon_0=8.854 \times 10^{-12}$ [F/m], $\epsilon_r=6.8, d=90$ [μ m]를 대입하여 계산치로서 각각 7.38[pF], 8.47[pF]를 얻었다. 측정치는, hp8720-c Network Analyzer를 이용하여 측정한 결과 CA의 경우 6.84[pF], CB의 경우 7.61[pF]를 얻음으로써 계산치와 매우 근접한 결과를 보임을 알 수 있었다.

표 1은 이상의 결과를 종합 정리하여 나타낸 결과이다.

표 1. 마이크로 인덕터를 구성하는 등가 파라미터의 계산치 및 측정치

Table. 1 Theoretical and measured values of equivalent parameters in micro inductors

	Ls [μ H]		Rs [Ω]		Cp [pF]	
	LA	LB	RA	RB	CA	CB
계산치	0.635	1.35	1.016	1.49	7.38	8.47
측정치	0.610	1.33	0.981	1.5	6.84	7.61

3. 마이크로 인덕터를 이용한 DC-DC 컨버터

지금까지 논의된 마이크로 인덕터를 이용한 시스템의 한 응용으로서 LTCC 기술에 의한 DC-DC 컨버터를 제작하였으며 이를 실험하여 그 결과를 제시함으로써 이 응용의 타당성을 입증하고자 하였다.

그림 6은 제작된 DC-DC 컨버터의 사진을 나타낸다. 컨버터의 체적은 21.5[mm]×13[mm]×0.71[mm]로 주어지며, 그림

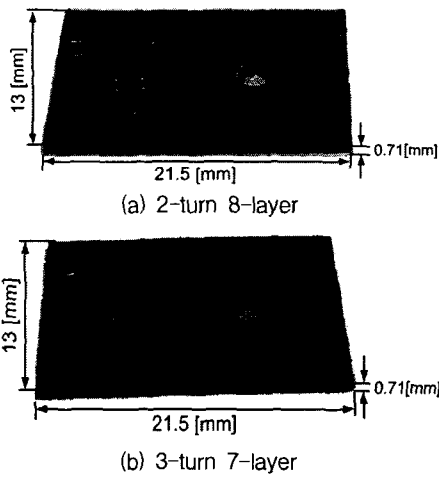
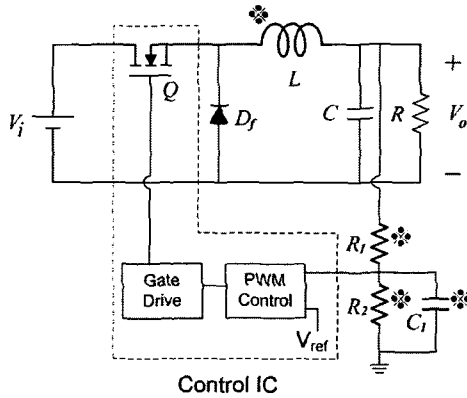


그림 6. 제작된 DC-DC 컨버터의 사진
Fig. 6. Photographs of LTCC DC-DC converter



Control IC : TI TPS61040, Df : Motorola MBR0530
C=4.7[μ F], R1=560[K Ω], R2=220[K Ω], C1=3.3[pF], Vref=1.233[V]
그림 7. 제작된 DC-DC 컨버터의 회로도
Fig. 7. Circuit diagram of the implemented DC-DC converter

5에 나타난 제작된 인덕터의 단자 패드 부분의 공간을 컨버터 회로부분으로 채워 넣음으로써 이 인덕터와 동일한 체적을 가짐을 알 수 있다.

그림 7은 제작된 DC-DC 컨버터의 회로도를 나타낸다. 컨버터 회로의 형태로는 정보통신 단말기등의 전원회로로서 가장 많이 사용되고 있는 Buck(강압형) 컨버터를 선택하였으며 그림에서 ※로 표시된 부분은 LTCC 기술에 의해 내장된 부분을 나타낸다. 제작된 컨버터의 전기적 사양은 입력전압 5[V], 출력전압 3.3[V], 출력전력 1.32[W], 스위칭 주파수 1[MHz]로 하였다.

그림 8, 그림 9 및 그림 10은 제작된 컨버터, 그림 6(b)의 실험 파형을 나타낸다. 공히 전부하의 조건에서 측정된 결과로서 그림 8은 스위치 양단의 전압과 인덕터 전류파형, 그림 9는 다이오드 양단의 전압과 인덕터 전류파형, 그림 10은 출력전압의 리플파형을 나타낸다. 이로써 제작된 DC-DC 컨버터의 정상 동작을 확인할 수 있었으며, 인덕터 전류의 리플치의 경우 peak-to-peak치로서 610[mA]의 다소 큰 값을 보이고 있으나, 출력전압 리플의 경우는 노이즈를 고려하지 않은 값

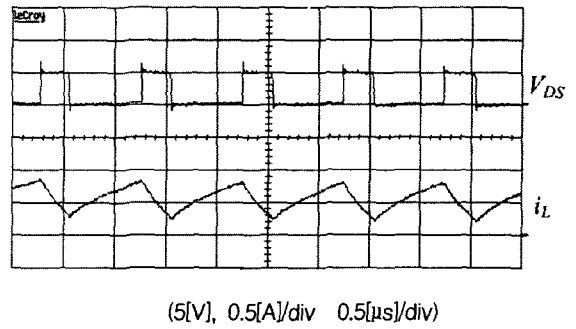


그림 8. 스위치 양단 전압과 인덕터 전류파형
Fig. 8. Experimental waveforms of the voltage at switch and inductor current

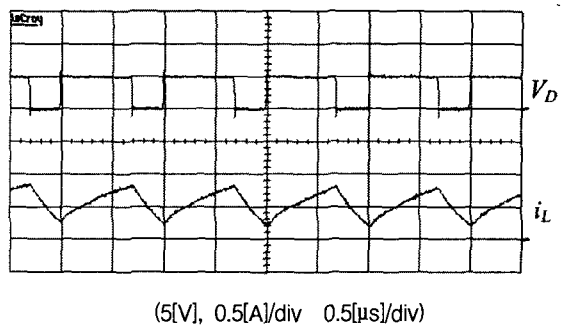


그림 9. 다이오드 양단 전압과 인덕터 전류파형
Fig. 9. Experimental waveforms of the voltage at diode and inductor current

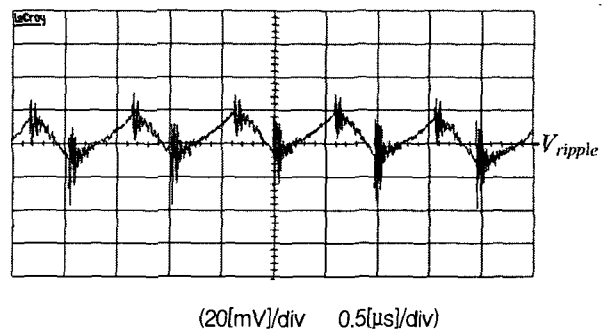


그림 10. 출력전압의 리플 파형
Fig. 10. Experimental waveforms of output voltage ripple

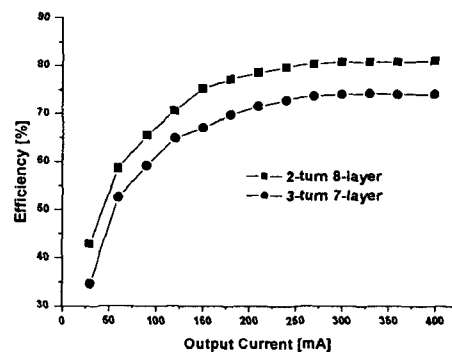


그림 11. 컨버터의 측정 효율
Fig. 11. Measured efficiency of LTCC DC-DC converters

으로서 26[mV]를 보임으로써 리플률 0.78%의 합당한 값으로 주어짐을 알 수 있다. 끝으로 그림 11에는 이 컨버터의 측정 효율을 나타내는데, 2turn 8layer의 마이크로 인덕터를 적용한 경우 최대치로서 81[%], 3turn 7layer의 인덕터를 적용한 경우는 최대치로서 74[%]로 주어짐을 알 수 있다. 이는 3turn 7layer의 인덕터의 기생저항 Rs가 2turn 8layer의 인덕터보다 측정치로서 0.519[Ω] 더 증가함에 기인하는 것으로 사료된다.

4. 결 론

초소형 DC-DC 컨버터 모듈의 제작에 있어서 가장 큰 어려움으로 대두되고 있는 마이크로 인덕터를 저온 동시 소성 세라믹(LTCC) 기술을 이용하여 구현 하였으며, 해석을 통하여 인덕턴스 및 기생 요소의 계산법을 완성함으로써 이론적 설계의 바탕을 마련하였다. 또한 구현된 인덕터를 내장화 시킨 1.32[W], 198.445[mm³]의 초소형 DC-DC 컨버터 모듈을 제작하고 실험을 통하여 정상동작을 확인함으로써 제안된 LTCC 인덕터의 효용성을 입증하였다. 향후 과제로서는 맴돌이 형태의 권선에 있어서 도체와 자성체를 동시에 소성시켜 결합시켜 줌으로써 동일한 사이즈이면서 현재보다 더 큰 인덕턴스값을 얻을 수 있는 인덕터의 구현이 될 것으로 사료된다.

참 고 문 헌

- [1] T. Sato, T. Inoue, H. Tomita, S. Yatabe, K. Nishijima, Y. Tokai, N. Saito and T. Mizoguchi, "5 MHz Switching Micro DC-DC Converter Using Planar Inductor", IEEE, pp. 485-490, 1996.
- [2] H.L. Chan, K.W.E Cheng, and D. Sutanto "A Simplified Neumann's Formula for Inductance of Spiral Coil", Power Electronics and Variable Speed Drives Conference, No. 475, pp. 69-73, 2000.
- [3] Frederick W. Grover "Inductance Calculations", D. Van Nostrand Company, 1946.
- [4] Thompson, "Inductance Calculation Techniques part II: Approximations and Handbook Methods", Power Control and Intelligent Motion, Dec., 1999.
- [5] Robert Rodriguez, Jhon M. Dishman, "Modeling of Two-Dimensional Spiral Inductors", IEEE, No. 4, pp. 535-541, 1980.
- [6] William B. Kuhn, Nouredin M. Ibrahim, "Analysis of Current Crowding Effects in Multiturn Spiral Inductors", IEEE, No. 1, pp. 31-38, 2001.
- [7] Sunderarajan S. Mohan, "The Design, Modeling and Optimization of On-Chip Inductor and Transformer Circuits", 1999.

저 자 소 개



김 찬 영(金 滌 榮)

1977년생. 2003년 한양대 전자컴퓨터공학과 졸업.
2003년~현재 동 대학원 전자전기 제어계측공학과 석사과정.



김 희 준(金 熙 峻)

1976년 한양대 공대 전자공학과 졸업.
1978년 동 대학원 전자공학과 졸업(석사). 1986년 3월 일본 규슈대 대학원 전자공학과 졸업(공학박사). 1987년~현재 한양대학교 전자·컴퓨터 공학부 교수.
1991년~1992년 미국 버지니아 공대 방문교수.

E-mail : hjkim@hanvang.ac.kr