

논문 2004-41TC-12-14

주기적인 좁은 슬릿을 갖는 소형화된 하이브리드 Rat-Race 결합기

(Novel Compact Hybrid Rat-Race Couplers
with Periodic Transverse Narrow Silts)

이 창 언*, 이 진 택*, 김 상 태**, 신 철 재*

(Chang On Lee, Jin-Taek Lee, Sang-Tae Kim, and Chull-Chai Shin)

요 약

본 논문에서는 마이크로스트립 전송선로에 주기적으로 삽입된 좁은 폭의 슬릿을 이용하여 물리적 길이가 소형화되는 전송 선로인 ILCTL(inductively loaded compact transmission line)을 소개하였다. 주기적으로 부가된 좁은 폭의 슬릿은 마이크로스 트립 전송선로에서 직렬로 부가되는 인덕턴스 역할을 함으로써 전송선로의 길이를 소형화한다. 그리고 이러한 ILCTL을 이용 하여 소형화된 rat-race 결합기를 구현하였다. 1.8 GHz에서 구현된 소형화된 rat-race 결합기는 일반적인 구조에 비해 60%의 크 기를 가짐을 MoM(methods of moments)기반의 full-wave analysis를 이용한 2.5D EM(electromagnetic) solver의 계산과 제작 및 측정을 통하여 확인하였다.

Abstract

In this paper, we introduce the concept of ILCTL(inductively loaded compact transmission line) that is new type of compact transmission line. ILCTL was realized by periodic narrow transverse slits working as series inductances in microstrip line. And compact hybrid rat-race couplers were designed by using the proposed ILCTL. The microstrip line hybrid rat-race coupler with silts of 8 per quarter wavelength at 1.8 GHz has reduced size of 60% as compared with conventional one and it is proved by simulation of EM solver with full-wave analysis based on MoM and measurements.

Keywords : Rat-race coupler, ILCTL(inductively loaded compact transmission line),
CLCTL(capacitively loaded compact transmission line), ATL(artificial transmission line)

I. 서 론

Rat-race 결합기는 간단한 구조를 가지면서 높은 격리 특성 및 전력분배에 있어 광대역성을 갖는 장점 때문에 박서나 증폭기, 주파수 체배기 등, 초고주파 시스템의 여러 부분에서 응용되는 주요 소자 중 하나이다. 하지만 낮은 초고주파 대역의 시스템에 있어 일반적인 rat-race 결합기는 물리적으로 작은 크기를 가짐에도 불구하고 다른 소자에 비해 여전히 크기 때문에 보다 작은 크기로의 소자로 구현이 요구된다. 소자 크기를 소형화하는 것은 전력소비를 낮출 뿐만 아니라, 전체 시스템의 크기를 소형화하여 원가를 절감할 수 있는 이점이 있다^[1].

이처럼 보다 작은 크기로 동일한 효과를 구현하기 위한 소형화의 연구는 다양한 방법으로 여러 소자에 적용되어 연구되어지고 있다^[1-6]. 가장 보편화된 소자의 소형화 방식은 접혀진 선로, 이른바 meander-line을 이용한 방법으로, 선로를 접어 그 면적을 줄이는 방법이다^[2-4]. 이러한 방법은 매우 간단한 원리를 가지며 쉽게 응용 가능하지만, 실제적으로 선로의 길이를 소형화하는 방법이 아니므로, 진정한 의미의 소형화라 할 수 없다

* 정회원, 아주대학교 전자공학과
(Division of Electrical & Computer Engineering,
Ajou University)

** 정회원, 한국산업기술평가원
(ITEP)

접수일자: 2004년7월19일, 수정완료일: 2004년11월27일

^[5]. 또한 접힌 선로에서 발생하는 밴드영역에서의 불연속 문제를 고려해야 하며 접힌 선로간의 결합 등의 간접 현상을 고려하여야 한다^[4,6]. 최근 전송선로에 주기적으로 커패시터를 달아주는 ATL (artificial transmission line)을 이용하여 소자의 크기를 줄이는 방법이 소개되어, 여파기, branch-line, rat-race 결합기 등에 적용되어 성공적으로 소자를 소형화하였다^[5,6]. 이처럼 주기적인 단락 커패시턴스의 부과로 전송선의 물리적 길이가 줄어드는 ATL은 (이하 본 논문에서는 이런 선로를 CLCTL(capacitively loaded compact transmission line)이라 칭한다.) 성공적인 물리적 길이의 감소에도 불구하고 마이크로스트립 구조에서 응용될 때, 고려되어야 할 문제점이 있다. 먼저 주기적으로 부과되는 단락 커패시턴스의 양이 커지면 전송선로의 물리적 길이는 크게 감소하지만, 높은 주 전송선의 임피던스가 요구된다. 이러한 고 임피던스 전송선로는 마이크로스트립 구조에서 구현이 힘들기 때문에 문제가 될 수 있다. 또 다른 문제점으로 마이크로스트립 구조에서 단락 커패시턴스 역할을 하는 개방 스터브의 길이는 CLCTL의 전체 선로 폭을 결정하는 요인이 되기 때문에 스터브의 길이로 인해 회로 구현시 유연성이 떨어질 수 있다.

본 논문에서는 주기적인 직렬인덕턴스를 이용하여 전송선의 물리적 길이를 줄인 전송선로(CTL: compact transmission line)를 제안하고 이를 마이크로스트립 상에서 좁은 폭의 주기적인 슬릿으로 구현하였다. (이하 본 논문에서는 이처럼 주기적인 직렬인덕턴스에 의해 물리적 길이가 감소되는 전송선로를 앞의 CLCTL과 구별하기 위해 ILCTL (inductively loaded compact transmission line)이라 칭한다.) 또한 이러한 구조를 이용하여 소형화된 rat-race 결합기를 설계하여 ILCTL의 유용성을 확인하였다. 90°길이의 구현을 위해 8개의 슬릿을 사용한 ILCTL을 이용하여 1.8 GHz에서 설계된 rat-race 결합기는 기존의 구조에 비해 그 크기가 38.5%정도 감소하였으며, 이를 MoM(method of moments)기반의 full-wave analysis를 이용한 상용 EM(electromagnetic) solver의 계산 결과와 제작 및 측정 등을 통하여 확인하였다.

II. Inductively Loaded Compact Transmission Line

그림 1은 CLCTL과 ILCTL의 개념과 모양을 나타낸 그림이다. CLCTL은 단락 커패시턴스의 양에 따라, 특

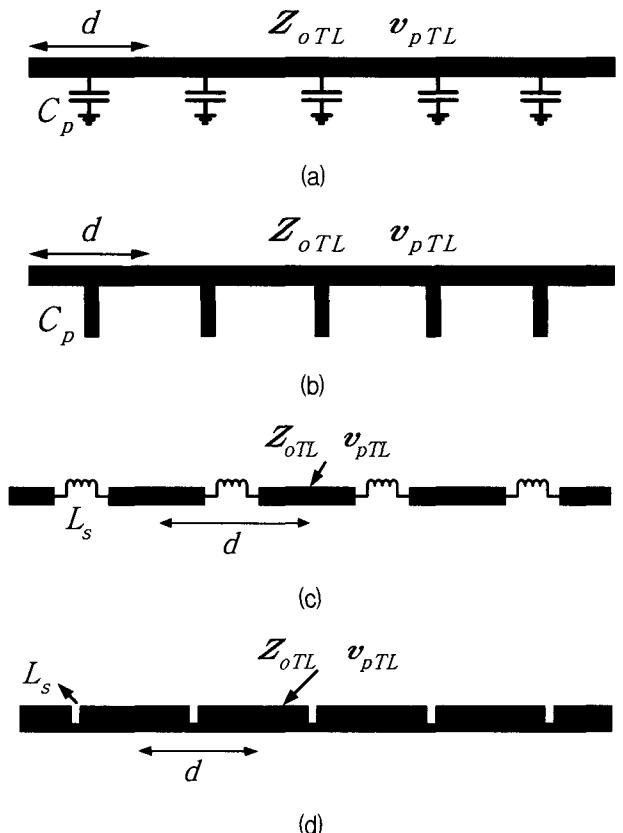


그림 1. 소형화 된 전송선로의 형태와 마이크로스트립 라인상에서의 구현 모습 (a) 단락 커패시턴스를 이용한 소형화된 전송선로인 ATL (CLCTL) (b)

마이크로스트립 산로상에서의 ATL(CLCTL) 구현 형태 (c) 직렬 인덕턴스를 이용한 소형화된 전송선로 (ILCTL) (d) 마이크로 스트립 라인상에서 주기적인 슬릿을 이용한 ILCTL의 구현 형태

Fig. 1. Compact transmission line assembled form and realization in microstrip line (a) ATL(CLCTL) with transmission line and shunt capacitances (b) realization of ATL(CLCTL) in microstrip line (c) ILCTL with transmission line and series inductances (d) realization of ILCTL via periodic narrow slits in microstrip line.

성임피던스와 위상속도는 식 (1), (2)과 같다^[6].

$$Z_{oCLCTL} = \sqrt{\frac{L}{C + \frac{C_p}{d}}} \quad (1)$$

$$v_{pCLCTL} = \frac{1}{\sqrt{L\left(C + \frac{C_p}{d}\right)}} \quad (2)$$

여기서 \$L\$과 \$C\$는 각각 단락 커패시턴스가 부가되는 주 전송선로의 특성을 나타내는 단위길이당 인덕턴스 양과 커패시턴스 양을 나타낸다.

따라서 n 개의 단락 커패시턴스를 갖는 CLCTL의 전기적인 길이(ϕ_{CLCTL})는 다음과 같다^[6].

$$\phi_{CLCTL} = \frac{ndw_o}{v_{pCLCTL}} = ndw_o \sqrt{L \left(C + \frac{C_p}{d} \right)} \quad (3)$$

여기서 w_o 는 설계하고자 하는 각 주파수이다.

식 (1)에 나타난 바와 같이 CLCTL은 부가되는 단락 커패시턴스의 양이 커질수록 CLCTL의 임피던스는 점점 작아지므로, 임의의 특정 임피던스를 갖는 CLCTL이 마이크로스트립 구조에서 구현될 때 주 전송선로의 선폭이 좁아져야 한다. 이러한 현상은 소자가 설계되어 절 마이크로스트립 기판의 종류에 따라서는 선로의 폭이 너무 좁아지게 되므로 소자 구현에 제약요인이 될 수도 있다.

그림 1(c)는 주기적인 직렬 인덕턴스에 의하여 소형화되는 ILCTL을 보여준다. 짧은 간격인 d 의 간격으로 주기적으로 배열된 직렬 인덕턴스 L_s 에 의해 ILCTL는 다음과 같은 특성임피던스(Z_{oILCTL})와 위상속도(v_{pILCTL})를 갖는다.

$$Z_{oILCTL} = \sqrt{\frac{L + \frac{L_s}{d}}{C}} \quad (4)$$

$$v_{pILCTL} = \frac{1}{\sqrt{\left(L + \frac{L_s}{d} \right) C}} \quad (5)$$

식 (4)에서 보듯이 주기적인 인덕턴스의 부가는 전송선의 특성임피던스를 높이기 때문에 임의의 특성임피던스 구현을 위해서 다음과 같이 표현되는 주 전송선의 특성임피던스(Z_{oTL})는 낮아지게 된다.

$$Z_{oTL} = \sqrt{\frac{L}{C}}. \quad (6)$$

이는 마이크로스트립 구조상에서 구현될 때, 주 전송선이 넓은 선로 폭을 가질 수 있음을 의미한다. 또한 식 (5)에서 부가된 주기적인 인덕턴스의 영향으로 위상속도가 느려지게 되는데, 이러한 slow wave의 효과는 임의의 전기적 길이에 대한 물리적 길이를 감소하게 한다^[6]. 즉, 위의 식 (5)의 위상속도를 갖는 n 개의 직렬 인덕턴스를 갖는 ILCTL의 전기적 길이는

$$\phi_{ILCTL} = \frac{ndw_o}{v_{pILCTL}} = ndw_o \sqrt{\left(L + \frac{L_s}{d} \right) C} \quad (7)$$

이며, 이로부터 물리적 길이는

$$\begin{aligned} \ell_{ILCTL} &= nd = \frac{\phi_{ILCTL} v_{pILCTL}}{w_o} \\ &= \frac{\phi_{ILCTL}}{w_o \sqrt{\left(L + \frac{L_s}{d} \right) C}} \end{aligned} \quad (8)$$

이므로 위상속도가 느려질 경우 물리적 길이가 감소함을 알 수 있다. 이러한 ILCTL의 물리적 길이(ℓ_{ILCTL})는 동일한 폭을 갖는 전송선로의 물리적 길이(ℓ_{TL})에 비해 다음과 같은 비율로 감소된다.

$$CR = \frac{\ell_{ILCTL}}{\ell_{TL}} = \frac{\phi_{ILCTL} v_{pILCTL}}{\phi_{TL} v_{pTL}} = \frac{Z_{oTL}}{Z_{oILCTL}} \quad (9)$$

여기서 $\phi_{ILCTL} = \phi_{TL}$ 이다.

그림 1(d)는 마이크로스트립에서 구현된 ILCTL의 모습으로, 주기적인 직렬인덕턴스의 구현을 위해 좁은 폭의 슬릿을 주기적으로 사용하였다. 마이크로스트립 구조상에서 좁은 폭의 슬릿은 직렬 인덕턴스로 동작하게 되는데^[7] 그 인덕턴스 값은

$$L_s = \frac{\mu_o h \pi}{2} \left(1 - \frac{Z_{TL}}{Z'_{TL}} \sqrt{\frac{\epsilon_{eff}}{\epsilon'_{eff}}} \right)^2 = \frac{\mu_o h \pi}{2} \left(1 - \frac{Z_{TLair}}{Z'_{TLair}} \right)^2 \quad (10)$$

으로 나타낼 수 있다^[7]. 여기서 Z_{TL} 은 일반 마이크로스트립 선로의 임피던스이고 Z_{TLair} 는 유전체가 공기로 채워진 경우의 임피던스이다. '는 슬릿으로 인하여 좁아진 선로의 특성 임피던스를 나타낸다. 일반적으로 슬릿의 폭을 적절히 작게 할 경우, 직렬인덕턴스의 양은 슬릿의 폭과는 상관없이 위 식 (9)에 나타나는 바와 같이 슬릿의 깊이와 연관이 있다^[7]. 또한 유효 유전율과 전송선의 특성 임피던스는 정확한 quasi-static solution을 통한 curve-fit approximation을 통하여 주어진 전송선의 폭과 유전체의 높이로부터 다음과 같이 구하여 질수 있다^[8].

$$\epsilon_{eff} = \frac{\epsilon_r + 1}{2} + \frac{\epsilon_r - 1}{2} \frac{1}{\sqrt{1 + 12h/W}} \quad (11)$$

$$Z_o = \begin{cases} \frac{60}{\sqrt{\epsilon_{eff}}} \ln \left(\frac{8h}{W} + \frac{W}{4h} \right) & \text{for } W/h \leq 1 \\ \frac{120\pi}{\sqrt{\epsilon_{eff}} A} & \text{for } W/h \geq 1 \end{cases} \quad (12)$$

단 $A = W/h + 1.393 + 0.667 \ln(W/h + 1.444)$.

만약 주 전송선로의 선폭 W_{TL} 에 d_s 의 간격을 두고

주기적으로 W_{slit} 의 좁은 폭과 깊이 a 를 갖는 슬릿이 주기적으로 배열된다면(즉 $d = d_s + W_{slit}$), 주어진 기판의 유전율(ϵ_r)과 유전체의 두께(h)로부터 ILCTL의 특성임피던스와 위상속도를 구할 수 있으며, 이로부터 설계하고자 하는 전송선로의 물리적 길이를 구할 수 있다. 역으로 설계하고자 하는 전송선로의 물리적 길이로부터 특성임피던스와 전기적 길이로부터 식(4)~(12)에 의해 주 전송선로의 특성임피던스를 구할 수 있고, 이로부터 임의의 n 개의 슬릿을 갖는 ILCTL을 구현하기 위한 슬릿의 깊이 a 를 구할 수 있다.

마이크로스트립 구조에서 구현된 ILCTL에서 식 (4)의 의미를 살펴볼 때, ILCTL은 부가되는 주기적인 인덕턴스의 영향으로 주 전송선로의 선폭이 넓어지므로 기존의 CLCTL에서 주 전송선로의 선폭이 좁아지게 되어 제작상 한계가 있을 경우 이러한 ILCTL의 개념을 사용함으로써 CLCTL의 문제점을 해결할 수 있는 CLCTL의 보완적인 성격을 갖는다.

III. Rat-Race 하이브리드 결합기

Rat-race 결합기를 설계할 경우, 90° 및 270° 의 전기적 길이를 가지는 전송선이 $\sqrt{2}Z_o$ 의 특성 임피던스를 가지면서 그림 2(a)와 같이 구현되어야 한다. 그림에 나타난 1 포트가 입력 포트가 되고, 2, 3 포트는 출력포트, 그리고 4 포트는 격리포트가 된다.

이러한 rat-race 하이브리드 결합기를 축소화 할 목적으로 앞에서 소개한 ILCTL을 이용하여 1.8 GHz의 중심주파수를 갖는 마이크로스트립 하이브리드 rat-race 결합기를 그림 2(b)와 같이 설계하였다. 이때 사용된 유전체는 유전율이 $2.2(\epsilon_r = 2.2)$ 이고 유전체의 두께가 $0.7874 \text{ mm}(h = 0.7874 \text{ mm})$ 인 Duroid 5880이다. 90° 의 전기적 길이당 8개의 0.2 mm의 좁은 폭을 갖는 슬릿을 2.6 mm의 주기적 간격으로 사용할 경우, $70.7 \Omega(\sqrt{2}Z_o)$ 의 ILCTL을 구현하기 위해 계산된 주 전송선로의 선폭이 2.2 mm일 때, 슬릿의 깊이는 1.775 mm이다. 이때 슬릿의 깊이에 의한 인덕턴스의 값은 약간의 오차를 포함하기 때문에 보다 정확한 특성을 위하여 최적화 과정을 필요로 한다. MoM 방식의 EM solver로부터 최적화 과정을 통해 얻은 결과 슬릿의 깊이는 대략 1.525 mm이다. 270° 의 ILCTL의 물리적 길이는 90° 의 전기적 길이를 단순 3배하여 구하였다. 주 전송선로의 폭이 2.2 mm이므

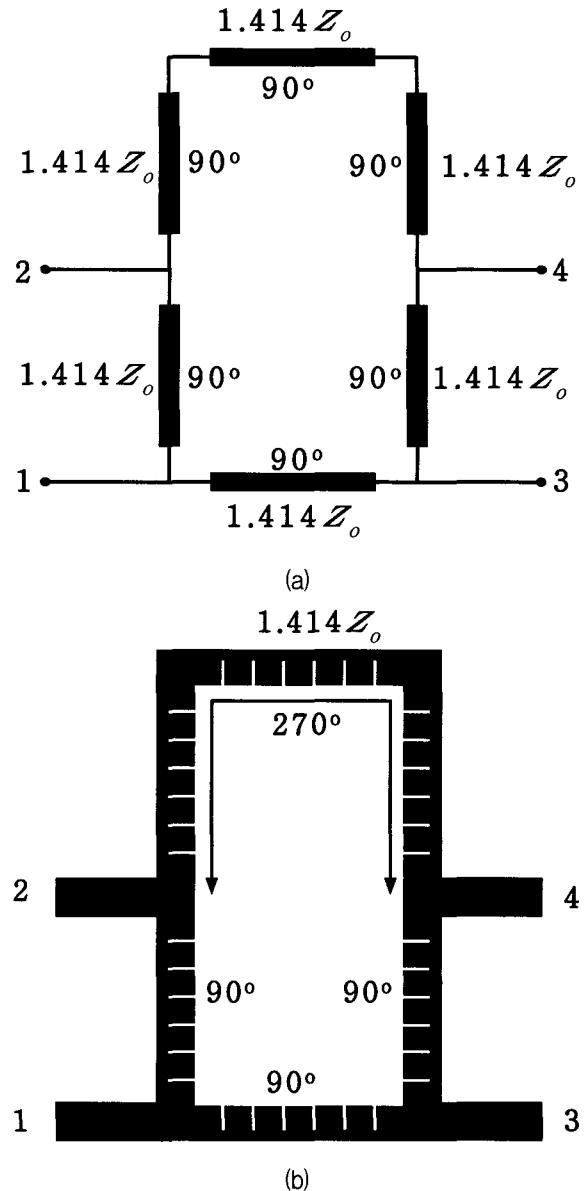


그림 2. 하이브리드 rat-race 결합기 (a) 모델 (b) 제안된 ILCTL을 이용한 소형화 된 하이브리드 rat-race 결합기

Fig. 2. Hybrid rat-race couplers (a) model (b) proposed compact hybrid rat-race coupler with ILCTL.

로 CR 값은 대략 0.75로 주 전송선로에 비해 0.75배로 감소함을 알 수 있다. 이 때 발생하는 nd 값과의 차이는 피드영역에 포함시켜 고려되었다. 설계된 rat-race 결합기는 1239.5 mm²의 면적을 가지며 일반적인 사각 구조에 비해 61.5%의 크기를 갖는다. 또한 일반적인 선로로 구현된 원형의 rat-race 결합기에 비해서는 그 크기가 56.4%가 줄어든 43.6%의 크기를 갖는다.

그림 3은 주기적인 슬릿을 이용하여 설계된 소형화된 rat-race 결합기의 EM solver의 계산결과를 이상적

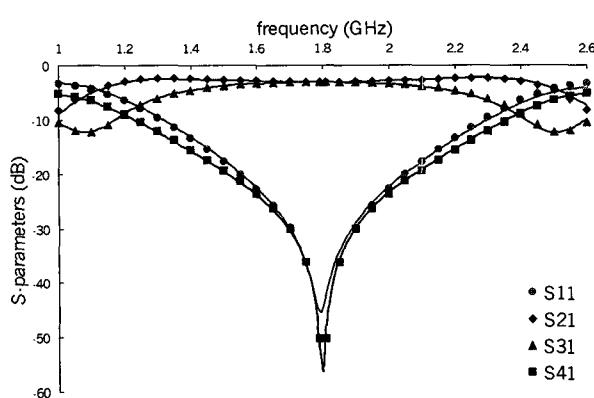


그림 3. 최적화된 ILCTL의 설계변수를 이용하여 설계된 하이브리드 rat-race 결합기의 EM 계산 결과(실선)와 이상적인 선로로 구성된 rat-race 결합기의 특성(점)

Fig. 3. Calculated Results with EM solver of the proposed hybrid rat-race couplers by ILCTL with optimized design parameters(solid line) as compared with them of rat-race couplers with ideal transmission line(discrete points).

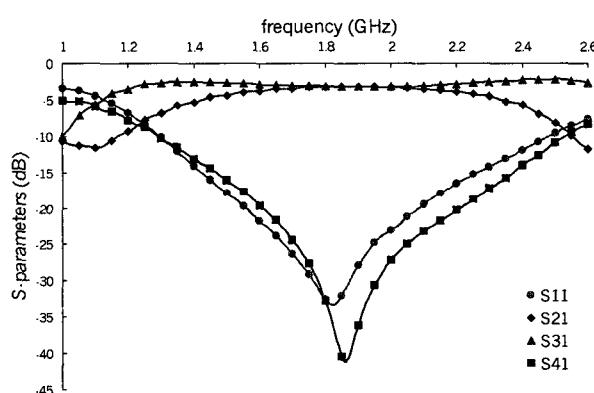


그림 4. 제안된 하이브리드 Rat-race 결합기의 측정 결과

Fig. 4. Measured results of the proposed hybrid rat-race couplers.

인 선로를 이용하여 설계된 구조와 비교하여 나타낸 것이다. 그림에서 나타나는 바와 같이 ILCTL을 이용하여 소형화된 rat-race 결합기는 이상적 전송선로를 갖는 구조와 같이 1.8 GHz에서 우수한 정합특성과 격리특성을 가지면서 전력이 반으로 분배됨을 알 수 있다. 따라서 주기적인 좁은 폭의 슬릿을 사용한 마이크로스트립에서의 ILCTL은 rat-race 결합기와 같은 소자를 매우 효과적으로 축소됨을 알 수 있다. 그림 4는 측정결과로 EM solver의 계산결과와 비교되었으며, 그 결과가 매우 유사함을 알 수 있다. 이때 발생하는 약간의 오차는 예상시 발생하는 제작상의 오차로, 나타난 결과를 볼 때 예상시 slit의 깊이를 목표 값보다 작게 파여진 경우라 볼

수 있다. 이 경우 결과는 원하는 인덕턴스 값의 부족으로 ILCTL의 임피던스는 낮아지고 위상속도는 목표치보다 높기 때문에 그 특성이 고주파로 이동하게 되는데 그림 4의 결과에서 이러한 현상을 확인할 수 있다. 따라서 제작상의 정확한 공정이 뒷받침 될 경우 보다 더 정확한 값을 얻을 수 있으리라 사료된다.

이러한 ILCTL을 사용한 소자의 경우, 더 깊은 깊이 (a)의 슬릿이나 더 많은 수의 슬릿을 부가하게 되면 보다 더 소형화된 선로를 구현할 수 있으므로 보다 저 소형화된 소자를 얻을 수도 있다. 또한 ILCTL은 meander-line 등과 같은 접힌 선로에도 사용될 수 있으므로, meander-line 등에 ILCTL 개념을 접목할 경우 더욱 소형화된 소자를 만들 수 있으리라 사료된다. 또한 CLCTL 개념인 ATL과 동시에 사용되어서도 소자의 크기를 소형화시킬 수 있으며, 선로의 폭이 좁아지거나 넓어지는 단점을 서로 보완 가능하다.

IV. 결 론

본 논문에서는 단락 커판시턴스 역할을 하는 개방 스트립을 주기적으로 부과하는 기존의 ATL(CLCTL)과 상호보완적인 개념으로 직렬인덕턴스를 주기적으로 배열하여 물리적 길이가 소형화된 전송선로인 ILCTL 개념을 제안하고 소개하였다. 이러한 ILCTL을 마이크로스트립 구조에서 구현하기 위하여 직렬 인덕턴스 역할을 하는 좁은 폭의 슬릿을 주기적으로 배열하였다. 그리고 구현된 ILCTL을 이용하여 소형화된 새로운 형태의 rat-race 하이브리드 결합기를 설계하였다. 설계된 rat-race 하이브리드 결합기는 1.8 GHz의 설계 주파수에서 그 면적이 1239.5 mm²으로 meander-line 같은 꺾어진 선로를 이용하지 않고, 다른 소자의 부가도 없이 단지 전송선의 변형만으로 사각 형태의 rat-race 하이브리드 결합기에 비해 그 면적이 61.5%로 줄어들었으며, 원형의 하이브리드 결합기에 비해서는 그 크기의 43.6%로 소형화되었다.

참 고 문 헌

- [1] Y. J. Sung, C. S. Ahn, and Y. -S. Kim, "Size reduction and harmonic suppression of rat-race hybrid coupler using defected ground structure," IEEE Microwave Wireless Comp. Lett., Vol. 14, no. 1, pp. 7-9, January 2004.

- [2] R. K. Settaluri, A. Weisshaar, C. Lim, and V. K. Tripathi, "Design of compact multilevel folded -line RF couplers," IEEE Trans. Microwave Theory Tech., Vol. 47, no. 12, pp. 2331-2339, December 1999.
- [3] R. K. Settaluri, G. Sundberg, A. Weisshaar, and V. K. Tripathi, "Compact folded line rat-race hybrid couplers," IEEE Microwave Wireless Comp. Lett., Vol. 10, no. 2, pp. 61-63, February 2000.
- [4] V. K. Tripathi, H. B. Lundén, and J. P. Starski, "Analysis and design of branch-line hybrids with coupled lines," IEEE Trans. Microwave Theory Tech., Vol. 32, no. 4, pp. 427-432, April 1984.
- [5] J. S. Hong and M. J. Lancaster, "Capacitively loaded microstrip loop resonator," IEE Electronics Lett., Vol. 30, no. 18, pp. 1494-1495, September 1994.
- [6] K. W. Eccleston and S. H. M. Ong, "Compact planar microstripline branch-line and rat-race couplers," IEEE Trans. Microwave Theory Tech., Vol. 51, no. 10, pp. 2119-2125, October 2003.
- [7] W. J. R. Hoefer, "Equivalent series inactivity of a narrow transverse slit in microstrip," IEEE Trans. Microwave Theory Tech., Vol. 25, no. 10, pp. 822-824, October 1977.
- [8] D. M. Pozar, *Microwave Engineering*, Addison-Wesley, pp. 183-187. 1990.

저자 소개



이 창 언(정회원)

1998년 아주대학교 전자공학과
학사 졸업.
2000년 아주대학교 전파공학과
석사 졸업.
2004년 현재 아주대학교 전자공
학과 박사 과정.

<주관심분야: 초고주파 회로 설계 및 해석, RF 능동 및 수동소자 개발 등>



김 상 태(정회원)

1985년 아주대학교 전자공학과
학사 졸업.
1987년 아주대학교 전자공학과
석사 졸업.
2001년 아주대학교 전자공학과
박사 졸업.

1991년~현재 한국산업기술평가원 연구원.
<주관심분야: 초고주파회로 설계 및 해석, 초고주
파통신부품개발, EMI/EMC, 전파전파 등>



이 진 택(정회원)

1997년 아주대학교 전자공학과
학사 졸업.
2002년 아주대학교 전자공학과
석사 졸업.
2004년 현재 아주대학교
전자공학과 박사 과정.

<주관심분야: 초고주파회로 설계 및 해석, RF 능동 및 수동소자 개발 등>



신 철 재(정회원)

1964년 연세대학교 전자공학과
학사 졸업.
1968년 연세대학교 전자공학과
석사 졸업.
1983년 연세대학교 전자공학과
박사 졸업.

1967년~1970년 동양공업전문대학 교수.
1970년~1977년 광운대학교 교수.
1986년~1987년 Flolida Univ. 객원교수.
1977년~현재 아주대학교 전자공학부 교수.
<주관심분야: 초고주파회로 설계 및 해석, 초고주
파통신부품개발, EMI/EMC, 전파전파 등>