

운모기판을 이용한 다결정 Si 전이막 성장 연구

박진우 · 엄지혜 · 안병태[†] · 전영권*

한국과학기술원

*(주)헤세드테크놀로지

Growth of Transferable Polycrystalline Si Film on Mica Substrate

Jin Woo Park, Ji Hye Eom, Byung Tae Ahn[†] and YoungKwon Jun*

Dept. of Materials Science and Engineering, KAIST 373-1 Guseong-dong, Yuseong-gu, Daejeon 305-701

*Hesed Technology Co., Ltd., High-Tech Venture Hall 7113, Guseong-dong, Yuseong-gu, Daejeon 305-701

(2003년 2월 17일 받음, 2004년 5월 7일 최종수정본 받음)

Abstract We investigated the growth feasibility of polycrystalline Si film on mica substrate for the transfer of the layer to a plastic substrate. The annealing temperature was limited up to 600°C because of crack development in the mica substrate. Amorphous Si film was deposited on mica substrate by PECVD and was crystallized by furnace annealing. During the annealing, bubbles were formed at the Si/mica interface. The bubble formation was avoided by the Ar-plasma treatment before amorphous Si deposition. A uniform and clean polycrystalline Si film was obtained by coating NiCl₂ on the amorphous Si film and annealing at 500°C for 10 h. The conventional Si lithography was possible on the mica substrate and the devices fabricated on the substrate could be transferred to a plastic substrate.

Key words mica, metal induced crystallization, transferable Si film

1. 서 론

최근 휴대용 전자기기의 디스플레이 용도로 컬러 동영상의 구현이 가능한 평판 디스플레이 소자에 대한 요구가 크게 증가되고 있다. 이 중 TFT-LCD는 제조 기술이 이미 성숙 단계에 이르러 있으며 소비전력이 작아서 휴대용 기기에서의 적용에 유리하다. 최근 TFT-LCD는 휴대 가능하고 가벼우며 구부리기 쉬운 제품을 개발하는 연구가 진행되고 있다. 이러한 디스플레이를 위해서 다결정 Si 막의 전이에 대한 연구가 필요하다. 전이막 기술이라 함은 이종기판 위에 박막을 성장시킨 후 이 박막을 우리가 원하는 새로운 기판으로 옮겨 device를 제작하는 방법이다. 전이막에 대한 연구는 smart cut, epitaxial layer growth on porous Si 등이 알려져 있다.^{1,2)} 이러한 전이막 기술을 이용한 다결정 Si 막은 TFT 뿐만 아니라 태양전지와 이미지 센서와 같은 디바이스에도 적용가능하다.

가볍고, 구부릴 수 있는 플라스틱 기판 위에 안정적으로 Si 막을 전이할 수 있는 기술을 위해서는 우선 Si막 성장 후에 제거가 가능한 기판을 선정하여 Si 막을 성장시켜야 한다. 본 연구에서는 운모의 층상구조를 이용하여^{3,4)} 쉽게 기판제거가 가능한 점에 착안하여 운모 기판 위 다결정 실리콘 박막 형성을 연구하였다. Fig. 1은

운모 기판에 다결정 실리콘 막을 성장시키고 TFT제조 후 플라스틱 기판으로 전이시키는 방법을 보여주고 있다. 운모는 다결정 실리콘을 플라스틱에 접착시킨 후 물리적인 힘으로 뜯어내게 된다. 단, 운모기판을 제거하면 몇 개의 층상은 Si에 남아 있으나 문제가 될 것이 없다고 본다. 다결정 Si 박막을 얻기 위해서 PECVD(plasma enhanced chemical vapor deposition)를 이용하여 비정질 Si을 증착하였으며 운모의 열적안정성 실험결과를 통해 intrinsic 조건에서의 고상결정화(solid phase crystallization: SPC)가 이루어 질 수 없으므로 저온 결정화 방법을 사용하게 되었다. 저온 결정화 방법 중 소량의 Ni을 solution 상태로 첨가하여⁵⁾ 금속유도결정화(metal induced crystallization: MIC)를 통해 다결정 Si 막을 얻을 수 있었다.⁶⁻¹⁰⁾ 다결정 Si 박막 위에 안정적으로 TFT 제작을 위한 lithography를 하고 다결정 Si막을 운모의 층상구조를 이용해 분리하여 가볍고 구부리기 쉬운 플라스틱 기판으로 전이가 가능한 다결정 실리콘 막을 성장할 수 있었다.

2. 실험 방법

자연 백운모 (KAl₃(AlSi₃O₁₀)(OH)₂)는 내열, 내식, 내산 및 내알카리성이 우수하고 calcination 온도가 600-800°C, 열팽창 계수: 15-36(⊥), 8-12(//) [10⁻⁶ K⁻¹(at 300 K)]로 알려져 있다. 운모는 t(tetrahedral)-o(octahedral)-

[†]E-Mail : btahn@kaist.ac.kr

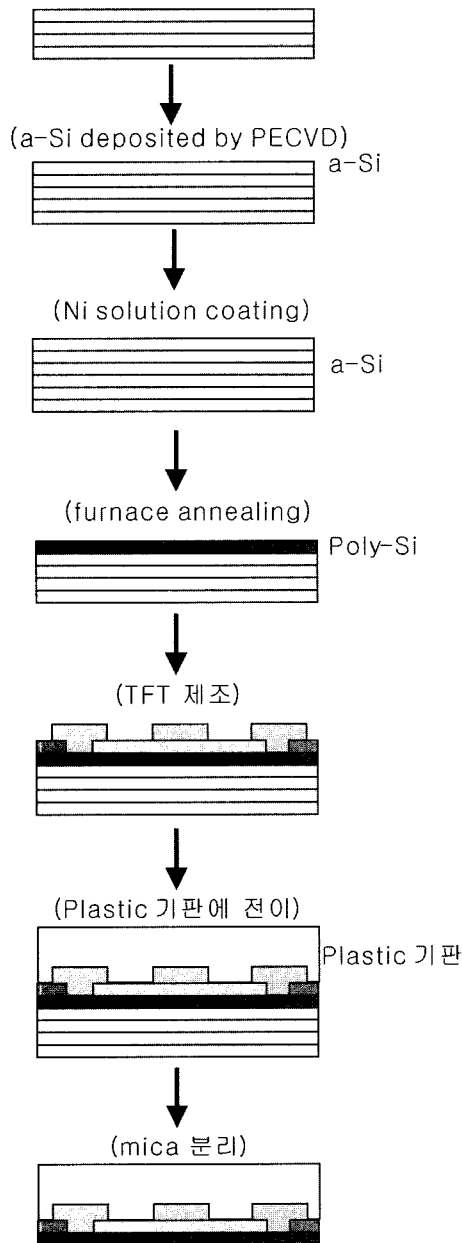


Fig. 1. Schematic diagram of polycrystalline Si TFT fabrication using transfer film.

t(tetrahedral) layer의 층간 K^+ 이온의 결합력이 약하기 때문에 독특한 층상구조를 이루고 있다. 이에 물리적으로 운모 multilayer층에서 얇은 층을 분리시킬 수 있다. 운모 표면을 trichloroethylene, acetone, methanol을 각각 10분씩 초음파 세척한 후 PECVD를 이용하여 표면을 10 W의 Ar plasma로 1분 30초를 처리하고, PECVD를 이용하여 비정질 Si 100 nm를 증착하였다. 비정질 Si은 SiH_4 를 원료가스로 이용하였고 RF 파워는 10 W, 증착 온도는 200°C였다. 운모 표면에 증착된 비정질 Si 막을 $H_2SO_4 + H_2O_2$ (1:1) 용액에 10분간 끓인 후, HF:DI water(1:100) 용액에 담가 표면 산화막을 제거하였다. 세척된 비정질 Si에 스핀 코팅을 이용하여 Ni 용액을 균일하게 도포한 후 N_2 분위기에서 100°C로 건조시켰다.

Ni 용액은 $NiCl_2$ 를 1N HCl에 녹인 후 propylene glycol (PG)을 첨가하여 제조하였다. 1N HCl과 PG의 부피 비는 1:4로 고정하였다. 이와 같이 처리된 비정질 Si을 furnace에서 Ar 분위기로 열처리를 실행하였다. Ar 가스는 시편 장입 후 열처리 직전까지 1 l/min으로 30분 동안 흘려주었으며, 열처리 시에는 Ar 유량을 500 cc/min으로 고정하여 흘려주었다. 열처리는 500°C에서 10시간 동안 실행하였다. 다결정 Si의 결정화 여부는 XRD (X-ray diffraction)를 이용하여 확인하였고 운모 위의 표면 상태는 광학현미경을 이용하여 확인하였다. 운모기판에 형성된 Si 박막의 단면은 gold coating을 한 후 주사전자현미경 (SEM)을 이용하여 관찰하였다.

운모 기판 위에 형성된 다결정 Si 박막의 실제 소자 적용 가능성을 알아보기 위하여 lithography를 이용하여 TFT 제작을 위한 patterning을 실시하였다. Lithography 공정은 positive photoresist와 contact aligner를 이용하였다.

3. 결과 및 고찰

운모의 calcination 온도가 600-800°C로 알려져 있으므로 운모에 대한 열적 안정성 실험을 실행하였다. 운모를 furnace에서 500°C부터 50°C간격으로 650°C까지 20시간 동안 열처리를 시행하였다. Fig. 2는 광학현미경을 이용하여 운모의 표면을 관찰한 사진이다. 운모는 600°C 이상의 온도에서 20시간 이상의 장시간의 열처리에서는 안정하지 못하고 깨지는 것을 관찰할 수 있었다. Fig. 2(c)와 같이 표면에 날카로운 균열이 생성되는 경우는 다층 구조를 갖고 있는 운모의 상층이 깨어진 것이며, 중간층이 깨어진 경우에는 Fig. 2(d)와 같이 불룩하게 상층이 일어나게 된다.

운모 기판 위에 다결정 Si 박막을 얻기 위해 운모 기판 위에 PECVD를 이용하여 200°C의 온도에서 100nm 두께의 비정질 Si 막을 증착하였다. Intrinsic 결정화 조건에서 비정질 Si 막을 고상결정화 시키기 위해 600°C의 온도에서 20시간 동안 furnace 열처리를 시행하였다. Fig. 3(a)는 이러한 시편의 표면을 광학현미경을 이용해 600배로 관찰한 사진이다. 운모 기판만을 600°C 온도에서 20시간 동안 열처리 하였을 때 균열은 나타나지 않았지만, 열처리 후에 운모의 표면에 bubble 형태의 defect이 생긴 것을 확인 할 수 있었다. 이러한 bubble defect의 생성 원인을 다음과 같이 생각할 수 있었다. 첫째로, PECVD를 이용하여 비정질 Si을 증착할 경우 원료 가스인 SiH_4 의 deposition시 분해된 H_2 가 trap이 될 가능성을 생각할 수 있다. 둘째로, 운모 내의 OH기가 분해되어 H_2O 나 H_2 가스를 형성한다고 생각할 수 있다. Chamber 내의 out gassing에 의한 defect 생성 가능성을 고려해 보고 이들을 해결하기 위해 증착온도를 상승시켜 보았으나 여전히 bubble defect가 생기는 것을 확인할 수 있었다. 운모 기판의 표면상태 개선을 위한 방법의 하나

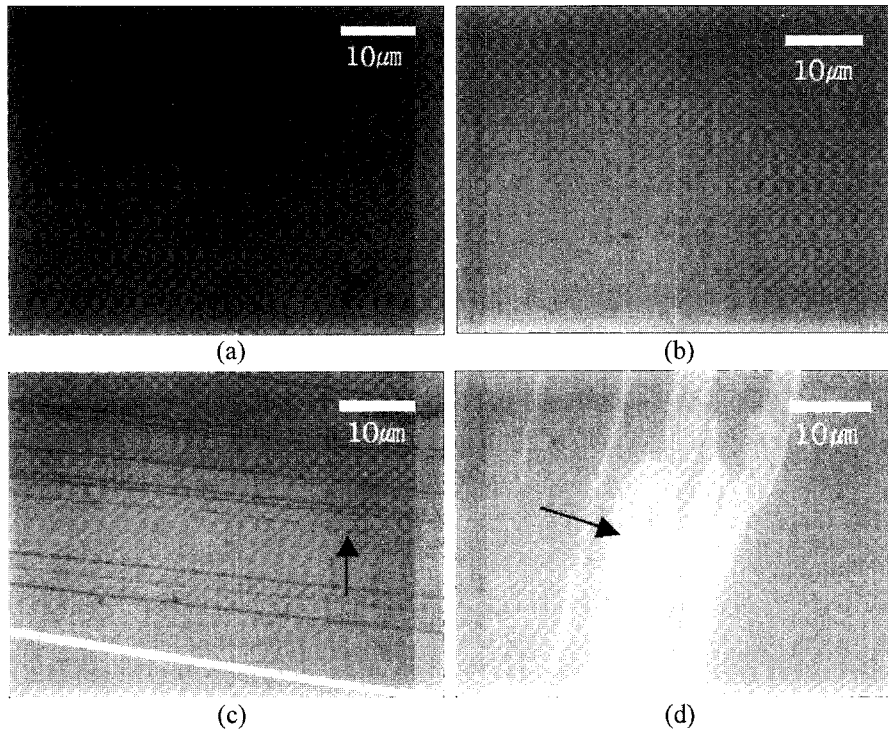


Fig. 2. Optical microscope images of mica substrates annealed (a) at 500°C for 20 h, (b) at 550°C for 20 h, (c) at 600°C for 20 and (d) at 650°C for 20 h.

로 PECVD 장치 내에서 a-Si 증착 직전에 Ar plasma로 표면 처리를 실행하였다. Ar plasma 1분 30초 처리를 하여 Fig. 3(b)와 같이 증착 후 600°C의 온도에서 20시간 동안 furnace 열처리 후에도 bubble 모양의 defect이 생성되지 않는 박막을 광학현미경 사진을 통해 확인할 수 있었다. 이는 층간에 존재하던 OH기가 기계적으로 분리된 운모기판의 표면에 존재하여 증착 및 열처리 시 표면에 bubble 형태의 defect로 나타났으나, Ar plasma 처리를 통해 표면 OH기가 제거되면서 bubble defect이 제거된 것으로 사료된다. 이후 모든 비정질 실리콘 박막 성장은 Ar plasma 표면 처리 후 수행하였다.

Fig. 4(a)는 운모 기판과 운모 기판을 cleaning 한 후, 1분 30초 Ar plasma 처리를 하고 PECVD로 200°C의 온도에서 비정질 Si를 증착한 후 600°C의 온도에서 20시간동안 furnace 열처리 한 시편의 XRD data이다. 600°C의 온도에 20시간동안의 furnace 열처리 후에 측정한 XRD data인 Fig. 4(a)에서 알 수 있듯이 비정질 Si의 결정화가 잘 일어나지 않았음을 알 수 있었다.

비정질 Si 막을 결정화 시키기 위해서는 600°C 이상의 온도에서 장시간의 열처리가 필요하다. 하지만 고온에서는 운모 기판 자체가 열적으로 안정하지 못하여 운모 기판을 이용한 고상결정화의 경우 600°C 이하에서 공정이 이루어지는 저온결정화 방법을 택하게 되었다. 증착된 비정질 Si 막에 Ni 용액을 solution 상태로 준비하고 스핀 코팅하여 500°C의 온도에서 10시간동안 furnace 열처리를 실행하였다. Fig. 4(b)는 Ni solution coating을 이용하여 금속유도결정화 (metal induced crystallization)

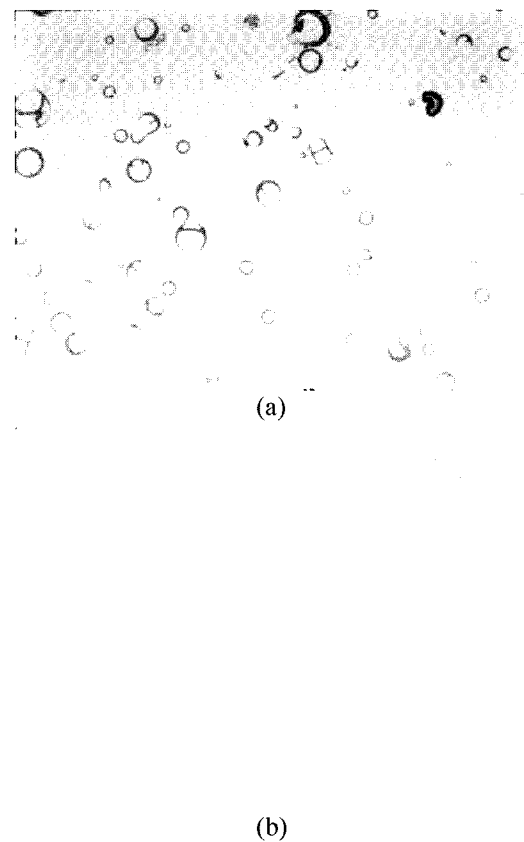


Fig. 3. Optical microscope images of annealed Si films on mica substrates ($\times 600$) (a) a-Si films deposited at 200°C on mica and annealed at 600°C for 20 hr and (b) a-Si films deposited at 200°C on mica with Ar Plasma treatment and annealed at 600°C for 20 hr.

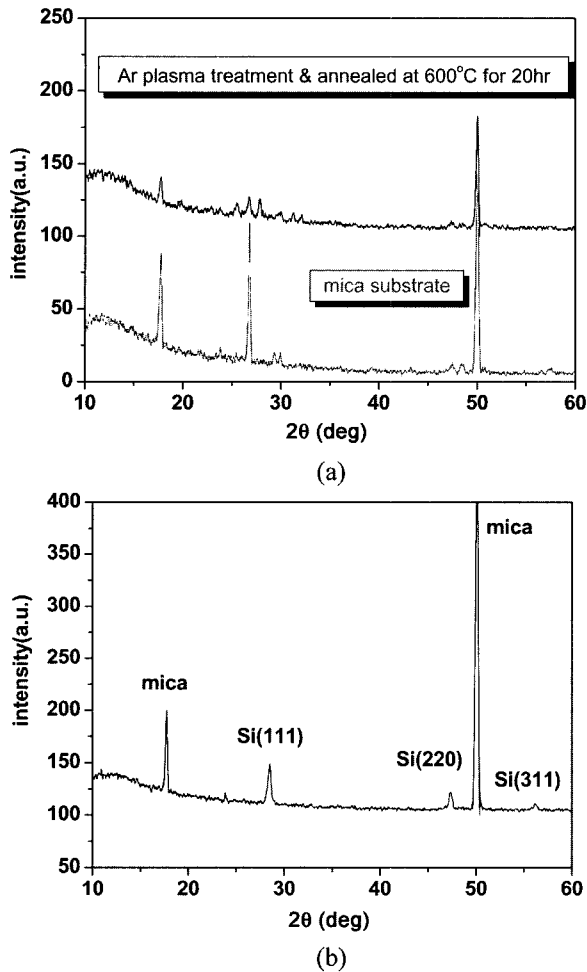


Fig. 4. (a) XRD data of mica substrate and a-Si films deposited at 200°C on mica with Ar Plasma treatment & annealed at 600°C for 20 h and (b) XRD data of Ni solution coated a-Si films deposited at 200°C on mica with Ar Plasma treatment and annealed at 500°C for 10 h.

를 실행한 시편의 XRD data를 나타낸다. 그림의 XRD data에서 28.4°, 47.3°, 56.1°에서 각각 (111),(220),(311) peak이 관찰되는 것을 통해 비정질 Si 막이 결정화된 것을 알 수 있다. SiO₂ 기판 위에 비정질 Si 박막을 증착하고 Ni 용액을 coating 한 후 결정화 시키면 500°C에서 10시간에 완전히 결정화된다.⁵⁾ 본 실험에서도 광학현미경에서 결정화가 균일하게 완전히 일어났음을 알 수 있었다.

Fig. 5는 100 nm 두께의 다결정 Si이 형성된 운모의 단면 SEM 사진이다. 그림으로부터 균일하고 연속적인 다결정 Si 막이 형성된 것을 알 수 있다. 이와 같은 방법으로 운모 기판 위에 다결정 Si 박막을 얻을 수 있었다. 본 연구에서 TFT는 운모 기판에서 저온 공정기술로 먼저 제조되고, 그 다음에 플라스틱 기판으로 Si막을 전이시킨다. 이에 운모기판을 이용하면서도 기존의 실리콘 기판을 이용하는 패터닝 기술이 적용 가능한지 확인하였다. Fig. 6은 이러한 운모 기판 위에 얻어진 다결정 Si 박막 위에 lithography를 통해 TFT 제작을 위한 patterning

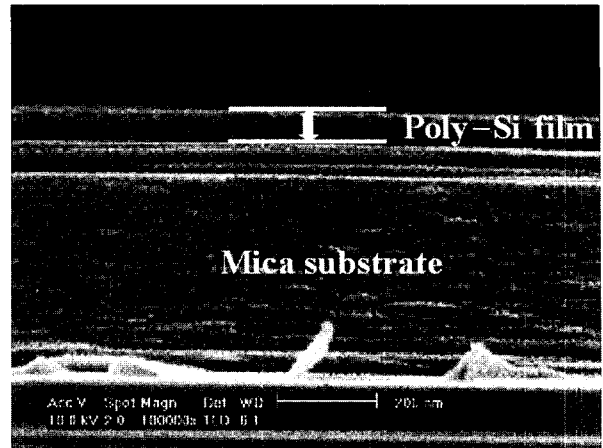


Fig. 5. The vertical SEM image of poly-Si film on mica.

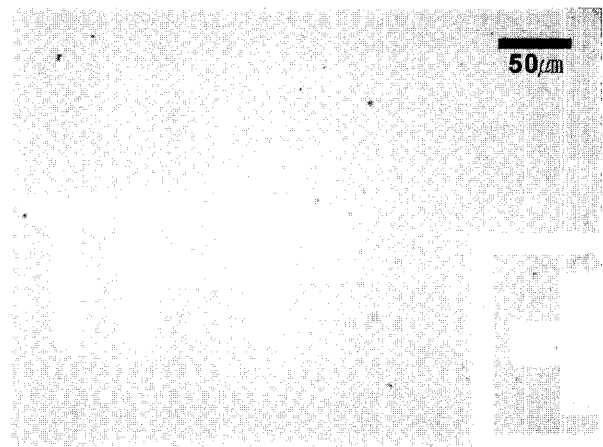


Fig. 6. Optical microscope image of lithograph pattern on poly-Si film/mica.

을 한 시편의 일부분을 광학현미경으로 관찰한 사진이다. 이때 patterning은 positive photoresist와 contact aligner를 이용하여 수행하였고, 다결정 실리콘 기판 위에 SiO₂를 증착한 후 active 영역의 SiO₂가 제거된 모습이다. 그림을 통해 운모 위의 다결정 Si 박막 위에 TFT 제작을 위해 lithography를 안정적으로 할 수 있다는 것을 알 수 있었다. 따라서 TFT를 운모 위의 다결정 Si 박막 위에 제작을 한 후, 가벼우면서 구부리기 쉬운 플라스틱 기판 위로 옮기고, 운모의 multilayer층 분리할 수 있는 전이막 공정 기술을 확보할 수 있었다.

4. 결 론

본 연구에서는 운모를 기판으로 하여 전이가 가능한 다결정 실리콘 박막의 성장 가능성에 대해서 실험을 수행하여 다음과 같은 결론을 얻을 수 있었다. 온도 600°C, 20시간 이상의 열처리에서 운모 기판 자체에 균열이 생겼으며, 비정질 Si 막에서는 bubble 모양의 defect이 발생하였다. PECVD를 이용하여 증착 전 Ar plasma 처리

를 하여 표면상태를 개선함으로써 bubble 모양의 defect 형성 문제를 해결하였다. 운모 기판 위의 비정질 Si막에 Ni solution coating을 하여 온도 500°C, 10시간 동안의 MIC로 저온 결정화에 성공하였다. 운모기판 위에서 깨끗하고 균일한 Si 막 성장이 가능함을 볼 수 있었다. 운모기판을 이용하여 기존의 실리콘 patterning 기술 적용이 가능하였고, 운모 위에서 TFT제조 후 운모의 층상 구조를 이용하면 플라스틱 기판으로의 전이가 가능함을 알 수 있었다.

참 고 문 헌

1. M. Bruel, *Mat. Res. Innovat.*, **3**, 9 (1999).
2. R. B. Bergmann, C. Berge, T. J. Rinke and J. H. Warner, *Mat. Res. Soc. Symp. Proc.*, 685E, D2.1.1 (2001).
3. S. Miyake, *Appl. Phys. Lett.*, **65**, 980 (1994).
4. S. Miyake, *Appl. Phys. Lett.*, **67**, 2925 (1995).
5. J. H. Ahn and B. T. Ahn, *J. Electrochem. Soc.*, **148**, H115 (2001).
6. C. Hayzelden, J. L. Batstone and R. C. Cammarata, *Appl. Phys. Lett.*, **60**, 225 (1992).
7. Y. Kawazu, H. Kudo, S. Onari and T. Arai, *Jpn. J. Appl. Phys.*, **29**, 2698 (1990).
8. R. C. Cammarata, C. V. Thompson, C. Hayzelden and K. N. Tu, *J. Mater. Res.*, **10**, 2133 (1990).
9. C. Hayzelden, J. L. Batstone and R. C. Cammarata, *Appl. Phys. Lett.*, **60**, 225 (1992).
10. C. Hayzelden and J. L. Bastone, *J. Appl. Phys.*, **73**, 8297 (1993).