

---

# 5GHz 저잡음 증폭기의 성능검사를 위한 새로운 고주파 Built-In Self-Test 회로 설계

류지열\* · 노석호\*\* · 박세현\*\*

## Design of a New RF Built-In Self-Test Circuit for Measuring 5GHz Low Noise Amplifier Specifications

Jee-Youl Ryu\* · Seok-Ho Noh\*\* · Se-Hyun Park\*\*

---

이 논문은 2003년도 안동대학교 학술연구조성비에 의하여 연구되었음.

---

### 요 약

본 논문에서는 5.25GHz 저잡음 증폭기(LNA)에 대해 전압이득, 잡음지수 및 입력 임피던스를 측정할 수 있는 새로운 형태의 저가 고주파 BIST(Built-In Self-Test, 자체내부검사)회로 설계 및 검사 기술을 제안한다. 이러한 BIST 회로는 0.18 $\mu\text{m}$  SiGe 공정으로 제작되어 있다. 이러한 접근방법은 입력 임피던스 정합과 출력 전압 측정원리를 이용한다. 본 논문에서 제안하는 방법은 측정이 간단하고 비용이 저렴하다는 장점이 있다. BIST 회로가 차지하는 면적은 LNA가 차지하는 전체면적의 약 18%에 불과하다.

### ABSTRACT

This paper presents a new low-cost RF Built-In Self-Test (BIST) circuit for measuring transducer voltage gain, noise figure and input impedance of 5.25GHz low noise amplifier (LNA). The BIST circuit is designed using 0.18 $\mu\text{m}$  SiGe technology. The test technique utilizes input impedance matching and output transient voltage measurements. The technique is simple and inexpensive. Total chip size has additional area of about 18% for BIST circuit.

### 키워드

무선 근거리 통신망, 저잡음 증폭기, SiGe 공정, 전압이득, 잡음지수, 입력 임피던스

### 1. 서 론

최근 무선통신 산업에 고주파 집적회로 소자들이 널리 사용되고 있다. 이러한 소자들의 사용 증

가로 인해 그 기능은 날로 향상되고 있으나, 이에 따라 집적도와 복잡도도 함께 증가하고 있다. 이러한 경향은 소자들의 가격 증가를 초래하는데, 그 중에서 고주파 집적회로 소자를 검사하는데 드는

---

\*애리조나주립대학교 전기공학과

\*\*안동대학교 전자공학과

비용이 소자 전체 생산비용의 40%를 차지하는 실정이다[1-3]. 그 이유는 대부분의 고주파 회로는 검사시 캘리브레이션 절차를 밟아야 하고 동시에 많은 검사가 힘들며, 검사해야 할 항목이 아날로그 소자보다 더 많을 뿐만 아니라 고가의 측정장비를 이용해야 하기 때문이다.

고주파 집적회로 소자들의 검사 비용을 줄이기 위한 상당한 연구에도 불구하고 검사시 어려움은 여전히 생산비용의 감소에 걸림돌이 되고 있다 [3-6]. 그 이유는 고주파 집적회로 소자들의 내부회로 구조 특성상 외부적으로 제어하고 관찰하는 것이 어려울 뿐만 아니라, 고주파 결함이 회로에 미치는 비선형 효과 등에 대한 예측이 어렵기 때문이다[1-2]. 이러한 문제점들을 해결하기 위한 적절한 방법으로 동일한 칩 위에 검사 회로를 삽입하여 고가 장비가 없어도 회로 그 자체의 성능이나 상태를 평가할 수 있는 BIST(자체내부검사) 기술이 연구되고 있다[1-8]. 실제로 고주파 집적회로 소자를 이루는 구성 요소들의 거폭 결함(catastrophic faults)이나 미세 결함(process variations) 등으로 인해 소자 전체가 제대로 동작을 안 하는 경우가 많이 발생한다. 그 이유는 고주파 집적회로를 이루는 대부분의 구성 요소들이 고주파에서 비선형 특성을 가지며 거폭 결함이나 미세 결함에 더 큰 영향을 받기 때문이다. 고주파 시스템 내부에서 발생한 거폭 결함과 미세 결함 등에 대한 검출과 진단도 고주파 자체내부검사 기술을 이용할 수 있다.

기존의 연구방법으로 점대점 통신 시스템을 검사하기 위해 스펙트럼 서명분석(spectral signature analysis) 방법을 이용한 자체내부검사 루프백(loopback) 기술을 들 수 있다 [3-4]. 이러한 검사방법은 측정이 용이하고 검사비용이 적게 드는 장점이 있는 반면, 시스템 내부전체에 대해 결함 검출 능력이 떨어지고, 스펙트럼 서명발생원리가 복잡하기 때문에 부가적인 디지털 신호처리 장치가 필요하다는 단점이 있다. R. Voorakaranam 등은 스펙트럼 서명분석 방법을 이용하여 900MHz 저잡음 증폭기에 대해 이득, 잡음지수 및 IIP3를 검사하는 방법을 제안하였다[5]. 이러한 검사 방법은 고가의 장비를 사용하지 않아 검사비용이 저렴한 반면 FASTest라고 불리는 고주파 실행 시스템과 같은 오프칩(off-chip) 서명 응답 평가장치를 필요로 한다.

본 논문에서는 802.11a 무선 근거리 통신망(wireless LAN)에 적용할 5.25GHz 저잡음 증폭기(LNA)를 위한 새로운 형태의 고주파 자체내부검사 회로의 설계 및 검사 기술을 제안한다. 이러한 검사기술은 고가 장비를 사용하지 않고도 전압이득, 잡음지수 및 입력 임피던스를 측정할 수 있다.

또한 저잡음 증폭기 회로내에 공정 오류로 인해 발생한 결함 검사에도 적용이 가능하다. 이러한 자체내부검사 회로는 1V의 공급전압에서 동작하도록 설계되어 있으며, 0.18 $\mu$ m SiGe HBT(High Mobility Transistor, 고 이동도 트랜지스터) 공정으로 제작되어 있다. 이러한 접근방법은 입력 임피던스 및 출력 전압 측정을 이용한다. 본 방법에서는 DUT(Device Under Test: 검사대상이 되는 소자)와 자체내부검사 회로가 동일 칩 상에 설계되어 있기 때문에 측정할 때 단지 디지털 전압계와 고주파 전압 발생기만이 필요하다.

## II. 접근 방법

저잡음 증폭기의 성능을 검사하는 전통적인 방법은 몇 종류의 고가 고주파 검사 장비를 이용하여 S 파라미터, 잡음지수 및 IIP3등을 측정한다. 그러나 본 연구에서 제안하는 자체내부검사 회로기술은 저잡음 증폭기의 중요사항을 측정하기 위해 고가의 외부 측정 장비를 사용하지 않고 저가의 온칩 자체내부검사 회로를 이용한다.

그림 1은 저잡음 증폭기의 동작특성을 측정하기 위해 본 연구에서 제안하는 측정 시스템을 나타낸 것이다. 이러한 시스템은 저잡음 증폭기와 고주파 자체내부검사 회로로 구성된 온 칩 회로부, 고주파 전압 발생기( $v_{in}$ ), 3개의 스위치(S1, S2, S3), 외부 50 $\Omega$  저항( $Z_L$ ) 및 2개의 교류 전압계(RMS Meter)로 구성되어 있다. 고주파 자체내부검사 회로는 검사용 증폭기 (TA; Test Amplifier)와 2개의 피크 검출기 (PD1; Peak Detector, PD2)로 구성되어 있다. 고주파 피크 검출기는 고주파 신호를 직류로 변화시켜주는 역할을 한다[7].

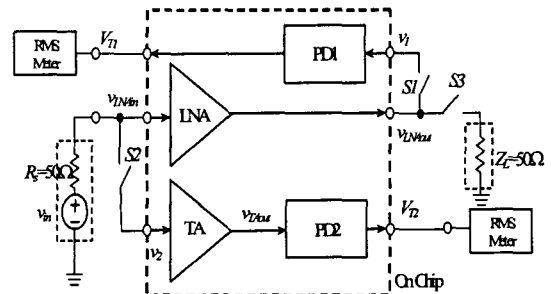


그림 1. 저잡음 증폭기의 동작 특성 측정 시스템  
Fig. 1. Set-up of a proposed test structure.

(1) 입력 임피던스 (Input Impedance)

그림 2는 그림 1의 블록도에서 저잡음 증폭기와 검사용 증폭기의 입력단에서 본 입력 임피던스에 대한 등가회로를 나타낸 것이다. 여기서 Z1과 Z2는 각각 저잡음 증폭기와 검사용 증폭기의 입력 임피던스를 나타낸 것으로, 실수부와 허수부를 가진다. 그림 1에서 스위치 2와 3을 닫고 스위치 1을 열었을 때 저잡음 증폭기의 임피던스를 측정할 수 있다.

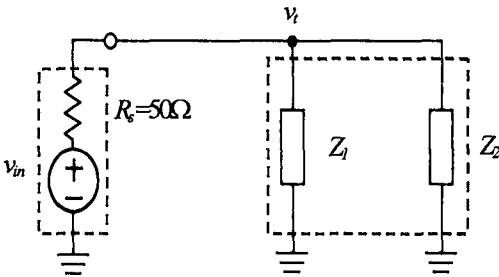


그림 2. 저잡음 증폭기와 검사용 증폭기의 입력임피던스에 대한 등가회로

Fig. 2. Equivalent circuit for the inputs of the LNA and test amplifier.

기본 측정원리는 그림 2에서 나타나 있듯이 소스 임피던스(Rs)와 입력 임피던스들(Z1 및 Z2)간의 변화를 측정한다. 즉, 그림 2의 등가회로에서 소스 임피던스의 값은 변하지 않고 고정되어 있기 때문에 그림 1에 나타난 검사용 증폭기를 이용하여 저잡음 증폭기 내부에 결합이 없을 경우와 결합이 있을 경우에 대해 그 입력임피던스의 변화를 관찰하고 측정한다. 회로내에 결합이나 공정상의 미세변동으로 인해 저잡음 증폭기의 입력임피던스 값에 변동이 있을 경우 그림 1에 나타난 피크 검출기 2의 출력 직류 전압 VT2를 측정하여 저잡음 증폭기의 입력임피던스의 변화를 관찰한다. 본 연구에서 제안하는 측정 방법을 증폭기 회로에 적용하기 위해 아래와 같은 두가지 경우를 고려하였으며, 측정은 5GHz와 5.25GHz 사이에서 수행하였고 검사용 증폭기 내부에서 발생할 수 있는 결합이나 미세변동은 없는 것으로 가정한다.

경우1: 결합이 없는 경우의 저잡음 증폭기

먼저 저잡음 증폭기 내부에 결합이 없는 경우 즉, 입력 정합이 잘 이루어져 있는 경우를 고려하자. 식 (1.1)과 같이 저잡음 증폭기와 검사용 증폭기의 입력 임피던스에 인가되는 이론적이 값을 그림 2로부터 유도할 수 있다. 검사용 증폭기는 50Ω의 입출력 정합 임피던스를 가지고 있으며, 식

(1.2)와 같이 출력 직류 전압 VT2를 원래의 입력 수준으로 증가시키기 위해 3의 이득을 가지도록 설계되어 있다. 자체내부검사 회로는 그림 1에 나타나 있듯이 출력 직류 전압 VT2를 측정한다.

$$|v_i| = \left| \frac{Z_1 // Z_2}{R_s + (Z_1 // Z_2)} \right| |v_{in}| = \left| \frac{Z_1}{2Z_1 + R_s} \right| |v_{in}| \quad (1.1)$$

$$V_{T2} = |v_{T2out}| + V_{O2} = |v_i| \times (G_2 \approx 3) + V_{O2} \\ = \left| \frac{Z_1}{2Z_1 + R_s} \right| |v_{in}| \times (G_2 \approx 3) + V_{O2} \quad (1.2)$$

여기서 |Z1|과 |Z2|는 저잡음 증폭기와 검사용 증폭기의 입력 임피던스 크기를 나타낸 것이고, G2는 검사용 증폭기의 전압이득을, V02는 피크 검출기 2의 직류 출력 전압을 나타낸 것이다. 저잡음 증폭기와 검사용 증폭기 내부에 결합이 없는 경우 각각의 입력 임피던스는 Re(Z1)>>Im(Z1)와 Re(Z2)>>Im(Z2)의 조건을 가지기 때문에 그들의 입력 임피던스의 크기는 다음과 같이 표현할 수 있다.

$$|Z_1| = \sqrt{[\text{Re}(Z_1)]^2 + [\text{Im}(Z_1)]^2} \approx \text{Re}(Z_1) \quad (1.3)$$

$$|Z_2| = \sqrt{[\text{Re}(Z_2)]^2 + [\text{Im}(Z_2)]^2} \approx \text{Re}(Z_2) \quad (1.4)$$

따라서 식 (1.1)-(1.4)를 이용하여 자체내부검사 회로에 의해 측정된 다음과 같은 저잡음 증폭기의 입력 임피던스를 유도할 수 있다.

$$|Z_{1B}| = R_s \frac{K_1}{1 - 2K_1} [\Omega] \quad (2.1)$$

여기서 K1=G02/G2이고 G02는 입력 정합 검사에 의해 측정된 전압이득을 나타낸다.

$$G_{02} = \frac{V_{T2} - V_{O2}}{|v_{in}|} \quad (2.2)$$

경우2: 결합이 있는 경우의 저잡음 증폭기

저잡음 증폭기는 제작 후 spot 결합(제작된 회로의 어느 한 부분에 점 형태로 존재하는 결합으로 회로의 동작에 치명적인 영향을 미칠 수 있다)으로 인해 저항성 단락이나 개방 결합과 같은 거품결합

(catastrophic faults)이 발생할 수도 있고 예기치 않은 공정변수들의 미세변동과 같은 소폭결합(parametric faults)이 발생할 수도 있다[1-2, 4]. 이러한 경우에 저잡음 증폭기의 입력 정합 특성이 달라지기 때문에 입력 임피던스의 크기에 어떤 변화가 발생한다. 측정된 출력 전압이  $\overline{V_{T2}} > V_{T2}$  (여기서  $\overline{V_{T2}}$ 는 결함이 있는 경우에 대한  $V_{T2}$ 의 수식 표현을 대표한다)일 때, 식 (2.1)은 식 (3)과 같은 표현이 가능하다.

$$|Z_{1B}| \leq R_s \frac{K_1}{1-2K_1} [\Omega] \quad (3)$$

여기서  $|Z_{1B}|$ 는 결함이 있는 경우에 대한  $|Z_{1B}|$ 의 수식 표현을 대표한다.

또한 측정된 출력 전압이  $\overline{V_{T2}} \leq V_{T2}$  일 경우 식 (2.1)은 식 (4)와 같이 표현할 수 있다.

$$|Z_{1B}| \leq K_1 (2|Z_{1B}| + R_s) [\Omega] \quad (4)$$

(2) 전압 이득 (Voltage Gain)

경우1: 결함이 없는 경우의 저잡음 증폭기  
저잡음 증폭기의 전압이득은 그림 1에서 스위치 2와 3을 열고 스위치 1을 닫았을 때 측정이 가능하다. 이러한 경우 피크 검출기 1의 출력직류 전압  $V_{T1}$ 을 측정하여 전압이득을 유도할 수 있다.

$$V_{T1} = G_{1B} |v_{LNmin}| + V_{01} \quad (5)$$

여기서  $V_{01}$ 은 피크 검출기 1의 직류 출력 전압을 나타낸다.

또한 그림 1로부터 식 (6)을 얻는다.

$$|v_{LNmin}| = \frac{|Z_{1B}|}{R_s + |Z_{1B}|} |v_{in}| \quad (6)$$

그러므로, 식 (5)와 (6) 으로부터 자체내부검사 회로를 이용해서 측정된 저잡음 증폭기의 전압이득을 유도할 수 있다.

$$G_{1B} = \frac{V_{T1} - V_{01}}{|v_{LNmin}|} = \frac{R_s + |Z_{1B}|}{|Z_{1B}|} G_{01} \quad (7.1)$$

여기서  $G_{01}$ 은 이득 검사에 의해 측정된 전압이득을 나타낸다.

$$G_{01} = \frac{V_{T1} - V_{01}}{|v_{in}|} \quad (7.2)$$

경우2: 결함이 있는 경우의 저잡음 증폭기  
결함이 있는 경우에 대해 측정된 출력 전압이  $\overline{V_{T2}} > V_{T2}$ 일 때 식 (7.1)은 식 (8.1)과 같이, 측정된 출력 전압이  $\overline{V_{T2}} \leq V_{T2}$ 일 때는 식 (8.2)와 같이 각각 표현할 수 있다.

$$\overline{G_{1B}} \leq \frac{|Z_{1B}|_{min} + R_s}{|Z_{1B}|_{min}} G_{01} \quad (8.1)$$

$$\overline{G_{1B}} \leq \frac{|Z_{1B}| + R_s}{|Z_{1B}|_{max}} G_{01} \quad (8.2)$$

(3) 잡음지수 (Noise Figure)

잡음지수에 대해 문헌[4]에 알려진 수식은 다음과 같다.

$$NF = 1 + \frac{N_2}{GN_1} \quad (9)$$

여기서  $G$ 는 증폭기 전력이득,  $N_1$ 은 증폭기의 소스 저항에 의한 잡음전력,  $N_2$ 는 자연적으로 발생하는 출력 잡음을 나타낸다.

경우1: 결함이 없는 경우의 저잡음 증폭기  
입력 임피던스와 전압이득 측정으로부터 저잡음 증폭기에 결함이 없거나 회로 동작에 영향을 미치지 않을 정도의 공정변수의 변동이 있을 경우 자체 내부검사 회로에 의해 측정된 잡음지수는 저잡음 증폭기의 설계사양에 의해 요구되는 잡음지수를 이용하여 다음과 같이 나타낼 수 있다.

$$NF_B = 1 + \frac{G_0}{G_B^2} (NF_0 - 1) = 1 + \left\{ \frac{|Z_{1B}|}{[R_s + |Z_{1B}|]} \right\}^2 \cdot \frac{G_0}{G_{01}^2} (NF_0 - 1) \quad (10)$$

여기서  $G_0$ 와  $NF_0$ 는 각각 설계사양에서 요구되는 전력이득과 잡음지수를 나타낸 것이다.

경우2: 결합이 있는 경우의 저잡음 증폭기  
 결합이 있는 경우에 대해 식 (10)은 측정된 출력 전압이  $\overline{V_{T2}} > V_{T2}$  일 때 식 (11)과 같이 표현할 수 있다.

$$\overline{NF_B} \geq 1 + \frac{|Z_{1B}|_{\min}^2 G_0}{(|Z_{1B}|_{\min} + R_s)^2 G_{01}^2} (NF_0 - 1) \quad (11)$$

또한 측정된 출력 전압이  $\overline{V_{T2}} \leq V_{T2}$  일 때는 식 (12)와 같이 표현할 수 있다.

$$\overline{NF_B} < 1 + \frac{|Z_{1B}|_{\min}^2 G_0}{(|Z_{1B}|_{\min} + R_s)^2 G_{01}^2} (NF_0 - 1) \quad (12)$$

### III. 결합 모델

본 논문에서는 저잡음 증폭기의 구성 요소인 쌍극성 트랜지스터, 저항, 커패시터 및 인덕터에 대해 다양한 거품 결합 모델과 미세 결합 모델을 고려하였다[1-2]. 대표적인 예로 제작된 회로의 어느 한 부분에 점 형태로 존재하여 회로의 동작에 치명적인 영향을 미치는 spot 결합이 고려되어 있다. 쌍극성 트랜지스터로부터 발생할 수 있는 결합으로는 베이스-에미터 간, 베이스-콜렉터간 및 콜렉터-에미터간의 단락결합과 베이스 개방결합을 들 수 있다. 저항을 포함하여 수동 소자들에 대한 결합모델은 참고문헌[1-2]에 언급되어 있다. 또한 능동소자와 수동소자에 대해  $\pm 10\%$ 에서  $\pm 50\%$ 까지의 미세변동을 고려하였다. 총 148개의 서로 다른 결합 모델중에 28개의 거품 결합과 120개의 미세결합이 고려되어 졌다.

### IV. 저잡음 증폭기 및 고주파 BIST 회로 분석

본 연구에서 설계한 저잡음 증폭기는 802.11a에 응용하기 위해 저전압에서도 높은 이득과 낮은 잡음지수를 가지도록 첫째 단과 다음 단간에 교류 결합 특성을 가진 2단 구조의 CE-CE(공통 에미터-공통 에미터) 토폴로지를 이용하였다. 그림 3은 설계한 저잡음 증폭기 회로를 나타낸 것이다. 전체 회로는 4개의 HBT(High Mobility Transistor; 고이동

도 트랜지스터), 5개의 인덕터, 5개의 커패시터 및 6개의 저항으로 구성되어 있으며, 단일 칩내에 설계되었다. 그리고 저전압 밴드갭 참조 구조(band-gap reference) 바이어스 회로가 각 단계에 바이어스 전류를 공급하기 위해 사용되었다. 이러한 회로는 온도나 기타 다른 외부 영향에 상당히 안정(stable)하며, 저전압 응용에 적합하다. HBT Q3과 Q4는 각각 약 0.84V의 베이스-에미터 전압 VBE에 바이어스 되어있다. Decoupling 커패시터 C5는 바이어스 전압으로부터 발생하는 고주파 잡음을 바이패스 시키기 위해서 사용하였다.

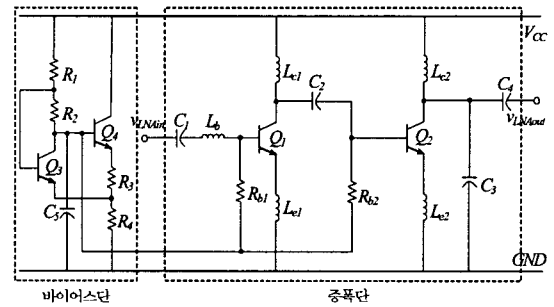


그림 3. 설계된 5.25GHz 저잡음 증폭기 회로도  
 Fig. 3. Schematic diagram of 5GHz LNA.

그림 4는 고주파 자체내부검사 회로를 나타낸 것이다. 이러한 회로는 검사용 증폭기와 두 개의 피크 검출기로 구성되어 있다. 그림 4에는 피크 검출기 2에 대한 회로만을 표현해 놓았는데 그림 1에 표현된 피크 검출기 1도 같은 구조로 설계되어 있다. 바이어스단은 저잡음 증폭기와 마찬가지로 저전압, 저전력 동작을 위해서 저전압 밴드갭 참조 구조를 가진다. 인덕터 Lc01은 임출력 임피던스 정합을 위해 사용되었으며, 바이어스 저항 R05와 R06는 트랜지스터 Q04가 정류회로로서 활성영역에서 동작하도록 사용하였다.

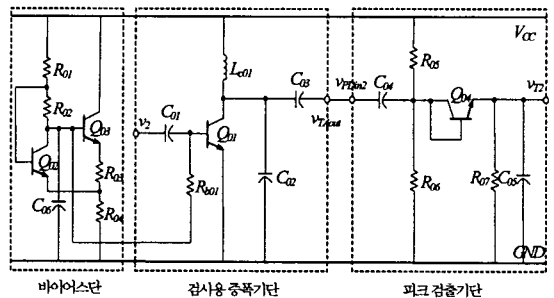
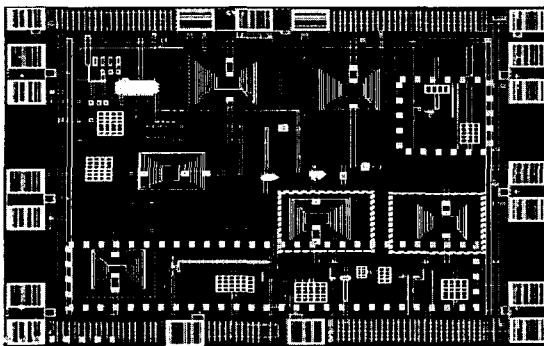


그림 4. 설계된 고주파 자체내부검사 회로  
 Fig. 4. Schematic diagram of BIST.

이러한 베이스-콜렉터 다이오드 결합구조는 순방향 바이어스시 베이스에 축적되는 소수 전하량이 아주 적기 때문에 고주파 입력신호의 정류작용에 유리한 특성을 가진다[8]. 피크 검출기 출력전압의 리플을 최소로 줄이기 위해 R07와 C05는 큰 값을 선택하였다.

그림 5는 고주파 자체내부검사 회로를 가진 저잡음 증폭기에 대한 레이아웃을 나타낸 것으로, 다이(die) 면적은 1.45 mm×1.45 mm를 차지한다. 6개의 인덕터들이 대부분의 면적을 차지하며, 이들은 3μm의 두께를 가진 최상위(top) 금속으로 레이아웃 되어있다. 입출력 패드들은 프로브 스테이션을 이용하여 웨이퍼 상에서 측정을 할 수 있도록 GSG (Ground- Signal-Ground) 구조로 레이아웃 되어있다. 신호가 지나갈 선들은 상호결합의 영향을 최소화 줄이기 위해 거리를 가능한한 멀리하였고, electromigration 조건을 만족시키기 위해 충분히 넓게 하였다. 접지선들은 접지쪽으로 낮은 임피던스 경로를 제공하기 위해 넓게 하였다. 기판에서 발생하는 잡음을 최소화 하기 위해 각각의 인덕터와 트랜지스터 주위를 접지 보호 링 (guard rings) 하여 기판과 연결하였다. 사용된 커패시터는 높은 선택도를 가진 MIM (Metal- Insulator-Metal)구조이며, Tantalum nitride 박막형 저항을 사용하였다.



BIST block

그림 5. 설계된 고주파 자체내부 검사 회로와 저잡음 증폭기에 대한 레이아웃

Fig. 5. Layout of fault-free LNA with BIST circuit.

V. 결 과

측정을 위해 5GHz의 주파수에서 100mV~180mV의 진폭을 가진 고주파 입력전원이 사용되었다. 측정된 출력 직류 전압(VT1과 VT2)은 피크

검출기 1과 2가 정상상태의 직류값을 제공하기 위해 40ns의 정착시간(settling time) 이후에 측정되었고, 이를 위해 상용의 교류 전압계가 사용되었다.

그림 6(가)와 (나)는 설계된 저잡음 증폭기의 내부에서 발생한 단락이나 개방 결함과 같은 거폭 결함을 포함하여 공정상의 미세 결함들에 대한 출력 직류 전압의 결과를 나타낸 것이다. 결함이 없는 저잡음 증폭기에 대한 출력 직류 전압 VT1과 VT2는 각각 445mV와 180mV를 보였다. 그림6(가)에서도 알 수 있듯이 거폭 결함들의 대부분은 VT2의 변화에 대해 더 낮은 값의 VT1에 집중되어 나타나는 현상을 보였다. 또한 저항과 트랜지스터로부터 발생한 결함들을 결함이 없는 경우와 비교해 볼 때 VT1이 훨씬 더 왼쪽부분에 집중되어 나타나는 현상을 보였다. 이러한 결과는 낮은 전압의 VT1이 측정될 경우 저항과 트랜지스터에서 발생한 결함들임을 암시한다. 이 결과들로부터 알 수 있듯이 본 연구에서 제안하는 자체내부검사 방식이 다양한 종류의 결함을 검출하는데 적합함을 보여준다. 그림 6(나)는 미세 변동에 대한 결과를 나타낸 것으로, 이러한 결함들은 거폭 결함들이 가지는 경향에 비해 상대적으로 작은 변동을 보였고, 결함이 없는 결과값 근처에 집중되어 나타남을 알 수 있다.

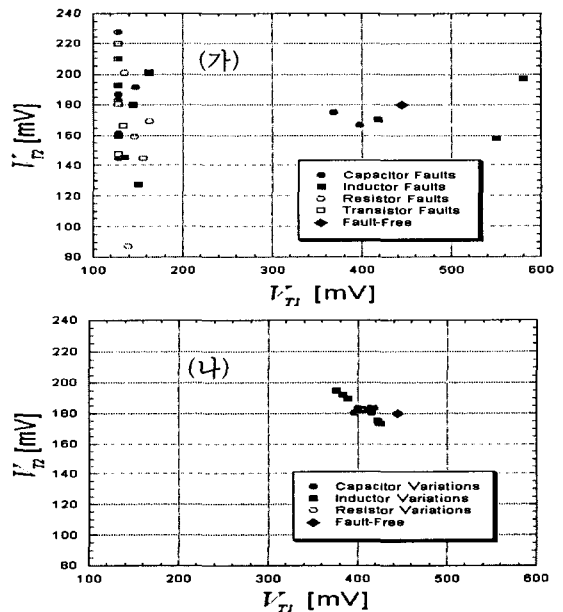


그림 6. 출력 직류 전압 VT1 대 VT2에 대한 결과: (가) 거폭 결함 (나) 미세 결함

Figure 6. Scatter Plots of Transient DC Voltages for(A) Catastrophic Faults and (B) Parametric Variations.

표 1은 그림 6에서 도시된 결과들 중 제작후 실제 회로에서 발생하기 쉬운 몇가지 대표적인 결함들에 대해 VT1과 VT2 전압값에 대한 부분적인 결과들을 나열한 것이다. 표에서 트랜지스터 Q1과 인덕터 Lb에서 발생할 수 있는 결함들이 고려되어 있다. 이러한 결과들은 표 2에서 언급하겠지만 저잡음 증폭기의 입력 임피던스의 크기, 전압이득 및 잡음지수를 얻는데 사용된다. 표 1로부터 알 수 있듯이 결함이 없는 경우에 대한 값은 결함이 있는 값들에 비해 현저한 차이를 보였다.

표 1. 자체내부검사 회로에 의해 얻어진 VT1과 VT2  
Table 1. Measured VT1 and VT2 by BIST.

측정전압		
결함	$V_{T1}$ [mV]	$V_{T2}$ [mV]
결함이 없는 경우	445.0	180.0
$Q_1$ 베이스 OF*	127.3	209.6
$Q_1$ 베이스-에미터 SF*	127.3	220.0
$Q_1$ 에미터-콜렉터 SF	155.2	144.6
$L_b + 30\%$	389.3	194.8
$L_b + 40\%$	383.5	192.0
$L_b + 50\%$	375.8	189.8

표 2는 표 1에서 열거된 결과들을 이용하여 저잡음 증폭기의 입력 임피던스의 크기, 전압이득 및 잡음지수를 구한 것이다. 좋은 입력 정합 조건에서 저잡음 증폭기는  $Re(Z_1)=50\Omega$ 과  $Im(Z_1)=0$ 를 가져야 한다. 그러나 공정변화로 인한 미세결함 측정결과로부터  $Re(Z_1)=45\pm 10\Omega$ 의 값도 증폭기 동작에 영향을 미치지 않는 허용 값의 범위로 조사되었다. 표 2에 열거되어 있듯이 결함이 없는 저잡음 증폭기의 경우, 제안된 자체내부검사 방법은 기존의 외부 고가 장비를 이용한 검사방법에 비해 입력 임피던스, 전압이득 및 잡음지수에 대해 각각 4% 이하의 매우 작은 오차를 보였다. 이러한 결과들은 본 연구에서 제안하는 자체내부검사 방법이 저잡음 증폭기의 성능 검사에 적합함을 암시한다. 기존의 검사방법은 결함이 없는 경우와 결함이 있는 경우 간에 현저한 차이점을 보였다. 반면, 본 연구에서 제안하는 자체내부검사 방법은 기존의 검사방법을 이용해서 얻은 결과와는 약간의 차이를 보였으나, 전체적으로는 같은 경향을 보였다. 그러므로 본 연구에서 제안하는 자체내부검사 방법은 훨씬 더 적은 비용으로 기존의 검사방법과 같은 결함 검출능력(fault coverage)을 보임을 알 수 있다.

표 2.  $|Z_1|$ ,  $G_1$  및 NF에 대한 비교 결과  
Table 2. Compared results for  $|Z_1|$ ,  $G_1$  and NF.

측정방법	기존의 검사방법			제안된 자체 내부검사방법		
	$ Z_1 $ [ $\Omega$ ]	$G_1$ [dB]	NF [dB]	$ Z_{in} _{max}$ [ $\Omega$ ]	$G_{1B(max)}$ [dB]	$NF_{B(min)}$ [dB]
Fault-free	40.26	17.15	2.773	41.76	16.89	2.904
$Q_1$ Base OF	92.87	-75.84	88.06	70.88	-44.44	61.11
$Q_1$ B-E SF	137.0	-28.83	26.28	87.50	-44.60	61.27
$Q_1$ E-C SF	24.49	2.28	7.496	33.28	-2.190	18.91
$L_b + 30\%$	53.38	16.18	2.956	49.01	14.95	3.960
$L_b + 40\%$	57.35	16.05	3.035	51.70	14.67	4.130
$L_b + 50\%$	61.69	15.90	3.120	54.23	14.34	4.330

본 연구에서 제안하는 자체내부검사 방법을 이용한 결과 거품 결함들에 대해서는 100%의 결함 검출능력을, 미세 변동들에 대해서는 89%의 결함 검출능력을 보였다. 표 2에 나타나 있듯이 본 연구에서 제안하는 검사방법과 기존의 검사방법간에 매우 적은 오차를 확인할 수 있었다.

## VI. 결론

본 논문은 5GHz 저잡음 증폭기의 전압이득, 잡음지수 및 입력 임피던스를 측정할 수 있는 새로운 형태의 저가 고주파 BIST(자체내부검사) 회로 설계 및 검사 기술을 제안하였다. 이러한 방법은 입력 임피던스 정합과 출력 전압 측정을 이용하였다. BIST 회로는 1V의 공급전압에서 동작하도록 설계되었으며, 0.18 $\mu$ m SiGe 공정으로 제작되었다. BIST 회로는 검사용 증폭기와 두 개의 피크 검출기로 구성되었다. 본 방법에서는 저잡음 증폭기와 BIST 회로가 동일 칩 상에 설계되었기 때문에 측정할 때 단지 디지털 전압계와 고주파 전압 발생기만이 필요하였다. BIST 회로가 차지하는 면적은 저잡음 증폭기가 차지하는 전체면적의 약 18%에 불과하였다. 우리는 본 연구에서 제작된 BIST 회로가 기존의 고가 검사 장비 대신 고주파 회로의 결함 검사나 성능검사에 적용될 수 있으리라 기대한다.

## 참고문헌

- [1] J. -Y. Ryu, B. C. Kim, S. -T. Kim, and V.

Varadarajan "Novel Defect Testing of RF Front End Using Input Matching Measurement," 9th IEEE International Mixed-Signal Testing Workshop, vol. 9, pp. 31-34, June 2003.

- [2] D. Lupea, U. Pursche and H. -J. Jentschel, "RF-BIST: Loopback Spectral Signature Analysis," IEEE Proceedings of the 2003 Design, Automation and Test in Europe Conference and Exhibition, pp. 478-483, March 2003.
- [3] D. Lupea, U. Pursche and H.-J. Jentschel, "Spectral Signature Analysis-BIST for RF Front-Ends," Advances in Radio Science, pp. 155-160, 2003.
- [4] J. Dabrowski, "BiST Model for IC RF-Transceiver Front-End," 2003 Proceedings of the 18th IEEE International Symposium on DEFECT and FAULT TOLERANCE in VLSI SYSTEMS, pp. 295-302, November 2003.
- [5] R. Voorakaranam, S. Cherubal and A. Chatterjee, "A Signature Test Framework for Rapid Production Testing of RF Circuits," Proceedings of the 2002 Design, Automation and Test in Europe Conference and Exhibition, pp. 186-191, March 2003.
- [6] B. R. Veillette and G. W. Roberts, "A Built-in Self-Test Strategy for Wireless Communication Systems," Proceedings of the 1995 International Test Conference, pp. 930-939, October 1995.
- [7] E. P. Vandamme, M. P. Schreurs, and C. van Dinther, "Improved Three-Step De-Embedding Method to Accurately Account for the Influence of Pad Parasitics in Silicon On-Wafer RF Test-Structures," IEEE Tran. Electronic Devices, Vol. 48, No. 4, pp. 137-142, April 2001.
- [8] K. C. Craig, S. P. Case, R. E. Neese and C. D. DePriest, "Current and Future Trusting in Automated RF and Microwave Testing," IEEE, pp. 183-, 1994.

저자소개

류지열(Jee-Youl Ryu)



1993년 부경대학교 전자공학과 졸업(공학사)  
1997년 부경대학교 전자공학과 졸업(공학석사)  
2000년~현재 에리조나 주립대학교 전기공학과 박사과정

※ 관심분야 : 고주파 집적회로 설계 및 검사, 모놀로틱 마이크로웨이브 집적회로 설계 및 검사, 아날로그 집적회로 설계 및 검사, 수동소자 모델링 및 검사 알고리즘 개발 및 MEMS 기술

노석호(Seok-Ho Noh)



1982년 한양대학교 전자공학과 졸업(공학사)  
1990년 일본 동경공업대학교 물리정보공학 졸업(공학석사)  
1993년 일본 사이다마대학교 생산정보공학 졸업(공학박사)

1993년 3월~1998년 2월 한국전자통신연구소 위성방송시스템연구실 선임연구원  
1998년 3월~현재 안동대학교 전자정보산업학부 전자공학전공 부교수

※ 관심분야 : 디지털방송시스템, DSP, 반도체 회로 설계 및 검사

박세현(Se Hyun Park)

1980년 경북대학교 전자공학과 학사  
1982년 경북대학교 전자공학과 석사  
1985년 아주대학교 전자공학과 박사  
1997년 국민 포장 수여  
현재 안동대학교 전자정보산업학부 교수  
1997년~1999년 국립 안동대학교 공과대학 학장  
1999년~2000년 미시간 주립대학 전기컴퓨터공학과 겸임 교수  
1993년 3월~현재 안동대학교 전자정보산업학부 전자공학전공 교수