

A Study on the Estimating Locations of Faults on Distribution Power Systems

金美映[†] · 吳龍澤^{*} · 盧大錫^{**}

(Mi-Young Kim · Yong-Taek Oh · Dae-Seok Rho)

Abstract - The Conventional approach for estimating the locations of transmission line shunt faults has been to measure the apparent impedance to the fault from a line terminal and to convert the reactive component of the impedance to line length. But, these methods do not adequately address the problems associated with the fault location on distribution systems. This thesis presents a technique that estimates the location of shunt fault on a radial distribution system that has several single and multiphase laterals. Tapped loads and non-homogeneity of the distribution system are take into account. The developed technique, which can handle shunt faults was tested to evaluate its suitability. Results from computer simulation of faults on a model of a 25KV distribution lines like real system are presented. The results approved that the proposed technique works well for estimating the locations of the distribution line shunt faults.

Key Words : Distribution Systems, Location of faults, Load Taps, Load Modelling

1. 서 론

최근 전력계통의 급격한 성장은 선로의 규모 및 전체 길이를 크게 증가 시켰으며, 각 선로의 노출에 따른 선로 고장은 자주 발생하고 있다. 고장원인은 주로 자연재해인 폭풍, 낙뢰, 진눈개비에 의해 발생하고 조류나 외부 수목 접촉에 의한 절연파괴나 단락사고를 유발한다.

단상 지락사고와 같은 병렬고장은 다상 사고에 비하여 자주 발생하는 사고로서 주목 받고 있다. 대다수의 경우에 전기 사고는 수용가에게 전기 공급을 복구하기 전에 보수하여야만 기계적인 손실을 최소화할 수 있다. 선로의 고장복구는 고장위치가 현저하게 정확도를 갖도록 산정함으로써 신속하게 처리할 수 있다. 그러므로 선로고장의 위치를 정확하게 산정하는 방법은 전기 공급 회사의 기술자나 연구 개발자에게 주요 관심사로 대두되었다. 지금까지 기존의 연구 개발자들은 선로가 장거리로서 물리적으로 확인해야 할 시간 소요가 많고, 전력계통에서 선로 사고에 의한 영향이 비교적 큰 송전선로의 고장위치 산정에 관심을 가져왔다. 최근에는 더욱 경쟁력 있고 신뢰성 있는 전원 공급의 필요성을 인식하고, 많은 영향을 미치는 배전선로의 고장 위치 산정 방법에 대한 연구가 주요 관심사로 대두되어 지고 있다.

본 연구에서는 선로단에서 측정된 기본 주파수 전압과 전류를 사용하여 배전계통의 고장위치를 검출하는 방법을 제시

하고 알고리즘의 정확도를 개선하기 위한 방법으로 중간부하 및 고장저항의 영향을 최소화하는 방법을 제안한다. 구체적으로 말하면, 2장에서는 데이터를 취득하고 고장판정을 하여 사고유형별 배전계통의 고장위치를 검출하는 알고리즘을 제시하고 3장에서는 실제계통과 유사한 25KV 모의 배전계통에 단상 지락고장 및 병렬고장을 유형별로 상정하여 시뮬레이션함으로써 제안한 알고리즘의 효용성을 입증하였다.

2. 배전계통 고장위치 검출 알고리즘

최근까지 추진되어 온 고장위치 검출 방법들은 선로단에서 기본 주파수 전압과 전류를 활용하여 송전선로의 고장위치를 검출하여 왔다. 그러나 배전선로에서 고려하여야 할 선로의 비동질성(Non-homogeneity)에 대하여 고려하지 못하고 있다. 또한, 방사상 배전선로에서 고장위치를 검출할 경우 고장 저항 및 중간 분기 부하는 심각한 오차를 발생시킬 수 있다.

본 연구에서는 방사상 배전계통에서 발생하는 병렬고장의 위치를 산정하는 간단하고 정확하며, 실제적인 방법을 제안한다. 기존에 연구한 방법과 유사하게 선단에서 측정된 기본 주파수 전압과 전류를 사용하여 선로단에서 고장까지의 피상적인 위치를 고장시의 상전압과 상전류로부터 임피던스를 계산하고, 리액티브 요소로 변환하여 최종적으로 단위 길이인 선로 길이로 환산하는 과정으로 계산한다. 또한 중간 부하와 선로의 비동질성을 고려한다. 그림 1과 같은 단선도로 구성된 배전계통에서 고장이 발생한 경우를 가정한다. 배전계통은 등가 전원 G와 노드 M과 N사이의 선로로 구성되며, 각 노드에 부하들이 중간에 분기되고 각 노드 사이에 비동질의 선로 정수 형태로 이루어진다. 그림 2의 블록선도는 제안한 방법의 개요로서 아래와 같은 과정으로 수행한다.

[†] 교신저자, 正會員 : 韓國技術大 研究員 · 碩士過程
E-mail : fssp@kut.ac.kr

^{*} 正會員 : 韓國技術大 工大 電氣工學科 正教授 · 工博

^{**} 正會員 : 韓國技術大 工大 電氣工學科 助教授 · 工博
接受日字 : 2004年 8月 26日
最終完了 : 2004年 10月 27日

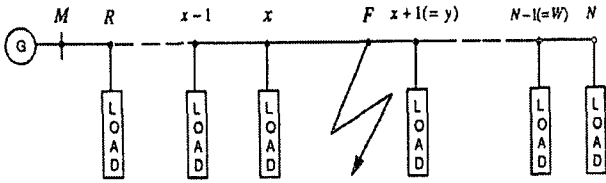


그림 1 고장점 F의 배전선로 단선도
 Fig. 1 The Single Line Diagram of A Distribution Line Experiencing A Fault at F

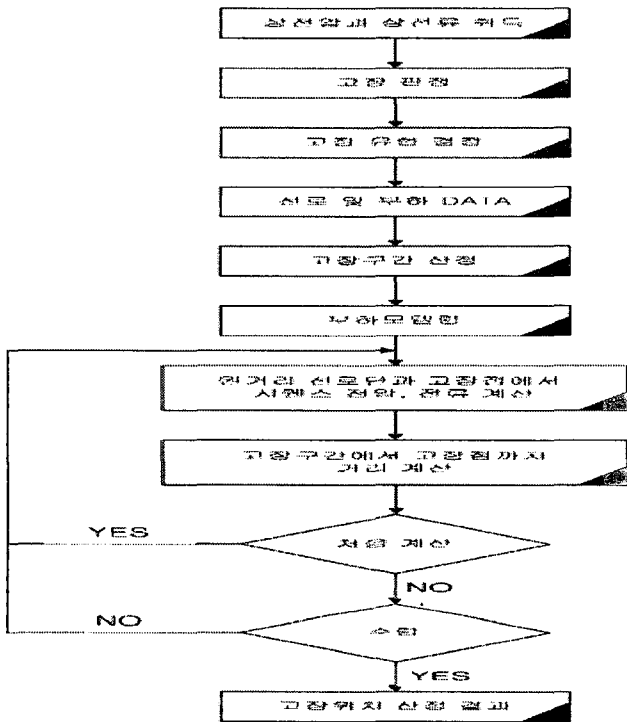


그림 2 고장위치 산정 알고리즘의 블록도
 Fig. 2 Block Diagram of Estimating for the Location of the Fault

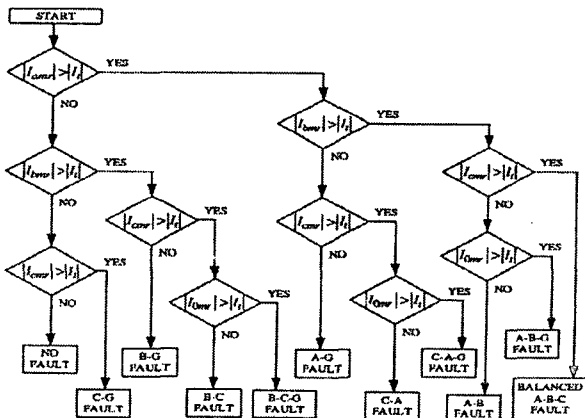


그림 3 고장상 및 고장유형 결정 플로우차트
 Fig. 3 Flowchart for Determining the Fault Type and the Identity of Faulted Phases

2.1 Data 취득 및 고장판정

고장이 감지될 경우 M 노드에서 고장전 전압과 전류의 기본 주파수 측정값을 저장한다. 고장시에 M 노드에서 전압과 전류의 기본 주파수 전압과 전류를 계산하고, 지정된 시간 경과후에 고장 유형을 결정하기 위하여는 실시간으로 행하여져야 하며 그림 3과 같이 수행한다. 고장전 자료와 고장시의 자료 및 선로와 부하정수들은 고장위치를 계산하기 위해 미리 취득한다.

2.2 피상 고장구간 계산

고장전과 고장동안 노드 M에서 시퀀스 전압과 전류는 산정한 상전압과 전류로부터 아래 식으로 계산한다. 선로정수와 고장유형, 시퀀스 전압과 전류를 이용하여 노드 x와 y(x+1)노드 사이에 고장 구간이 있음을 판정한다.

$$Z_{m1} = \frac{V_{am}}{I_{amr}} \quad (1)$$

$$X_{m1} = \text{Im}(Z_{m1}) \quad (2)$$

단, Z_{m1} : 노드 M에서 고장점까지 임피던스

X_{m1} : 노드 M에서 고장점까지 리액턴스

노드 M에서 노드 R까지 첫 구간에서 수정한 리액턴스를 계산하는 식은 아래와 같다.

$$X_{mr}^m = X_{1mr} + \frac{X_{0mr} - X_{1mr}}{3} \quad (3)$$

단, X_{0mr} : 노드 M과 R사이 구간의 영상 리액턴스

X_{1mr} : 노드 M과 R사이 구간의 정상 리액턴스

만일 수정한 리액턴스가 피상리액턴스 보다 적다면 노드 R이외에 고장이 발생한 경우이다. 두 번째 구간의 수정한 리액턴스를 식 (3)으로 계산하고 첫 번째 구간에서 계산한 값과 더하여 수정한다. 만일 수정한 리액턴스가 피상 리액턴스 보다 적다면 고장은 첫 번째 두 번째 구간 이외에 있다. 반복적으로 식 (3)을 계산하고 계속 비교하여 수정 리액턴스가 피상리액턴스 보다 큰 경우 까지 반복하여 피상적인 고장구간 위치를 노드 x와 x+1(=y)사이 구간으로 결정한다. B상 지락사고와 C상 지락사고에 대한 피상 위치 결정도 마찬가지로 결정한다.

B상과 C상 지락 사고에 대하여는 아래식과 같다

$$Z_{m2g} = \frac{V_{bm} - V_{cm}}{I_{bmr} - I_{cmr}} \quad (4)$$

$$X_{m2g} = \text{Im}(Z_{m2g}) \quad (5)$$

단, Z_{m2g} : 노드 M에서 고장까지 피상임피던스

X_{m2g} : 노드 M에서 고장까지 피상리액턴스

단상 지락사고와 마찬가지로 피상 고장위치 결정방법은 유사하지만 수정한 리액턴스를 계산하여 비교하는 대신에 각 선로 구간의 정상 리액턴스만 사용하여 계산한다. 상간 단락사고의 경우는 2상 지락사고와 동일한 방법으로 결정한다.

평형 3상 사고에 대하여는 아래와 같이 계산한다.

$$Z_{m3} = \frac{V_{1m}}{I_{1mr}} \quad (6)$$

$$X_{m3} = Im(Z_{m3}) \quad (7)$$

단, Z_{m3} : 노드M에서 고장까지 정상분 피상임피던스
 X_{m3} : 노드M에서 고장까지 정상분 피상리액턴스

2상 지락사고와 유사한 방법으로 고장점 피상 위치를 결정한다.

2.3 부하 모델링

노드 x까지 모든 부하는 독립적으로 고려하고, 고장노드 F 이외의 부하는 원거리 선로단 N의 부하로 통합하여 간주한다. 부하들은 전압의존형으로 모델링하고, 전압 어드미턴스 관계를 나타내는 부하정수는 고장전 전압과 전류로부터 계산한다.

정적인 부하 모델은 전압 의존형으로 식 (8)과 같이 모델링한다.

$$Y_r = (G_r | V_r |^{n_p-2} + jB_r | V_r |^{n_q-2}) \quad (8)$$

단, Y_r : 부하 어드미턴스
 G_r : 부하 컨덕턴스의 비례정수
 B_r : 부하 서셉턴스의 비례정수

만일 부하 어드미턴스가 고장전 전압에 의해 측정되고 n_p, n_q 가 결정되면 G_r 과 B_r 은 결정할 수 있다. 부하의 형태에 따라 n_p, n_q 은 아래와 같이 결정된다.

- $n_p = n_q = 0$ 정전력 부하
- $n_p = n_q = 1$ 정전류 부하
- $n_p = n_q = 2$ 정임피던스 부하

단상 부하는 고장 임피던스를 갖는 단상 지락사고와 유사하게 부하 임피던스를 모델링하고 3상 부하는 평형 부하로 가정하고, 평형 3상 고장처럼 모델링한다.

노드 x와 x+1 사이에 고장 위치가 생길 수 있는 피상 위치가 선정되면 노드 x까지 각 노드에 고장전 부하들을 아래 식으로 계산한다.

$$\begin{aligned} \text{노드 R에 부하} &= (\text{노드 R에 연결 부하/ 전체 연결 부하}) \\ &\times \text{전체 고장전 부하} \end{aligned} \quad (9)$$

각 노드에 고장전 전류와 전압을 산정하기 위해 배전선로 구간이 짧으므로 4단자 분포장수를 계산하면 아래식과 같이 간략화하여 유도할 수 있다.

$$\begin{bmatrix} V_r \\ I_{rm} \end{bmatrix} = \begin{bmatrix} 1 & B_{mr} \\ C_{mr} & -1 \end{bmatrix} \begin{bmatrix} V_m \\ I_{mr} \end{bmatrix} \quad (10)$$

단, $B_{mr} = -Z^0 \gamma L$, $C_{mr} = \gamma L / Z^0$
 γ_{mr} : 단위 길이당 전파정수
 L_{mr} : 구간 길이, Z_{mr}^0 : 구간 썬지 임피던스

노드 R에 부하 전류는 단상, 3상 부하에 따라 아래와 같은 과정으로 유도한다. 단상부하인 경우 식 (9)에서 배분한 부하의 피상전력으로부터 부하의 임피던스를 계산하고 아래 식으로 노드 R에 전류를 계산한다.

$$I_{0r} = I_{1r} = I_{2r} = \frac{V_{0r} + V_{1r} + V_{2r}}{3Z_r} \quad (11)$$

3상 부하는 평형부하로 가정하고 부하 어드미턴스는 단상 부하처럼 비슷한 방법으로 부하에 대하여 아래와 같이 계산한다.

$$I_{0r} = \frac{V_{0r}}{Z_r}, I_{1r} = \frac{V_{1r}}{Z_r}, I_{2r} = \frac{V_{2r}}{Z_r} \quad (12)$$

노드 R에서 전류는 그림 4와 같고, 아래와 같은 식으로 계산한다.

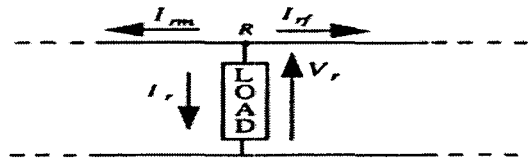


그림 4 노드 R의 전압과 전류
 Fig. 4 The Voltage and Current at Node R

$$I_{rf} = -I_{fm} - I_r \quad (13)$$

단, I_{rf} : 노드 R에서 고장으로 향하는 전류
 I_r : 노드 R에서 부하전류

각 시퀀스 요소와 노드 x까지 모든 구간에 대하여 식(10)과 식(13)을 이용하여 고장전 전압과 전류를 계산한다.

원거리 선로단 노드 N에 고장전 시퀀스 전압과 전류는 노드 x 밖에 모든 부하들을 그림 5처럼 노드 N에 부하로 통합하여 산정한다.

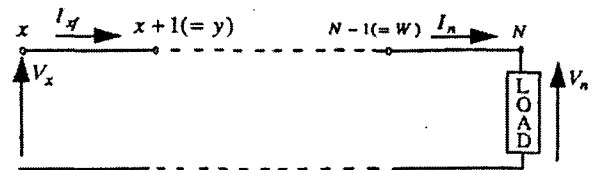


그림 5 노드 N과 x사이에서 고장전 전압과 전류
 Fig. 5 The Pre-Fault Voltages and Currents at Nodes N and x

이들 전압과 전류는 노드 x에 대한 전압과 전류식으로 표현한다.

$$\begin{bmatrix} V_n \\ -I_n \end{bmatrix} = \begin{bmatrix} 1 & B_{xy} \\ C_{xy} & -1 \end{bmatrix} \cdots \begin{bmatrix} 1 & B_{wn} \\ C_{wn} & -1 \end{bmatrix} \begin{bmatrix} V_r \\ I_{rf} \end{bmatrix} \quad (14)$$

단, V_n, I_n : 노드 N에서 전압과 전류
 V_r, I_{rf} : 노드 x에서 전압과 전류
 B_{xy}, C_{xy} : 노드 x와 x+1(=y)사이 구간 선로정수
 B_{wn}, C_{wn} : 노드 N-1(=W)과 N사이 구간 선로정수

노드 N에서 전압과 전류는 각 시퀀스 요소에 대하여 계산하고 시퀀스 어드미턴스는 아래와 같이 계산한다.

$$Y_n = I_n/V_n \quad (15)$$

2.4 원거리 선로단과 고장점에서 시퀀스 전압과 전류 계산

고장동안 노드 x에서 시퀀스 전압과 전류는 각 노드에서 부하 전류에 대한 보상을 취함으로서 계산한다. 원거리 선로단에 시퀀스 전압은 노드 x에서 고장의 거리 함수로서 계산한다. 고장노드 F에서 시퀀스 전압과 전류는 원거리 선로단에 통합부하의 어드미턴스와 노드 x에서 고장거리의 함수로서 계산할 수 있다. 고장동안 노드 F에 시퀀스 전압과 전류는 노드 x밖에 모든 부하를 노드 N에 통합하여 산정한다. 이 과정은 그림 6으로 보여준다.

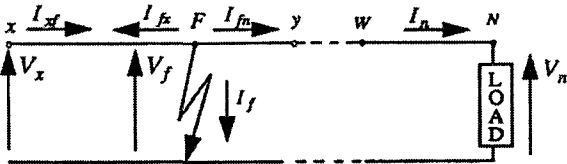


그림 6 고장동안 노드 F와 N에서 전압과 전류
Fig. 6 The Voltages and Currents at Nodes F and N During the Fault

노드 F와 x에서 전압과 전류는 아래 식과 같다.

$$\begin{bmatrix} V_f \\ I_{fx} \end{bmatrix} = \begin{bmatrix} 1 & -sB_{xy} \\ sC_{xy} & -1 \end{bmatrix} \begin{bmatrix} V_x \\ I_{xf} \end{bmatrix} \quad (16)$$

단, s : 노드 x에서 F까지 거리로서 x와 x+1(=y)구간 사이 길이의 함수

고장동안 노드 N과 F에서 시퀀스 전압과 전류는 아래 식으로 계산한다.

$$\begin{bmatrix} V_n \\ -I_n \end{bmatrix} = \begin{bmatrix} D_e - B_e & 1 \\ C_e - A_e & -(1-s)C_{xy} \end{bmatrix} \begin{bmatrix} V_f \\ I_{fn} \end{bmatrix} \quad (17)$$

단, A_e, B_e, C_e, D_e : 노드 x+1(=y)와 N사이 연속된 구간의 등가 선로정수

상기식을 정리하면 아래식과 같이 계산한다.

$$\begin{bmatrix} V_n \\ -I_n \end{bmatrix} = \begin{bmatrix} K_a + sK_b & K_c + sK_d \\ K_e + sK_f & K_g + sK_h \end{bmatrix} \begin{bmatrix} V_f \\ I_{fn} \end{bmatrix} \quad (18)$$

단, K 정수들은 복소 정수로서 아래와 같다.

$$\begin{aligned} K_a &= D_e + B_e C_{xy}, & K_b &= -B_e C_{xy} \\ K_c &= -B_e - D_e B_{xy}, & K_d &= D_e B_{xy} \\ K_e &= C_e + A_e C_{xy}, & K_f &= -A_e C_{xy} \\ K_g &= -A_e - C_e B_{xy}, & K_h &= C_e B_{xy} \end{aligned} \quad (19)$$

고장점 F에서 전류의 관계식은 아래와 같다.

$$I_{fn} = -I_{fx} - I_f \quad (20)$$

식 (18)에 I_{fn}을 대입하고 s의 2차식 이상을 무시하고 정리

하면 아래식과 같다.

$$\begin{bmatrix} 1 & K_c + sK_d \\ -Y_n & K_g + sK_h \end{bmatrix} \begin{bmatrix} V_n \\ I_f \end{bmatrix} = \begin{bmatrix} K_a + sK_b & K_c + sK_d \\ K_e + sK_f & K_g + sK_h \end{bmatrix} \begin{bmatrix} V_x \\ I_{xf} \end{bmatrix} \quad (21)$$

단, K는 복소 정수로서 아래와 같다.

$$\begin{aligned} K_i &= K_b - K_c C_{xy}, & K_j &= K_d + K_a B_{xy} \\ K_k &= K_f - K_g C_{xy}, & K_l &= K_h + K_e B_{xy} \end{aligned} \quad (22)$$

상기식을 N 노드 전압과 고장점 전류 형태로 정리하고 s의 2차식 이상을 무시하면 아래식과 같다.

$$\begin{bmatrix} V_n \\ I_f \end{bmatrix} = \frac{1}{K_v + sK_w} \begin{bmatrix} K_m + sK_n & sK_p \\ K_q + sK_r & K_u + sK_l \end{bmatrix} \begin{bmatrix} V_x \\ I_{xf} \end{bmatrix} \quad (23)$$

단, K는 복소정수로서 아래와 같다.

$$\begin{aligned} K_m &= K_g K_a - K_c K_e \\ K_n &= K_h K_a + K_g K_i - K_d K_e - K_c K_k \\ K_p &= K_h K_c + K_g K_j - K_d K_g - K_c K_l \\ K_q &= Y_n K_a + K_e, & K_r &= Y_n K_i + K_k \\ K_u &= Y_n K_j + K_l, & K_v &= Y_n K_c + K_g \\ K_w &= Y_n K_d + K_h, \end{aligned} \quad (24)$$

고장노드 F에 시퀀스 전압과 전류는 아래식과 같다.

$$\begin{aligned} V_{0f} &= V_{0x} - sB_{0xy}I_{0xf} \\ V_{1f} &= V_{1x} - sB_{1xy}I_{1xf} \\ V_{2f} &= V_{2x} - sB_{2xy}I_{2xf} \end{aligned} \quad (25)$$

$$I_{0f} = \frac{1}{K_{0v} + sK_{0w}} \{ (K_{0q} + sK_{0r}) V_{0x} + (K_{0u} + sK_{0l}) I_{0xf} \}$$

$$I_{1f} = \frac{1}{K_{1v} + sK_{1w}} \{ (K_{1q} + sK_{1r}) V_{1x} + (K_{1u} + sK_{1l}) I_{1xf} \}$$

$$I_{2f} = \frac{1}{K_{2v} + sK_{2w}} \{ (K_{2q} + sK_{2r}) V_{2x} + (K_{2u} + sK_{2l}) I_{2xf} \}$$

노드 N에 시퀀스 전압은 아래식과 같다.

$$\begin{aligned} V_{0n} &= \frac{1}{K_{0v} + sK_{0w}} \{ (K_{0m} + sK_{0n}) V_{0x} + sK_{0p} I_{0xf} \} \\ V_{1n} &= \frac{1}{K_{1v} + sK_{1w}} \{ (K_{1m} + sK_{1n}) V_{1x} + sK_{1p} I_{1xf} \} \\ V_{2n} &= \frac{1}{K_{2v} + sK_{2w}} \{ (K_{2m} + sK_{2n}) V_{2x} + sK_{2p} I_{2xf} \} \end{aligned} \quad (26)$$

2.5 노드 x에서 고장의 거리를 산정

고장노드에서 시퀀스 전압과 전류는 노드 x에서 고장의 거리를 산정하기 위해 사용하며 반복적인 방법으로 계산한다. 거리를 산정하기 위해 우선 노드 N에서 통합된 부하어드미턴스의 고장전 어드미턴스를 사용하여 계산하고 이들 어드미턴스는 노드 N에 시퀀스 전압과 전압의존형 부하 모델링에서 결정 과정을 수행하여 새로운 값으로 수정한다. 이 과정은 수렴되는 해가 계산될 때까지 반복한다.

노드 x에서 고장점 F까지 고장거리 s를 산정하기 위해서

노드 x에서 x+1(=y)사이 구간 길이의 함수로써 나타낸다. 고장점에서 여러 형태의 고장에 대하여 전압 및 전류의 관계를 이용하여 고장 임피던스를 계산하고 고장 임피던스의 저항 속성을 이용하여 거리 s를 산정한다.

2.5.1 단상 지락사고

고장점에서 단상 지락사고에 대한 전압, 전류 관계식은 아래와 같다.

$$V_{0f} + V_{1f} + V_{2f} = (I_{0f} + I_{1f} + I_{2f})R_f \tag{27}$$

단, R_f : 고장 저항

식 (27)을 정리하고 양편에 허수부를 정리하면 아래식과 같다.

$$I_m \left(\frac{V_{0f} + V_{1f} + V_{2f}}{I_{0f} + I_{1f} + I_{2f}} \right) = 0 \tag{28}$$

식 (25)로부터 식 (28)에 시퀀스 전압과 전류를 대입하면 아래 방정식을 계산할 수 있다.

$$I_m \left(\frac{K_A + sK_B}{K_C + sK_D} \right) = 0 \tag{29}$$

단, $K_A \sim K_D$: 복소정수로서 아래와 같이 계산한다.

$$K_A = (V_{0x} + V_{1x} + V_{2x})(K_{0v} + K_{1v} + K_{2v}) \tag{30}$$

$$K_B = [(V_{0x} + V_{1x} + V_{2x})\{K_{1v}(K_{2v}K_{0w} + K_{2w}K_{0v}) + (K_{1w}K_{0v}K_{2v})\}] - [(B_{0xy}I_{0xf} + B_{1xy}I_{1xf} + B_{2xy}I_{2xf})(K_{0v}K_{1v}K_{2v})]$$

$$K_C = \{(K_{1v}K_{2v})(K_{0q}V_{0x} + K_{0v}I_{0xf})\} + \{(K_{2v}K_{0v})(K_{1q}V_{1x} + K_{1v}I_{1xf})\} + \{(K_{0v}K_{1v})(K_{2q}V_{2x} + K_{2v}I_{2xf})\}$$

$$K_D = \{(K_{1v}K_{2v})(K_{0v}V_{0x} + K_{0v}I_{0xf}) + (K_{1v}K_{2v} + K_{1v}K_{2v})(K_{0q}V_{0x} + K_{0v}I_{0xf})\} + \{(K_{2v}K_{0v})(K_{1r}V_{1x} + K_{1v}I_{1xf}) + (K_{2v}K_{0v} + K_{2v}K_{0v})(K_{1q}V_{1x} + K_{1v}I_{1xf})\} + (K_{0v}K_{1v})(K_{2r}V_{2x} + K_{2v}I_{2xf}) + (K_{0v}K_{1v} + K_{0v}K_{1v})(K_{2q}V_{2x} + K_{2v}I_{2xf})$$

단, $K_A \sim K_D$ 복소정수는 실수부와 허수부로 정리하면 아래식과 같다.

$$K_A = K_{AR} + jK_{AI}, K_B = K_{BR} + jK_{BI} \tag{31}$$

$$K_C = K_{CR} + jK_{CI}, K_D = K_{DR} + jK_{DI}$$

식 (30)을 정리하고 2차 이상의 거리 s요소를 무시하면 아래 식으로 정리한다.

$$(K_{AI} + sK_{BI})(K_{CR} + sK_{DR}) - (K_{AR} + sK_{BR})(K_{CI} + sK_{DI}) = 0 \tag{32}$$

식 (32)을 정리하면 아래 식으로 거리 s를 구할 수 있다.

$$s = \frac{K_{AI}K_{CI} - K_{AR}K_{CR}}{(K_{CR}K_{BI} - K_{CI}K_{BR}) + (K_{DR}K_{AI} - K_{DI}K_{AR})} \tag{33}$$

2.5.2 2상 지락사고 및 상간 단락사고

2상 지락고장에 대하여 전압과 전류 관계식을 단상 지락사고와 유사한 과정으로 정리하면 아래식과 같이 복소정수 $K_{A2}, K_{B2}, K_{C2}, K_{D2}$ 를 계산할 수 있다.

$$K_{A2} = (V_{1x} - V_{2x})(K_{1v}K_{2r})$$

$$K_{B2} = (V_{1x} - V_{2x})(K_{1v}K_{2w} + K_{1w}K_{2v}) - (B_{1xy}I_{1xf} - B_{2xy}I_{2xf})(K_{1v}K_{2v}) \tag{34}$$

$$K_{C2} = K_{2v}(K_{1q}V_{1x} + K_{1v}I_{1xf}) - K_{1v}(K_{2q}V_{2x} + K_{2v}I_{2xf})$$

$$K_{D2} = \{K_{2v}(K_{1r}V_{1x} + K_{1v}I_{1xf}) + K_{2w}(K_{1q}V_{1x} + K_{1v}I_{1xf})\} \{K_{1v}(K_{2r}V_{2x} + K_{2v}I_{2xf}) + K_{1w}(K_{2q}V_{2x} + K_{2v}I_{2xf})\}$$

2.5.3 평형 3상 사고

평형 3상 사고에 대한 고장점의 전압과 전류에 관한 식을 단상 지락사고와 유사한 방법으로 시퀀스 전압과 전류를 취하여 복소정수 $K_{A3}, K_{B3}, K_{C3}, K_{D3}$ 을 계산할 수 있다.

$$K_{A3} = V_{1r}K_{1v}, K_{B3} = V_{1r}K_{1w} - B_{1xy}I_{1xf}K_{1v} \tag{35}$$

$$K_{C3} = K_{1q}V_{1x} + K_{1v}I_{1xf}, K_{D3} = K_{1r}V_{1x} + K_{1v}I_{1xf}$$

3. 사례 연구

방사상 배전계통에서 병렬고장 위치를 산정하는 방법을 앞 절에서 제시하였다. 이 방법에 대한 적용 가능성을 검증하기 위한 사례연구를 수행하기 위해 데이터는 PSCAD/EMTDC를 이용하여 시뮬레이션 함으로서 생성하였다.

제안한 연구 기술을 검증하기 위해 생성한 자료를 이용하여 고장의 유무를 검출하고 고장유형을 검출하는 프로그램 및 선로 데이터와 고장전 전류, 전압과 고장 전류, 전압을 바탕으로 고장위치를 결정하는 프로그램을 개발하였다.

선로저항에 비하여 큰 고장저항(0.1, 0.5Ω)으로 시뮬레이션 하고자 하였으며, 고장시간은 0.5s에서 0.1s동안 지속하여 모델링하였다. 우선 배전선로의 부하를 고장전(0.48s)에 측정된 기본 주파수 전압, 전류를 가지고 부하 모델링하고 각 노드의 전압, 선로에 흐르는 전류와 부하로 흐르는 전류를 산정하여, 각 부하의 어드미턴스를 계산하였다. 그리고 고장시(0.55s)에 측정된 기본 주파수 전압, 전류를 가지고 고장위치 거리(s)를 산정하였다.

3.1 배전계통 모델

배전선로 사고 위치를 파악하기 위하여 한쪽 선단에서 전원이 공급되고, 2개의 단상 분기부하와 1개의 삼상부하, 그리고 우리나라 실제 배전 계통과 유사하게 각 구간마다 서로 다른 선종으로 구성된 배전 선로 모의계통을 그림 7과 같이 구성하였다.

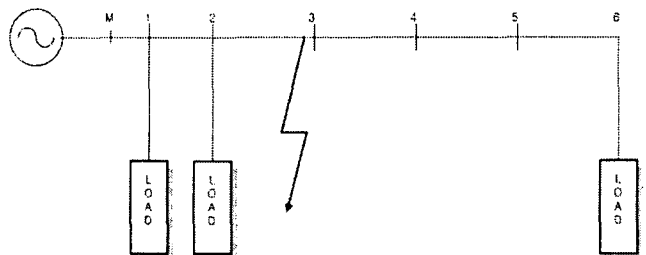


그림 7 배전계통 모델 단선도
Fig. 7 A Distribution Line with Tapped Loads, Experiencing A Fault

0배전계통 데이터는 표 1과 같은 등가 전원 데이터 및 표 2와 같은 부하 데이터로 구성하며, 각 구간 선로의 거리 및 선로 구성 데이터는 표 3, 표 4와 같다.

모든 선로구간은 π 회로로, 모든 부하는 전압의존형으로 모델링 한다. 또한 부하정수는 부하의 형태에 따라 결정토록 한다.

표 1 등가전원 데이터

Table 1 Source Data

기준 전압 (KV)	기준 용량 (MVA)	정상, 역상 임피던스			영상 임피던스		
		Real (p.u)	Real (Ohm)	Image (p.u)	Image (H)	Real (p.u)	Image (p.u)
25	100	0.68283	4.2676875	2.98139	0.049	0.09496	1.39289

표 2 부하 데이터

Table 2 Load Data

부하 노드	상	부하량 (KVA)	구성		역률	전력	
			전열	동력		유효(KW)	무효(KVAR)
1	A	15	100%	0%	1.0	15	0
2	A	15	100%	0%	1.0	15	0
6	A,B,C	1000	0%	100%	0.8	800	600

표 3 구간별 선로 거리 데이터

Table 3 Data of the Line Distance by Sections

노드번호	선종	선로거리(km)
0~1		2.414
1~2	ACSR-OC160/ACSR 95/나경동선22mm ²	4.0234
2~3	ACSR-OC160/ACSR 95/나경동선22mm ²	4.0234
3~4	ACSR-OC160/ACSR 95/나경동선22mm ²	4.0234
4~5	ACSR-OC95/ACSR 95/나경동선22mm ²	4.0234
5~6	ACSR-OC95/ACSR 95/나경동선22mm ²	4.0234

표 4 선로 데이터

Table 4 Line Data

No de	거리	임피던스(/m)				어드미턴스(*m)	
		정상, 역상		영상		정상, 역상	영상
		Real	Image	Real	Image	Image	Image
	m	(Ohms)	(Ohms)	(Ohms)	(Ohms)	(Mohms)	(Mohms)
1~2	2,414.0	0.000186	0.0004068	0.0003636	0.0018694	2.67E+02	4.01E+02
2~3	4,023.4	0.000186	0.0004068	0.0003636	0.0018694	2.67E+02	4.01E+02
3~4	4,023.4	0.000186	0.0004068	0.0003636	0.0018694	2.78E+02	4.18E+02
4~5	4,023.4	0.000313	0.0004256	0.0004906	0.0018882	2.78E+02	4.18E+02
5~6	4,023.4	0.000313	0.0004256	0.0004906	0.0018882	2.78E+02	4.18E+02

3.2 기본 주파수 전압 및 전류 데이터 취득

PSCAD/EMTDC 시뮬레이터를 이용하여 2~3번 구간에서 1선 지락 고장이 발생한 경우 고장전 및 고장동안의 상전압, 상전류 자료를 취득하기 위한 모델링 과정을 보여주며, 각 선로 구간별 노드에서 고장이 발생한 경우를 시뮬레이션 하면 기본 주파수 전압과 전류의 위상 및 크기를 취득 할 수 있다.

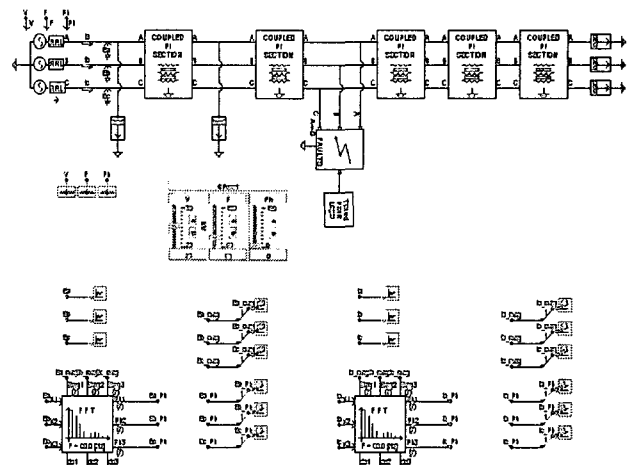


그림 8 PSCAD/EMTDC 시뮬레이션 모델 계통도

Fig. 8 Model Configuration by PSCAD/EMTDC

3.3 제시한 알고리즘의 위치 산정

단상 지락사고, 2상 지락사고, 상간 사고, 3상 평형 사고에 관하여 제시한 알고리즘을 모델 배전계통에 적용하여 여러 가지의 고장저항을 사용하여 각 구간에서 사고 유형별로 고장 위치를 산정하기 위해 시뮬레이션을 하였다. 1선 지락사고의 경우 고장저항을 0, 0.1, 0.5[Ω]로 변경하여 사례연구를 수행하였으며 각 사례별 고장거리 산정에 따른 오차를 분석 함으로서 제안한 알고리즘의 정확도를 검증하였다.

여기서 제안한 방법의 정확도를 검증하기 위하여 고장거리 계산 오차는 다음 식을 사용하여 계산하였다.

$$\%오차 = \frac{((\text{계산한 거리} - \text{실제 고장거리}) / \text{전체 선로 길이}) \times 100}{(36)}$$

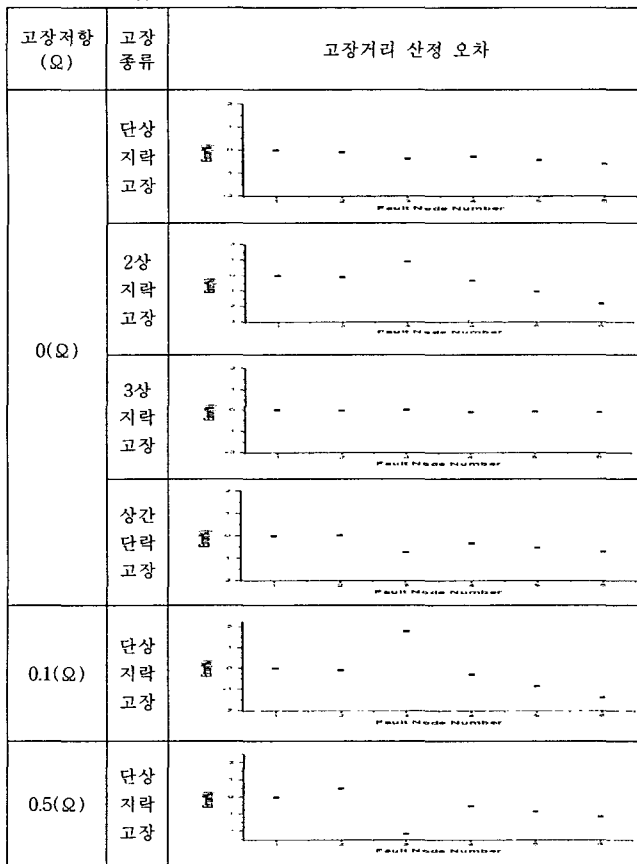
표 5 사고별, 고장저항별 고장 거리 산정

Table 5 Fault Location Estimation by the Fault Types and the Fault Resistances

고장저항 (Ω)	고장 종류	노드 번호	실제 고장거리(km)	S	고장 산정거리(km)
0(Ω)	단상 지락고장	1	2.414		2.414
		2	6.4374	0.99567	6.4200
		3	10.4608	0.98003	10.3805
		4	14.4842	0.98480	14.4230
		5	18.5076	0.97653	18.4132
		6	22.531	0.96709	22.3986
	2상 지락고장	1	2.414		2.414
		2	6.4374	0.99558	6.4196
		3	10.4608	1.05080	10.6652
		4	14.4842	0.98339	14.4174
		5	18.5076	0.94283	18.2776
		6	22.531	0.89820	22.1214
	3상 지락고장	1	2.414		2.414
		2	6.4374	0.99834	6.4307
		3	10.4608	0.000695	10.4636
		4	14.4842	0.99491	14.4637
		5	18.5076	0.99625	18.4925
		6	22.531	0.99437	22.5084

	상간 단락 고장	1	2.414		2.414
		2	6.4374	0.99568	6.4200
		3	10.4608	1.10050	10.8652
		4	14.4842	0.98434	14.4212
		5	18.5076	0.95298	18.3184
		6	22.531	0.92200	22.2172
0.1(Ω)	단상 지락 고장	1	2.414		2.414
		2	6.4374	1.00202	6.4455
		3	10.4608	0.95947	10.2977
		4	14.4842	0.98160	14.4102
		5	18.5076	0.97094	18.3907
		6	22.531	0.96056	22.3723
0.5(Ω)	단상 지락 고장	1	2.414		2.414
		2	6.4374	1.02849	6.5520
		3	10.4608	0.88023	9.9789
		4	14.4842	0.97144	14.3693
		5	18.5076	0.95305	18.3187
		6	22.531	0.93605	22.2737

표 6 사고별, 고장저항별 고장 거리 산정 오차
Table 6 Error of Fault Location Estimation by the Fault Types and the Fault Resistances



(1) A상 1선 지락고장시 고장거리 검출에 있어 고장저항을 0으로 했을 경우 산정거리 최대오차는 6번 노드에서 0.587[%]이다. 오차는 정확하게 0이어야 하지만 이 정도의 오차는 고장거리 검출 알고리즘이 정확하다고 생각된다.
(2) A~B상 지락 고장시 각 노드별 고장거리 산정에 관한 최대 오차는 1.8[%]이므로 제시한 알고리즘의 정확도는 충분

하다고 생각된다.

(3) 3상이 동시에 지락되는 평형 고장시 각 노드별 고장거리 산정 최대오차는 0.14[%]로 제시한 고장거리 산정 검출의 정확도는 충분함을 알 수 있다.

(4) A~B상 상간 단락고장시 각 노드별 고장 거리 산정 최대오차는 3번 노드에서 1.8[%]로 계산 할 수 있다. 그러므로 상간 단락 고장시에도 제시한 알고리즘의 정확도는 충분하다고 생각된다.

(5) 고장저항을 변경하였을 경우 고장거리 산정에 대한 오차는 고장저항의 증가에 따라 증가됨을 알 수 있다. 그러나 제시한 알고리즘의 적용 결과 최대 오차는 고장저항이 0.5[Ω]일때 3번 노드에서 2.1[%] 정도로 양호한 고장위치 산정결과를 구할 수 있으므로 알고리즘의 효용성을 입증할 수 있었다.

4. 결 론

본 연구에서는 선로단에서 고장전과 고장동안의 기본 주파수 전압과 전류를 측정하여 배전시스템의 고장위치를 검출하는 방법을 제시하였다. 본 연구의 주요 연구결과는 아래와 같다.

- (1) 선로의 병렬 고장위치 검출에 영향을 미치는 중간 탭 부하와 배전선로의 비동질성을 고려한 알고리즘을 제안하였다.
- (2) 제시한 알고리즘에 의해 시뮬레이션 한 결과는 전원 등가 임피던스에 의존하지 않고 정확하고 간단하게 계산하였다.
- (3) 제시한 고장위치 산정 알고리즘에 의해 산정한 고장위치 추정 방법의 결과는 오차율의 범위가 2[%] 이하로 충분하게 정확도를 유지할 수 있으므로 효용성을 제시할 수 있었다.
- (4) 고장저항을 변형하여 시뮬레이션 함으로서 고장저항이 선로 임피던스에 비하여 충분히 큰 경우에도 어느 정도의 정확도를 유지함으로써 적용 가능성을 검증할 수 있었다.

감사의 글

본 연구는 산업자원부의 지원에 의하여 기초전력연구원(과제관리번호 R-2003-B-073)주관으로 수행된 과제임. (This work has been supported by KESRI (R-2003-B-073), which is funded by MOCIE (Ministry of commerce, industry and energy))

참 고 문 헌

[1] Desikachar, K.V. and Singh, L.P., "Digital Travelling-Wave Protection of Transmission Lines", *Electric Power Systems Research*, Vol. 7, No. 1, January 1984, pp. 19-28.
[2] Ibe, A.O. and Cory, B.J., "A Travelling Wave-Based Fault Locator for Two and Three-Terminal Networks",

IEEE Transactions on Power Systems, Vol. PWRD-1, No. 2, April 1986, pp. 283-288.

[3] Ranjbar, A.M., Shirani, A.R. and Fathi, A.F., "A New Approach of Fault Location Problem on Power Lines", *IEEE Transactions on Power Delivery*, Vol. 7, No. 1, January 1992, pp. 146-151.

[4] Johns, A.T. and Agarwal, P., "A New Approach to Power Line Protection Based upon the Detection of Fault Induced High Frequency Signals", *IEE Proceedings*, Vol. 137 Pt. C, No. 4, July 1990, pp. 307-313.

[5] Johns, A.T., Lai, L.L., El-Hami, M. and Daruvala, D.J., "New Approach to Directional Fault Location for Overhead Power Distribution Feeders", *IEE Proceedings*, Vol. 138, Pt. C, No. 4 July 1991, pp. 351-357.

[6] Carr, J. and Jackson, R.V., "Frequency Domain Analysis Applied to Digital Transmission Line Protection by Digital Computer", *IEEE Transactions on Power Apparatus and Systems*, Vol. PAS-95, No. 4, July/August 1975, pp.1157-1166

[7] Sachdev, M.S., and Agarwal, R., "A Technique for Estimating Transmission Line Fault Locations from Digital Impedance Relay Measurements", *IEEE Transactions on Power Delivery*, Vol. 3, No. 1, January 1988, pp. 121-129.

저 자 소 개



김미영(金美映)

1971년 8월 5일생. 1994년 충북대학교 물리학과 졸업. 2003년 한국기술교육대학교 대학원 전기공학과 석사과정 재학중.
Tel : 041-560-1167
E-mail : fssp@kut.ac.kr



노대석(盧大錫)

1962년 2월 21일생. 1985년 고려대학교 전기공학과 졸업. 1987년 동 대학원 전기공학과 졸업(석사). 1997년 3월 일본 북해도 대학교 전기공학과 졸업(공학박). 1987년~1998년 한국전기연구소 선임연구원 근무. 1999~현재 한국기술교육대학교 정보기술공학부 전기전공 조교수.
Tel : 041-560-1167
E-mail : dsrho@kut.ac.kr



오용택(吳龍澤)

1958년 6월 17일생. 1980년 숭실대학교 전기공학과 졸업. 1982년 연세대 대학원 전기공학과 졸업(석사). 1987년 동 대학원 전기공학과(공학박). 1987년-1991년 한전 정보처리처 과장. 1991년~현재 한국기술교육대학교 정보기술공학부 전기전공 교수.
Tel : 041-560-1161
E-mail : ytoh@kut.ac.kr