

사이리스터 디지털 점호제어

金 長 睦[†]

Digital Firing Control for Thyristor Converter

Jang-Mok Kim

요 약

기존의 아날로그 점호각 제어방법은 op-amp, 저항 및 커패시터 등을 사용하였기 때문에 아날로그 회로의 특성 상 온도와 소자의 경년변화에 따라 파라메타 값이 변동하며 전원전압의 노이즈에 민감하게 반응하는 단점이 있었다.

따라서 본 논문에서는 디지털 사이리스터 점호회로를 이용하여 기존의 아날로그 점호회로 장점인 선형특성, 그리고 전원전압 노이즈 온도 및 경년변화에 의한 수동소자의 변동에 강인한 특징을 갖는다. 또한 디지털 시스템의 장점인 연산기능을 이용하여 전원전압의 불평형 발생시 디지털 시스템의 특징인 연산기능을 이용하여 전원전압의 불평형을 검지하고 보상알고리즘을 도입하여 언제나 리플이 없는 출력전압을 만들어내어 사이리스터 전력변환 시스템의 안정적인 운전이 가능하게 할 수 있는 장점이 있다.

ABSTRACT

The conventional analog-based firing circuit can be implemented by comparing a linearly decreasing periodic sawtooth waveform synchronized to the ac supply, with a control signal corresponding to the desired converter delay angle. This circuit requires a large number of passive components (resistance and capacitor) and careful adjustment of the synchronization circuitry. In this paper a novel firing circuit is proposed for thyristor switch. The proposed circuit is implemented by using digital components(FPGA, A/D, and DSP etc.) on the basis of the analog cosine method.

Key Words : Digital firing control of unstable input voltage

1. 서 론

최근 재료산업의 발달로 전력용 반도체 소자는 그 종류와 용량에 있어서 비약적인 발전을 하여 빠른 응답특성을 갖는 PWM 인버터등에 응용되는 FET(Field Effect Transistor), IGBT (Insulated Gate Bipolar Transistor) 등과 같은 빠른 스위칭이 가능한 전력용

반도체 소자들이 개발되었다^[1]. 하지만 HVDC(High Voltage DC Transmission), 가스터빈 초기 기동 시스템의 SFC(Static Frequency Converter), 대용량 풍력 발전 시스템, 동기 발전기의 여자 시스템, 그리고 양수-펌프 발전 전동기의 구동 시스템 등에서는 여전히 사이리스터를 이용한 전력 변환 시스템이 여전히 많이 이용되고 있다^[2-10]. 사이리스터를 이용한 대용량 전력 변환 시스템이 사용되는 설비의 특징은 고장 발생시 경제적인 큰 손실을 초래하는 원인되기 때문에 높은 신뢰성이 요구되는 전력변환 시스템이 요구된다^[3].

따라서 본 논문에서는 대용량 전력설비에서 신뢰성,

[†]교신저자 : 정회원, 부산대 전자전기정보통신공학부 조교수
E-mail : jmok@pusan.ac.kr
접수일자 : 2004. 8. 17 1차 심사 : 2004. 9. 21
심사완료 : 2004. 10. 4

성능 및 간결한 구조로 개선하기 위하여 아날로그 사이리스터 점호회로를 디지털 점호 회로로 개선하는 내용이다.

기존의 점호회로는 op-amp, 저항 및 커패시턴스 등을 이용한 아날로그 점호회로였으며 이러한 아날로그 점호회로는 회로의 특성상 온도, 아날로그 소자의 경년변화, 그리고 아날로그 회로 등이 전원전압 노이즈에 민감한 반응 등과 같은 여러 가지 극복하기 어려운 단점이 있다.

제안된 디지털 점호회로는 기존의 점호회로 구성 요소 중에서 가장 핵심이 되는 동기변압기를 사용하지 않고 각종 전력변환 설비(HVDC, 여자시스템, SFC 등)에 각종 제어를 위하여 이용되는 입력 전압센서를 이용하여 3상 교류전압을 주제어기에 입력하고 이 3상 전압을 d-q 동기좌표계의 전압으로 변환한다. 이러한 좌표변환을 위하여 사용된 위상각은 d-q 동기좌표 변환과 PI 제어기가 한조가 되어 전원전압과 동기된 위상각을 만들어 낸다. 이 위상각은 명령신호와 비교되어 사이리스터의 점호각이 결정되며 결정된 점호각은 산술적인 값에서 실제 사이리스터를 점호하기 위하여 펄스신호형태가 만들어 저야한다. 이러한 역할은 DSP(Digital Signal Processor)와 같은 마이크로프로세스, FPGA(Field Programmable Gate Array) 등과 같은 TTL 로직 소자들을 이용하여 구현한다. 따라서 본 논문에서 제안된 디지털화된 사이리스터 점호회로는 위상각을 발생시키기 위하여 PI 제어기를 이용하기 때문에 본질적으로 전원 노이즈 등에 강인한 특징이 있다. 그리고 DSP 내부에서 만들어진 위상각을 직접 사이리스터에 인가하기 위한 펄스를 만들어 내는 것은 FPGA등과 같은 소자를 이용하기 때문에 회로의 구성이 간결하므로 기존의 아날로그 방식이 갖는 선형적인 제어 특성뿐만 아니라 신뢰성 향상, 전원전압 노이즈, 그리고 온도변화 등과 같은 외부환경에 강인한 특성을 갖는다. 그리고 디지털 시스템으로 구성 되어 있기 때문에 회로의 구성 간편하고 회로의 유연성뿐만 아니라 다양한 기능도 함께 구현할 수 있다. 그 대표적인 것은 입력된 전원 전압을 분석하여 전원전압에 불평이 발생하였을 경우에 제어기의 출력성분에 맥동이 없는 제어도 가능하며 본 논문에서는 전원전압의 불평형이 존재할 경우 보상 알고리즘도 함께 제시한다. 그리고 다양한 종류의 실험을 통하여 제안된 디지털 점호회로의 유효성을 증명하였다.

2. 디지털 점호제어

2.1 디지털 점호제어

본 논문에서는 디지털 점호회로에 관하여 이해를 돕기 위하여 사이리스터를 이용한 3상 전파 제어 정류기의 구현을 위하여 필요한 기술 위주로 설명을 전개하여 간다.

아날로그 회로에서의 점호각의 발생은 3상 교류 입력전압에서 동기변압기에 의하여 신호레벨로 전압을 강하시켜 기준 삼각파 혹은 코사인 파형을 만들고 제어기에서는 기준전압에 해당되는 제어신호를 만들어 비교기(Comparator)에서 각각의 신호의 크기에 따라서 그림 1과 같이 점호각에 해당되는 신호전압 e_x 를 만들어 낸다. 이렇게 만들어진 점호신호는 펄스변압기를 거쳐 사이리스터의 게이트(Gate)에 인가되게 된다^[4].

디지털 점호회로는 개념적으로는 아날로그 점호회로와 등가이다. 그림 1에서 동기변압기를 사용하지 않고 전압센서를 이용하여 삼각파와 코사인 전압을 DSP 내부에서 수학적 연산에 의하여 만들어 진다. 기존의 전력변환기(HVDC, 동기 발전기의 여자시스템 등)에서는 제어용으로 사용되는 전압센서가 함께 이용되며 동기변압기는 사이리스터 구동 회로용으로만 사용된다^[3-5].

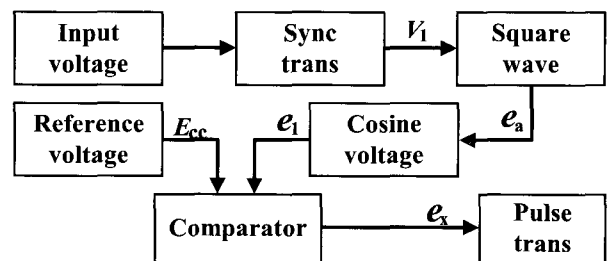


그림 1 점호회로의 제어 블록도
Fig. 1 Control block diagram of firing circuit

2.2 위상각의 연산 및 구현

사이리스터를 점호하기 위한 기준각으로 이용되는 위상각은 전압센서에서 식 (1)과 같이 초기 위상각의 위치를 E_a 전압이 음이 될 때를 기준으로 하며 이 교류 3상 전압을 제어에 입력한다.

$$\begin{aligned} E_a &= -E \sin \omega t \\ E_b &= -E \sin (\omega t - 2\pi/3) \\ E_c &= -E \sin (\omega t - 4\pi/3) \end{aligned} \quad (1)$$

여기서 E 는 각상 전압의 최고치이며 ω 는 전원 각주파수이다. 입력된 전압은 정지 좌표계의 3상 교류전압을 가상의 2상 교류전압으로 변환하며 이와 관련 식은 식 (2)와 같다.

$$\begin{aligned} e_d^s &= |E| \sin \omega t \\ e_q^s &= |E| \cos \omega t \end{aligned} \quad (2)$$

변환된 가상의 2상 정지좌표계의 교류전압은 d-q 동기 좌표계의 2상 전압으로 변환된다. 이때 이용된 위상각은 전원전압과 동기가 되어 있으며 위상각의 결정은 3상 입력 교류전압이 식 (1)과 같이 a상 전압이 0에서 음으로 시작될 때 기준으로 설정된 위상각이 이용되며 변환된 전압식은 식 (3)과 같다.

$$e_d^e = 0, \quad e_q^e = E \quad (3)$$

각 좌표간의 관계는 그림 2에 나타나져있다.

정지 좌표계의 3상 전압을 d-q 동기 좌표계의 2상 전압식으로 변환하기 위해서는 그림 2에서 보여준 그림과 같이 좌표계와 동기된 위상각이 필요하다.

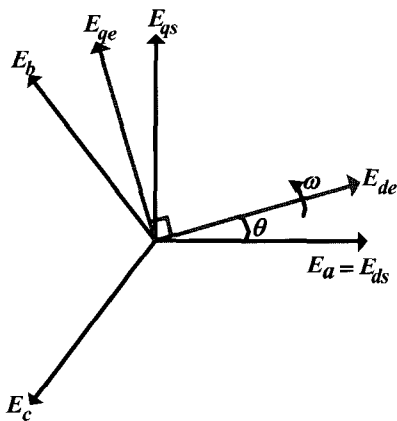


그림 2 3상 입력전압과 d-q 좌표변환
Fig. 2 3-phase input voltage and transformation of d-q axis

식 (3)을 얻기 위한 위상각의 기준점은 그림 3에서 알 수 있듯이 E_a상 전원전압이 음에서 양으로 바뀌는 순간을 0°의 기준각으로 설정한다. 따라서 전원전압의 상전압이 0 점을 통과하는 시점을 기준으로 하여 제어각을 구하거나 식 (2)에서 직접 필요한 위상각을 아크 탄젠트(tan⁻¹)로 구할 수 있다. 이러한 방법은 간단하지만은 전원전압에 노이즈가 존재할 경우에 제어각이 급변하게 되어 정확한 위상각을 결정할 수 없게 되어 사이리스터 전력변환 시스템이 불안정하게 동작되는 주요한 원인이 된다. 이와 같은 기존의 아날로그 점호회로의 단점을 극복하기 위하여 3상 PWM 등에서 종종 이용되는 위상각을 구하는 방법을 응용하였다^[10].

전압센서에 의하여 입력된 교류 3상 전압은 최종적으로 식 (3)과 같은 형태의 d-q 동기좌표계의 전압으로 변환되며 변환된 동기좌표계 d축 전압은 언제나 0이 된다. 이러한 특징을 이용하여 PI 제어기를 그림 4와 같이 구성할 수 있으며 구성된 제어기에서 d축 전압이 언제나 영이면 추정 위상각과 실제 위상각은 일치되어 오차각 혹은 변위는 0이 된다.

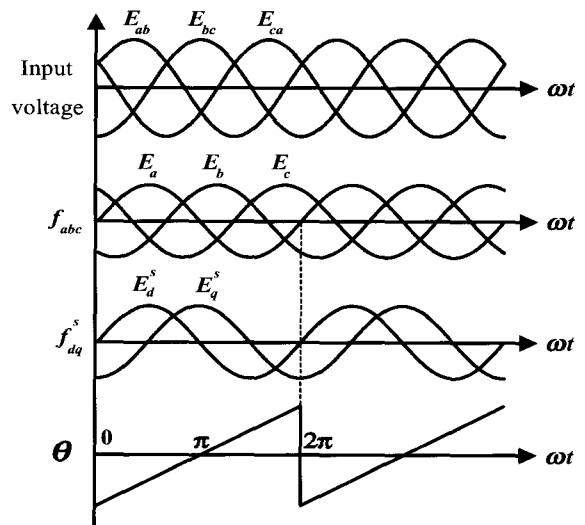


그림 3 위상 제어각과 전원전압과의 관계
Fig. 3 Relationship of phase control angle and input voltage

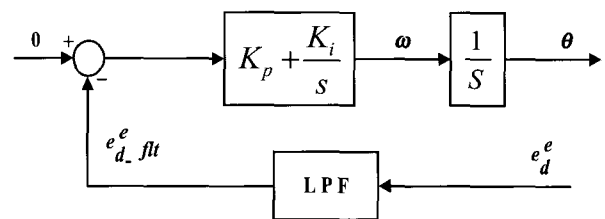


그림 4 제어각의 PI 연산
Fig. 4 PI control of control angle

그러나 추정 위상각이 앞서게 되면 d축 전압은 음의 전압이 되고 반대의 경우에는 양의 전압이 된다. 이와 같은 관계식은 식 (4), (5) 같으며 그림 5에 자세히 도식적으로 나타나져 있다.

$$E_d^e = -E \sin(\theta^* - \theta) \quad (4)$$

$$E_d^e \approx -E(\theta^* - \theta) \quad (5)$$

그림 4에서 LPF(Low Pass Filter)는 입력된 교류전압에 스위칭 노이즈 성분을 제거하기 위하여 사용되었으며 실제 시스템에서 사용하기 위해서는 PI 제어기의 출력은 $\Delta\theta$ 이며 실제각의 미소변위는 매 샘플링 주기마다 규칙적으로 증가되고 있고 PI 제어기는 실제 위상각과 추정각이 일치하지 않는 변위만 보상하기 때문에 완전한 위상각은 식 (6)과 같이 얻을 수 있다.

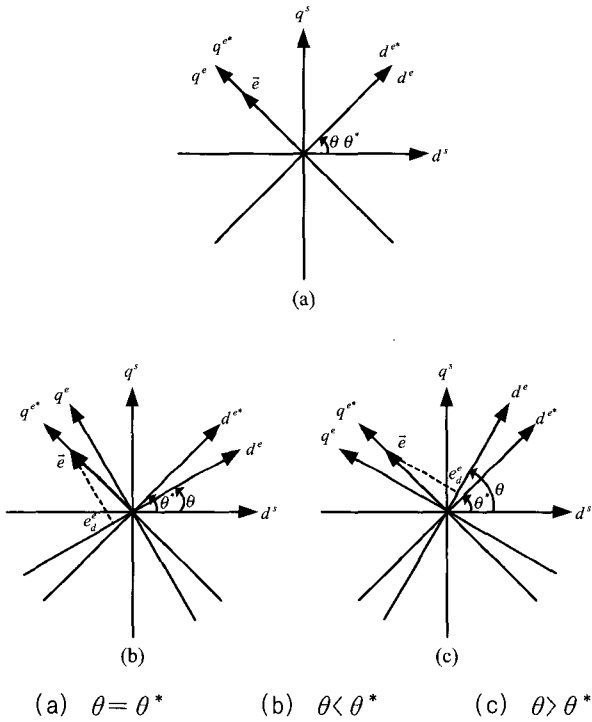


그림 5 제어각 오차와 동기 좌표계 d축 전원전압
Fig. 5 Control angle error and d-axis input voltage

따라서 DSP 제어기 내부에서 연산되어지는 값은 식 (6)과 같은 형태를 가진다.

$$\theta = \theta_0 + \left(K_P + \frac{K_i}{S}\right) e_{d-error}^e + \sum 2\pi f T_{s\text{amp}} \quad (6)$$

여기서 θ_0 는 전원전압의 초기 위치각이며, $e_{d-error}^e$ 는 동기좌표계의 d축 전압의 오차이다. f는 3상 전원전압의 주파수이며 $T_{s\text{amp}}$ 는 식 (6)을 구하기 위한 제어기의 샘플링 주기이다. 그리고 식 (6)과 같이 얻어진 식을 이용하여 펄스등과 같은 신호파형을 얻기 위하여 그림 6과 같은 연산 단계가 필요하다.

3상 전원 입력전압의 E_a 와 E_c 를 비교해 E_a 가

큰 부분에서 $-E_b$ 를 선택하면 E_a 에 대한 코사인 전압파형인 $E_a \cos$ 를 결정할 수 있으며 이 신호와 관련된 제어 전압(E_{cc})을 서로 비교하여 a상의 사이리스터 점호각을 결정할 수 있다. 실제 시스템에서는 이러한 위상각 결정을 위해서는 60° 씩 차이가 나게 하여 총 6개의 위상각을 결정하여야 한다. 그 중 a상의 위쪽 암(arm)에 해당하는 그림이 그림 6이다.

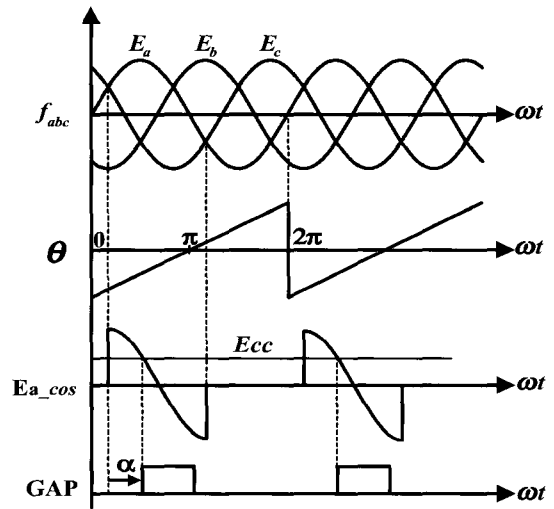


그림 6 디지털 코사인 점호제어 방법
Fig. 6 Control angle and firing angle

θ 는 식 (6)에 의하여 얻어졌으며 PI 제어기와 연산에 의하여 얻어진 위상각을 펄스의 형태로 만들어주기 위하여 그림 7과 같은 점호제어 회로가 필요하다. 이 시스템은 점호각의 크기를 펄스형태로 만들어 주기 위하여 카운터회로가 들어가 있는 6개의 사이리스터를 점호하기 위하여 6개의 카운터회로가 연속적으로 체인형식으로 작동하도록 구성되어 있다.

그림 7은 6과 같은 개념으로 DSP 내부에서 연산된 각각의 위상각의 크기를 실제 사이리스터에 펄스형태로 인가하기 위하여 결정하여주는 H/W 회로부분이다. DSP 내부에서 연산된 위상각의 크기는 디지털 값으로 EPLD에 주어지고 EPLD에서는 TTL 카운터에 의하여 펄스형태로 사이리스터의 펄스변압기에 공급되어 직접적으로 사이리스터를 점호하게 된다. 부수적으로 H/W 혹은 S/W적으로 고장신호 혹은 알람이 경보될 경우 전체 6개의 사이리스터 점호신호를 동시에 차단(blocking)하기 위하여 케이터 on/off 신호를 동시에 인가할 수 있도록 설계되어 있다.

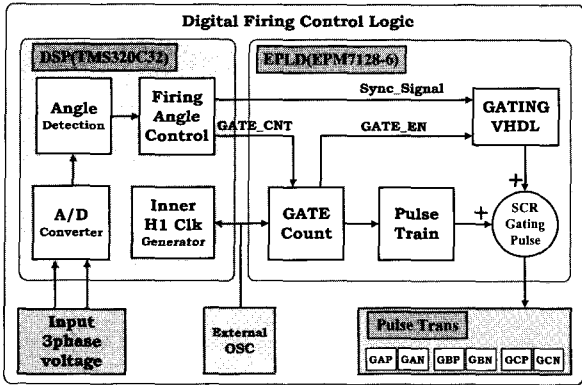


그림 7 디지털 점호 제어 블록도
Fig. 7 Block diagram digital firing control

2.3 전원전압 불평형 보상

3상 전원전압이 불평형 혹은 1선 지락이 발생하였을 경우에는 보통의 경우에는 출력전압에 많은 맥동성분이 포함된다. 이러한 맥동 전압은 다른 시스템에도 나쁜 영향을 미쳐 전체 전력변환 시스템의 운전이 불안정하게 운전된다. 따라서 본 논문에서는 그림 8과 같이 P 제어기를 사용하여 전압 불평형 혹은 1선 지락사고에 대하여 출력전압을 일정하게 유지하기 위하여 위상각의 크기를 보상하여 주는 알고리즘을 제시하였다.

입력된 전원전압 각상의 최고치 E_{peak} 와 비교하여 전원전압의 불평형을 감지하게 된다. 전원전압의 불평형이 생기면, 먼저 불평형이 생긴 위상을 검출하게 되고, 이를 P제어기로 불평형 위상에 대해 보상을 해주어 출력전압을 일정하게 출력되도록 제어한다.

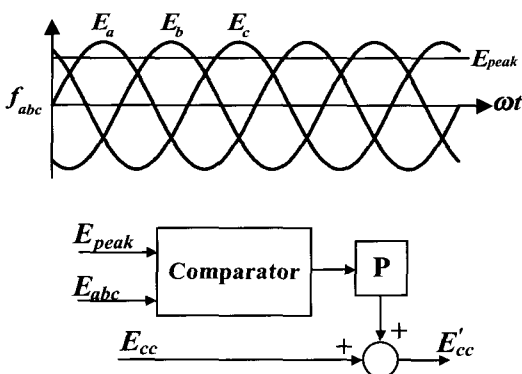


그림 8 전원전압 불평형시 위상각 보상회로를 갖는 디지털 점호제어
Fig. 8 Digital firing control with a compensating circuit when unbalanced voltages are applied

그림 9는 전원전압의 불평형이 생긴 경우 이를 보상

하는 알고리즘의 블록도로 표현한 것이다. 입력 전압의 최고치를 실시간 관측하여 이 최고치와 기준 최고치와의 비교에서 기준값 보다 작아지는 위상을 검출하고, 검출된 위상에 대해 제어전압을 보상해줌으로써 연속적인 보상 제어에 의하여 리플이 없는 출력전압이 가능하도록 하여 준다.

그림 7에서 구한 α 를 식 (8)에 대입하고, 여기에 입력전원 전압의 불평형이 생겼을 때의 위상각 $Feedback_{con}$ 만큼 보상해주기 위한 값을 더 해주면 원하는 제어 전압을 식 (8)과 같이 얻을 수 있다.

$$E_{cc} = k_1\alpha + Feedback_{con} \quad (8)$$

예를 들어 그림 10에서 a상 전압 E_a 이 불평형이 생겼을 경우 (E_{a1}), 이를 보상 알고리즘을 통한 연속적인 출력 전압의 제어를 하는 것을 보여준다.

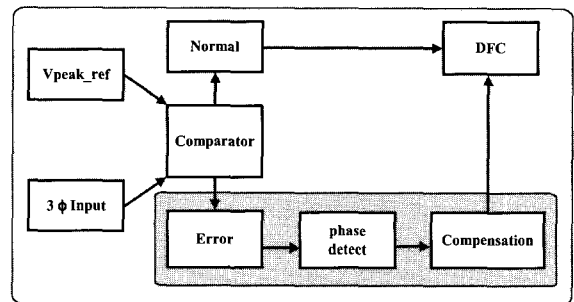


그림 9 전원전압 불평형 제어 블록도
Fig. 9 Block diagram of digital firing control of unstable input voltage

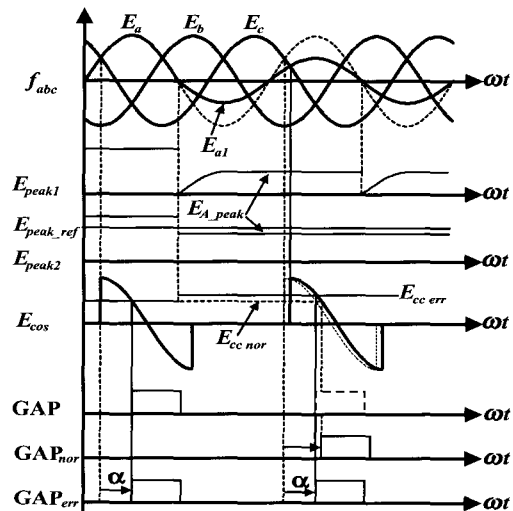


그림 10 전원전압 불평형 보상 알고리즘의 개념
Fig. 10 Concept of voltage compensation algorithm of input unbalanced voltage

입력 전원전압 E_a, E_b, E_c 에서 E_{peak1} 은 E_a 상 전압의 최대치를 검출해내고 E_{peak2} 는 검출된 E_{peak1} 의 최대치를 직선으로 나타낸다. 이때 $E_{peak-ref}$ 와 E_{A-peak} 의 크기를 비교해 E_{A-peak} 가 작으면 $E_{cc err}$ 값을 보상해준다. 코사인 비교 파형(E_{cos})은 점선이 정상적일 경우이고 실선이 불평형이 생겼을 경우인데 E_a 상의 불평형으로 인해 E_{cos} 가 실제의 점호 위치에서 벗어나 있다. 이때 각각의 게이트 점호 위치를 보면 GAP 는 정상적일 경우이고, GAP_{nor} 은 불평형이 생겼을 경우 보상하지 않은 경우이며, GAP_{err} 은 불평형을 보상하여 정상적일 경우와 동일한 점호를 하고 있다.

3. 실험 결과

3.1 실험 장치의 구성

그림 11에서와 같이 전체 하드웨어 블록도를 보면, 3상 전원을 입력받아 사이리스터 풀 브릿지 컨버터에 연결하고, 전압센서에 의해 입력 전원을 측정하였다. 측정된 전압정보는 BNC 케이블을 통해 주제어기인 DSP 보드에 입력되어 A/D(AD7864, Analog device社)에서 디지털 신호로 DSP(TMS320C32, TI社)에 보내진다.

DSP에서는 입력된 전압정보로 제어각을 d-q변환과 PI 제어기에 의하여 위상각을 연산한다. 연산된 점호각은 EPLD(Erasable Programmable Logic Devices)에서 디지털 값으로 로딩되고 이러한 디지털값은 EPLD 내부의 카운터에 의하여 펄스형태의 신호로 사이리스터의 게이트에 인가된다. 본 논문에서는 디지털 점호회로의 유용성을 증명하기 위하여 EPLD가 장착된 DSP 보드를 이용하였지만 실제 시스템에서는 대부분 주제어 연산 장치로 DSP 혹은 다른 종류의 마이크로프로세서를 사용하기 때문에 이 디지털 점호회로도 다른 전력변환 회로의 일부분으로 사용되어 경제적으로도 많은 비용을 들이지 않고 쉽게 구현이 가능하다.

3.2 실험 결과 및 검토

다음의 여러 가지 경우에 대한 실험은 디지털 점호회로의 성능을 검증하기 위하여 수행된 실험 파형이다. 여기서 E_a 는 입력 상전압이며, GAP 는 E_a 상 전압 양(positive)의 사이리스터 게이트 신호이며, I_{do} 와 V_{do} 는 각각 사이리스터 컨버터 직류 출력 전류와 전압 파형이다.

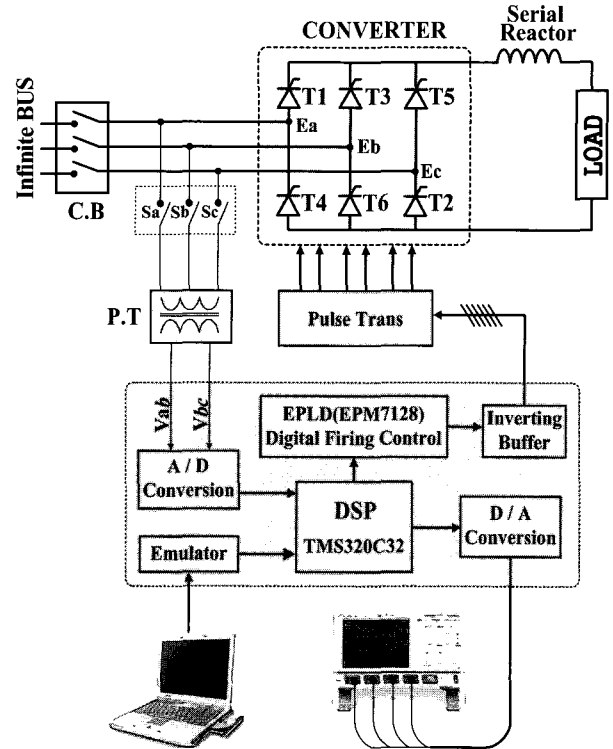


그림 11 전체 H/W 하드웨어 블록도
Fig. 11 Overall H/W control block diagram

그림 12는 R-L 부하가 그림 11과 같이 연결되었을 경우, 그리고 $\alpha=0^\circ$ 일때 실험결과 파형이며 이것은 다이오드를 이용하여 3상 전파 정류기를 만들었을 때와 같은 결과 실험파형이다.

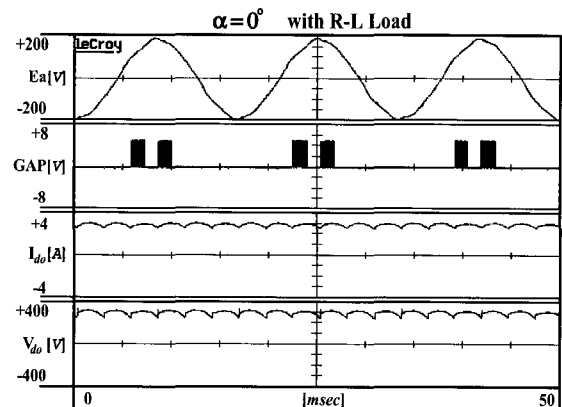


그림 12 $\alpha = 0^\circ$ 일 때 R-L 부하 실험 파형
Fig. 12 In case of $\alpha = 0^\circ$ with R-L load

그림 13은 $\alpha=60^\circ$ 이며 나머지는 그림 12의 실험 환경과 동일하다. 이 경우에는 직류단 전압 V_{do} 가 줄어들었

으며 출력 전류과형도 예상과 같이 평균적으로 많이 줄어들었다.

그림 14은 $\alpha=120^\circ$ 이며 나머지는 그림 12, 13의 실험 환경과 동일하다. 이 경우에는 직류단 전압이 0이므로 전류 또한 0이다.

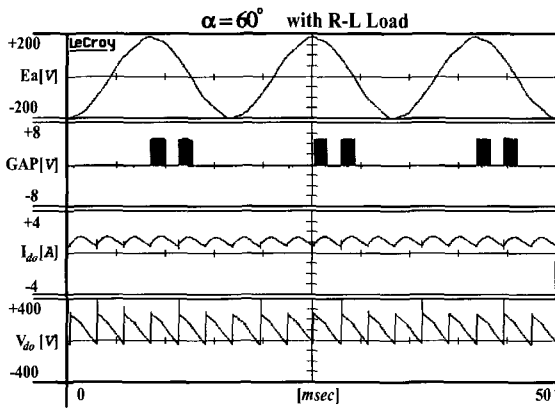


그림 13 $\alpha = 60^\circ$ 일 때 R-L 부하 실험 파형
Fig. 13 In case of $\alpha = 60^\circ$ with R-L load

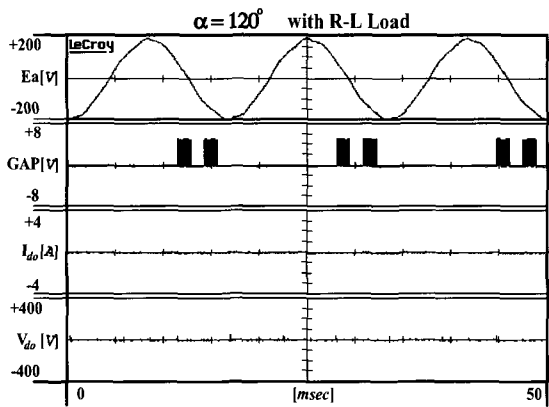


그림 14 $\alpha = 120^\circ$ 일 때 R-L 부하 실험 파형
Fig. 14 In case of $\alpha = 120^\circ$ with R-L load

디지털 점호방법을 사용하면 기존의 아날로그 코사인 방법과 동일한 출력전압이 점호각에 따라서 선형적으로 제어되는 장점이 있다. 그림 12에서 14까지의 실험결과는 점호각의 증가에 따라 출력전압이 선형적으로 감소하는 것을 알 수 있으며 그림 15은 이의 선형적인 특성을 직선의 그래프로 나타내고 있다.

마지막으로 그림 16에서 18까지는 전원전압의 불평형에 대하여 보상 알고리즘이 유용하게 적용되고 있음 보여주는 실험결과 파형이다. 선간전압의 불평형을 임의로 만들어 주기위하여 센서 앞단에 스위치 S_A, S_B, S_C 3개를 설치하였다.

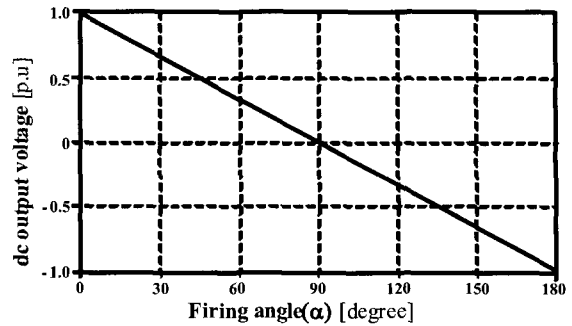


그림 15 직류 출력 전압 선형 제어 특성
Fig. 15 Linear Characteristics of DC output voltage

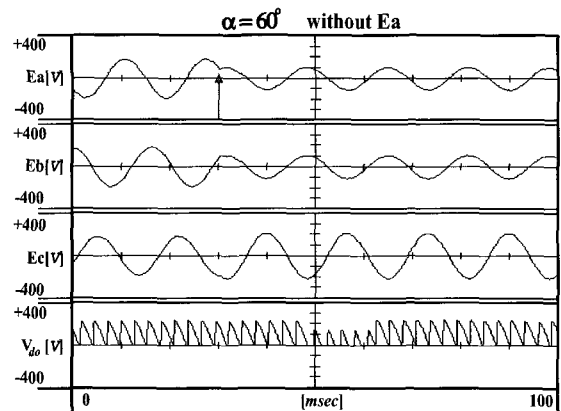


그림 16 E_a 와 E_b 상 전압 불평형이 생겼을 경우
Fig. 16 In case of unbalanced E_a and E_b

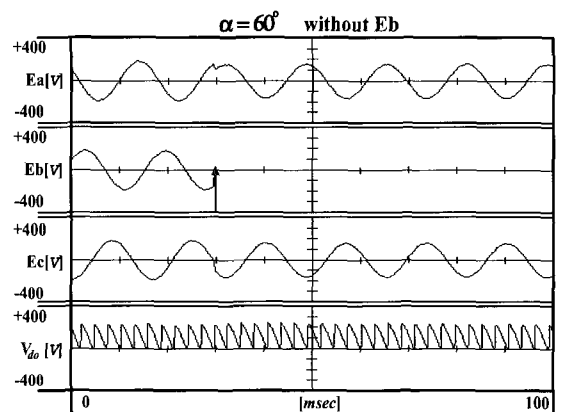


그림 17 E_b 상 1선 지락이 생겼을 경우
Fig. 17 In case of E_b being grounded

그림 16은 $\alpha=60^\circ$ 일때 E_a, E_b 전압이 동시에 불평이 생겨 보상 알고리즘에 의하여 보상이 되는 실험결과를 나타내고 있으며 실험결과 파형에 따르면 거의 교류전압 60Hz의 2 주기에 완전한 보상이 완료됨을 알 수

있다. 정상전압에서 불평형 전압이 생기는 순간에서 다시 정상적으로 출력전압을 보상하는데 걸리는 시간은 전원전압의 약 2주기에 해당되는 30[ms]이며 보상기에 있는 P 제어기의 게인을 조정함으로써 보상시간을 조정할 수 있다.

그림 17은 그림 16과 실험 환경이 같은 경우이지만 Eb 전압이 1선 지락이 되었을 경우이다. 하지만 출력전압은 1선 지락이 생기기 전과 유사한 크기의 출력전압을 내고 있음을 그림 17 실험결과 파형에서 알 수 있다.

그림 18은 그림 16, 17과 같은 환경의 실험 파형이만 Eb, Ec 전압이 동시에 불평형이 생겼음에도 불구하고 출력전압은 일정한 값을 나타내고 있는 실험결과 파형이다.

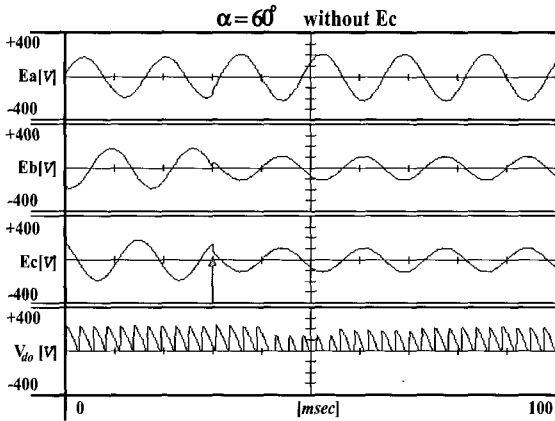


그림 18 Eb, Ec상 전압 불평형이 생겼을 경우
Fig. 18 In case of unbalanced Eb, Ec

5. 결 론

본 논문에서는 디지털 점호제어 방법을 제안하였으며 다음과 같은 특징이 있다.

1) 본 논문에서는 동기신호를 좌표변환과 좌표변환에 이용된 제어각은 PI 제어기를 이용하여 위상각(혹은 제어각)을 연산하였으므로 전원전압의 노이즈에 논질적으로 강하도록 설계되었다.

2) 디지털화된 코사인 점호제어방법은 아날로그 소자를 사용하지 않으면서 FPGA 소자의 카운터 로직을 이용하여 점호회로를 설계하여, 전원전압의 노이즈에 강하며, 아날로그 소자의 본질적인 문제인 온도변화에 의한 영향이 거의 없으며 점호회로 자체가 존재하고 있는 디지털 시스템의 일부분으로 포함되어 질 경우 간결한 구조를 갖는 장점이 있다.

3) 마지막으로 전원전압이 불평형 및 1선 지락의 경우에도 일정한 출력전압을 보장한다.

따라서 제안하는 디지털 점호제어방법은 기존의 아날로그 코사인 점호제어 방법과 등가적인 성능을 가지며, 아날로그 회로가 가지고 있던 단점을 보완하여 전원전압의 급변, 노이즈가 포함된 전원 그리고 불평형 발생시에도 직류 출력 전압을 일정하게 제어가 가능하다.

참 고 문 헌

- [1] N. Mohan, T.M. Undeland and W.P. Robbins, "Power Electronics, Converters, Applications, and Design", John Wiley & Son, Inc., pp.2~32, 1995.
- [2] David Finney, "The Power Thyristor and its Applications", McGRAW-HILL Book Company (UK) Limited, pp.151~167, 1999.
- [3] 임익현, "同期 發電機 디지털 勵磁 시스템 개발에 관한 연구", 홍익대학교 공학 박사 논문, pp.107~126, 2001.
- [4] P.C Sen, "Thyristor DC Drives", John Wiley & Sons, N.Y., pp.290~300, 1981.
- [5] 박성중, THYRISTOR DUAL CONVERTER를 사용한 D.C. MOTOR POSITION CONTROL에 관한 연구, 서울대학교 공학 석사 학위논문, 1977.
- [6] M. Rashid, "Power Electronics, Circuits, Devices, and Applications," Prentice Hall, 1988.
- [7] Collings T.D. Wilson, W.J, "A fast-response current controller for microprocessor-based SCR-DC motor drives," Conference Record of the 1988 IEEE, pp.527~534 Vol. 1, 2~7 Oct 1988.
- [8] Farooq M, Plant J.B, Plourde Y, A microprocessor-based suboptimal speed controller for an SCR-DC motor drive IECON'89, 15th Annual Conference of IEEE, pp.171~176 Vol. 1, 6~10 Nov., 1989.
- [9] Stielau O.H, Schoeman J.J, Van Wyk J.D, "A high-performance gate/base drive using a current source," IA., IEEE Trans. on, Vol. 29 Issue:5, pp.933~939, Sep/Oct 1993.
- [10] 설승기, 전기기기제어론, 브레인 코리아, 2002.

저 자 소 개



김장목(金長睦)

1961년 8월 6일생. 1988년 부산대 전기공학과 졸업. 1991년 서울대 대학원 전기공학과 졸업(석사). 1996년 동 대학원 전기공학과 졸업(공학박사). 1997년~2001년 한전 전력연구원 선임연구원. 2001년 5월~현재 부산대 컴퓨터 및 정보통신연구소 연구원. 2001년 3월~현재 부산대 전자전기정보컴퓨터 공학부 조교수. 당 학회 편집위원.