
K/Ka밴드 응용을 위한 완전집적화 고성능 광대역 증폭기 MMIC

윤 영*

A Fully-integrated High Performance Broadband Amplifier MMIC for K/Ka Band Applications

Young Yun*

본 논문은 정보통신부의 출연금으로 수행한 IT SoC 핵심설계인력양성사업의 수행결과입니다.

요 약

본 논문에서는 DC 바이어스 소자와 정전파괴 보호회로를 MMIC상에 모두 내장한 완전집적화 K/Ka밴드 광대역 증폭기 MMIC를 제작하였으며, 따라서 MMIC의 동작을 위해서는 프린트기판상의 외부소자가 불필요하였다. DC 바이어스 용량성소자로서는, 소형의 SrTiO₃ (STO) 커패시터를 MMIC 내부에 집적하였으며, DC feed 소자로서는 소형의 LC병렬공진회로를 집적하였다. 그리고 정전파괴방지를 위해서는 소형의 LC병렬공진 정전파괴 보호회로를 MMIC의 입출력부에 내장하였다. 정전파괴 보호회로에 의해 정전파괴전압은 10 V에서 300 V까지 개선되었다. 광대역에 걸쳐서 양호한 RF특성과 안정도를 보장하기 위해서, 프리매칭 기법과 RC병렬 안정화 회로가 이용되었다. 제작된 MMIC는 K/Ka 밴드의 광대역(17-28 GHz)에 걸쳐서 20±2 dB의 전력이득, 21±1.5 dBm의 1dB 이득 압축점 (P1dB)의 양호한 RF특성을 보였다. 그리고 제작된 MMIC로부터 DC에서 동작주파수이상의 광대역에 걸쳐서 안정화 특성을 관찰 할 수 있었다. 제작된 MMIC의 면적은 1.7X0.8 mm²이었다.

ABSTRACT

In this work, high performance broadband amplifier MMIC including all the matching and biasing components, and electrostatic discharge (ESD) protection circuit was developed for K/Ka band applications. Therefore, external biasing or matching components were not required for the operation of the MMIC. STO (SrTiO₃) capacitors were employed to integrate the DC biasing components on the MMIC, and miniaturized LC parallel ESD protection circuit was integrated on MMIC, which increased ESD breakdown voltage from 10 to 300 V. A pre-matching technique and RC parallel circuit were used for the broadband design of the amplifier MMIC. The amplifier MMIC exhibited good RF performances and good stability in a wide frequency range. The chip size of the MMICs was 1.7X0.8 mm².

Key-Words : broadband amplifier, MMIC, K/Ka band, STO, ESD

키워드

K/Ka 밴드, 광대역 증폭기, MMIC, STO, 정전파괴

I. 서 론

GaAs 디바이스의 K/Ka밴드 대역응용을 위한 대표적인 분야는 FWA (fixed wireless access)와 MSC (multimedia satellite communication) 시스템등이다[1-4]. 그런데, 최근, GaAs 디바이스 제조 기술의 발전과 더불어 광대역 특성을 가지는 저가격의 고집적화 MMIC가 K/Ka밴드 MSC (multimedia satellite communication)와 FWA (fixed wireless access)의 시장에서 요구되어지고있다. 이제까지 K/Ka밴드대역의 증폭기 MMIC에 관한 여러차례의 보고가 있었으나, 고성능, 저가격 K/Ka밴드 증폭기 MMIC의 개발을 위해서는 종래의 K/Ka증폭기 MMIC[1-4]에 관해서 이하의 항목들이 개선되어야 한다.

- (1) 종래의 K/Ka밴드대역의 증폭기 MMIC[1-4]의 경우, DC 바이어스 소자가 MMIC상에 전부 집적되지 못하였다. 특히 DC 바이어스 용량소자의 경우는 큰 면적 때문에 MMIC상에 집적되지 못하였고, 외부의 DC 바이어스 용량소자가 MMIC 실장 기판상에 별도로 요구되었다. 그 외에도 FET의 게이트와 드레인의 DC 바이어스를 위해서는 1/4파장 마이크로 스트립 라인이 DC feed소자로서 이용되었는데, 동작주파수가 26 GHz인 경우 1/4 파장 라인은 GaAs상에서 1mm의 길이를 가진다. 이는 MMIC사이즈를 크게 증가시키며, 따라서 1/4파장 라인도 MMIC 실장 기판상에 별도로 제작되는 경우가 많다. 이러한 점들은 MMIC실장 모듈(module)면적의 증가와 모듈실장 코스트 증가의 원인이 된다.
- (2) K/Ka밴드 동작을 위해서는 보통 1 μ m이하의 미세게이트 FET가 이용되며, 따라서 매우 낮은 정전파괴전압특성을 가진다. 정전파괴는 보통 반도체 가공중 사람의 몸에서 발생하는 정전펄스전압과 전원의 On-Off에 의해 발생하는 정전펄스전압등에 기인하며, 보통은 FET의 게이트층의 정전파괴가 심각하다. 0.2 μ m 게이트 GaAs FET의 경우는 정전파괴전압이 보통 10-20 V 정도이다. 종래의 MMIC의 경우는 정전파괴방지를 위해 MMIC 입력과 출력측에 다이오드를 연결하거나, 또는 1/4파장 마이크로 스트립 선트스터브를 접속하였다[5]. 전자의 경우는 동작주파수에서 다이오드에 의한 MMIC 입력력 임피던스의 변화 때문에 MMIC의 RF특성저하의 문제점이 발생하며, 후자의 경우는 1/4파장 선로에 의해 MMIC면적이 크게 증가한다. 이러한 문제점들에 의해 종래의 MMIC의 경우, 정전파괴 방지회로를 MMIC에 내장하지 않는 경우도 많은데, 이는 패키징 또는 프린트기

판 실장중에 MMIC정전파괴에 의한 생산수율감소와 제작 코스트 증가의 원인이 된다.

- (3) MMIC의 광대역 설계방법으로는 게이트드레인 피드백설계와 저항을 이용한 lossy matching설계법등이 있는데, 이러한 설계방법은 광대역에서 안정화특성을 가져오는 대신, 피드백 저항접속등에 의해 FET자체의 성능저하를 초래한다[6,7]. 따라서, K/Ka밴드와 같은 고주파대역에서는 상기 광대역 설계방법은 심각한 이득 및 출력전력손실을 초래하며, 이러한 이유로 종래의 K/Ka밴드대역의 증폭기 MMIC의 경우, 대부분이 Ka 또는 K밴드 내에서의 일부 대역에만 국한되어 사용된 협대역 MMIC가 대부분이다. 상기 문제점을 해결하기 위해 저역통과필터와 고역통과필터가 직렬접속된 형식의 입출력 정합회로가 내장된 MMIC가 발표되었으나, 필터내장에 의해 MMIC의 면적이 8X12 mm²까지 증가하는 문제점이 있었다[8].

본 논문에서는 상기 문제점들을 개선한 완전집적화 K/Ka밴드 광대역 증폭기 MMIC를 제작하였다. DC 바이어스 소자를 MMIC내부에 내장하기 위하여, 고주전용의 SrTiO₃ (STO) 커패시터가 MMIC내부에 집적되었으며, 1/4파장 DC 피드라인 대신에 소형의 LC병렬공진회로가 이용되었다. 그리고 정전파괴방지를 위해서 소형의 LC병렬공진 정전파괴 보호회로가 MMIC의 입출력부에 내장되었다. 광대역 MMIC증폭기 설계를 위해서, 새로운 프리매칭 기법이 이용되었으며, 이와동시에 광대역에서의 회로의 안정성을 보장하기위해 MMIC의 입력측에 RC병렬 안정화 회로가 내장되었다.

II. 소형화 DC 바이어스 소자와 정전파괴 보호회로의 MMIC상의 내장

2.1. DC바이패스용 STO용량소자의 내장

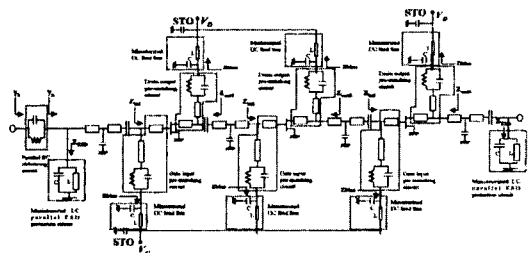


그림 1 광대역 증폭기 MMIC 회로도
Fig. 1 Broadband amplifier MMIC circuit

그림 1은 본 논문에서 제작된 광대역 MMIC 중간출력 증폭기(medium power amplifier, MPA)의 회로도를 보여준다. 칩 사이즈 감소를 위해서 정합 소자로는 마이크로스트립 개방선로 (open stub) 대신에 MIM 션트 커패시터를 이용하였다. 그리고, 일반적으로 FET의 드레인과 게이트의 바이어스 회로의 바이패스를 위해서는 100 pF이상의 고용량이 요구되며, 비유전율 7인 종래의 SiN 박막 커패시터를 이용할 경우 MMIC상에 800 X800 μm^2 면적을 점유하게 된다. 따라서 MMIC내부에서의 집적이 불가능하게 되며, 종래의 MMIC[1-4, 7, 8]에 대해서는 외부의 DC 바이어스 용량소자가 MMIC 실장 기판상에 별도로 요구되었다. 본 논문에서는 그림 1과 같이 STO 박막필름 커패시터가 이용되었다. STO의 비유전율은 SiN의 20배 이상이며, MMIC상에 100 pF의 STO 용량성소자가 제작될 경우 그 면적은 160X160 μm^2 밖에 되지않는다. 본 논문에서는 100 pF의 STO 용량성소자가 스퍼터링법 (sputtering method)에 의해 제작되었으며, 비유전율은 150이었다.

2.2. 소형화된 DC feed소자의 내장

DC에서는 전원과 RF회로사이에 전원공급 패스를 제공하며, 동작주파수에서는 전원을 RF회로와 분리시키는 것이 DC feed소자의 기능이며, 따라서 1/4파장선로가 주로 DC feed소자로서 이용되며, MMIC상 또는 프린트기판상에서 그 점유면적은 매우크다. 본 논문에서는 MMIC상의 점유면적을 줄이기 위해, 그림 1에서 보는 바와 같이 DC feed 소자로서 LC병렬공진회로가 이용되었다. 병렬공진 회로의 인덕터로서는 마이크로 스트립 라인인덕터가 이용되었으며, 커패시터로서는 metal-insulator-metal (MIM)커패시터가 이용되었다. LC병렬공진 회로의 인덕턴스값을 L, 커패시턴스값을 C라고 할 때, 그림 1의 병렬공진회로의 입력임피던스 Zbias는 다음과 같이 표현된다.

$$Z_{bias} = \frac{j2\pi fL}{1 - (2\pi f)^2LC} \tag{1}$$

식 (1)에서 f는 동작주파수이다. 그리고, 식 (1)에서 알 수 있는 바와같이, 식 (2)의 조건에서를 만족하도록 L, C값을 설정하면 동작주파수에서 Zbias가 무한대가되며, 결국 1/4파장 마이크로 스트립 라인과 동일한 기능을 하게된다.

$$f = \frac{1}{2\pi\sqrt{LC}} \tag{2}$$

따라서 본 논문에서는 식 (2)를 만족하도록 , L,

C값이 결정되었으며, 실지 동작주파수 20-30 GHz에서 인덕턴스 L과 커패치턴스 C는 각각 0.1-0.4 nH, 0.1-0.4 pF의 범위 이며, L은 GaAs MMIC상에서 길이 150-300 μm 마이크로 스트립라인으로, 그리고 C는 GaAs상의 면적 20X20 μm^2 -40X40 μm^2 의 사이즈의 MIM커패시터로 구성되었다. 따라서, 종래의 길이 1mm 의 1/4파장 마이크로스트립 DC feed 라인에 비해 상당히 점유면적이 감소되었음을 알 수 있다.

2.3. LC병렬공진 정전파괴보호회로의 내장

FET로서는 0.2 μm 의 GaAs MODFET (modulation doped FET)가 이용되었다. 따라서 게이트 입력부는 약 10-20 V정도의 낮은 정전파괴전압특성을 가진다. 본 논문에서는 회로의 RF특성에 영향을 주지 않으면서 정전파괴로부터 회로를 보호하기 위해, 그림 1에서 보는바와 같이 MMIC회로의 입출력부에 LC병렬공진 정전파괴보호회로를 내장하였다. 전절의 DC feed소자와 마찬가지로 LC병렬공진회로가 이용되었으며, 병렬공진 회로의 인덕터로서는 마이크로 스트립 라인인덕터가 이용되었으며, 커패시터로서는 MIM 커패시터가 이용되었다. MMIC의 입력 또는 출력단자로부터 들어오는 정전 펄스전원은 그림 1의 LC병렬공진 정전파괴보호회로의 마이크로 스트립 라인 인덕터를 통해 접지로 흐르게되며, 따라서 FET의 게이트 입력부와 드레인 출력부는 정전파괴로부터 보호된다. 그리고, 그림 1의 LC병렬공진 정전파괴 보호회로의 입력임피던스 ZESD는 식 (1)과 같이 표현되고, 식 (2)를 만족하도록 L, C값을 설정하여주면, ZESD는 동작주파수에서 무한대가 된다. 따라서 LC병렬공진 정전파괴보호회로는 정전파괴로부터 FET를 보호함과 동시에, 동작주파수에 있어서 회로의 RF특성에 영향을 주지않게 된다.

표 1은 LC병렬공진 정전파괴보호회로가 있을 때와 없을때의 정전파괴전압과 RF특성의 측정치이다. 정전파괴 보호회로에 의해 정전파괴전압은 10 V에서 300 V까지로 개선되나, RF특성에는 영향을 주지 않음을 알 수 있다.

표 1. LC병렬공진 정전파괴보호회로가 있을 때와 없을 때의 MMIC증폭기의 정전파괴전압과 RF특성
Table 1. ESD breakdown voltage and RF performances of amplifier MMIC with and without LC parallel ESD protection circuit

정전파괴 보호회로	정전파괴 전압	26 GHz에서의 전력이득	P _{1dB}
있는 경우	300 V	20.3 dB	21.4 dBm
없는 경우	10 V	20.4 dB	21.6 dBm

III. 광대역 증폭기 MMIC 회로설계

3.1 새로운 기법의 프리매칭 기술을 통한 광대역 증폭기 회로설계

K/Ka밴드 전체에 걸쳐서 광대역 임피던스 정합을 위해서 그림 1에서 보는바와 같이 프리매칭 회로를 이용하였다. 일반적으로 FET의 기생용량과 기생인덕턴스에 의해 고주파에서 FET의 게이트 입력부와 드레인 출력부 임피던스는 주파수 의존성을 보이며, 이중 입출력부 임피던스의 허수부인 리액턴스성분이 아주 큰 주파수 의존성을 보인다. 본 논문에서는 주파수 의존성이 큰 FET의 입출력부 임피던스의 허수부를 제거하기 위해 FET의 게이트 입력부와 드레인 출력부에 마이크로스트립라인 정합소자와, 커패시터등을 포함하는 프리매칭회로를 접속하였다. 그리하여 프리매칭회로를 포함한 FET가 실수부 입출력 임피던스만을 갖도록 설계하였다. 이는 이하의 수식에 의하여 간단히 설명된다. 그림 1의 각 FET에 대한 입출력 임피던스를 Z_{in_FET} , Z_{out_FET} 라고 하면 입출력 임피던스는 다음과 같이 표현된다.

$$Z_{in_FET} = R_{in_FET} + j\omega X_{in_FET} \quad (3)$$

$$Z_{out_FET} = R_{out_FET} + j\omega X_{out_FET} \quad (4)$$

게이트 입력부에 $-j\omega X_{in_FET}$ 의 리액턴스 성분을 가지는 프리매칭회로를, 드레인 출력부에 $-j\omega X_{out_FET}$ 의 리액턴스 성분을 가지는 프리매칭회로를 각각 접속하여 주면 프리매칭 회로를 포함한 FET의 입출력부의 임피던스 (그림 1의 Z_{in1} , Z_{out1} , Z_{in2} , Z_{out2} , Z_{in3} , Z_{out3})는 각기 실수부 임피던스만 보이게 되며, 입출력 임피던스의 주파수 의존성이 비교적 적어지게 된다. 그림 2(a)는 FET게이트입력부의 간략한 등가회로와 FET의 게이트입력부에 연결된 프리매칭회로를 보여준다.

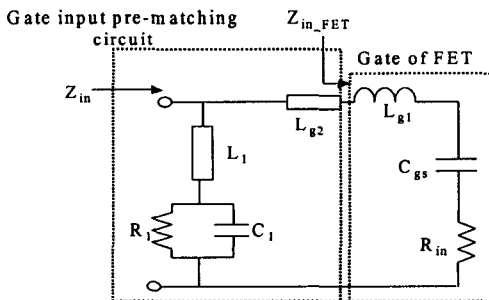


그림 2(a) FET게이트 입력부의 간략한 등가회로와 FET의 게이트입력부에 연결된 프리매칭회로
Fig 2(a) A simple equivalent circuit of gate input part of FET and gate input pre-matching circuit

그림 2(a)에서 알 수 있는 바와같이 게이트입력부 프리매칭회로는 마이크로스트립라인 인덕터와 R, C로 구성된다. 마이크로스트립라인의 인덕턴스값을 L_1 , L_{g2} , 그리고 저항과 커패시턴스값을 R_1 , C_1 이라고 하면, Z_{in_FET} 의 허수부 $j\omega X_{in_FET}$ 를 제거하여, 프리매칭 회로를 포함한 입력부 임피던스 (그림 2 (a)의 Z_{in} , 즉 그림 1의 Z_{in1} , Z_{in2} , Z_{in3})가 실수부 저항값 R_{in_FET} 만을 가지기 위해선 다음의 관계를 만족해야 한다 (이는 그림 2(a)의 입력 임피던스 Z_{in} 에서 허수부를 0로 뚫으로써 쉽게 구할 수 있다).

$$L_1 = L_{g1} + L_{g2} \quad (5)$$

$$C_1 = 2C_{gs} \quad (6)$$

$$R_1 = \sqrt{\frac{L_{g1} + L_{g2}}{3C_{gs}}} \quad (7)$$

그림 2 (a)에서 알 수 있는 바와같이 식 (5)-(7)에서 L_{g1} 와 C_{gs} 는 FET의 게이트 입력부 기생인덕턴스와 기생용량이다. 따라서 본 논문에서는 게이트 입력부 프리매칭회로에 대해서 식 (5)-(7)을 만족하도록 프리매칭회로를 구현하였다.

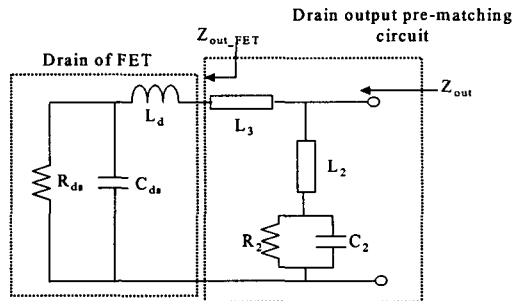


그림 2(b) FET 드레인 출력부의 간략한 등가회로와 FET의 드레인 출력부에 연결된 프리매칭회로
Fig 2(b) A simple equivalent circuit of drain output part of FET and drain output pre-matching circuit

그림 2(b)는 FET 드레인 출력부의 간략한 등가회로와 FET의 드레인 출력부에 연결된 프리매칭회로를 보여준다. 마찬가지로 Z_{out_FET} 의 허수부 $j\omega X_{out_FET}$ 를 제거하여, 프리매칭 회로를 포함한 출력부 임피던스 (그림 2 (b)의 Z_{out} , 즉 그림 1의 Z_{out1} , Z_{out2} , Z_{out3})가 실수부 저항값 R_{out_FET} 만을 가지기 위해선 다음의 관계를 만족해야 한다 (이는 그림 2(b)의 출력 임피던스 Z_{out} 에서 허수부

를 0로 둬으로써 쉽게 구할 수 있다).

$$L_2 = \frac{C_2}{(1/R_2)^2 + (2\pi f C_2)^2} \quad (8)$$

$$L_3 = \frac{C_{ds}}{(1/R_{ds})^2 + (2\pi f C_{ds})^2} - L_d \quad (9)$$

그림 2 (b)에서 알 수 있는 바와같이 식 (8)-(9)에서 L_{ds} 와 C_{ds} 는 FET의 드레인 출력부 기생인덕턴스와 기생용량이며, L_d 는 기생인덕턴스이며, f 는 동작주파수이다. 따라서 본 논문에서는 드레인 출력부 프리매칭회로에 대해서 식 (8), (9)를 만족하도록 프리매칭회로를 구현하였다.

3.2. 광대역 안정화특성을 위한 RC병렬 안정화 회로의 내장

일반적으로 FET자체의 저주파 불안정 특성에 의해 저주파수에서의 MMIC회로의 안정도는 떨어진다. 본 논문에서는 저주파수 대역에서의 회로의 안정화를 피함과 동시에, 동작주파수에 있어서는 회로의 RF특성에 영향을 주지 않기위해서, 그림 1에서 보는 바와 같이 MMIC 입력부에 RC병렬 안정화회로를 접속하였다. 적절한 저항, 커패시터값을 선택하면 저주파에 있어서는 RC병렬회로는 저항만이 접속된 것으로 보이며, 따라서 저항에 의해 입력부의 저주파 반사계수 S_{11} 특성은 개선되며, 그 결과 회로의 저주파 안정도는 개선된다. 그리고, 동작주파수에서는 커패시터의 바이패스기능에 의해 RC병렬회로의 저항은 무시되어, 동작주파수에서의 RF특성은 RC병렬회로에 영향을 받지않게 된다. 본 논문에서는 $C=1pF$, $R=20\Omega$ 값을 선택하였다. 그림 3 (a)와 (b)는 각각 RC병렬 안정화회로와 등가의 R'C'직렬회로를 보여준다. 등가의 직렬저항 R'과 직렬커패시턴스 C'는 각각 다음의 식으로 표현된다.

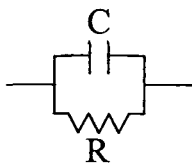


그림 3 (a) RC병렬 안정화회로
Fig 3 (a) RC parallel stabilizing circuit

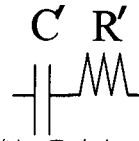


그림 3 (b) 등가의 R'C'직렬회로
Fig 3 (b) R'C' equivalent circuit

$$R' = \frac{R}{1 + (2\pi f RC)^2} \quad (10)$$

$$C' = \left(\frac{1}{(2\pi f)^2 RC} + RC \right) \cdot \frac{1}{R} \quad (11)$$

따라서, RC병렬 안정화 회로가 있는 경우의 MMIC회로의 반사계수 S_{11} (그림 1의 γb)은 RC병렬 안정화 회로가 없는 경우(그림 1의 γa)에 비해서 스미스차트상에서 R'만큼 고저항영역(high resistive region)으로 그리고 C'만큼 용량성영역(capacitive region)으로 이동한다.

그림 4는 RC병렬 안정화 회로가 있는 경우의 MMIC회로의 반사계수 S_{11} 특성 (그림 1의 γb)과 RC병렬 안정화 회로가 없는 경우의 S_{11} 특성 (그림 1의 γa)을 보여준다. RC병렬 안정화 회로에 의해 15 GHz이하의 저주파영역에서 S_{11} 특성이 매우 개선되었음을 알 수 있다. 그림 5는 RC병렬 안정화 회로가 있는 경우의 MMIC의 안정도계수 K값과 RC병렬 안정화 회로가 없는 경우의 K값을 보여준다. 흰 서클은 RC병렬 안정화 회로가 있는 경우에 해당하고, 실선은 없는 경우에 해당한다. RC병렬 안정화 회로에 의한 반사계수 S_{11} 특성개선에 의해, RC병렬 안정화 회로가 있는 경우의 MMIC회로의 안정도는 상당히 개선되었음을 알 수 있고, DC로부터 광대역에 걸쳐서 무조건안정 (unconditional stability)특성을 보여주고 있다.

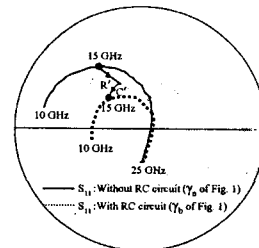


그림 4. RC병렬 안정화 회로가 있는 경우의 MMIC회로의 반사계수 S_{11} 특성과 RC병렬 안정화 회로가 없는 경우의 S_{11} 특성
Fig 4. Return loss S_{11} characteristics of amplifier MMIC with and without RC parallel stabilizing circuit

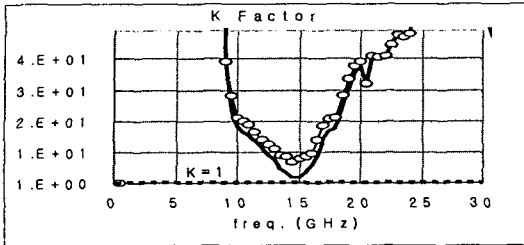


그림 5. RC병렬 안정화 회로가 있는 경우의 MMIC의 안정화계수 K값과 RC병렬 안정화 회로가 없는 경우의 K값
 Fig 5. K factors of amplifier MMIC with and without RC parallel stabilizing circuit

IV. RF특성 측정결과

그림 6은 그림 1의 MMIC 증폭기의 칩 사진이다. 전절에서 설명한 바와같이 MMIC는 바이어스 소자 및 정전파괴소자, 그리고 정합회로를 모두 포함하고있고, 따라서 본 논문에서는 MMIC의 동작을 위해서 외부의 소자(off-chip component)를 사용하지 않았다. 칩 사이즈는 1.7X0.8 mm²이며, 집적소자의 소형화에 의해, 종래의 전력증폭기[1-4, 7,8]에 비해 칩 사이즈는 60%이하이다. 그림 7은 MMIC 증폭기의 이득에 대한 측정치와 계산치, 입출력 반사계수에 대한 측정치를 보여준다. 실선은 전력이득에 대한 측정치, 크로스는 전력이득에 대한 계산치, 그리고 흰 서클과 검은 삼각형은 입출력 반사계수에 대한 측정치에 해당한다.

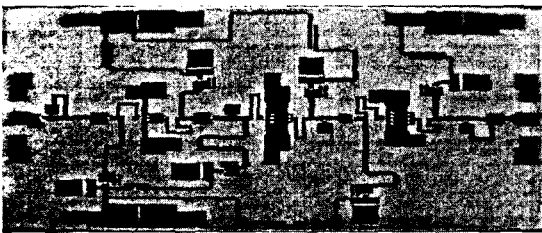


그림 6. 광대역 증폭기 MMIC 사진
 Fig 6. A photography of broadband amplifier MMIC

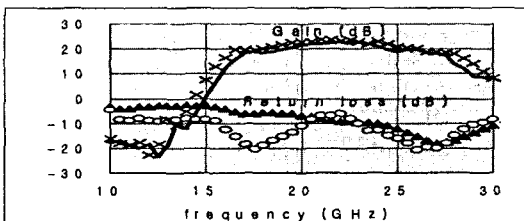


그림 7. 광대역 증폭기 CSP MMIC에 대한 RF특성
 Fig 7. RF performances of broadband amplifier MMIC

그림 7에서 알 수 있는 바와같이 측정된 이득치는 17-28 GHz의 주파수대역에서 20±2 dB이며, K/Ka밴드의 광대역에 걸쳐서 양호한 평탄도 (flatness)를 보여준다. 그리고, 상기 대역에서의 입출력 반사계수에 대한 측정치는 -6 dB이하이다. 그림 8은 26 GHz에서 측정된 MMIC의 Pin-Pout 특성을 보여준다. 26 GHz에서 측정된

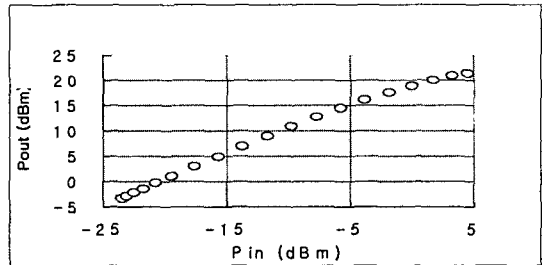


그림 8. 26 GHz에서 측정된 MMIC의 Pin-Pout 특성
 Fig 8. Pin-Pout characteristic of amplifier MMIC at 26GHz

1dB 이득 압축점 (1dB gain compression point) P1dB는 21 dBm이다. 그리고 17-28 GHz의 주파수대역에서의 P1dB는 21±1.5 dBm 이었으며, K/Ka밴드의 광대역에 걸쳐서 양호한 특성을 보여주었다.

V. 본 연구의 증폭기 MMIC와 종래의MMIC의 특성비교

표2는 본 논문에서 제작한 MMIC와 종래의 MMIC의 특성을 비교한 결과를 보여준다. 표2에서 볼 수 있는 바와 같이, 프리매칭회로와 RC병렬 안정화회로를 이용한 본 연구의 증폭기 MMIC는 종래의 MMIC에 비해 Ku-K밴드까지의 광대역 특성을 보임을 알 수 있다. 그리고, 그림 1에서 볼 수 있는 바와 같이, 본 연구에서는 DC feed소자로서, 종래의 1/4파장선로 대신, 소형화된 LC 병렬공진회로를 이용하였고, 그리고 병렬 용량정합소자로서는 개방선로대신 MIM 커패시터를 사용하였다. 따라서, 표2에서 볼 수 있는 바와 같이, 본 연구의 MMIC 증폭기는 종래의 MMIC에 비해 점유면적이 상당히 줄어들었다. 그리고, 본 연구에서는 고유전율을 가지는 STO 커패시터를 이용함으로써, 50 pF 이상의 고용량의 바이어스 소자까지도 MMIC내부에 전부 내장하였다. 따라서, 표2에서 볼 수 있는 바와 같이, 종래의 MMIC를 동작시키기 위해서는, 바이어스 소자등의 외부소자가 MMIC 외부의 프린트기판에 별도로 필요하였으나, 본 연구의 MMIC 증폭기를 동작시키기 위해서는

별도의 외부소자가 필요없다. 그밖에도, 본 연구의 MMIC 증폭기는 소형의 LC병렬공진 정전파괴 보호회로를 내장하였고, 따라서, 일반적으로 10-20 V 밖에 되지 않는 p HEMT의 정전파괴 전압을 300 V까지 증가하였다.

표 2. 본 연구의 MMIC와 종래의 MMIC의 특성비교
Table 2. The comparison of characteristics between novel and conventional MMIC

	대역폭 (GHz)	MMIC 면적 (mm ²)	MMIC 동작에 필요한 외부소자	정전파괴 보호회로
본 연구	17-28	1.7X0.8	불필요	MMIC 내장
[1]	26-29	-	필요	내장않함
[2]	18-21	2.5X1.5	필요	내장않함
[3]	34-35	4.0X1.5	필요	내장않함

VI. 결 론

본 논문에서는 DC 바이어스 소자와 정전파괴 보호회로를 MMIC상에 모두 내장한 완전집적화 K/Ka밴드 광대역 증폭기 MMIC를 제작하였으며, 따라서 MMIC의 동작을 위해서는 프린트기판상의 외부소자가 불필요하였다. DC 바이어스 소자를 MMIC내부에 내장하기 위하여, 고주전율의 SrTiO₃(STO) 커패시터가 MMIC내부에 집적되었으며, DC feed소자로서 소형의 LC병렬공진회로가 이용되었다. 그리고 정전파괴방지를 위해서 소형의 LC 병렬공진 정전파괴 보호회로가 회로의 입출력부에 내장되었다. 정전파괴 보호회로에 의해 정전파괴 전압은 10 V에서 300 V까지 개선되었다. 광대역 MMIC증폭기 설계를 위해서, 프리매칭 기법이 이용되었으며, 광대역에서의 회로의 안정성을 보장하기 위해 MMIC의 입력측에 RC병렬 안정화 회로가 내장되었다. 제작된 MMIC의 면적은 1.7X0.8 mm²의 이었으며, 제작된 MMIC는 K/Ka 밴드의 광대역(17-28 GHz)에서 양호한 RF특성과 안정도를 보였다.

참고문헌

[1] M. K. Siddiqui, A. K. sharma, L. G. Gallejo, and R. Lai, A High-Power and High-Efficiency Monolithic Power Amplifier at 28 GHz for LMDS application, IEEE Trans. Microwave Theory Tech., Vol. 46, pp. 2226-2232, Dec. 1998.

[2] T. Satoh, A. B. Berutto, C. Poledrelli, C. Khandavalli, J. Nikaido, S. kuroda, T. Yokoyama, and J. Fukaya, A 68% P.A.E. Power pHEMT for K-Band Satellite Communication System, IEEE MTT-S Int. Microwave Symp. Dig., 1999, pp. 963-966.

[3] D. L. Ingram, D. I. Stones, T. W. Huang, M. Nishimoto, H. Wang, M. Siddiqui, D. Tamura, J. Elliott, R. Lai, M. Biedenbender, H. C. Yen, and B. Allen, A 6 Watt Ka-Band MMIC Power Module Using MMIC Power Amplifier, IEEE MTT-S Int. Microwave Symp. Dig., 1997, pp. 1183-1186.

[4] B. Matinpour, N. Lal, J. Laskar, R. E. Leoni, and C. S. Whelan, K-Band Receiver Front-Ends in a GaAs Metamorphic HEMT Process IEEE Trans. Microwave Theory Tech., Vol. 49, pp. 2459-2463, Dec. 2001.

[5] R. Goyal, Monolithic microwave integrated circuits, Artech House, Inc., Chapter 11, 1989.

[6] I. Bahl and P. Bhartia, Microwave Solid State Circuit Design. John Wiley&Sons, 1988.

[7] K. B. Niclas, On Design and Performance of Lossy Match GaAs MESFET Amplifiers, IEEE Trans. Microwave Theory Tech., vol. 30, pp. 1900-1906, Nov. 1982.

[8] Y. Itoh, T. Takagi, H. Masuno, M. Kohno, and T. Hashimoto, Wideband High Power Amplifier Design Using Novel Band-Pass Filters with FETs Parasitic Reactances, IEICE Trans. Electron., Vol. E76-C, No. 6, pp.938-943, 1993.

저자소개

윤 영(Young Yun)



1993년 연세대학교 전자공학과 (학사)
1995년 포항공대 전자전기공학과 (석사)
1999년 오사카대학 전기공학과 (박사)

1999년~2003년 마쯔시마전기(주) 반도체 디바이스 연구센터 연구원
2003년 9월~현재 국립 한국해양대학교 전파정보통신공학부 조교수
※관심분야 : 무선통신용 MMIC, 반도체