

# PDP ITO 패턴유리의 결함 검사시스템 개발

송준엽\*, 박화영\*, 김현종\*, 정연욱\*\*

## Development of Defect Inspection System for PDP ITO Patterned Glass

Jun Yeob Song<sup>#</sup>, Hwa Young Park<sup>\*</sup>, Hyun Jong Kim<sup>\*</sup>, Yeon Wook Jung<sup>\*\*</sup>

### ABSTRACT

The formation degree of sustain (ITO pattern) decides quality of PDP (Plasma Display Panel). For this reason, it makes efforts in searching defects more than  $30 \mu\text{m}$  as 100%. Now, the existing inspection is dependent upon naked eye or microscope in off-line PDP manufacturing process. In this study developed prototype inspection system of PDP ITO glass is based on line-scan mechanism. Developed system creates information that detects and sorts kinds of defect automatically. Designed inspection technology adopts multi-vision method by slip-beam formation for the minimum of inspection time and detection algorithm is embodied in detection ability of developed system. Designed algorithm had to make good use of kernel matrix that draws up an approach to geometry. A characteristic of defects, as pin hole, substance, protrusion, are extracted from blob analysis method. Defects, as open, short, spots and et al, are distinguished by line type inspection algorithm. In experiment, we could have ensured ability of inspection that can be detected with reliability of up to 95% in about 60 seconds.

**Key Words :** PDP(플라즈마 디스플레이), ITO(투명 전도성 금속막), Sustain(투명전극), Defect(결함), Defect map(결함지도), Detection algorithm(검출 알고리즘), Line-scan(라인주사),

### 1. 서론

1890년대 음극선관(CRT, Cathode Ray Tube)이 출현한 이후 TV는 일상생활의 가장 중요한 정보 전달 매체가 되어 왔으며, 최근 들어 생활수준의 향상으로 소비자들은 대화면 TV를 요구하게 되어 디스플레이 업계에서는 40인치 이상 대화면의 평판 디스플레이(FPD, Flat Panel Display) 장치로 눈을 들리게 되었다. 최근 차세대 평판 디스플레이 장치로 각광 받고 있는 장치 중에서 가장 주목 받고 있는 디스플레이 장치가 플라즈마(Plasma) 생성

을 이용한 PDP이다. 일반적으로 PDP에서의 플라즈마 생성은 열을 가하는 방법보다는 전기적인 방전을 통하여 얻어진다. 이 전기방전이 다음 펄스에 의해 유지될 수 있도록 PDP 전면 유리기판(Front glass)에 투명전극(Sustain)과 주사전극(Scan)의 투과도나 저항치 등을 고려하여 ITO(Indium Tin Oxide)로 박막 증착공정을 시행한다.<sup>1,2</sup>

유기 EL의 모재로 사용되고 있는 ITO 코팅유리의 표면에서 패턴(Pattern)의 형성도, 두께, 간격 등에 따라 완성된 디스플레이 장치의 화질(Display quality)을 좌우하게 되는데, 현재의 화질평가는 제

... 접수일 : 2004년 6월 30일 ; 개재승인일 : 2004년 10월 7일

# 교신저자, 한국기계연구원, 지능형정밀기계연구부

Email : sjy658@kimm.re.kr Tel. (042) 868-7144

\* 한국기계연구원, 지능형정밀기계연구부

\*\* (주)엔알티, 부설연구소

조공정의 최종단계에서 수행하는 점등표시(양, 불량)검사에 의존하고 있는 현실이다.<sup>1</sup> PDP 생산공정에서 특성부여 최우선 공정인 투명전극 형성공정 중에 원자재오염이나 불순물 유입, 작업자의 취급 부주의 등에 의해 발생하는 결함은 플라즈마의 지속적인 방전 유지를 방해하므로 화질에 심각한 영향을 초래한다고 볼 수 있다. 하지만 현재는 오프라인(Off-line) 상에서 육안검사에 의존하고 있는 실정이다.

따라서 본 연구에서는 작업자의 숙련도에 따라 품질이 좌우되고 있는 ITO 전면코팅이나 패턴 코팅의 검사에 있어서 일정크기의 정규형상을 벗어난 부분을 결함으로 자동 검출하여 분류하고, 검출된 결함의 위치, 종류, 사이즈 등을 체계적으로 분석할 수 있는 자동화 시스템을 개발하고자 한다. 이를 위하여, 본 연구에서 고안한 광학식 라인주사(Line-scan) 메커니즘을 채용한 검출장치 등의 구성 및 PDP ITO 공정변수를 고려한 결합 검출알고리즘을 개발, 적용한 연구내용을 이하에 기술한다.

## 2. PDP ITO 공정분석

대표적인 PDP ITO 제조공정을 살펴보면 PDP 전면 유리기판에 두 개의 쌍으로 이루어진 투명전극은 PDP의 방전유지 전극으로써 플라즈마가 형성된 후, 다음 펄스에 의해 기체방전이 지속적으로 유지될 수 있도록 하는 중요한 역할을 한다. 투명전극으로써의 요구조건은 가시광이 투과할 수 있도록 투과도 88%의 고투과율과 10~20Ω의 낮은 면저항치 등을 만족해야 하기 때문에 주로 ITO를 형성물로 채택하고 있다.<sup>3</sup>

PDP ITO를 성막하는 방법으로 여러 방식이 제시되고 있지만, 인라인(In-line)화를 통해 생산속도 조절이 용이하고, 박막의 밀착력을 배가시키는 대안으로서 진공상태에서 플라즈마의 높은 에너지를 이용하여 박막을 형성시키는 스퍼터링(Sputtering) 박막증착법<sup>4</sup>이 대형 유리코팅에 있어 유일한 방법으로 대두되어 현실화되고 있다. ITO 투명전극의 패턴형성을 위해 균일한 두께로 ITO 전면코팅이 되어 있는 PDP 유리기판에 PDP 제조업체마다 고유의 노하우를 바탕으로 패턴의 간격, 두께 등을 고려하여 포토에칭(Photo etching)공정을 실행한다.<sup>3,5</sup>

포토에칭 공정은 Fig. 1에 제시된 것처럼 PDP 면에 스퍼터링법으로 ITO를 박막 증착시킨 후 빛에 민감한 물질인 감광액(PR; Photo Resist)을 도포하고, 마스크(Mask)에 그려진 패턴에 빛을 통과시키는 노광(Exposure) 공정 후에 빛을 받은 부분의 막을 현상시키는 현상(Develop) 공정을 거친 다음, 패턴형성을 위해서 불필요한 부분을 선택적으로 제거시키는 에칭(Etching) 공정의 순서로 진행되고 있다.<sup>6</sup>

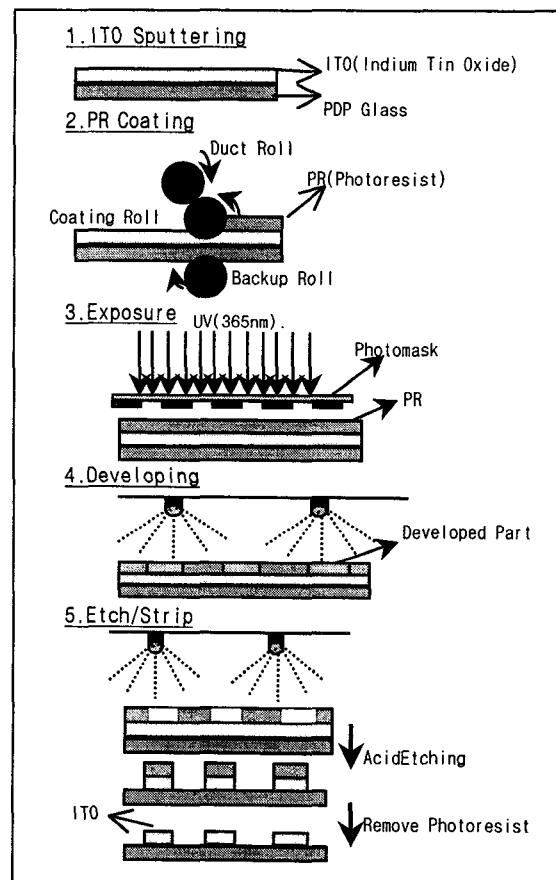


Fig. 1 Process of photo etching

PDP 발광효율은 ITO 증착과정에서 발생되는 각종 오염물질 및 불균일한 증착으로 ITO 표면상에 미세한 표면균열이나 돌기가 형성되어 유기 박막층의 정상적인 증착이 방해되므로 발광 효율이 현저하게 낮아지거나 흑점(Dark Spot)이 형성되어 불량발생의 주요 요인으로 작용한다. 그리고 제조 공정 중의 불순물 유입으로 스크래치가 발생하여

불량이 되는 경우도 있다. 그러므로 유리기판 위에 ITO 코팅작업이 완료된 후 ITO의 표면을 정밀하게 연마하여 일정한 수준의 평면도(300 Å 이하) 및 표면조도(50 Å 이하)를 유지하여야 한다.<sup>7</sup>

현재 PDP ITO 제조공정에서 실시하는 품질검사에서는 전면 ITO 코팅(Coating) 혹은 ITO 패턴(Pattern)상에서 일정크기(100 μm이내)의 정규형상을 벗어난 부분을 측정 가능한 값들로 정량화 시켜 결함으로 검출할 수 있다. 이때 존재할 수 있는 대표적인 결함들을 Fig. 2에서 보이는 바와 같이 오픈(Open), 쇼트(Short), 핀홀(Pin hole), 돌기(Protrusion), 아물질(Substance), 먼지(Particle) 등으로 정의할 수 있으며, 이외에도 스크래치(Scratch), 얼룩(Spot) 등이 대상이 될 수 있다.

Article	Defects	Characteristics
Open		<ul style="list-style-type: none"> <li>Line-type defect</li> <li>ITO pattern perforation</li> </ul>
Short		<ul style="list-style-type: none"> <li>Line-type defect</li> <li>ITO pattern connection</li> </ul>
Pin Hole		<ul style="list-style-type: none"> <li>Area-type defect</li> <li>Closed edge is on the ITO pattern</li> </ul>
Protrusion		<ul style="list-style-type: none"> <li>Area-type defect</li> <li>Open edge is on the ITO pattern</li> </ul>
Substance		<ul style="list-style-type: none"> <li>Area-type defect</li> <li>Open edge is on the glass</li> </ul>

Fig. 2 Representative defects of PDP ITO glass

이들 결함의 발생원인으로는 원자재 오염에 의한 코팅막 박리, 크린룸(Clean room)의 먼지, 작업자의 취급 부주의, 원자재 보관 시 오염, 세정설비 능력부족 등을 들 수 있으며, 이러한 결함이 패턴 형성공정에서 패턴 형성도의 불량이나 빛 산란에 의한 의관불량으로 연계되는 것으로 보고되고 있다.

따라서 본 연구에서는 PDP 혹은 PDP 유리기판 제조업체에서는 공정 상에서 품질을 자동으로 검사하고, 효율적으로 분석할 수 있는 기술체계를 마련하여, 최종적으로는 상기 거론한 결함발생을 최소화 할 수 있는 공정 최적화 기술의 기반을 확충코자 한다.

### 3. PDP ITO 검사시스템 개발

앞장에서 거론한 결함들의 검출방안으로 본 연구에서는 온라인(On-line)상에서 비전센서를 이용하여 자동으로 검사하고, 이제까지 수작업에 의해 정량화가 불가능하였던 결함종류를 분류한 정보(결함의 가중정도)를 자동으로 생성시킬 수 있는 PDP ITO 검사시스템을 고안하였다. 고안된 시스템의 주요 구성부는 Fig. 3에 제시된 것처럼 검사센서부, 구동스테이지, 조명계로 이루어져 있다.

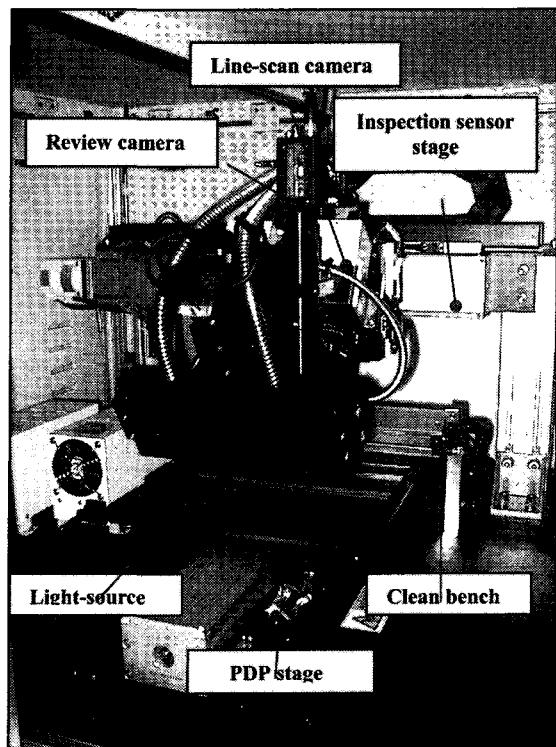


Fig. 3 Layout of PDP ITO inspection system

특히 검사방식으로 비전센서를 채용하기 때문에 측정하고자 하는 대상물의 특성에 따라 적합한 배율과 카메라의 구성 및 두 카메라간의 적절한 FOV(Field Of View) 등을 고려한 최적의 시스템 설계 및 구성에 중점을 두고 진행하였다.

검사 센서부는 1 차 센서로 연속적인 영상획득과 검사속도의 배가를 위해 Dual 타입의 라인주사카메라(Takenaka, TL-5150UFD)를 구성하였고, 검사완료 후 특정결함에 대한 정밀검사를 위해 부가적으로 Review 카메라(Moritec, MSG6-2200S)를 채

용하였다. 구동 스테이지는 검사센서 스테이지(X 축 구동)와 PDP 스테이지(Y 축 구동)로 개별 구성하고, 측정 대상인 PDP ITO 유리기판을 진공 흡착하는 진공척(평면도 10  $\mu\text{m}$  이내)을 채용시킴으로서 ITO 생산공정 상의 인터프로세스(Inter-process) 검사, 즉 대면적 검사에 대비하도록 고안하였다. 또한 스테이지는 PDP 이송속도와 라인주사 카메라의 이송속도와의 정확한 일치를 위해 반복정도 ± 5  $\mu\text{m}$  이내로 정밀 고속이송이 가능하고, PDP 면이 기울어져 있을 경우 획득되는 영상의 질적저하를 방지하기 위해 크로스롤러 베어링과 스템모터를 이용하여 제작하였다.

한편 라인주사 카메라의 특성 상 동일한 조명 조건 하에서도 스캔속도가 변하거나 카메라의 영상획득 속도보다 조명의 주파수가 낮을 경우 입력되는 광량에 차이가 발생할 수 있기 때문에 검사 성능에 크게 영향을 미친다. 따라서 본 시스템에 채용한 조명계는 광 효율을 높이기 위해 100W 금 할로겐 램프를 광원으로 사용하였고, 조명가이드(Light guide)는 플라스틱에 의해 피복두께(Clad diameter)가 작은 광파이버(Optical glass fiber)를 채용하였다. 또한 라인주사 카메라의 광극률을 최소화하여 FOV를 균일하게 조명할 수 있도록 하고, 폐점성을 갖는 광파이버(Numerical Aperture : 0.5)의 보완체으로 조명가이드의 앞 단에 집광렌즈(Condenser lens)를 장착하여 지향성을 갖게 Fig. 4 처럼 조명계를 설계하였다.

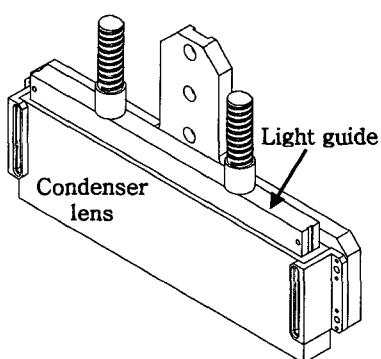


Fig. 4 Structure of designed light part

고안된 라인조명의 길이 L은 식(1)에 근거하여 설계되었다.

$$L = F + \left( 2 \cdot \left( \frac{WD \cdot NA}{1 - (NA)^2} \right) \right) \quad (1)$$

Where, F : FOV of line-scan camera(≈40mm)

WD : Working distance of condenser lens

NA : Numerical aperture of optical fiber

특히 고안된 시스템에서는 Dual 타입의 라인주사 카메라를 채용함으로써, 실제 조명가이드의 길이는 2L 이 된다. Fig. 5는 고안된 조명계의 조도 성능(Illuminance profile)을 제시한 것으로, 중앙부분이 상대적으로 낮은 조도를 보여주는데 이것은 Dual 타입 조명가이드의 중앙 접합부로 광파이버가 비어있기 때문이다.

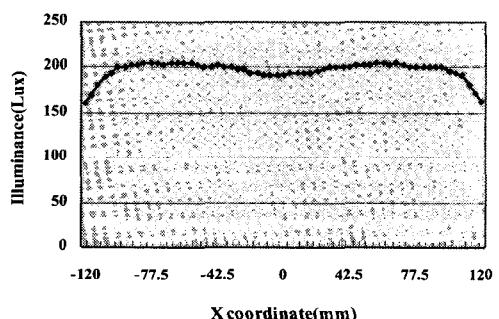


Fig.5 Illuminance profile of light guide part

이상 구성 품들의 설계사양을 기반으로 장비시스템을 개발하여 제어, 검사 알고리즘, 평가분석 기능이 부가된 S/W를 탑재 시켜, 검사공정의 단계별 상황을 확인하거나 조건변수(FOV, WD 등)를 수정·보정할 수 있도록 하였다.

현재 PDP 제조공정에서 기준으로 두고 있는 결함크기(Defect size)는 ITO 전면코팅에서는 100  $\mu\text{m}$  이하, ITO 패턴 형성공정에서는 50  $\mu\text{m}$  이하를 요구하고 있다. 상기 검사기준을 토대로 고안된 시스템에서는 보다 정밀한 검사를 추구하기 위해 검출정도 30  $\mu\text{m}$  이내의 결함을 95% 이상 검출하고, 검출지도(Defect map) 생성을 포함한 총 검사시간 60초 내외에서 검사결과(결함의 분포 등)를 쉽게 제시할 수 있는 소프트웨어를 개발, 탑재하였다.

## 4. 검출 알고리즘 및 운영 S/W 개발

### 4.1 검출 알고리즘 개발

본 연구에서는 상기 거론한 검사 시스템을 기반으로 검사장비의 핵심 기술인 PDP 특유의 공정 변수를 고려하여 고안한 결합검출 알고리즘(Algorithm)이 Fig. 6 이다. 고안된 알고리즘의 전개 방법을 살펴보면 획득된 이미지에서 세로방향의 평균 명도값을 이용하여 패턴(Pattern)의 위치와 거리를 판단하여 이진화(Binary) 시키고, 명도 차이에 의한 평균값을 이용하여 패턴의 위치와 간격, 결합의 크기를 판단하는 Blob Analysis 방법을 적용시킴으로써 결합의 정보를 얻을 수 있다.

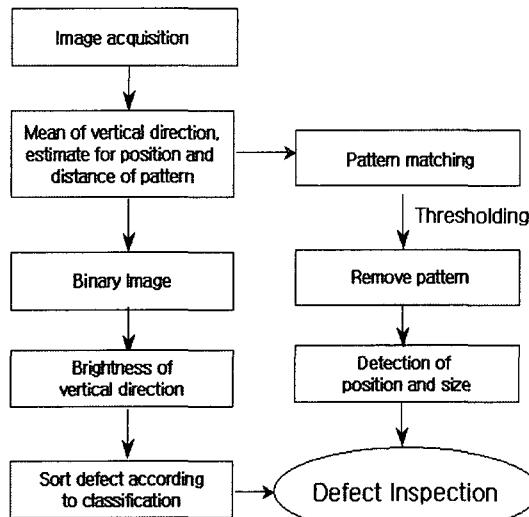


Fig. 6 Inspection algorithm of PDP defects

일반적으로 영상처리에서 불필요한 대상을 제거하는 과정의 경계값(Thresholding) 선정은 대상 물과 배경을 나타내는 히스토그램(Histogram)의 두 봉우리(Peak) 사이에서 대상을 최대한 침식(Erosion)하지 않는 범위에서 선정하는 경우가 대부분이다.

그러나 본 연구에서와 같이 ITO 전극의 패턴이 배경에 포함되어 결합이 존재하는 이미지에서는 불규칙한 명도를 가지는 결합과 패턴의 영향으로 전체 명도값이 일정하기 않기 때문에 Fig. 7 에서와 같이 일정한 명도값을 유지하는 패턴을 이미지에서 제거한 나머지 부분을 결합으로 인식하기 위해서 패턴의 영역을 나타내는 명도값의 범위 전

체가 식(2)에 의해 경계값(256 Level, 193~216)으로 포함되어진다.

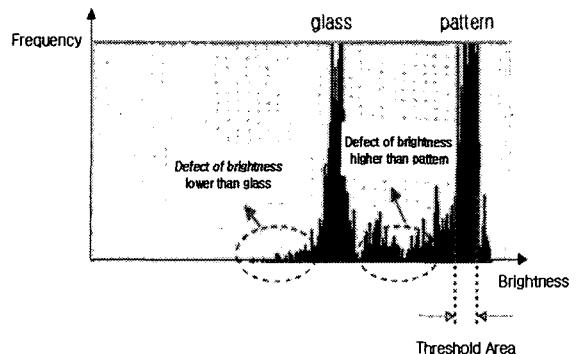


Fig. 7 Thresholding value selection for PDP inspection

$$P_{\min} \leq P\_Thre \leq P_{\max} \quad (2)$$

여기서,  $P_{\min}$ 은 패턴의 최소 명도값,  $P_{\max}$ 은 패턴의 경계값 영역,  $P_{\max}$ 은 패턴의 최대 명도값을 나타낸다.

획득된 이미지에서 경계값 영역의 대상물인 ITO 패턴을 제거함으로써 측정 대상물인 결합만을 남길 수 있기 때문에 결합의 좌표값과 픽셀(Pixel) 단위의 크기를 얻을 수 있게 된다.

검출한 결합의 종류별 분류를 위한 알고리즘은 이진화 단계를 거친 이미지에서 세로방향 명도의 평균값이 변화하는 주기와 결합에 의해 발생하는 세로방향 명도값의 변화를 비교하여, ITO 패턴에서의 변화와 모서리(Edge)에서의 명도 변화를 이용하여 Open, Short, Pin Hole, Substance, Protrusion, Scratch, Spot, Particle로 분류하였다.

### 4.2 개발시스템의 분석평가 S/W 개발

본 연구에서는 PDP 제조공정에서 결합발생의 근본적인 원인들을 공정변수로 두고 이를 제조공정에 Feedback 함으로써 공정개선 효과를 얻기 위해 상기 구성한 검사시스템에 검출한 결합들의 속성정보인 위치, 크기, 종류 등을 Fig. 8 에서와 같이 Data Table을 생성하였으며, x, y 좌표값에 매핑(Mapping)시켜 결합 분포를 가시적으로 확인할 수 있는 Defect Map으로 생성시킬 수 있는 기능을 구현하였다.

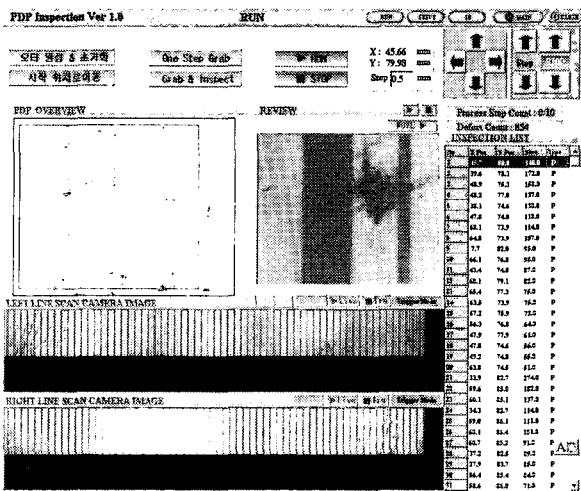


Fig. 8 Defect map of PDP ITO glass

상기 언급한 PDP 공정의 여러 검사 환경변수들을 PDP 제조업체마다 다른 검사기준에 맞게 용이하게 설정하기 위해서 개발한 결합 검출 시스템의 운영 S/W에서는 각각의 파라미터(parameter)를 개별적으로 변경할 수 있게 두었다.

Camera Parameter Setup에서는 획득한 영상의 크기 조절을 위해 카메라 해상도(mm/pixel), 한 그랩(grab) 단위의 폭/라인을 파라미터로 두었고, 고정된 카메라 파라미터의 변경 시 작업자와의 인터페이스(Interface) 측면을 고려하여 각각의 카메라 Offset과 FOV 또한 손쉽게 재설정 할 수 있게 하였다.

그리고 PDP 제조업체마다 다른 노하우를 적용하기 위해서 Inspection parameter setup에서는 결합의 최소결합면적과 경계값(Threshold)을 설정하게 하였으며, In-line 상에서 다양한 크기의 PDP panel을 본 시스템에 적용시키기 위해서 최대 검사크기 또한 검사항목 파라미터에 포함시켰다.

## 5. 성능평가 및 Defect Map 분석

### 5.1 성능실험 및 평가

본 연구에서 개발한 PDP ITO 검사시스템은 기존의 Off-line 검사장비와 달리 공정 상의 Inter-process 검사장비로서의 관점, 즉 신속성, 검출 신뢰도에 비중을 두고 구축하였다. 따라서 본 연구에서 검사시스템의 성능목표, 즉  $30 \mu\text{m}$  이상의 결

함 검출능력 95% 이상, 42 인치 PDP 대상 검출시간 60 초 내외의 실현성 여부를 성능 시뮬레이션 및 검사실험을 통해 확인하여 보았다.

본 연구에서 구성한 검사시스템은 12 인치 PDP ITO 를 대상으로 적용한 Prototype 시스템으로 최대 검사영역  $300\text{mm} \times 300\text{mm}$  를 수용할 수 있다. 따라서 12 인치 PDP 의 실제 검사영역  $230\text{mm} \times 220\text{mm}$  에 대한 검사시간(scan 시간/회 \* scan 회수)을 측정하고, Fig. 9 에서와 같이 실제 42 인치 ( $921\text{mm} \times 518.4\text{mm}$ ) PDP 에 대한 검사시간을 추정하여 보았다.

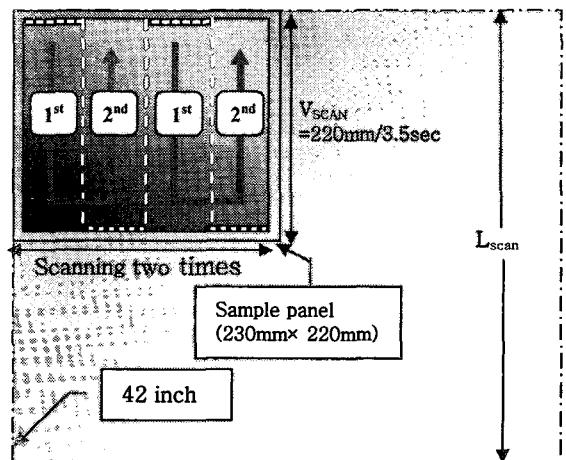


Fig. 9 Estimation of inspection time for 42" PDP

개발시스템에서 Dual-type 의 Line-scan 카메라를 이용한 영상 획득에 의한 결합검출 과정이 거의 동시에 진행되므로 Fig. 8 와 같은 Defect Map 구현시간을 최소화하여 실제 42 인치 PDP 검사에 소요되는 검출시간을 식(3)에 근거하여 추정하면 Line camera의 초당 스캔속도  $V_{\text{scan}} = 3.5 \text{ mm/s}$ , 스캔 회수  $N_{\text{scan}} = 8$  회로서 현 시스템(Dual scan processor)에서는 목표로 하고있는 PDP 검출시간인 약 65 초를 확보할 수 있었다.

$$T_{\text{tact}} = N_{\text{scan}} \left[ \frac{L_{\text{scan}}}{V_{\text{scan}}} \right] \quad (3)$$

$$= 8 \times \left[ \frac{518.4[\text{mm}]}{62.85[\text{mm/sec}]} \right] \approx 65 \text{ sec}$$

Where,  $N_{\text{scan}}$  : Number of scans of line camera

$L_{\text{scan}}$  : Vertical length of a object PDP

$V_{\text{scan}}$  : Scan speed of line camera(mm/sec)

한편 개발시스템의 검출능력을 평가하기 위하여 채용된 Line-scan 카메라에서 획득한 영상을 결합알고리즘 처리과정을 거친 블록 중 10 개를 샘플링 하여 전자현미경을 이용하여 검출된 결함 수와 비교하여 보았다. 그 결과가 Table 1로서 본 연구에서 목표로 하고 있는  $30 \mu\text{m}$  이상의 결함 검출 능력 95% 이상을 확보하고 있는 것으로 평가되었다.

Table 1 Detection efficiency of developed system

Block	Defect Number at Microscope, A	Defect Number at Inspection System, B	Inspection Ratio, B/A
1	42	40	95%
2	26	25	96%
3	35	33	94%
4	16	15	94%
5	23	22	96%
6	46	45	98%
7	46	46	100%
8	32	31	97%
9	82	81	99%
10	42	41	98%
<b>Average</b>		<b>97%</b>	

## 5.2 Defect Map 분석

PDP 전극 형성공정 중 원자재 오염에 의한 코팅(Coating)막 박리, 크린룸(Clean Room)의 먼지, 작업자의 취급 부주의, 세정설비 능력 부족 등의 취급상에서 발생되는 결함은 작업 공간에서의 부유분진이나 세척조건 등의 기준치 재점검과 원자재 운반, 납품 및 보관 규정의 강화 등으로 연계시킬 수 있다.

그리고 공정상에서 발생되는 결함의 원인은 ITO 막 형성 시 PR(Photo Resist) 코팅에 사용되는 톤 코터(Roll Coater)법의 단점인 막 두께 균일도가 주류를 이루고 있으며, ITO 성막 후 신속한 PR 코팅이 이루어지지 않을 시 발생되는 패턴 가공정도의 불안정성 또한 이유가 될 수 있다. 또한 대형 PDP 기판용으로 사용되는 Proximity 노광장치의

경우 마스크(Mask)의 크기가 40 인치 이상이기 때문에 마스크의 지지나 마스크와 기판의 간격을 일정하게 유지하는 것 또한 문제가 된다. 그리고 감광법을 이용하여 은 후막으로 버스전극 형성 시 발생되는 문제점으로는 전극 확산 및 변색 이외에도 전극단락, 기공 발생 등의 신뢰성을 떨어뜨릴 수 있는 요인이 발생하게 된다.

이를 토대로 상기 거론한 결합의 근본적인 발생요인과 비중도와의 관계를 Fig. 10에서 나타내었다.<sup>8</sup>

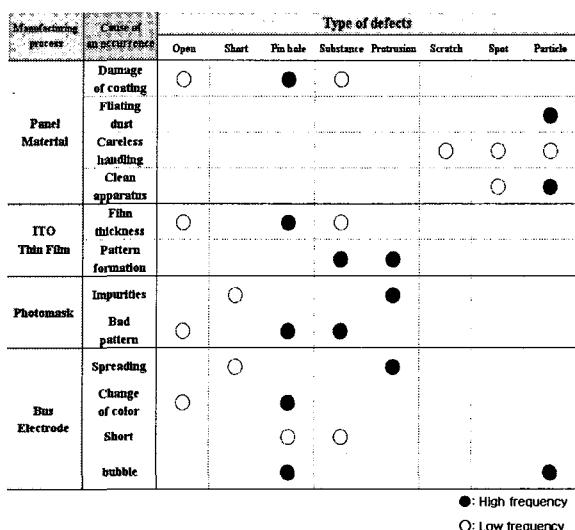


Fig. 10 Relationship on PDP process and defect

측정 대상인 PDP 패널에서 종류별 결함 분포를 재구성해 보면 Pin Hole, Substance, Protrusion 이 가장 빈번하게 발생하는 것을 Fig. 11에서 확인할 수 있다. 이러한 결과를 공정차원에서 분석하면 크린룸 내의 부유분진, 혹은 챔버(Chamber) 내의 장비 오염 등에 의해 패널이나 마스크 상에 존재하는 파티클(Particle)이나 PR 막 형성 시 불순물 유입, 혹은 감광공정 시 전극의 확산 등을 원인으로 추정할 수 있으며 이는 챔버 내의 세척주기나 장비의 교체주기를 조절할 수 있는 데이터로 활용될 수 있어 공정변수들을 체계적으로 평가·분석 할 수 있다.

향후에는 개발시스템을 실용화 모델로 발전시켜 검사환경의 청정화를 개선하는 현실적인 연구를 진행시킬 계획이며, 또한 검사결과의 분석기능을 보완하고, 생산공정 상에서의 특유의 공정변수

들과 연계시킬 수 있는 연구로 발전시킨다면 PDP 생산성 향상, 수율(yield) 및 품질개선에 크게 기여 할 수 있을 것으로 기대한다.

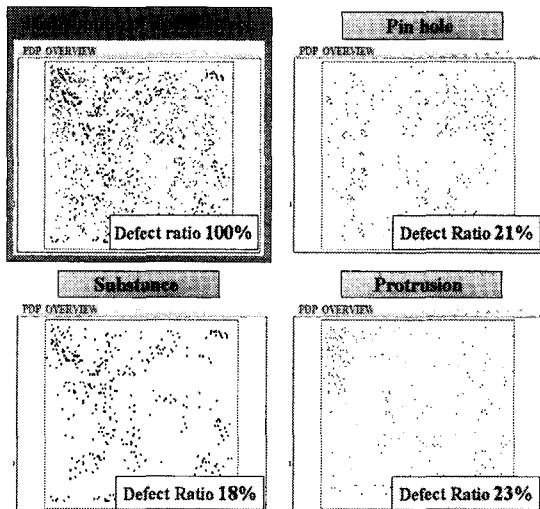


Fig. 11 Analysis case of defect distribution

## 6. 결론

현재 PDP 생산공정 상에서 보면 투명전극(혹은 버스패턴) 형성 정도가 최종 제품의 품질(화질)을 결정한다는 인식 하에서 최소  $30 \mu\text{m}$  이상의 결함을 100% 검출하는데 심열을 기울이고 있다. 따라서 본 연구에서는 Off-line 상에서 육안검사에 의존하여 작업자의 숙련도에 의해 제품의 품질이 결정되어지는 검사기능을 On-line 상에서 자동으로 검사하고, 결함종류를 분류한 정보(결함의 가중 정도)를 생성시킬 수 있는 Prototype 검사시스템을 구축하고, ITO 상에 존재하는 hole, particle, open, short, speckle 등을 검출, 분류할 수 있는 알고리즘을 개발하였다.

개발시스템의 성능을 평가한 결과,  $30 \mu\text{m}$  이상의 결함 검출능력 95% 이상을 확보하게 되었으며, 42 인치 PDP 대상 검출시간 60 초 내외의 실현성을 제시할 수 있게 되었다. 그리고 Defect Map 에서 생성시킨 결함들의 속성정보인 위치, 크기, 종류 등의 데이터를 토대로 결함별 분포도를 재구성하고, 비중도를 산출하여 공정변수와의 연계성, 즉 공정상황 Tracking 및 모니터링·진단기술로 발전시키기 위한 사전연구 차원에서 준비하였다. 결함

의 형성정도 및 분포도에 따른 공정변수의 최적화 기술로 연계시키기 위한 후처리 공정으로 검출된 결함을 발생원인에 따라 취급성 결함과 공정성 결함으로 재분류하여 분석결과의 정보화에 따른 제조공정의 최적화 기술로 연계시킬 수 있는 방안을 제시하였다.

## 참고문헌

- Lee, S. Y., Kim, G. H., Choi, Y. B., Lee, H. S., Lim, S. G., "Trends in PDP inspection technology," Journal of KSPE, Vol. 18, No. 11, pp. 28-33, 2001.
- 岩井 善弘, 越石 健司, ディスプレイ部品・材料 最前線, 工業調査會, 2002. 10.
- Song, J. Y., Park, H. Y., Jung, Y. U., Kim, H. J., "A study on inspection technology of PDP ITO defect," Conference of KSPE 2003, pp.191-195, 2003. 6.
- Lee, H. Y., "Fundamental principle of Sputtering for tin film formation," Georgia Institute of Technology.
- Park, H. Y., Song, J. Y., "Development of PDP element technology," A report of research, KOEI/KIM M, 2002. 5.
- 安藤 久仁夫, 外, 最新プラズマディスプレイ 製造技術, プレスヴァナル, 1997.
- Kim, M. H., Lee, S. Y., "Development of Scratch Detecting Algorithm for ITO Coated Glass using Adaptive Logical Thresholding Method," Journal of KSPE, Vol.20, No. 8, pp. 108-114, 2003. 8.
- Kim, H. J., Song, J. Y., Park, H. Y., Bae, S. S., Park, C. Y., "A Study on Analysis and Evaluation of Defects on PDP Process," Conference of KSPE 2004, pp.724-728, 2004. 5.