

STI-CMP용 세리아 슬러리 공급시스템에서 거대입자와 필터 크기가 Light Point Defects (LPDs)에 미치는 영향

이명윤[†] · Katoh Takeo · 강현구 · 박진형 · 박재근 · 백운규*

[†]한양대학교 나노SOI공정연구실, *한양대학교 세라믹 공학과

Effects of Large Particles and Filter Size in Central Chemical Supplying (CCS) System for STI-CMP on Light Point Defects (LPDs)

Myung Yoon Lee[†], Takeo Katoh, Hyun Goo Kang,
Jin Hyung Park, Jea Gun Park, and Ungyu Paik*

[†]Nano-SOI Process Lab, Hanyang Univ.,

*Department of Ceramic Engineering, Hanyang Univ.

ABSTRACT

We examined large particles and filter size effects of Central Chemical Supplying (CCS) system for STI-CMP on Light Point Defects (LPDs) after polishing. As manufacturing process recently gets thinner below 0.1 μm line width, it is very important to keep down post-CMP micro-scratch and LPDs in case of STI-CMP. Therefore, we must control the size distribution of large particles in a slurry. With optimization of final filter size, CCS system is one of the solutions for this issue. The oxide and nitride CMP tests were accomplished using nano-ceria slurries made by ourselves. The number of large particles in a slurry and the number of LPDs on the wafer surface after CMP were reduced with decrease of the final filter size. Oxide removal rates slightly changed according to the final filter size, showing the good performance of self-made nano ceria slurries.

Key Words : CMP, CCS, Light Point Defects, STI, Ceria Slurry

1. 서 론

트랜지스터의 집적도가 높아짐에 따라 점점 더 미세해진 배선 선폭과 다층 배선 구조, 그리고 소자 속도를 높이기 위한 저 저항의 배선 재료들이 사용되고 있다. 현재 256 M DRAM급 이상의 메모리 소자의 선폭 디자인룰이 0.10 μm 이하로 줄어들고 있으며, 특히 0.25 μm 이전의 기술에서는 사용되지 않던, 소자와 소자 사이를 분리시키는 STI(Shallow Trench Isolation) 공정이 현재 필수적으로 적용되고 있다. 이러한 STI 공정은 실리콘 웨이퍼 위에 얇은 트렌치(trench)를 만들고 그 위에 산화막 SiO_2 를 도포한 후 CMP(Chemical Mechanical Polishing) 공정을 통해 수 백 나노미터

의 표면 토포그래피(topography)를 완벽히 평탄화 시킬 수 있다[2]. 또한 STI CMP 공정에서는 과잉연마(dishing) 혹은 침식(erosion) 같은 표면 결함이 유발되지 않는 범주 내에서 산화막(SiO_2)층과 질화막(Si_3N_4)층의 고 선택적 연마 선택비를 갖도록 해야 하며[3], 여기에 사용되는 세리아(CeO_2) 슬러리는 산화막과 질화막의 연마 시 요구 되는 연마 속도, 연마 선택비, 연마 시 재현성을 확보하는 것이 중요한 관건이 되고 있다. 이러한 STI CMP 공정에서 중요한 역할을 하는 세리아 슬러리를 양산공정에 적용하기 위해서는 슬러리 공급(CCS: Central Chemical Supplying) 시스템이 필수적으로 요구된다. 슬러리 공급 시스템은 CMP 공정에서 공정마진에 직접적인 영향을 미친다. 만약 슬러리가 원활하게 공급되지 않을 경우 슬러리 내의 입자들이 응집되어 마이크로 스크래치(micro-scratch)등의 웨이

[†]E-mail : hyde27@korea.com

퍼 표면에 가공 결함을 발생시킨다. 따라서 STI CMP 공정에서는 슬러리의 pH를 일정하게 유지하고, 슬러리 내에서 입자들의 응집의 원인이 되는 세리아 슬러리의 건조를 적절히 막으면서 공급이 이루어져야 한다. 또한 세리아 슬러리의 연마입자와 케미컬, 초순수의 혼합비를 제어할 경우 연마 시 연마 선택비를 높일 수 있는 중요한 역할을 하게 된다. 슬러리를 중앙 공급 장치에서 연속적으로 공급할 경우, 공급되는 슬러리의 유동속도를 일정하게 유지하여 최대의 공정마진을 갖는 것이 중요하다. 아래 Fig. 1은 본 연구를 위해 제작된 슬러리 양산 중앙 공급 시스템의 모식도이다. 슬러리 공급 진행과정은 먼저 슬러리를 대량으로 공급관을 따라 순환 방향으로 공급되게 한 후 초순수와 일정 비율로 혼합한다. 혼합영역(Mixing Zone)에서는 슬러리와 초순수를 2개의 vessel을 이용하여 교반 후 공급부(Supply Zone)로 이동하게 되는데, 이때 슬러리의 공급이 원활한 범위 내에서 비교적 mesh의 크기가 큰 필터(pre filter: 10 μm)를 이용하여 슬러리내의 거대입자들을 여과 시킨 후 공급부로 이동된다. 슬러리 공급부에서는 연마입자의 침강이나 건조를 방지하기 위해 빠르게 순환시키면서 가공계로 연속적으로 이동하게 된다. 이때 미세입자의 응집(agglomeration)을 막기 위해 순환필터(5 μm), 최종필터(1 μm)를 설치해 비교적 큰 입자들을 필터링한 후에 가공계로 공급된다. 이후 케미컬과 적정 비율로 혼합 후 교반 과정을 거친 슬러리는 웨이퍼 표면 연마를 위한 CMP 공정에 적용된다.

본 연구에서는 자체적으로 제작한 슬러리 중앙 공급 장치에서 사용되는 최종 필터 크기를 달리 할 경우, STI CMP 공정 후 산화막과 질화막의 표면에 잔류하고 있는 LPDs를 최소한으로 제어할 수 있는 연구를 진행하였다.

2. 실험방법

본 실험에서는 8인치 실리콘 웨이퍼를 사용하였으며, 산화막은 PETEOS와 질화막은 LPCVD 의해 증착된 것으로, 증착된 두께는 각각 7000Å, 1500Å이다. 그리고 CMP 장비는 6EC(Strasbaugh, U.S.A)를 사용하여 연마 공정을 진행하였으며, CMP 공정 조건을 Table 1에 나타내었다.

Table 1. Conditions of CMP processes.

Machine model	Strasbaugh 6EC
Slurry	Self made Ceria Slurry
Pad	IC1000/SubaIV K-Groove
Table speed	70 rpm
Spindle speed	70 rpm
Down force	4 psi
Back pressure	0 psi
Time	30 sec
Flow rate	100 ml/min

연마 시 사용된 세리아 슬러리는 출발 물질인 세프 카보네이트($\text{Ce}_2(\text{CO}_3)_3$)를 900°C로 하소하여 연마입자를 결정화 시킨 후 15시간의 밀링 공정을 통해 입자 크기를 조절하였으며, 산화막과 질화막의 선택적 연마 조건을 만들기 위해 첨가제로 음이온 계면활성제 (Poly-Acrylic Acid, Polyscience)를 첨가 하였다. 웨이퍼 상에 증착된 산화막과 질화막의 두께 측정은 NanoSpec 180 (Nanometrics, U.S.A)을 이용하여 CMP 전, 후로 나누어서 측정하였다. 슬러리내의 평균 입자 수는 APS-100(Applied SC, Matec, USA)를 사용하여 측정하였으며, 거대 입자 수는 light scattering법을 이용한 Accu-

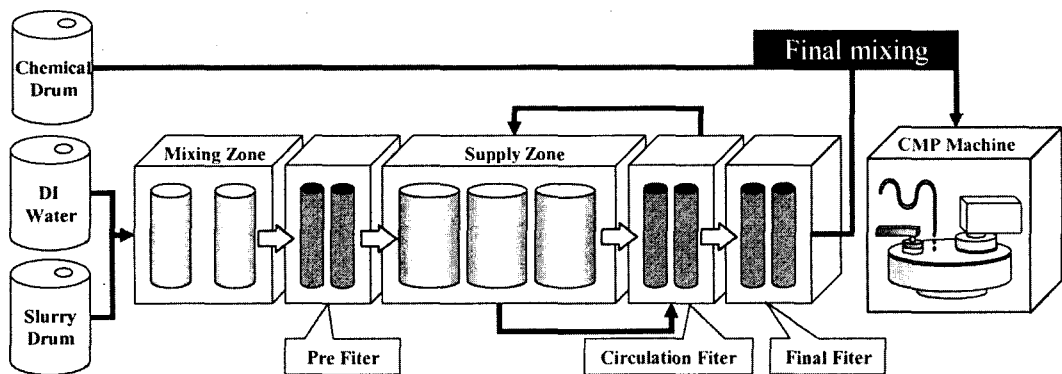


Fig. 1. Scheme of the central chemical supplying system for nano-ceria slurry.

sizer 780/FX(Particle Sizing Systems, Japan)을 사용하여 측정하였다. 연마 후 웨이퍼 표면의 LPDs(Light Point Defects)의 수는 Surfscan SPI(KLA-Tencor Co. Ltd., U.S.A)을 사용하여 측정하였다. 연마입자의 결정 크기와 형상은 Transmission Electron Microscope(JEM-2010, JEOL, Japan)을 사용하여 측정하였다.

3. 실험결과 및 고찰

본 실험에서는 자체적으로 개발한 고성능 나노 세리아 슬러리를 이용하였다. 각 슬러리내에 있는 연마입자의 사진을 TEM으로 측정하여 Fig. 2와 같이 나타내었다.

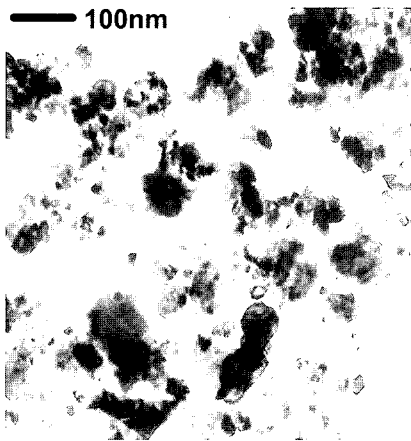


Fig. 2. HRTEM image of abrasive particles in nano-ceria slurry.

세리아 연마입자는 일반적으로 육각판상형태의 이미지를 보이며 결정구조는 형석형 구조로서 한개 단결정이 여러개 붙어 있는 다결정 형태를 취하고 있는 것이 일반적이다. STI CMP 공정에 사용되는 세리아 슬러리는 다결정 형태의 입자들이 가압되는 압력에 의해서 여러 개로 부서지면서 미세한 입자가 되고 활성화된 비표면적이 커지기 때문에 겉보기 입경에서 추정치 이상의 큰 가공 속도를 발휘한다고 알려져 있다[4]. 이 실험에 사용된 각 슬러리의 결정 크기는 약 40~50 nm 정도로 일정하였다. 본 실험에서는 자체 제작된 고성능 나노 세리아 슬러리를 사용하여 슬러리 중앙 공급 장치의 최종 필터 크기를 변화시키면서 웨이퍼 상에 증착된 산화막과 질화막을 연마한 후 LPD 수치의 변화를 측정하였다. 결정 입자들의 응집으로 인한 거대 입자들은 CMP 공정 후 웨이퍼 표면에 큰 가공 결함을 형성하게 된다. 이러한 거대 입자들을 분석하여 슬러리

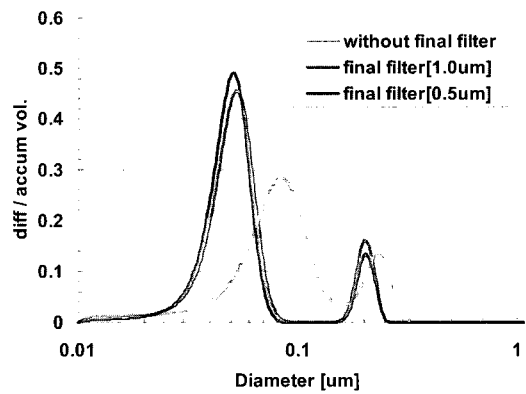


Fig. 3. Secondary particle size distribution.

중앙 공급 장치의 엄격한 필터 과정을 통해 미세스크래치를 제어하는 것이 중요하다[5]. Fig. 3은 각 슬러리내의 평균 입자 크기를 APS장비를 통해 측정하여 나타내었다.

최종 필터를 쓰지 않은 슬러리, 최종 필터 1.0 um의 슬러리, 최종 필터 0.5 um의 슬러리에서의 평균 입자 크기는 약 100 nm 이하 정도의 크기를 형성하고 있었다. 실제 0.8 um 이하의 크기를 가지는 세리아 결정 입자들은 슬러리 상태로 필터를 통과한 후 CMP 공정에 적용할 경우에 산화막이나 질화막의 표면에 큰 가공 결함을 발생시키지 않는다. 하지만 소수의 0.8 um 이상의 연마 입자들이나 슬러리의 제조 공정 과정, 혹은 연마 공정 중 연마 패드위의 슬러리의 응집에 의해서 거대 입자들이 형성 될 수 있으며, 슬러리 중앙 공급 장치 내에서 슬러리들이 이동 중에 각종 이온과의 정전기적 인력이나 pH 변화에 의해 입자간의 응집이 일어나 거대 입자가 형성될 수 있다. 실제 CMP 공정에 사용되는 슬러리는 초순수와 케미컬이 적정 비율로 혼합되어 사용되는데, 혼합된 슬러리의 pH가 변화되면 입자간의 정전기적 인력이 증가되어 CMP 공정시 막질의 표면에 가공 결함을 발생시키게 된다. 그러므로 최종적으로 슬러리 공급시 필터를 사용하여 거대 입자를 제어하는 것이 중요하다. 그러므로 웨이퍼의 표면 연마하기 위한 슬러리를 공급하기 전에 최종 필터를 강화하여 거대 입자를 제어하는 것이다. Fig. 4는 슬러리 중앙 공급 장치에서 혼합영역을 거쳐 10 um의 초기 필터를 통과된 가공계에서의 5 um의 순환 필터를 통과한 슬러리를 가지고 최종 필터를 사용하지 않을 경우, 1 um와 0.5 um의 최종 필터를 사용한 후의 슬러리내에서 거대 입자 크기를 Accusizer 장비를 통해 측정하여 나타내었다. 그림에서 보듯이 최종 필터 크기

가 더욱 미세해짐에 따라 2 um 이상의 거대 입자수가 감소하는 경향을 볼 수 있었다.

Fig. 5는 최종 필터를 사용하지 않는 경우와 1.0um, 0.5um 의 mesh 크기를 가지는 최종 필터를 사용한 경우에 따라 산화막과 질화막의 연마 제거율을 나타낸 그래프이다.

최종 필터를 사용하지 않은 경우에는 슬러리 내에서 많은 거대 입자수의 영향에 의하여 높은 산화막 제거율을 보였다. 하지만 최종 필터 크기가 작아짐에 따라 거대 입자수가 적어지기 때문에 산화막 제거율이 감소하는 경향을 볼 수 있었다. 비록 산화막의 제거율은 감소하였으나 CMP 공정에서는 막질 표면의 연마 제거율 의존성보다는 거대 입자에 의한 막질 결함이 더 크게 중요시된다. 그렇기 때문에 연마 공정 전에 공급되는 슬러리내의 거대 입자를 최종 필터로 제어하는 것이 중요하다. 질화막의 경우에는 연마 제거율의 일정한 경향을 볼 수 있다. 이것은 STI CMP 공정 마진을 위해 중요시 되는 산화막과 질화막의 고선택적 제거율을 위

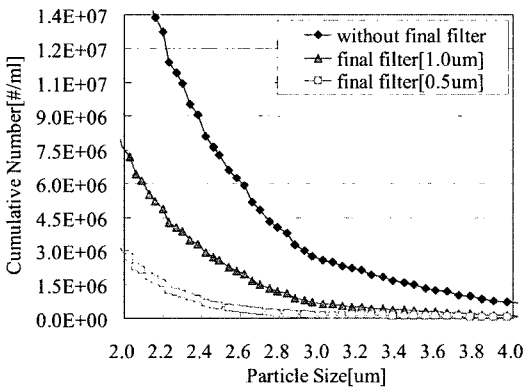


Fig. 4. Large abrasive size distribution.

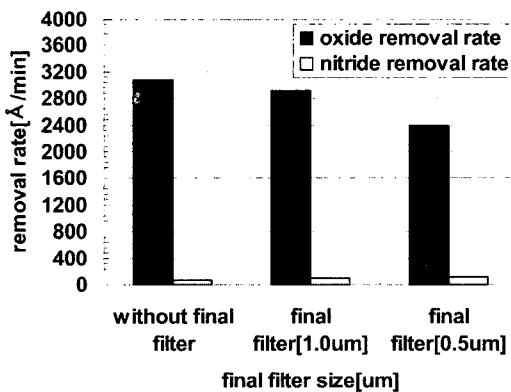


Fig. 5. Removal rates of film thickness

해 첨가된 케미컬의 영향에 의해서 낮은 연마율을 보이는 것이다. Fig. 6은 최종 필터 크기 변화에 따라 제조된 각 슬러리를 실제 연마 공정 후 산화막과 질화막질 표면에 형성된 LPDs의 수를 비교한 그래프이다.

최종 필터를 사용하지 않고 mesh 크기가 5um 인 순환 필터까지만 사용된 슬러리의 크기와 거대 입자 크기를 분석한 후에 웨이퍼 경우에는 연마 후 산화막 표면의 LPDs 수치가 1716에서 0.5 um 의 최종 필터를 사용한 슬러리 에서는 524까지 크게 감소되었으며, 질화막 표면의 경우에서도 마찬가지로 157에서 42로 크게 감소하였다. 이를 통해 최종 필터의 mesh 크기가 미세해져서 거대 입자수가 줄어들어 따라 실제 STI CMP 후의 산화막과 질화막질 표면의 미세 가공 결함의 수가 줄어들는 것을 알 수 있었다. Fig. 7은 Surfscan SP1장비를 통해 각각 산화막과 질화막 표면에 나타난 LPDs의 이미지들이다. 연마 후 산화막과 질화막의 표면에 남은 미세 입자들이 최종 필터의 크기가 미세해짐에 따라 웨이퍼 표면에 적은 미세 입자들을 나타내었다.

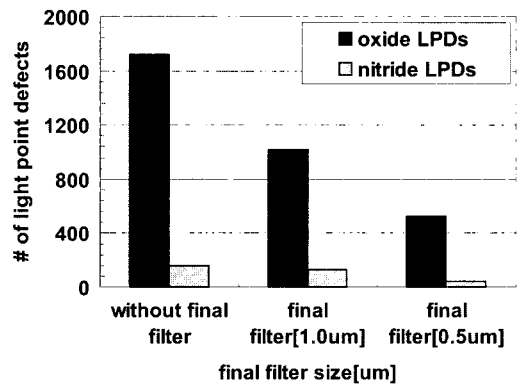


Fig. 6. Number of LPDs after polishing

	without final filter	final filter 1.0um	final filter 0.5um
oxide LPDs image			
	LPDs : 1716	LPDs : 1021	LPDs : 524
nitride LPDs Image			
	LPDs : 157	LPDs : 126	LPDs : 42

Fig. 7. LPDs maps after polishing

4. 결 론

본 연구에서는 자체적으로 개발된 높은 선택비를 갖는 고성능 나노 세리아 슬러리를 이용하여 CMP 공정에 적용하였다. STI CMP용 나노 세리아 슬러리 중앙 공급 장치에서의 최종 필터 크기를 변화시킴에 따른 슬러리 내의 평균 입자 상에 산화막과 질화막을 증착하여 CMP 공정에 적용하였다. 최종 필터를 쓰지 않은 슬러리의 경우에는 산화막의 경우에는 높은 연마 제거율과 표면 연마 후 LPDs의 수치가 높게 나타났다. 하지만 최종 필터가 각각 1 μm 와 0.5 μm 로 작아질수록 산화막 제거율이 작아졌으며 연마 후의 LPDs 수치가 크게 떨어지는 것을 알 수 있었다. 질화막의 경우에는 고 선택적 연마 제거율을 위한 케미컬의 영향으로 최종 필터의 크기에 따른 연마 제거율이 크기 않았으나, 연마 후의 LPDs 수치는 감소하는 경향을 볼 수 있었다. 결론적으로 슬러리 공급 장치내의 최종 필터 강화를 통해 슬러리 입자들의 응집, 건조 등의 영향으로 발생하는 마이크로 스크래치나 LPDs 같은 산화막이나 질화막질 표면 가공 결함을 방지 할 수 있을 것이다. 앞으로 고성능, 저 가격인 STI CMP용 세리아 슬러리 중앙 공급 장치를 양산화 설비에 적용시킨 후, 신뢰성 테스트를 통해, 국내 설비 제작 기술 수준을 국제적 기술 수준으로 향상시킬 수 있는 요소 기술을 확보 할 수 있을 것으로 기대 된다.

감사의 글

본 연구는 2004년도 중소기업청(산.학.연 공동기술개발)의 지원에 의해 수행 되었습니다.

참고문헌

1. Park, J. G., "Development of Advanced Nano Ceria Slurry for STI-CMP Process of 256M or Larger Capacity DRAM", Monthly Semiconductor, Vol. 182, pp, 76-79, 2003.
2. Xu, C. S., Zhao, E., Jairath, R. and Krusell, W., "Effects of Silicon Front Surface Topography on Silicon Oxide Chemical Mechanical Planarization", J. Electrochem & Solid-State Lett. 1 pp. 181, 1998.
3. Nojo, H., Kodera, M. and Nakata, R., Proc. IEEE idem, San Francisco, CA, , pp. 349, 1996.
4. Hirai, K., Ohtsuki, H., Ashizawa, T. and Kurata, Y., Hitachi Chemical Tech, Report No. 35, pp. 17, 2000.
5. Kim, C. B., Kim, S. Y. and Seo, Y. J., Proceedings of ISEIM-2001, pp. 91-94, 2001.
6. Katoh, T., Kang, H. G., Jpn. J. Appl. Phys., Vol 42, pp. 1150-1153, 2003.