

논문 2004-41SP-6-25

디지털 TV용 멀티미디어 부가기능 모듈의 설계 및 구현

(Design and Implementation of Multimedia Functional Module for Digital TV)

김 익 환*, 최 재 승**, 임 영 철**, 남 재 열***, 하 영 호****

(Ick-Hwan Kim, Jae-Seung Choi, Young-Chul Lim, Jae-Yeal Nam, and Yeong-Ho Ha)

요 약

본 논문은 디지털 TV의 다양한 분야로의 확장을 위해서 디지털 TV에 접목하는 멀티미디어 부가기능 모듈 및 관련 인터페이스 개발에 관한 것이다. 이 부가기능 모듈은 디지털 TV 시스템에 장착되며 디지털 카메라, 캠코더, PC로 저장한 정지 영상을 TV 화면으로 디스플레이 해주는 기능을 수행한다. 본 시스템은 현재 디지털 카메라 등에서 널리 사용되고 있는 5 종류의 메모리 카드를 지원 하도록 하였으며 JPEG, BMP, TIFF의 3가지 영상 포맷을 지원한다. 또한 아날로그 RGB 출력으로 HD(High Definition)급부터 WXGA(Wide Extended Graphics Array) 급까지 지원하여 광범위한 디지털 TV 세트에 적용이 가능하다.

Abstract

Current paper introduces the multimedia functional module and related interface development for digital TV. The module is developed for displaying the image captured by digital still camera, camcorder, or PC in the digital TV. For these purposes, the module has the interface circuit for accessing five media type of memory cards. It decodes JPEG, BMP, or TIFF image data saved in the memory card and converts the image data to analog RGB signal. It also supports three types of output image size from HD(High Definition) to WXGA(Wide Extended Graphics Array) resolution. So the introduced module could be adopted in all kinds of digital TV set.

Keywords : multimedia functional module, IDE interface, memory card, digital TV

I. 서 론

최근의 가전기기 시장은 디지털 가전이 큰 이슈가 되고 있으며, 이 중 디지털 스틸 카메라(digital still camera)는 이미 널리 대중화된 제품이다. 일반적으로 디지털 스틸 카메라로 촬영된 이미지는 주로 디지털 스

틸 카메라나 PC 상에서만 디스플레이 가능하다. 그래서 디지털 스틸 카메라로 촬영한 이미지를 디지털 TV의 고화질, 대형 화면에서 리모콘을 이용하여 보면서 편집할 수 있는 장치의 필요성이 대두되고 있다.

본 연구에서는 디지털 카메라, 캠코더 및 PC 등의 메모리 카드에 DCF (Design rule for Camera File system)^[1] 규격에 따라 저장된 JPEG^[2], BMP, TIFF^[3] 타입의 정지영상을 아날로그 RGB 신호로 DTV 화면에 출력하기 위한 멀티미디어 부가기능 모듈(Multimedia Functional Module System, MFMS)에 관한 인터페이스 개발을 연구 목표로 하여, DTV 시스템에 애드온(add-on) 보드로 장착되는 시스템을 개발하였다. 구현된 시스템은 마이크로 프로세서와 메모리카드 컨트롤러 간의 인터페이스를 IDE(Integrated Device Electronics) 방식^[4]으로 적용하여 부품비 절감과 시스템의 확장성을

* 정회원, LG 전자
(LG Electronics)

** 정회원, 경북대학교 디지털 기술연구소
(Digital Technology Research Center, Kyungpook National University)

*** 정회원, 계명대학교 컴퓨터공학과
(Dept. of Computer Engineering, Keimyung University)

**** 정회원, 경북대학교 전자전기컴퓨터공학과
(School of Electrical Engineering and Computer Science, Kyungpook National University)

접수일자: 2004년2월17일, 수정완료일: 2004년11월4일

용이하게 하였다. 소프트웨어적으로는 사용자가 쉽게 해당기능을 사용하도록 GUI(Graphic User Interface) 화면을 구성하여, 정지영상 디스플레이 기능 사용의 편리성을 도모했다.

본 논문에서는 II장에서 일반적인 멀티미디어 처리기의 구조를 설명하며, III장에서는 멀티미디어 부가기능 모듈의 설계 및 구현에 대해 소개한다. IV장에서는 개발 결과에 대해서 기술하고, 마지막으로 V장에서는 결론을 맺는다.

II. 일반적인 멀티미디어 처리기

메모리 카드로부터 데이터를 읽어 정지영상을 출력하는 장치는 그림 1과 같은 일반적인 구조를 가지게 된다.

메모리 카드 인터페이스 부는 호스트가 메모리 카드를 액세스(access)하여 데이터를 주고 받기(read/write) 위해 필요하다. 그 구성은 메모리 카드 슬롯(slot), 카드 컨트롤러 등으로 구성되며 호스트와의 버스 인터페이스는 주로 USB^[5], IDE^[4], PCMCIA^[6] 방식이 사용된다.

JPEG 디코더 및 호스트 프로세스 부는 전체 시스템을 운영하고 메모리카드에서 읽은 정지 영상 데이터를 JPEG 디코딩 작업을 하여 VPU(Video Process Unit)에 넘겨주는 역할을 한다. JPEG 디코딩은 하드웨어 방식이나 소프트웨어 방식을 사용하게 된다. 하드웨어 방식은 별도의 JPEG 디코더 칩을 사용하거나 JPEG 디코더가 내장된 CPU를 사용할 수 있다. 별도로 장착할 수 있는 JPEG 디코더 칩은 고가인 경우가 많아서 하드웨어로 구현하는 경우는 보통 JPEG 디코더가 내장된 원 칩 CPU를 많이 선호한다. 소프트웨어 JPEG 디코더를 사용하는 경우 하드웨어 플랫폼에 구애되지 않고 다양한 시스템에 적용할 수 있다. 그러나 소프트웨어 디코더의 성능(재생 속도)을 높이려면 고성능 CPU가 필요할 것이다. VPU는 최종 처리된 영상의 출력을 담당한다. 또한 사용자에게 다양한 GUI 환경을 제공하기 위해

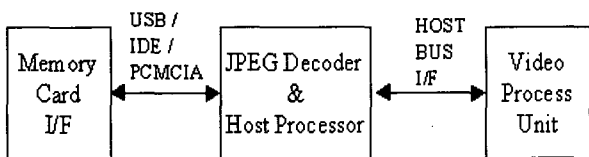


그림 1. 일반적인 멀티미디어 처리기 구성도
Fig. 1. Block diagram of general multimedia processor.

OSD(On Screen Display) 환경을 제공한다. 멀티미디어 부가 회로를 다양한 응용 제품에 사용하려면 VPU가 다양한 출력 방식을 지원해주어야 한다. VPU의 출력 방식은 디지털, 아날로그 RGB 등을 생각할 수 있다.

III. 멀티미디어 부가기능 모듈의 설계 및 구현

1. 시스템 구조

본 연구에서 멀티미디어 부가기능 모듈의 전체 시스템 구성은 그림 2와 같다.

본 시스템에서는 디지털 카메라나 캠코더 등에서 촬영한 정지영상이 저장된 메모리 카드를 읽기 위해 IDE 인터페이스를 가진 메모리 카드 컨트롤러(U1)를 사용한다. 프로세서(U2)는 IDE 인터페이스를 통해 메모리카드로부터 영상 데이터를 읽어 SDRAM(U3)에 저장한다. 이 저장된 압축영상은 JPEG 소프트웨어 엔진에 의해 디코딩된다. 디코딩된 영상은 사용자 인터페이스 환경을 제공하기 위한 OSD와 함께 SDRAM(U4)에 저장된다. 디스플레이 컨트롤러는 이 데이터를 정해진 출력해상도에 따라 출력한다. 출력된 영상은 D/A Converter(Digital-to-Analog Converter)를 통해 아날로그 RGB로 디스플레이 된다. 출력 해상도는 HD급부터 WXGA급(1366x768p, 1280x768p, 1280x720p)까지 지원한다.

CPLD(Complex Programmable Logic Device)는 접속로직(glue logic)으로써 프로세서의 호스트 버스 신호에 따라 IDE 인터페이스 제어신호를 구성하는 부분, 디스플레이 컨트롤러로 공급되는 비디오 컨트롤 신호를 생성하는 부분, 메모리 카드의 삽입/제거를 인식하기 위한 인터럽트를 발생하는 부분으로 구성되어 있다.

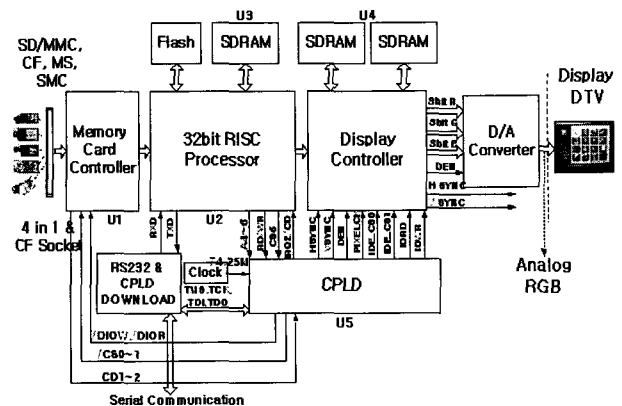


그림 2. 전체 시스템 구성도(MFMS)
Fig. 2. Hardware block diagram of multimedia functional module system (MFMS).

2. 프로세스

본 연구에서는 하드웨어 플랫폼의 제한을 고려하여 하드웨어 JPEG 디코더가 내장되지 않은 범용 CPU를 사용하였으며, 소프트웨어 JPEG 디코더를 구현했다.

사용한 CPU는 32비트 RISC 칩의 마이크로 프로세서로 RTOS(Real Time Operating System)가 포팅되어 멀티-태스킹(multi-tasking)이 가능하며, CPU의 내부 동작 주파수는 최대 200MHz이다. 이 CPU는 MMU (Memory Management Unit), DSP 처리용 내장 X/Y 메모리, 캐쉬 메모리, 인터럽트 컨트롤러, RTC (Real-time Clock) 등으로 구성되어 있다.

프로세스는 전체 시스템을 제어하며, JPEG으로 압축된 정지영상을 디코딩한다. 소프트웨어로 구현된 JPEG 코덱은 baseline(sequential) system JPEG 포맷만을 지원하며, BMP, TIFF^[3] 영상 포맷도 지원하도록 구성하였다. 메모리 카드에서 읽어온 데이터를 저장, 압축된 정지영상 디코딩, 출력 해상도에 임의의 영상 크기를 맞추기 위한 리사이징(resizing), 회전 및 GUI 환경을 지원하기 위해 8M 바이트의 SDRAM을 사용했다.

메모리 카드 액세스를 위해 외부 주소 버스(address bus) 신호를 이용해서 CPLD에서 IDE 인터페이스 신호를 생성하였다.

3. 디스플레이 컨트롤러

OSD 컨트롤러가 내장된 디스플레이 컨트롤러는 비디오와 OSD를 출력하기 위한 컨트롤러 칩이며, 외부 동작 주파수는 호스트 인터페이스에 대해서 최대 70 MHz이고 내부 동작 주파수도 최대 70 MHz이다. 이 컨트롤러는 SDRAM 컨트롤러, OSD 컨트롤러, 포맷 변환기 (format converter), 색좌표 변환기 (color space converter), 비디오 스케일러 인터페이스(video scaler interface), 호스트 인터페이스(host interface)로 구성되어 있다.

이 디스플레이 컨트롤러의 주요 역할은 JPEG 디코딩된 영상을 SDRAM에 저장할 수 있게 인터페이스를 제공하고, 프로세스에 의해 구성된 OSD를 비디오에 오버레이(overlay) 혹은 오버랩(overlap)하여 최종 출력해상도에 따른 디지털 영상 신호를 출력한다.

4. IDE 메모리 카드 인터페이스

본 연구에서는 프로세스와 메모리카드 간의 인터페이스 방법으로 IDE 인터페이스 방식을 채택했다.

IDE 인터페이스 방식은 PCMCIA(Personal Compu

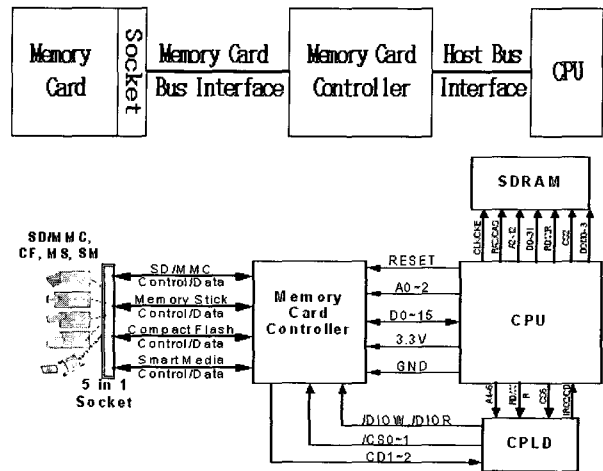


그림 3. 메모리카드 인터페이스의 하드웨어 구성
Fig. 3. Hardware block diagram of memory card interface.

-ter Memory Card International Association) 또는 USB(Universal Serial Bus) 방식과는 달리 프로세스의 버스 인터페이스 신호를 이용하여 간단하게 구현할 수 있으며, PCMCIA 인터페이스 방식처럼 별도의 어댑터 카드를 이용하지 않아도 되므로 부품비 절감이 가능하다. 또한 IDE 인터페이스 방식은 PCMCIA나 USB에 비해 그 구조가 간단하다.

그림 3은 IDE 방식으로 구현한 메모리 카드 인터페이스의 하드웨어 구성도이다. 카드 소켓과 메모리 카드 컨트롤러, CPU로 구성된다.

메모리 카드 컨트롤러는 CF(Compact Flash)^[7], SD (Secure Digital) /MMC (MultiMedia Card)^[8], MS (Memory Stick^[9], SM(Smart Media)^[10]의 5가지 미디어를 지원하는 칩을 사용했으며, 카드 소켓도 이에 맞추어 5개의 카드를 지원할 수 있도록 하였다.

CPU는 약간의 접속로직(glue logic)을 사용하여 호스트 버스 신호로 메모리 카드 컨트롤러를 제어하며, 이때 사용한 IDE 인터페이스는 PIO4(Programmed Input Output 4) 모드 전송 프로토콜을 사용하였다. CPU에서 메모리 카드 컨트롤러를 제어하여 메모리 카드내의 파일을 액세스 하기 위한 소프트웨어 계층도는 그림 4와 같다.

기존의 IDE 방식에서는 카드 착탈 이벤트를 수동적인 소프트웨어 방식으로 처리한다. 본 연구에서 개발한 시스템은 이를 신속히 대응할 수 있도록 카드 착탈 신호를 이용한 하드웨어 인터럽트 방식을 채택했다. 이 로직은 CPLD 내에서 구현 하였으며, III.6절에서 상세하게 설명한다.

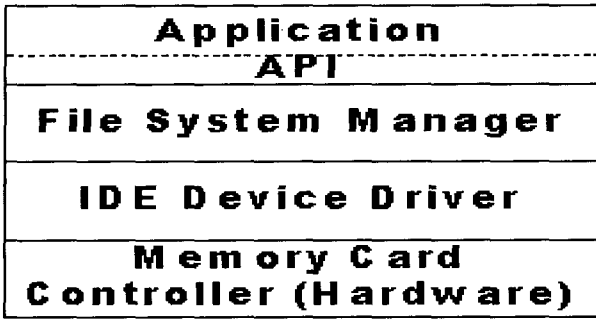


그림 4. 파일 액세스를 위한 소프트웨어 계층도
 Fig. 4. Hierarchical structure of software for file access.

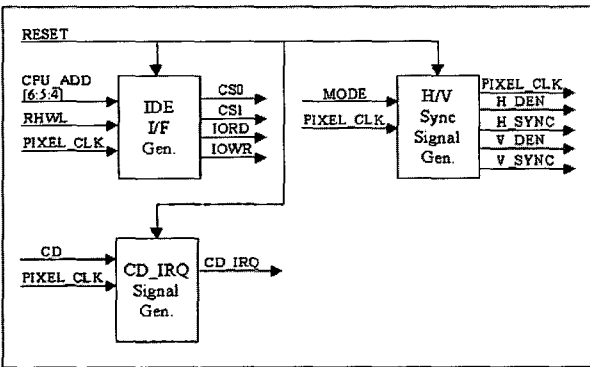


그림 5. 개발된 CPLD 내부 블록도
 Fig. 5. Functional block diagram of developed CPLD.

5. 디지털 TV 메인 보드와의 시리얼 통신

서로 다른 시스템에 있는 디지털 TV 메인 보드와 MFMS 보드간의 데이터 교환을 원활히 하기 위하여 시리얼(serial) 통신 기능을 구현하였다. 이 시리얼 통신은 디지털 TV 메인 보드의 마이콤에서 수신한 사용자의 리모콘 키 값을 MFMS 보드에 전달하도록 구현하였다. 통신 방법으로는 CS(Chip Select), CLK, data로 이루어진 3 라인 시리얼 통신을 사용하였다.

6. CPLD 로직 구현

본 연구에서는 각 구성 요소간의 인터페이스나 부가적인 기능 처리는 CPLD(Complex Programmable Logic Device) 내에서 접속(glue) 로직으로 구현하였다. 구현된 CPLD의 내부 블록도는 그림 5와 같다.

본 시스템에서 사용된 CPLD는 세 개의 기능 블록으로 구성되어 있다. 첫 번째는 프로세서와 메모리 카드 컨트롤러 간의 IDE 인터페이스를 위하여 프로세서의 호스트 버스 신호를 이용한 IDE 인터페이스에 필요한 신호를 만들어주는 것이며, 두 번째는 IDE 방식에서 지원하지 않는 메모리 카드 착탈 체크를 구현하기 위한 블록이다. 소켓의 기구적인 특성 때문에 카드 착탈 시

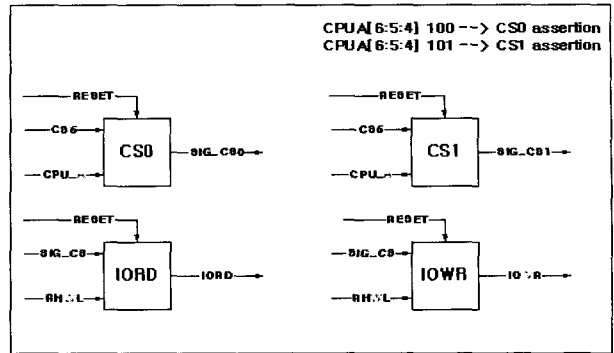


그림 6. IDE 인터페이스 로직 블록도
 Fig. 6. Logic block diagram of IDE interface.

발생하는 전기적인 신호를 이용하여, 프로세서가 메모리 카드의 삽입 및 제거를 체크할 수 있는 인터럽트 신호를 생성하는 것이다. 세 번째는 다양한 해상도의 출력을 얻기 위하여 디스플레이 컨트롤러에 필요한 픽셀 클럭과 싱크(sync) 신호를 만들어 공급해 주는 역할을 한다.

본 연구에서 사용된 디스플레이 컨트롤러는 출력 해상도에 따른 수평/수직 싱크(sync) 및 픽셀 클럭을 외부에서 입력 받아야 정상적으로 동작을 한다. 비디오 신호 생성 블록은 하드웨어 스위치 셋팅에 따라 세 가지 모드(1366x768p, 1280x768p, 1280x720p) 중 하나에 해당하는 픽셀 클럭, 수평 싱크(horizontal sync), 수직 싱크(vertical sync), data enable 신호들을 만든다. 생성한 신호는 디스플레이 컨트롤러로 입력되어 원하는 해상도의 RGB 값을 출력할 수 있도록 한다.

가. IDE 인터페이스

본 시스템에 사용되는 프로세서가 IDE 인터페이스를 지원하지 않아 이를 지원할 수 있도록 CPLD를 사용하여 제어신호를 생성하였다. IDE 인터페이스^[4] 신호 중 실제 시스템 버스와 호환이 가능한 신호, 데이터 버스, address[1~3] 등은 그대로 사용하고 비호환성 신호인 IDE_CS[0~1], IDE_RD(IDE Read), IDE_WR(IDE write) 등은 로직으로 새로이 생성하였다. 전체적인 IDE 인터페이스는 그림 6과 같다.

IDE 표준에 언급되어 있는 레지스터들의 영역을 프로세서의 메모리 맵 6번째 영역에 할당을 했다. CS6(Chip Select) 영역내의 CPU 어드레스[6:5:4]를 이용하여 IDE CS0와 IDE CS1이 활성화(assertion) 되도록 로직을 구성하고 하위 어드레스[3:2:1]는 IDE 디바이스(메모리 카드 컨트롤러)에 직접 연결하여 16비트 액세스를 하도록 구성하였다. 그리고 IDE_RD와 IDE_WR

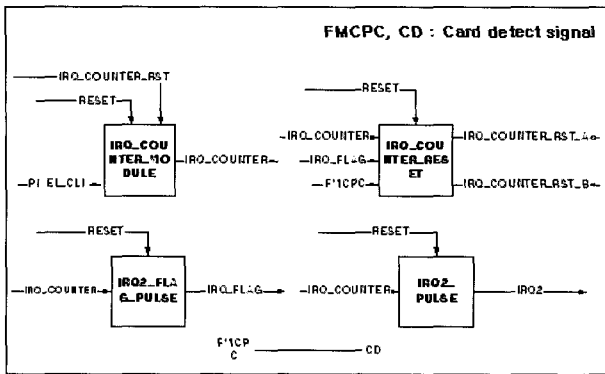


그림 7. CD_IRQ 로직 블록도
Fig. 7. Logic block diagram of CD_IRQ.

신호는 호스트 외부 메모리 읽기/쓰기 신호인 RHWL를 이용하여 IDE CS가 활성화된 경우에 생성되도록 구성하였다.

나. CD_IRQ 신호

메모리 카드는 사용 시 삽입 및 제거가 빈번히 일어나며, 이 때의 메모리 카드의 삽입 및 제거를 자동으로 감지 하기위해 본 시스템에서는 그림 7의 CD_IRQ (Card Detect Interrupt Request) 로직을 이용한다.

외부 메모리 카드의 삽입/제거에 따라 발생하는 신호인 CD(Card Detect, low(삽입)/high(제거)) 신호를 입력 받아 프로세서 쪽으로 4 클럭 사이즈의 active low 펄스를 만들어 이를 프로세서가 인터럽트로 인지 할 수 있게 하는 역할을 수행한다. 또한 CD 값을 그대로 프로세서의 PIO로 전달하여 프로세서가 인터럽트 발생 인식 후 이 값을 읽어 봄으로써 삽입 및 제거를 구분 할 수 있는 구조를 가지고 있다.

IV. 개발 결과

1. GUI 개발

본 연구에서는 사용자가 리모콘 버튼만을 이용하여 모든 조작이 가능하도록 편리하고 간단한 GUI를 구현하였다.

그림 8은 DTV에 실제 적용한 멀티미디어 부가 기능의 초기화면을 나타낸다. 이 그림은 사용자가 전원을 켜 후 처음으로 출력되는 초기화면을 나타낸다. 메모리 카드가 삽입되어 있으면 현재 디렉토리 내의 하위 디렉토리(아이콘)와 이미지 파일을 화면에 표시한다. 카드가 삽입되어 있지 않으면 메모리 카드가 없다는 메시지가 표시된다. 화면 좌측에는 현재 메모리카드의 전체 용량



그림 8. 멀티미디어 부가기능이 적용된 DTV
Fig. 8. DTV applied multimedia functional module.

과 남은 용량을 그래프형식으로 표시하며, 현재 사용자가 선택한 파일의 이름, 생성날짜, 사이즈, 파일크기를 표시한다. 리모콘의 상하좌우 방향키를 이용하여 사용자가 원하는 정지영상을 선택할 수 있다. 이때 지원하는 기능은 전체화면, 슬라이드 쇼, 부가정보, 설정, 삭제 기능이 있다. 전체화면 기능은 현재 선택된 이미지를 소프트웨어로 디코딩하여 MCU(Minimum Coded Unit)^[2] 단위로 화면에 보여준다. 선택한 것이 폴더 아이콘이면 해당 폴더로 이동한다. 슬라이드 쇼 기능은 현재 디렉토리(directory) 내의 모든 파일을 일정 시간 간격으로 순서대로 한 화면씩 보여준다. 부가정보는 현재 선택된 파일의 부가정보를 표시한다. 표시되는 내용은 EXIF 포맷^[11]을 참조하여 제조회사, 카메라 모델명, 노출시간, 촬영시간, 가로해상도, 세로해상도의 6개의 항목을 표시한다. 설정 기능은 슬라이드 쇼의 시간간격을 설정하는 기능이다. 삭제는 현재 선택된 파일을 삭제하는 기능이다.

초기화면 모드에서 전체화면 메뉴를 선택하면 메모리 카드에서 해당 정지영상을 읽어오는 것을 나타내는 모래시계 아이콘이 뜬 다음 작은 thumbnail 영상에서 전체화면 영상으로 바뀌게 된다. 이 전체화면 모드는 회전, 부화면 표시, 흑백모드, 이전/다음 보기 기능으로 구성되어 있다.

그림 9는 전체화면 모드 상에 부화면 기능이 선택된 화면이다. 이 부화면 기능은 현재 디렉토리 내의 파일을 오른쪽 하단에 thumbnail로 표시하여 상/하 키를 이용하여 원하는 파일을 선택할 수 있으며, 원하는 정지영상 일 경우 확인키를 누르면 현재의 thumbnail 영상이 전체화면으로 전환된다. 또한 부화면에 대한 켜짐/꺼짐 기능도 구현되어 있다. 흑백영상 모드는 현재 보고 있는 칼라 사진을 흑백영상으로 보여주며, 흑백 모

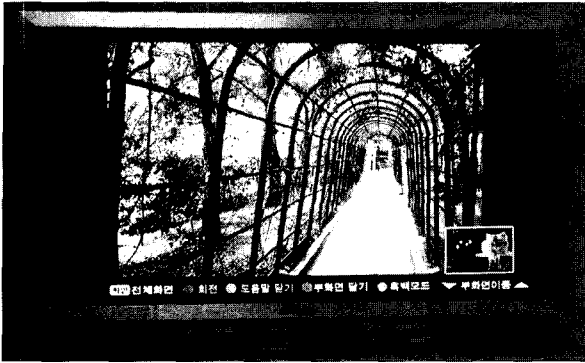


그림 9. PIP 화면
Fig. 9. PIP screen.

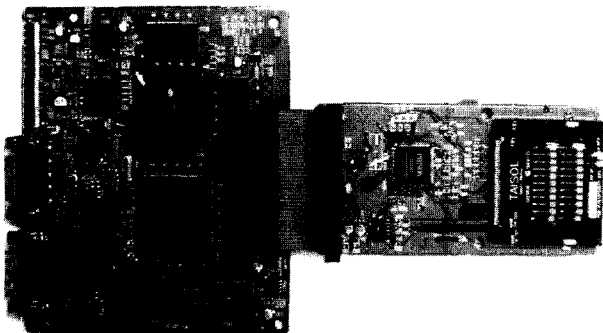


그림 10. 구현된 시스템(전면)
Fig. 10. Development system (front side).

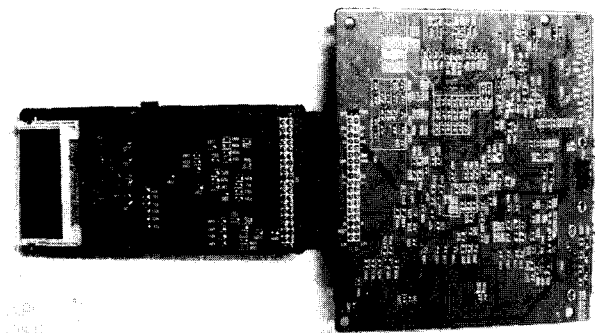


그림 11. 구현된 시스템(뒷면)
Fig. 11. Development system (back side).

드를 켜짐/꺼짐 선택할 수 있다. 회전기능은 이미지를 90, 180, 270, 360(0)의 순으로 시계방향으로 회전해서 볼 수 있다.

2. 하드웨어 개발

그림 10과 11은 실제 구현된 시스템을 보여준다. 이 시스템은 DTV 시스템에 애드온(add-on) 보드로 장착되어 사용하게 되며, 메모리 카드에서 JPEG, BMP, TIFF 이미지를 읽어서 아날로그 RGB 신호로 DTV의 화면으로 디스플레이 해주는 기능을 수행한다. 그림 10의 보드 전면 메모리 카드 소켓(4-in-1 type)에서는

SD, MMC, MS, SM의 메모리 카드 인터페이스를 지원한다. 그림 11은 보드의 뒷면으로 CF 메모리카드를 지원하는 메모리 카드 소켓이 부착되어 있다.

본 시스템은 IDE 인터페이스인 메모리 카드 컨트롤러, 32 비트 RISC 마이크로 프로세서(CPU), 이미지 출력력을 위한 디스플레이 컨트롤러, CPLD 그리고 디지털/아날로그 변환기와 각종 메모리로 구성된다. 또한 하드웨어 플랫폼에 구애 받지 않고 다양한 시스템에 적용하기 위하여 범용 CPU와 소프트웨어 JPEG 디코더를 이용하여 본 시스템을 구현하였다.

시스템 비용 측면에서 보면, 시스템을 범용적으로 적용하기 위하여 메모리 카드 인터페이스를 PCMCIA 어댑터를 사용하지 않고 5가지의 범용 메모리 카드를 지원하도록 하였으며 메모리 카드 컨트롤러 IC로 IDE 인터페이스를 적용함으로써 비용 절감을 꾀하였다.

다양한 해상도를 지원하기 위한 비디오 컨트롤 신호를 만들기 위하여 XILINX CPLD에 VHDL 로직을 구성하였다. 부가적으로 메모리 카드 컨트롤러와의 인터페이스를 위한 IDE 인터페이스 로직 및 카드 검출을 위한 인터럽트 발생 로직 또한 포함되어 있다.

V. 결 론

디지털 방식의 가전제품이 늘어나면서 메모리 카드를 디지털 TV에 적용하려는 새로운 기술이 시도되고 있는 추세이다. 본 연구에서는 디지털 카메라 등의 메모리 카드에 저장된 정지영상을 아날로그 RGB 신호로 DTV 화면에 출력하기 위한 멀티미디어 부가기능 모듈 구현을 목표로 하여, DTV 시스템에 애드온 보드로 장착되는 시스템을 개발하였다.

구현된 시스템은 하드웨어적으로는 마이크로 프로세서와 메모리카드 컨트롤러 사이를 IDE 인터페이스 방식으로 구현함으로써 부품비 절약과 시스템의 확장성을 용이하게 하였다. 소프트웨어적으로는 사용자가 쉽게 부가기능을 활용하도록 GUI 화면을 구성하여, 정지영상의 디스플레이 기능 사용을 편리하게 하였다. 또한 개발된 시스템은 다양한 아날로그 출력 해상도를 지원하기 때문에 어떠한 디지털 TV에도 적용 가능하다.

본 연구에서는 정지영상을 DTV 화면에 출력하기 위해 소프트웨어 JPEG 디코더를 이용하여 시스템을 구현하였지만, 향후에는 하드웨어 JPEG 디코더가 내장된 원 칩 CPU를 기반으로 개발하여 JPEG 디코딩 속도를 향상시키고자 한다. 또한 정지영상 뿐만 아니라 동영상,

MP3등의 사운드를 디지털 TV에 출력할 수 있도록 다양한 멀티미디어 부가 서비스의 개발을 검토하고 있다.

참 고 문 헌

[1] Datasheet, "Design rule for Camera File system", Version 1.0, Japan Electronic Industry Development Association (JEIDA), 1998.

[2] Datasheet, "Information Technology Digital Compression and Coding of Continuous-Tone Still Images-Requirements and Guidelines", ITU, CCITT Rec. T.81, 1992.

[3] Datasheet, "TIFF 6.0 Specification Revision", June 3, 1992.

[4] Datasheet, "Information Technology-AT Attachment with Packet Interface-7 Draft Revision 2a", T-13 Technical Committee, March 2003.

[5] Don Anderson, Dave Dzatko, "Universal Serial Bus System Architecture", Addison-Wesley, 2001.

[6] Datasheet, "PC Card Standard Release 7.0", PCMCIA/JEIDA, Feb. 1999.

[7] Datasheet, "CF+ and CompactFlash Specification Revision 2.0", CompactFlash Association, May 2003.

[8] Datasheet, "The MultiMediaCard System Summary Version 3.3", MMCA Technical Committee, March 2003.

[9] Memory Stick Developers' site, "http://www.memorystick.org/eng/e-index.html".

[10] SSFDC Forum Technical Committee, http://www.ssfdc.or.jp/english.

[11] Datasheet, "Exchangeable image file format for digital still cameras Exif Version 2.2", Japan Electronic Industry Development Association (JEIDA), 2002.

— 저 자 소 개 —



김 익 환(정회원)
 1992년 경북대학교 전자공학과 졸업
 1994년 경북대학교 대학원 전자공학과 졸업
 1996년~1998년 경북대학교 대학원 전자공학과 박사과정 수료
 1994년~현재 LG전자 재직 중
 <주 관심분야: 디지털 TV, Embedded S/W 개발>



임 영 철(학생회원)
 1999년 경북대학교 전자공학과 졸업
 2002년 현재 경북대학교 전자공학과 석사과정
 1999년~2002년 LG전자 안양연구소 연구원
 2002년~현재 경북대학교 디지털 기술 연구소 연구원
 <주 관심분야: 이미지 워터마킹, 영상처리>



최 재 승(정회원)
 1989년 조선대학교 전자공학과 졸업
 1995년 일본 오사카시립대학 정보통신공학과
 1999년 일본 오사카시립대학 정보통신공학과
 2000년~2001년 일본 마쯔시타 전기산업주식회사 AVC사 연구원
 2002년~현재 경북대학교 디지털기술연구소 연구원, 프로젝트 리더
 <주 관심분야: 디지털 TV, 음성신호 및 영상신호 처리>

남 재 열(정회원)
 제40권 SP편 제1호 참조

하 영 호(정회원)
 제38권 SP편 제3호 참조

