



# 나노 임프린팅 장비 기술

이 글에서는 국내외 나노 임프린팅 장비의 기술개발 동향과 개발되고 있는 대표적인 나노 임프린팅 장비를 소개하고, 향후 선족 10nm 수준의 다중 임프린팅 장비를 개발하여 나노제품의 스마트, 저비용, 고생산성의 목표로 개발되고 있는 나노 임프린팅 장비의 기술을 소개하고자 한다.

글 · 이재종 / 한국기계연구원, 책임연구원  
e-mail · jilee@kimm.re.kr

최기봉 / 한국기계연구원, 선임연구원  
김기홍 / 한국기계연구원, 선임연구원

최근 국내외 적으로 나노기술 분야의 연구가 활발히 진행되고 있으며, 이러한 연구는 10nm를 중심으로 접근방식에 따라, 100nm에서 접근하는 하향식(top down)연구와 1nm에서 접근하는 상향식(bottom-up)연구로 구분된다. 국내에서도 하향식 연구의 하나로, 나노 제품의 저비용, 고생산성을 목표로 나노 메카트로닉스 사업이 진행되고 있고, 나노제품의 대량생산을 위한 방법으로 나노 패터닝 장비의 중요성이 증가함에 따라 나노 패터닝 장비기술을 개발하고 있다. 이 글에서는 국내외 나노 패터닝 장비의 기술개발 동향과 나노 메카트로닉스 기술개발사업에서 개발하고 있는 나노 임프린팅 장비의 기술을 소개하고자 한다.

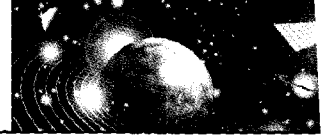
나노 패터닝 장비는 현재 세계적으로 몇 개의 기업에서 상품화를 시도하고 있는 초기단계이며, 대표적으로 UTA(U. of Texas at Austin)에서 기술을 개발하여 스피노프한 MII(Molecular Imprint Inc.), Princeton 대학의 S. Chou 교수가 스피노프한 Nanonex, 스웨덴의 Obducat, 유럽의 Wuppertal 대학과 VTT전자 등이 협력하여 스피노프한 Suss MicroTec 등이 100nm 이하의 나노패턴형상을 나노 임프린팅공정을 이용하여 구현할 수 있는 나노 패터닝장비를 개발하고 있다. 이 외에 EVG, Karl Suss 등은 반도체공정용 Mask Aligner와 Wafer Bonder를 이용하여 UV

임프린팅 장비 및 고온 임프린팅 장비를 개발하여 상품화하고 있다.

## 외국의 기술개발 동향

나노 임프린팅 리소그래피 장비는 최근 5년 동안 미국, 유럽을 중심으로 선족 100nm 이하를 실현하고, 실현된 기술을 이용하여 제품에 적용하기 위한 방법으로 나노 임프린팅 리소그래피(NIL) 장비를 개발하여 상품화를 시도하고 있다. 개발되는 장비는 사용하는 재료의 특성에 따라 광경화재료(photoresist)를 사용하는 UV방식과 열경화재료(thermal resist)를 사용한 hot embossing방식이 있다.

나노 임프린팅 리소그래피 장비를 개발하여 상품화하고 있는 업체는 오스트리아의 EVG사, 미국의 MII, Nanonex, 스웨덴의 Obducat, 독일의 Suss Microtec이 있다. EVG와 Suss Microtec 등은 기존의 생산되던 반도체 aligner장비와 flip chip bonder의 구조를 수정하여 임프린팅 장비를 개발한 회사이다. MII, Nanonex, Obducat은 공정기술을 바탕으로 나노 임프린팅 장비를 개발하여 상품화를 시도하고 있다. 특히, MII와 Nanonex는 대학에서 공정기술과 장비를 개발하여 상품화를 시도하고 있다. 이 글에서는 각각의 장비에 대한 특성과 적용사례를 기술하고자 한다.



### EVG(Electronic Vision Group)

EVG는 종래에 반도체 장비로 생산되던 mask aligner 장비와 wafer bonder장비의 구조를 수정하여 작업 영역 6인치 웨이퍼, XY-θ 스테이지, DC-motorized 이송계를 이용하여 위치정렬오차(alignment accuracy)가 240nm~450nm, 분해능 100nm 이하인 UV방식의 나노 임프린팅 장비와 온도와 압력을 이용한 hot embossing 장비를 생산하고 있다. 현재 몇 대의 장비를 판매한 상태이며, hot embossing 장비의 경우 다층구조의 임프린팅 공정을 구현할 수 있는 구조로 개발하고 있다. EVG의 UV나노 임프린팅 장비는 웨이퍼와 마스크의 평형을 유지하기 위

한 방법으로 공기베어링을 이용한 wedge compensation 장치를 개발했고, 임프린팅 공정 후 마스크와 웨이퍼를 분리시키는 방법으로 실린더를 이용하는 방법을 사용하고 있다. EVG는 개발된 장비를 이용하여 DNA chip, micro-fluidics, insulin μ-pump 등에 적용하고 있다.

### MII(Molecular Imprint Inc.)

MII는 작은 작업영역(field size)의 스텝프를 이용하여 연속적인 작업을 수행하는 SFIL(Step & Flash Imprint Lithography) 방법을 이용하여 장비의 분해능 100nm 이하, CD(Critical Dimension) 제어값 ±2

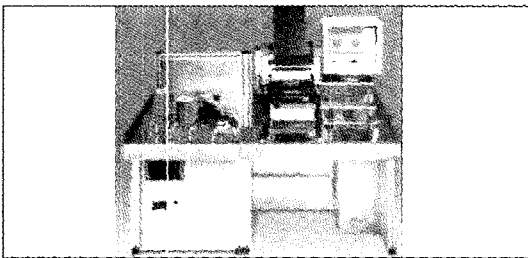


그림 1 EVG 620 임프린팅 리소그래피 장비

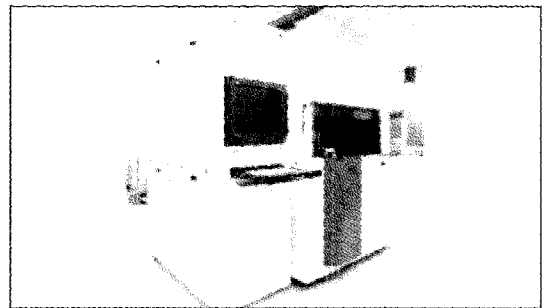


그림 5 MII Imprint100모델

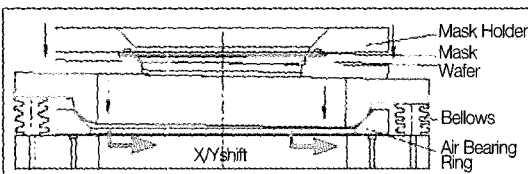


그림 2 웨지보정시스템

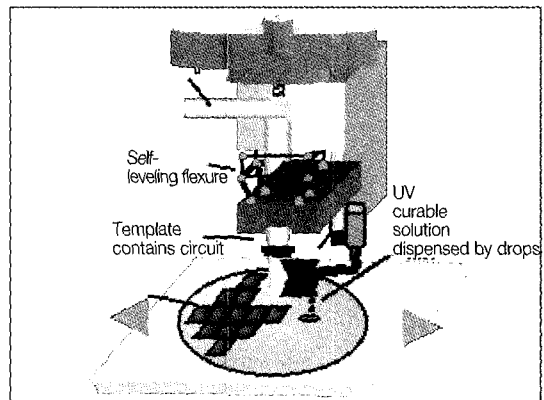


그림 6 자동정렬시스템



그림 3 마이크로채널

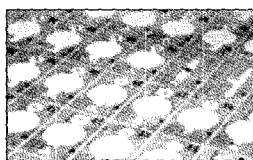


그림 4 마이크로-인슐린펌프



nm( $3\sigma$ ), 패턴막 두께 60nm( $3\sigma$ ), overlay 150nm, field size  $25 \times 25\text{mm}^2$ 으로 2in~8in 크기의 웨이퍼에서 임프린팅을 구현할 수 있는 UV방식의 나노 임프린팅 장비를 개발하여 상품화를 추진하고 있다.

MII장비는 그림 6과 같이 임프린팅시 발생하는 마스크의 경사짐과 웨지현상을 제거하기 위한 방법으로 스튜어트 플랫폼 구조의 자동레벨링 기능을 사용하고 있고,  $25 \times 25\text{mm}^2$ 의 field size를 임프린팅하기 위해서 미소량의 resist를 연속적으로 공급한 후 임프린팅하는 방법을 사용하고 있다.

### Suss MicroTec

Suss MicroTec은 EVG와 유사하게 종래의 flip chio bonder를 기반으로 선폭 100nm 이하, 오버레이 500nm( $3\sigma$ ), 최대 압력 2kpsi, 웨이퍼 크기 2~8in, field size  $40 \times 40\text{mm}$ 와 가열온도  $450^\circ\text{C}$ 까지 올릴 수 있는 방법으로 UV방식과 hot embossing방식의 장비를 개발하고 있다. 임프린팅 방법은 MII와 유사하게 연속적으로 펄드크기의 스탬프 또는 마스터를 이동시키면서 임프린팅공정을 수행한다.

### NanoNex

NanoNex는 선폭 100nm를 구현하기 위

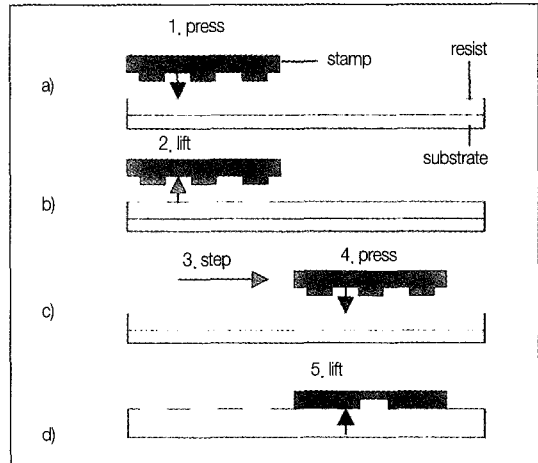


그림 8 S&R 공정(Suss MicroTec)

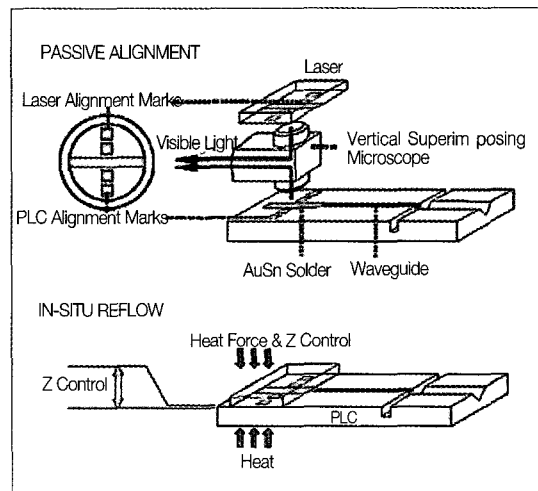


그림 9 수동적 정렬시스템

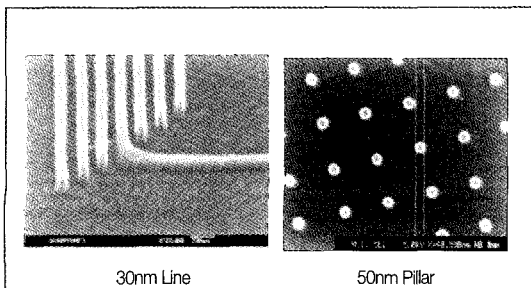


그림 7 나노 임프린팅 실험 결과

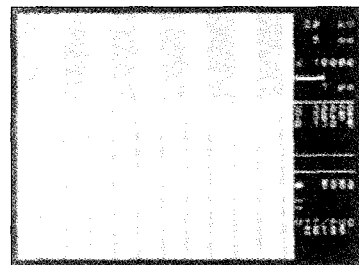


그림 10 임프린팅 실험결과(400x500nm)

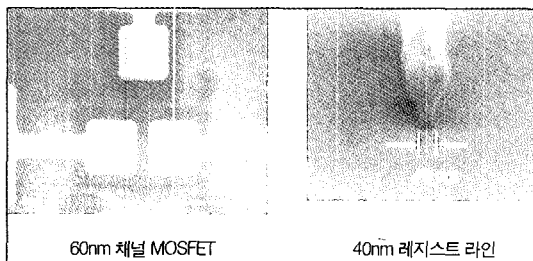


그림 11 임프린팅 실험결과

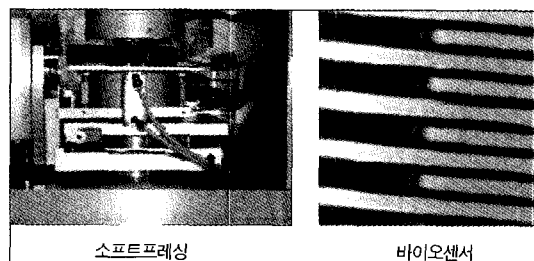


그림 12 소프트프레싱 구조 및 응용

해서 UV방식과 hot embossing방식의 장비를 개발하고 있으며, MII, EVG, Suss MicroTec과는 다르게 한 번의 작업으로 전체 웨이퍼에 패턴을 전사하는 one-shot방식의 패턴닝방식을 적용하고 있다. NanoNex 장비는 overlay 500nm(3 $\sigma$ ), field size 4in~6in, 압력 300psi/600psi(option)을 구현하고 있으며, CMOS, 정보저장 메모리, 센서 등의 다양한 공정을 개발하고 있다.

#### Obducat

Obducat은 온도와 압력을 이용한 hot embossing방식의 임프린팅 장비를 개발하고 있고, Si, GaAs, InP, Polymer, Ceramic, Metal Substrates를 이용하여 Print Uniformity  $\pm 10\text{nm}$ , 최대 온도 250°C, 최대 압력 70bar, 스템프 크기  $\phi 65\text{mm}$ 로 작업을 하도록 되어 있고, 임프린팅시의 하중의 영향을 줄이기 위해서 소프트 프레스싱 기능을 부가하여 기능을 가지고 있다.

### 국내의 기술개발 현황

전술한 바와 같이 미국, 유럽을 중심으로 개발되고 있는 선폭 100nm 이하를 구현할 수 있는 차세대 리소그래피 장비로 인식되고

있는 나노 임프린팅 리소그래피 장비를 개발하고 있고, 현재는 실험실 장비로 시장에 진출하고 있다. 나노 임프린팅 장비의 경우 나노임프린팅 공정의 기술적인 우수성과 10nm 수준의 선폭 구현이 가능한 기술적인 장점으로 인해서 기술개발과 함께 리소그래피 장비로 발전할 경우 시장잠재력이 우수하고, 파급효과가 매우 큰 기술이다. 나노 임프린팅 장비는 나노 스케일 구조물을 빠르고, 저비용으로, 대량생산을 실현시킬 수 있으며, 이러한 목표를 실현하기 위해서 프론티어사업(과학기술부)의 하나인 나노 메카트로닉스 기술개발사업단에서는 나노 임프린팅 공정과 나노 임프린팅 장비를 개발하고 있다. 현재는 선폭 30nm급의 임프린팅 마스크 제작기술이 개발되었고, 선폭 50nm급의 임프린팅 공정기술을 개발하고 있다.

나노 임프린팅 장비는 3단계를 거쳐 선폭 100nm 이하, 50nm, 10nm를 구현할 수 있는 장비개발을 목표로 하고 있으며, 현재 1단계의 연구를 수행하고 있다. 1단계에서는 나노 임프린팅 리소그래피 장비를 구성하고 있는 핵심 요소기술을 개발하고 있으며, 현재 4인치 웨이퍼에서 100nm 이하의 선폭을 구현할 수 있는 나노 임프린팅 장비의 시제품을 개발하고 있다. 여기서는 몇 가지 기술에 대해서 소개하고자 한다.

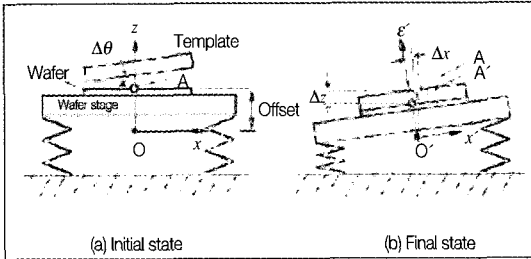


그림 13 수동컴플라이언스를 갖는 웨이퍼스테이지

나노임프린팅시 패턴이 있는 임프린팅 마스터는 그림 13(a)와 같이 경사진 상태에서 임프린팅을 할 경우 웨지(wedge)현상이 발생하기 때문에 구조적으로 마스터와 웨이퍼 면을 서로 평행하게 유지해 주는 것이 매우 중요하다. 하지만 기구의 가공 및 조립 오차로 인하여 완벽하게 평행을 유지하는 것이 매우 어렵기 때문에 미소한 비평행면을 기구적 운동에 의해 평행 면을 이루도록 보상해 주어야 한다. 이러한 방법에는 능동구동에 의해 기구적 평행을 보상해주는 방법과 수동적인 컴플라이언스 메커니즘에 의해 보상해주는 방법을 고려할 수 있다.

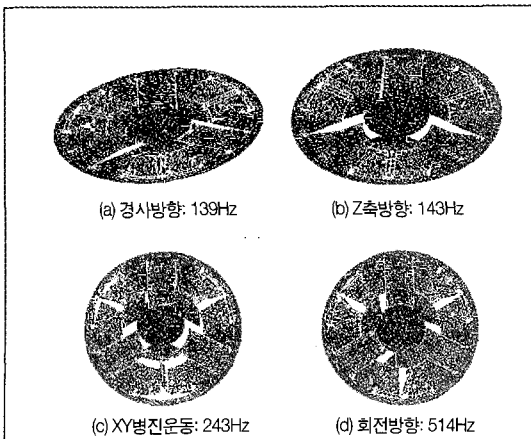


그림 14 운동특성해석 결과

능동적인 방식은 기본적으로 센서를 이용하여 임프린팅 간극을 측정하여 임프린팅을 하기 때문에 시스템의 셋업이 어렵지만 비교적 양호한 임프린팅 결과를 얻을 수 있고, 수동적 컴플라이언스 메커니즘을 이용한 방법은 작용하는 임프린팅 하중을 이용하여 마스터와 웨이퍼의 평행화를 시킨 후 임프린팅을 수행하기 때문에 공정조건에 영향을 받기 때문에 공정조건에 안정화가 중요하다.

수동적 컴플라이언스 메커니즘의 구동방법은 선형으로 구동되어 웨이퍼에 접근하는 마스터가 초기단계에서 웨이퍼 면과 비평행면을 이루기 때문에 웨이퍼 면에 접촉할 때에는 어느 한 점부터 접촉된 후 계속 가압에 의해 전 면에 걸쳐 접촉이 이루어진다. 따라서, 스테이지는 마스터와 평행을 이루도록 가압이 됨에 따라 웨이퍼 면이 그림 13(b)와 같이 경사가 이루어지도록 구동된다. 이러한 수동적 컴플라이언스 메커니즘은 설계적인 측면에서 5 또는 6자유도를 가져야 하고, 대칭구조를 가져야 외력 또는 온도변화에 따라 안정적인 구동이 가능하다. 다음 그림 14는 제작된 컴플라이언스 스테이지의 FEM해석 결과이며, FEM 해석을 통해서 스테이지의 진동모드 및 고유진동수를 구했다.

해석결과에 따라 제작된 스테이지는 그림 15와 같이 나노 임프린팅 실험장치에 설치되어 나노 임프린팅 공정실험을 수행했다. 실험은 4인치 실리콘 웨이퍼 표면에 UV레지스트



그림 15 제작된 수동컴플라이언스 스테이지

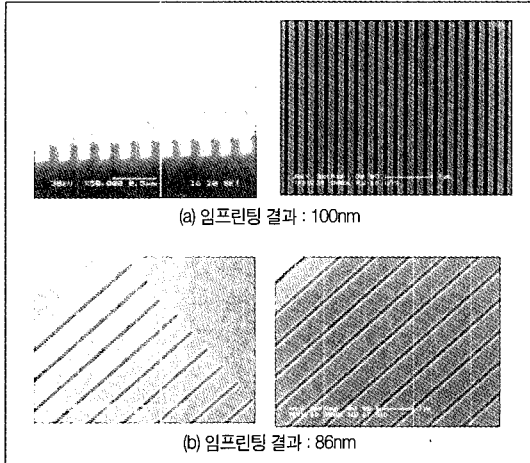
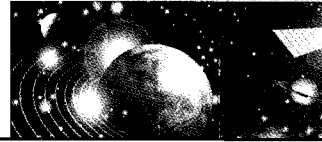


그림 16 임프린팅 실험결과(200nm)

(점도 6cps)를 사용하여 수행되었고, 임프린팅 마스터와 웨이퍼가 쉽게 분리될 수 있도록 소수성 단분자막(hydrophobic self-assembled monolayer)을 사용했다.

그림 16은 SEM을 이용하여 측정된 나노 임프린팅 실험결과이며, 100nm 선폭과 86nm 선폭의 패터닝이 이루어졌다.

### 맺음말

현재까지 개발되어 상품화하고 있는 장비는 대부분 실험용 장비로서 아직 양산화하여 사용하기에는 상당한 문제점을 가지고 있다. 유럽과 미국을 중심으로 향후 급속히 팽창할 나노 제품 시장을 점유하기 위해서 최근 3~5년 동안 연구개발을 수행해왔고, EVG, Suss MicroTec 등과 같이 대부분 반도체 장비를 바탕으로 기술개발을 하고 있다. 국내에서도 프론티어사업인 나노 메카트로닉스 기술개발 사업으로 차세대 리소그래피 기술로 인식되고 있는 나노 임프린팅 장비를 개발하고 있으며, 기술개발이 완료될 경우 개발된 나노 임

프린팅 공정 및 장비기술을 이용하여 선폭이 10nm~100nm의 나노제품을 저비용, 고생산성을 가지고 제작할 수 있는 나노 메카트로닉스 기술을 상품화할 수 있다.

### [참고문헌]

- [1] C. Schaefer, et al, "State of the art automated nanoprinting of polymers and its challenges", 7th International conference on the commercialization of micro and nano systems CMOS, Sep., 8~12, 2002.
- [2] B. Michel, et al, "Printing meets lithography: soft approaches to high-resolution patterning, IBM, J. Res. & Dev., Vol.45, No.5, Sep., 2001.
- [3] S.V. Sreenivasan, et al, "Low-cost nanostructure patterning using step and flash imprint lithography", NIST-SPIE Conference on Nanotechnology, Sep, 2001.
- [4] D.J. Resnick, et al, "High resolution templates for step and flash imprinting lithography", J. of Microlitho. Microfab. Microsyst. Vol.1, No.3, Oct., 2002.
- [5] T. Haatainen, et al, "Step and stamp imprint lithography using a commercial flip chip bonder", Inter. NNT conference, Dec., 2002.
- [6] B. J. Choi, S. Johnson, M. Colburn, S. V. Sreenivasan and C. G. Willson, 1999, "Design of Template Alignment Stages for Step & Flash Imprint Lithography," Prof of ASPE 1999 Annual Meeting.
- [7] S.Y.Chou, et al, "Imprint Lithography with sub-10nm Feature Size and High Throughput", Microelectronics Engineering, No.35, 1997.