

CMOS 공정에 의한 Suppressed Sidewall Injection Magnetotransistor의 특성

Characteristics of the Suppressed Sidewall Injection Magnetotransistor using a CMOS Process

송윤귀^{1,a}, 최영식¹, 김남호², 류지구¹

(Youn-Gui Song^{1,a}, Young-Shig Choi¹, Nam-Ho Kim², and Ji-Goo Ryu¹)

Abstract

In this paper, we propose a new Suppressed Sidewall Injection Magnetotransistor(SSIMT) architecture, which allows to overcome the restriction of the standard CMOS technology and achieve high linearity. The proposed SSIMT is designed based on the Hynix 0.6 μm standard CMOS technology. The fabricated SSIMT has been experimentally verified. The SSIMT shows that the change of collector current is extremely linear as a function of the magnetic induction at $I_B = 500\mu\text{A}$, $V_{CE} = 2\text{V}$ and $V_{SE} = 5\text{V}$. The relative sensitivity is up to 120 %/T. The magnetic conversion offset is about 79 mT with 30.5 %/T relative sensitivity. The nonlinearity of the fabricated SSIMT is measured about 1.4 %.

Key Words : SSIMT, Magnetotransistor, Guard ring

1. 서론

최근 반도체 제조 기술의 비약적인 발전에 따라 여러 부품들로 구성된 시스템을 하나의 칩에 집적화시키는 시스템온칩(System on Chip; SoC)에 관한 연구가 활발히 진행되고 있다. 센서 설계에서도 센서와 부가적인 신호처리회로 및 응용회로를 하나의 칩에 집적화시킨 스마트센서들이 개발되고 있다. 이러한 스마트 센서들은 안정성, 성능 및 개발비용에 있어서 장점을 가지고 있다[1].

반도체 내부의 Galvanomagnetic 효과를 이용한 자기센서는 오래 전부터 그 연구가 진행되었고, 대표적인 소자로서는 홀 소자와 자기저항소자 등이

있다[2-6]. 상업적으로 가장 많이 사용되고 있는 홀 소자는 다른 소자에 비해서 그 구조가 간단하여 지금까지 많은 연구가 진행되어 왔지만, 온도 특성과 선형성이 나빠며, 오프셋 전압의 변화가 큰 결점을 가지고 있다. 따라서 최근에는 홀 소자 이외의 다른 메커니즘의 자기센서에 많은 관심을 가지고 있다. 그 중 특히, SSIMT(Suppressed Sidewall Injection Magnetotransistor)는 횡형 자기트랜지스터(Lateral Magnetotransistor; LMT)의 보다 진화된 형태로서 1987년 Lj, Ristic에 의해 제안되었다. SSIMT는 홀 소자에 비해서 높은 감도, 선형성 및 실리콘 집적회로 공정에 대한 호환성 때문에 신호처리회로를 포함한 소자의 집적화에 더욱 유리한 장점을 가지고 있다. SSIMT는 PNP형과 NPN형으로 분류되는데, PNP형에 비해서 NPN형의 SSIMT 감도가 훨씬 우수한 것으로 보고되고 있다. 이것은 정공의 이동도에 비해 전자의 이동도가 훨씬 높기 때문이다[2]. 그러나 대부분의 CMOS 공정은 p-type substrate를 사용하기 때문에 NPN형 SSIMT를 설계하는데 공정상의 제한이 따른다.

1. 부경대학교 전자공학과
(부산시 남구 대연3동 599-1)
2. 부경대학교 제어계측공학과
a. Corresponding Author : neojack@mail1.pknu.ac.kr
접수일자 : 2004. 6. 16
1차 심사 : 2004. 8. 5
심사완료 : 2004. 8. 24

본 연구에서는 이러한 점에 착안하여 공정상의 제한을 극복하고, 동일 칩에 내재되어 있는 다른 부가적인 신호처리 회로와 같은 외부의 영향으로부터 소자를 차폐시켜 외부 잡음으로부터 보호할 수 있으며, 소자의 오프셋을 줄이고 높은 선형성을 얻을 수 있는 SSIMT 구조를 제안하였다. 이렇게 제안된 SSIMT를 설계, 제작하여 센서의 전자기적 특성 및 온도 특성 등에 대하여 조사하였다.

2. 설계 및 구조

SSIMT 구조는 중앙에 위치한 에미터 양쪽에 있는 sidewall이 에미터에서 컬렉터 방향으로 수평하게 직접적으로 흘러 들어가는 캐리어의 흐름을 최소화하여 소수 캐리어의 수평이동을 최대한 억제함으로써 감도를 증가시키는 구조를 가지고 있다[7-10]. 일반적으로 NPN형 SSIMT는 n-substrate를 사용하고, 거기에 p-well을 통해 베이스 영역을 만들고 그 위에 n⁺의 에미터가 자리하는 구조로 설계된다. 그러나 본 연구에서 제안된 SSIMT는 CMOS 공정에서 제작되는데, 대부분의 CMOS 공정에서 substrate는 p-type이 사용되기 때문에 높은 감도를 가진 NPN형 SSIMT를 만들기 어렵다. 따라서 NPN형 SSIMT를 설계하는데 이러한 공정상의 제한을 극복하기 위해 SSIMT의 바깥부분에 N-well을 파고 n⁺확산을 통해 guard ring 형태의 n-type pseudo substrate를 만들었다. 이렇게 형성된 guard ring은 pseudo substrate 역할뿐만 아니라, 동일 칩에 내재되어 있는 다른 부가적인 신호처리 회로와 같은 외부의 영향 및 잡음으로부터 소자를 차단시켜 보호하는 역할도 하게 된다. 또한, 소자의 오프셋을 줄이고 선형성을 증가시킬 수 있는 방법으로 sidewall의 형태를 에미터를 중심으로 둘러쌓는 guard ring 구조를 제안하였다. 이러한 guard ring 구조는 수평방향으로 흐르는 캐리어의 흐름을 완전 차단하여 높은 선형성을 기대할 수 있다.

그림 1과 그림 2는 본 연구에서 제안된 SSIMT의 구조와 등가회로를 각각 보이고 있다. SSIMT는 중앙의 공통 에미터를 중심으로 세 개의 NPN형 트랜지스터 형태를 가진다. I_{C1}, I_{C2}, I_{sub}은 각각 트랜지스터의 컬렉터 출력 전류를 나타낸다.

일반적으로 SSIMT와 같은 전류출력형 자기트랜지스터의 감도는 식 (1)과 같이 출력 전류의 변화를 그 전류의 총계나 인가된 자기장에서 규격화된 값으로 표시하는 비감도로 나타낸다[11].

$$S_r = \frac{|I_{C1} - I_{C2}|}{I_{C10} + I_{C20}} \frac{1}{B} [T^{-1}] \quad (1)$$

여기서 I_{C10}과 I_{C20}은 자속이 인가되지 않은 상태 즉, B=0 일 때 C₁과 C₂에 흐르는 컬렉터 전류를 각각 나타내고 있으며, I_{C1}과 I_{C2}는 자속이 인가된 상태에서 C₁과 C₂에 흐르는 컬렉터 전류를 각각 나타낸다. 또한 T는 자속밀도 단위이며, 비감도S_r은 대부분 테슬라당 백분율로 나타내는데 1%/T는 0.01 T⁻¹과 같다.

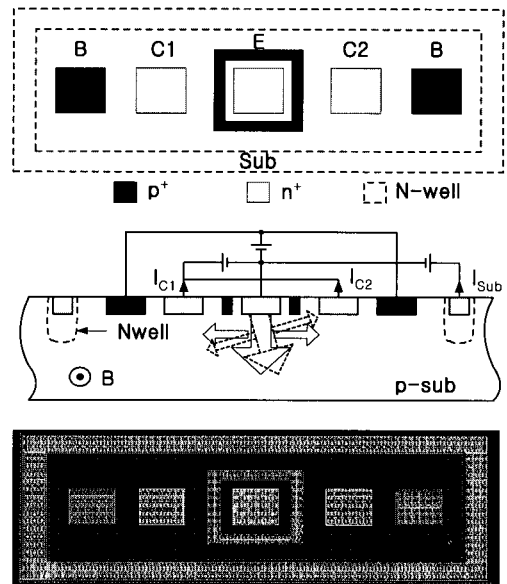


그림 1. 제안된 SSIMT 구조.
Fig. 1. Proposed SSIMT structure.

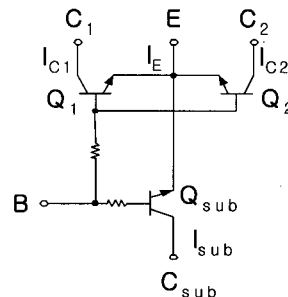


그림 2. SSIMT의 등가회로.
Fig. 2. Equivalent circuit of the SSIMT.

3. 실험 결과 및 고찰

3.1 SSIMT의 전기적 특성

그림 3은 V_{CE} 의 변화에 대한 SSIMT의 컬렉터 전류 I_C 의 변화를 나타내고 있다. I_C 값은 제어전류인 I_B 의 증가와 V_{CE} 의 증가에 따라 선형적으로 증가하지만 1V이상에서는 안정적으로 동작하고 있음을 알 수 있다.

그림 4는 제어전류 I_B 의 증가에 대한 SSIMT의 컬렉터 출력으로 I_B 의 증가에 따라서 선형적으로 증가하고 있다. 높은 I_B 는 상대적으로 높은 출력을 얻을 수는 있지만, substrate에 흐르는 전류 I_{sub} 가 증가하기 때문에 높은 열이 발생하게 된다. 이러한 발열은 센서를 포함한 전체 시스템을 불안정하게 만들기 때문에 높은 I_B 값은 피해야 한다. 따라서 전체 시스템의 성능과 안정성을 위해 적절한 I_B 값의 선택은 매우 중요하다.

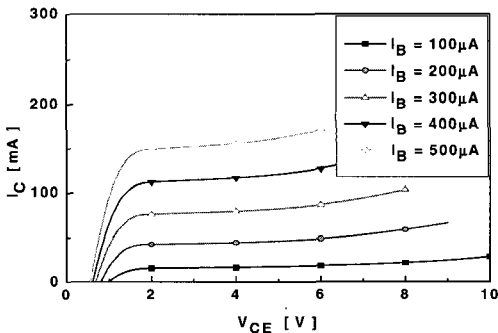


그림 3. $I_C - V_{CE}$ 특성.

Fig. 3. $I_C - V_{CE}$ characteristics.

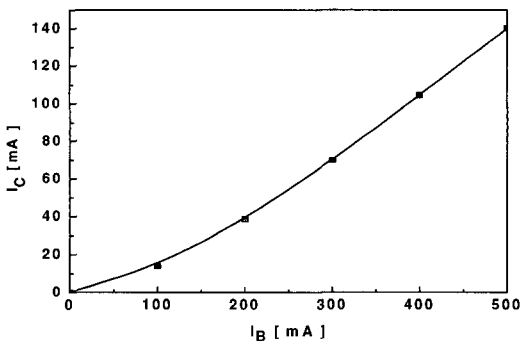


그림 4. $I_C - I_B$ 특성.

Fig. 4. $I_C - I_B$ characteristic.

그림 5는 제어전류 I_B 의 증가에 대한 substrate에 흐르는 전류의 양으로 I_B 의 증가에 따라 선형적으로 증가하고 있음을 알 수 있다. 또한, SSIMT의 다른 컬렉터에 비해 굉장히 많은 전류가 흐르는데, 이로부터 SSIMT에서 소비되는 대부분의 전류를 substrate에서 소비되고 있음을 알 수 있다. 또한 이는 본 연구에서 공정상의 제한을 극복하기 위해 제안한 n-type pseudo substrate가 substrate로서의 그 역할을 완벽하게 하고 있음을 보여주고 있는 것이다.

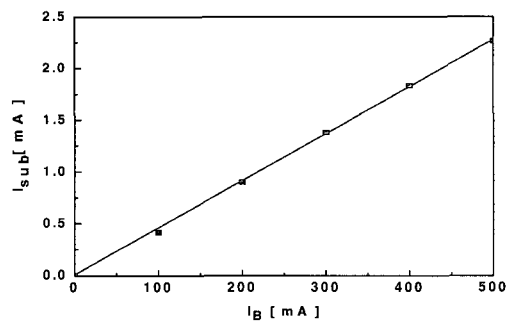


그림 5. $I_{sub} - I_B$ 특성.

Fig. 5. $I_{sub} - I_B$ characteristic.

3.2 SSIMT의 자기적 특성

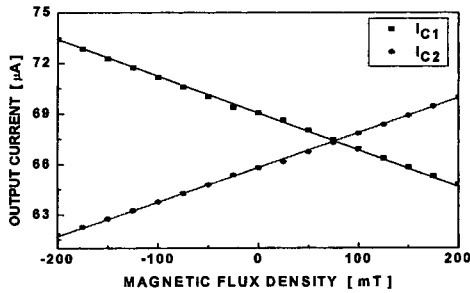
SSIMT의 자기적 특성 실험은 정전류원으로 구동되는 철심용량의 전자석을 이용하여 ± 200 mT 범위의 자속 변화에 대한 SSIMT의 출력 변화를 조사하였다.

이상적인 SSIMT는 자속이 인가되지 않은 상태에서 SSIMT의 두 컬렉터가 같은 출력 값을 가지게 된다. 그러나 자속이 인가되면서 두 컬렉터의 출력 값은 변화하게 된다. 그림 6의 (a)는 자속 변화에 대한 SSIMT의 두 컬렉터의 출력 전류 특성을 나타내며, 자속의 증가에 대하여 I_{C1} 은 감소하는 반면에 I_{C2} 는 증가하게 된다. 그림 (b)는 SSIMT의 최종 출력인 두 컬렉터 전류의 차를 나타내고 있다. 두 컬렉터의 전류차 $\Delta I_C = I_{C2} - I_{C1}$ 는 SSIMT의 최종 출력으로서 자속의 증감에 대하여 선형적으로 증감하고 있음을 알 수 있다[12].

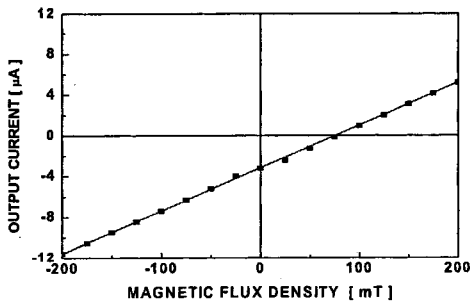
측정 결과, $B = 79$ mT인 부분에서 두 컬렉터의 전류 값이 동일한 즉, $I_{C1} = I_{C2}$ 인 부분이 나타나는데, 이는 SSIMT에 자속을 인가하지 않은 상태에서 흐르는 두 컬렉터 전류 I_{C1} 과 I_{C2} 의 전류차인 오프셋 전류를 자기 환산 오프셋으로 나타냈을 때

약 79 mT에 있다고 할 수 있다. 이때의 비감도는 약 30.5 %로 나타났다.

제작된 SSIMT의 출력을 100배 증폭하여 측정 한 결과 소자의 비선형도는 약 1.4 %로 나타났다.



(a)



(b)

그림 6. 자기장의 변화에 따른 콜렉터 전류.

Fig. 6. Collector current as a function of magnetic induction.

3.3 SSIMT의 온도 특성

그림 7은 온도 변화에 따른 콜렉터 출력 전류의 변화를 나타내고 있다. 온도의 증가에 따라서 콜렉터의 출력 전류가 선형적으로 증가하고 있음을 알 수 있다. 이는 온도 증가에 의해 반도체 내의 저항이 감소하기 때문으로 생각된다.

그림 8은 온도 변화에 따른 비감도의 변화 관계를 나타낸 것이다. 온도가 증가함에 따라서 비감도는 상대적으로 감소함을 알 수 있다. 이는 온도 증가에 따라 콜렉터 출력 전류 I_C 가 증가하지만 자속을 인가하지 않은 상태에서 콜렉터에 흐르는 초기 콜렉터 전류 I_{C0} 값이 더 증가하기 때문에 비감도는 상대적으로 감소하게 된다.

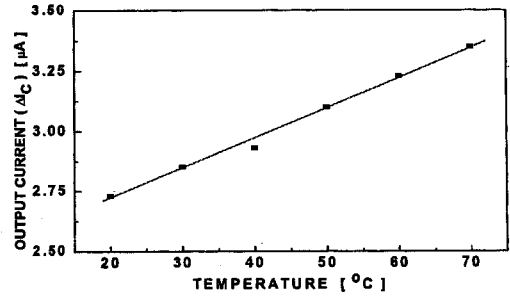


그림 7. 온도에 대한 콜렉터 전류.

Fig. 7. Collector current as a function of temperature.

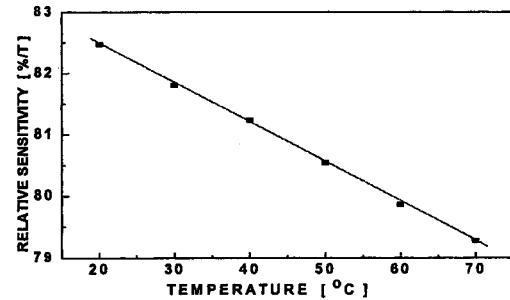


그림 8. 온도에 대한 비감도.

Fig. 8. Relative sensitivity as a function of temperature.

3.4 SSIMT의 오프셋 특성

제어전류인 I_B 의 변화에 따른 오프셋을 측정하기 위한 실험에서 온도의 변화는 오프셋 전류에 매우 큰 영향을 주기 때문에 온도를 일정하게 유지한 상태에서 진행하였다.

그림 9는 제어전류 I_B 의 변화에 따른 오프셋 특성을 나타내고 있다. I_B 가 증가함에 따라 오프셋 전류도 상대적으로 증가함을 알 수 있다. 이는 제어전류 I_B 가 증가함에 따라 콜렉터의 출력 전류가 증가하게 되며, 이에 상응하여 오프셋 전류 또한 증가하게 된다.

그림 10은 온도 변화에 따른 오프셋 특성으로 온도가 증가함에 오프셋 전류가 증가하고 있다. 이는 온도가 증가함에 따라 반도체 내의 저항이 감소하기 때문에 콜렉터의 출력이 증가하게 되고 따라서 오프셋 전류도 증가하게 된다.

참고 문헌

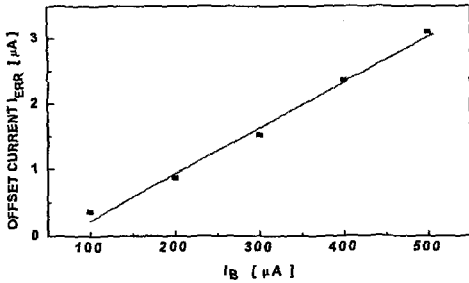


그림 9. I_B 에 대한 오프셋 전류 특성.
 Fig. 9. Offset current characteristic as a function of I_B .

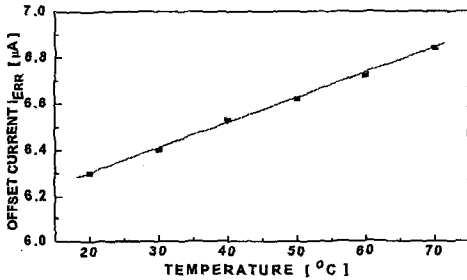


그림 10. 온도에 대한 오프셋 전류 특성.
 Fig. 10. Offset current characteristic as a function of temperature.

4. 결론

본 연구에서는 NPN형 SSIMT를 CMOS 공정을 이용해 설계, 제작하는데 있어 공정상의 제한을 극복하고 보다 높은 선형성을 얻을 수 있는 구조를 제안, 설계 및 제작하여 그 전자기적인 특성과 온도 특성 등을 조사하였다.

제작된 SSIMT는 ± 200 mT의 자속 변화에 대해 선형적으로 증감하며 매우 높은 선형성을 보였으며, 12 0%/T 이상의 비감도를 나타내었다. 자기 환산 오프셋은 약 79 mT로, 이때 측정된 비감도는 약 30.5 %/T로 나타났다. 온도가 증가함에 따라 콜렉터 전류와 오프셋 전류는 증가하였으나, 비감도는 감소하였다. 또한 제어 전류 I_B 가 증가할 때 오프셋 전류는 증가한 반면에, 비감도는 감소였다. 시스템 전체의 비선형계수는 약 1.4 %로 나타났다.

- [1] C. S. Roumenin, "Solid state magnetic sensors", *Handbook of Sensors and Actuators*, 2, p. 13, 1994.
- [2] W. Gopel, J. Hesse, and J. N. Zemel, "Sensors", Vol. 5, p. 45, 1989.
- [3] Lj. Ristic, "Sensor Technology and Device", Artech House, p. 239, 1994.
- [4] 이우선, 김상용, 서용진, 박진성, 김창일, "다층구조 InSb 홀소자의 제작과 특성", *전기전자재료학회논문지*, 13권, 8호, p. 681, 2000.
- [5] 정귀상, 류지구, "고온용 실리콘 홀 센서의 제작", *전기전자재료학회논문지*, 13권, 6호, p. 514, 2000.
- [6] 차준호, 김남영, "화합물 반도체 자기 센서" *전기전자재료학회논문지*, 9권, 5호, p. 512, 1996.
- [7] S. M. Sze, "Semiconductor Sensors", Wiley Interscience, p. 249, 1994.
- [8] Lj. Ristic, T. Smy, and H. P. Baltes, "A lateral magnetotransistor structure with linear response to the magnetic field", *IEEE Trans. on Electron. Dev.*, Vol. ED-36, p. 1076, 1989.
- [9] Lj. Ristic, T. Smy, and H. P. Baltes, "A magnetotransistor structure with offset elimination", *Sensors and Materials*, Vol. 1, No. 2, p. 87, 1988.
- [10] Lj. Ristics, H. P. Baltes, T. Smy, and I. Filanovsky, "Suppressed sidewall injection magnetotransistor with focused emitter injection and carrier double deflection", *IEEE Electron Dev. Lett.*, p. 395, 1987.
- [11] H. P. Baltes and R. S. Popovic, "Integrated semiconductor magnetic field sensors", *Proc. IEEE*, Vol. 74, p. 1107, 1986.
- [12] T. Smy and Lj. Ristic, "On the injection modulation effect", *Sensors and Materials*, Vol. 4, p. 233, 1988.