

산업체 기고문

EMC를 고려한 전자파 기구물의 설계기술

정기범 · 정연춘*

한국전파진흥협회 부설
EMC 기술 지원센터,
*서경대학교 정보통신공학과

I. 서 론

최근 국내에서 전자파 내성에 대한 규제실시로 전자파 차폐 기술에 대한 인식이 높아지고 있으며, 특히 시스템 레벨의 전자파 차폐효과에 대한 관심이 크게 고조되고 있다. 그러나 전자/통신기에 대한 전자파 장해현상 문제를 제품 개발 기간 내에 완전하게 해결하기란 이론만큼 쉽지 않으며, 전자파 장해는 반복적인 설계 수정 및 디버깅 작업으로 밖에 해결할 수 없는 골치 아픈 문제로 생각되고 있다. 산업체에서 EMC 문제는 EMC 규격에 만족해야 하며, 또한 대책 수립에 필요한 대책 비용의 절감이라는 2 가지 과제에 항상 직면하게 된다. 이러한 두가지 상반된 관계를 만족하기 위한 기술적 어려움을 산업 현장에서 호소하고 있는 실정이다. 어느 정도 숙련된 경험을 가지고 있는 EMC 엔지니어라면, 전자파 장해현상 문제를 해결하는데 있어서 EM 해석 방법이나 상용 툴을 이용한 해석적인 방법을 통한 접근에 대해 상당한 회의감을 가지고 있다. 왜냐하면 이러한 방법은 현장감이 떨어지며, 실제 유럽의 CE 마크나 미국의 FCC 그리고 국내 인증제도의 전자파 장해 및 내성 규격 시험에 대한 결과를 정확히 예측한다는 것을 기대하기란 매우 어려운 것이 현실이다. 그러나 EMC 문제도 이론 및 해석적인 접근방법으로 문제를 해결할 수 있으며, 그에 대한 충분한 해

를 찾을 수가 있다. 한편, 전자파 장해 측정의 RE 시험과 전자파 내성의 RS 시험은 초고주파 영역에 해당된다. 이러한 영역에서 전자파 문제는 합체의 개구부에 의한 영향이 주 원인 중의 하나일 것이다.

EMC를 고려한 전자파 차폐기술은 두 가지 측면에서 다루어지는데, 첫째는 재료적인 측면으로 주로 저주파에서 차폐 재료의 선택과 합체의 모양이나 구조에 따른 자기장 차폐에 대한 것이다. 둘째는 차폐 개구부의 설계에 관한 것으로 이는 주로 초고주파 영역에서 전자파가 합체의 다양한 개구부를 통해 어떻게 침투하며, 침투한 전자파가 어떻게 합체 내부에 분포하는지를 알아보는 것이다. 후자의 경우 대개 전자장 수치해석 연구의 한 분야로 취급되어 왔다.

따라서 본고에서는 EMC 엔지니어들이 차폐합체 기구물 설계기술에 대한 접근방법의 이해를 돕고자 개구부에 대한 차폐효과에 대해 그 이론적 배경과 적용사례 및 실험결과를 소개하겠다.

II. EMC를 고려한 기구물 설계

2-1 개구면에 대한 EMC 문제

일반적으로 차폐는 전자제품 전체 또는 일부분을 금속 합체로 완전히 감싸는 것을 의미한다. 그러나 실제적으로는 제품 자체에서 발생하는 열 문제 해결

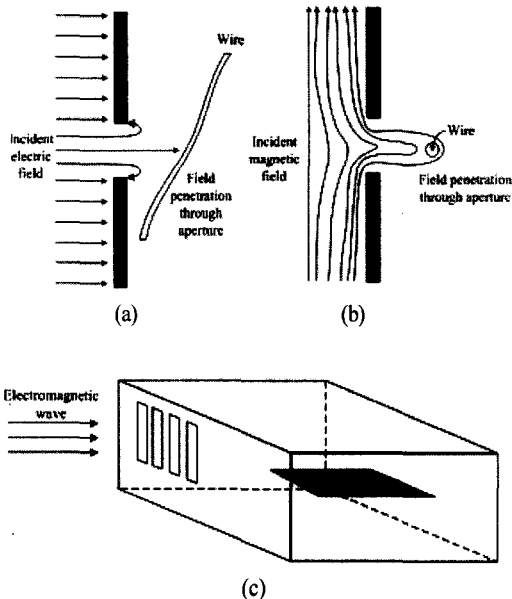
과 또한 전원공급, 신호 인입, 제품의 유지 보수를 위해 완전한 차폐는 불가능하다. 따라서 어떻게 합체를 설계하고, 어느 위치에 필요한 구멍이나 통풍구를 만들며, 어떤 모양으로 개구면을 설계할 것인가가 차폐의 주 관심사가 되는 것이다.

원하지 않는 전자파가 필요에 의해 만들어진 개구면을 통해 투과가 되는 경우를 생각해 볼 수 있다. 이런 경우 EMI/EMS 문제에 있어서 개구면의 크기는 입사파 파장에 비해서 비교적 작은 경우가 대부분이다. [그림 1]의 (a)는 수직으로 전기장이 개구면을 투과하여 다른 쪽에 있는 전선(wire)에 전자파 결합(electromagnetic coupling)이 이루어지는 경우를 보여 주고 있다. [그림 1]의 (b)는 자기장이 개구면에 대해 수평으로 입사할 경우에 다른 쪽에 있는 전선에 자기장이 결합되는 현상을 나타낸다. [그림 1]의 (c)는 직육면체의 구조물의 한쪽 면에 여러 개의 개구면이 뚫려 있는 경우, 외부에 있는 전자파가 개구면을 투과하여 구조물 내부에 있는 회로기판에 전자

기파가 결합하는 현상을 나타낸다.

이러한 구조는 EMI/EMS 분야에서 매우 중요하게 다루어지고 있으며, 또한 이러한 문제는 최근 EMC 규제가 엄격해짐에 따라 제품의 제조 단계에서 반드시 고려해야 할 중요한 문제로 인식되고 있다.

차폐의 목적은 크게 두 가지로 나누어진다. 하나는 [그림 2]에서처럼 외부의 전자파와 노이즈가 시스템 내부로 들어가는 것을 막는 것이고, 또 다른 하나는 시스템 내부의 전자파가 외부로 방출되지 않도록 하는 것이다. 전자는 제품의 EMS에 관련된 것이고, 후자는 EMI에 관한 사항이 될 것이다. 따라서 이러한 차폐의 정도를 정량적으로 분석할 수 있는 지수가 필요할 것이다. 이 지수가 바로 Shielding Effective (SE)이다. SE의 정의는 외부에서 차폐 벽에 입사된 전자파의 크기와 차폐 벽을 통과해 내부로 들어오는 전자파 크기의 비로써 정의된다. 또는 합체가 없을 경우의 전자파의 크기와 합체가 있을 경우의 전자파의 크기의 비로써 정의되기도 한다.



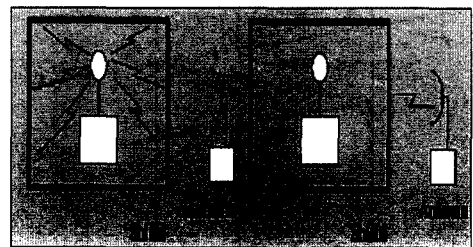
[그림 1] 개구부 통한 전자기파 결합 현상의 원리

$$SE(dB) = 10 \log \frac{P_1}{P_2} = 10 \log \frac{H_1^2}{H_2^2} = 20 \log \frac{H_1}{H_2}$$

$$= 10 \log \frac{E_1^2}{E_2^2} = 20 \log \frac{E_1}{E_2} \quad (1)$$

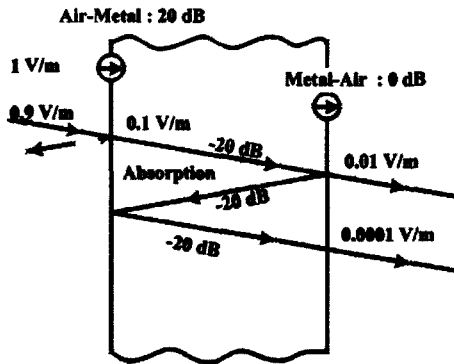
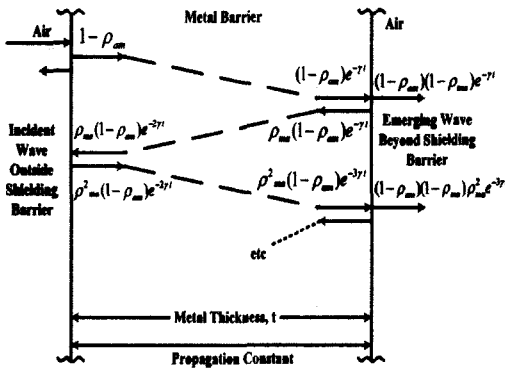
2-2 차폐효과 분석

전자파 차폐효과를 분석하기 위한 방법으로는 회로 접근법과 파동 접근법이 있다. 회로 접근법의 경



[그림 2] 차폐의 일반적인 정의

우는 일반적으로 저주파에 적당하고, 파동 접근법의 경우는 고주파에 적합한 방법이다. 여기서는, 파동 접근법을 사용하여 차폐효과를 분석하도록 하겠다. [그림 3]에서와 같이 외부의 전자파가 차폐 벽에 입사하게 되면, 입사된 전자파는 불연속점을 만나서 일부분은 반사하게 되고, 일부분은 투과하게 된다. 투과된 전자파는 차폐 벽 내부에서 진행함에 따라 감쇄를 하게 되고, 이것은 다시 차폐 벽의 나머지 다른 경계면에서 불연속을 만나게 된다. 이 부분에서 전자파는 다시 반사와 투과를 하게 되고, 투과된 전자파가 SE에 기여를 하게 된다. 반사된 전자파는 다시 차폐벽 내부를 진행함에 따라 감쇄와 다중 반사를 하게 되고, 다중 반사시 오른쪽 벽을 투과한 전자파들 역시 SE에 기여를 하게 된다. 위에 설명한 것



[그림 3] Shielding effective 메커니즘

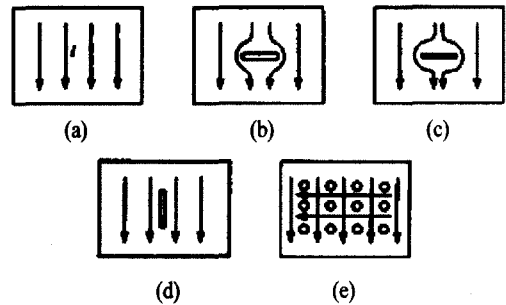
처럼 SE는 초기의 반사와, 매질 내부에서의 감쇄, 그리고 다중 반사 3가지 메커니즘에 의해 결정이 된다. 식 (2)는 [그림 3]을 수식으로 전개한 것이다.

$$SE(dB) = 20 \log \left[e^{\alpha t} \cdot \frac{(1+K)^2}{4K} \cdot \left\{ 1 - \left(\frac{K-1}{K+1} \right)^2 e^{-2\alpha t} \right\} \right] = A_{dB} + R_{dB} + B_{dB} \quad (2)$$

$$\text{여기에서, } \alpha = \sqrt{\pi f \mu \sigma}, \quad K = \frac{Z_w}{Z_m} = \frac{k\sqrt{\mu_o/\epsilon_o}}{\sqrt{\frac{j\omega\mu}{\sigma + j\omega\mu}}}$$

2-3 개구면의 영향

처음에 설명한 것처럼 합체는 여러 가지 실제적인 이유로 인해, 구멍, 이음새, 개구면이 존재하게 된다. 이러한 개구면들은 SE를 결정하는 가장 큰 요소가 된다. 따라서 개구면들의 적절한 처리가 차폐의 가장 큰 이슈가 된다고 해도 과언이 아니다. 개구면을 디자인하고 배치하는데 있어서 가장 기본적인 개념은 입사된 전자파에 의해 유도되는 표면 전류의 흐름을 방해하지 않음으로써 표면 저항 값을 작게 하는 것이다. [그림 4]는 개구면이 표면 전류에 미치는 영향을 개념적으로 도시한 것이다. 전기장과 개구면의 방향이 직교할 경우가 평행한 경우에 비해 표면 전류의 흐름을 크게 방해함으로써 차폐 관점에서는 나쁘다는 것을 알 수가 있다. 따라서 일반적으로 [그림 4] (e)에서처럼 개구면을 원으로 디자인하는 것이



[그림 4] 개구면에 의한 표면 전류의 흐름

전류 흐름을 적게 교란시키게 된다.

[그림 5]는 일반적인 다이폴 안테나와 슬롯구조의 aperture 안테나를 등가 모델로 변환하여 두 구조사이의 임피던스 관계를 통해 SE를 분석하기 위한 것이다. [그림 5]의 (a)의 반파장 다이폴 안테나를 등가 모델로 변환한 임피던스와 슬롯구조의 임피던스에 대한 SE 관계를 식 (3)으로 표현할 수 있다.

$$SE_{dB} = 20 \log \left\{ e^{at} \frac{(1+K)^2}{4K} \left[1 - \left(\frac{K-1}{K+1} \right) 2e^{-2at} \right] \right\}$$

$$K = \frac{Z_w}{Z_m} \quad (3)$$

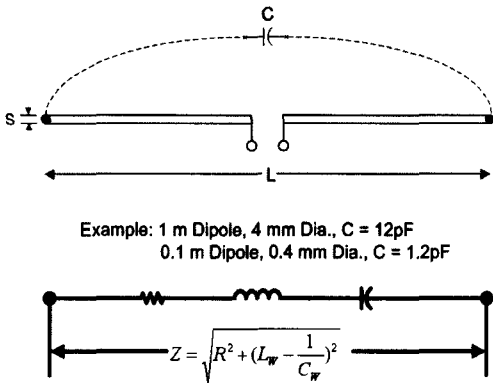
Z_w = wave impedance

Z_m = metal impedance

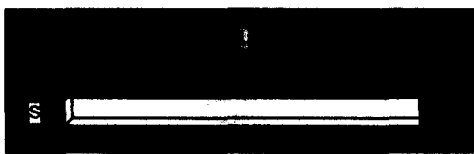
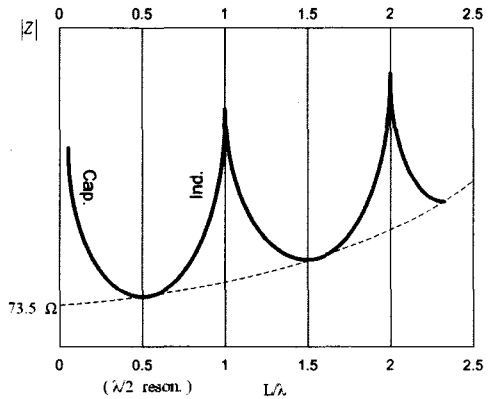
= input impedance

$$\Gamma = \frac{1-K}{1+K} \quad (4)$$

여기서, K 는 metal impedance로 정규화 된 값이 된다. Babinet's principle에 의하면, 평면상의 슬롯은 슬롯과 같은 길이와 폭을 갖는 90도 회전된 다이폴과 등가가 된다. 식 (3)에서 알 수 있듯이 K 값을 알면 SE를 구할 수 있다. 결론적으로 슬롯의 임피던스를 알면 SE 값을 구할 수 있다는 것이다. 슬롯 안테나(aperture

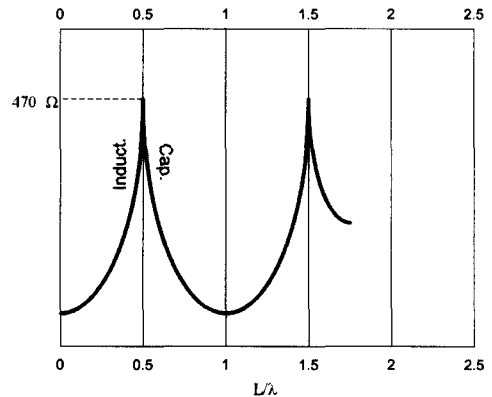


(a) Z_{dip}



$$Z = \frac{L_w}{1 - LC_w^2} \text{ for } L_w > R$$

(b) Z_{slot}



[그림 5] 슬롯 구조의 임피던스와 다이폴 구조의 임피던스와 관계

antenna) 이론에 의하면, 슬롯의 임피던스는

$$Z_{slot} \times Z_{dip} = \frac{Z_w^2}{4} \quad (5)$$

예를 들어 공진에서의 다이폴 안테나의 임피던스는 75 Ω이고, 등가 슬롯의 임피던스는

$$Z_{slot} = \frac{(120\pi)^2}{4 \times 75} = 473\Omega$$

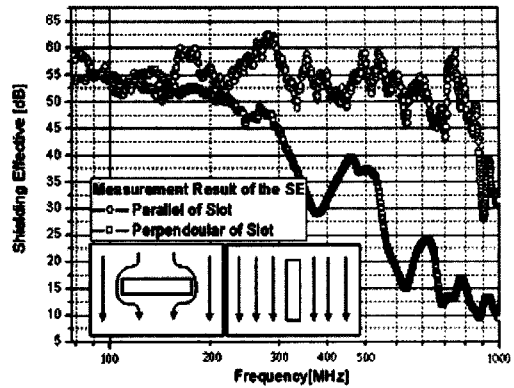
이다. 위 값을 이용하여 반사 손실을 구하게 되면,

$$R = \frac{(1+K)^2}{4K}$$

$$= \frac{[1+(377/473)]^2}{4 \times (377/473)} \approx 1 = 0 \text{ dB} \quad (6)$$

공진에서의 반사손실은 실제적으로 0 dB가 된다는 것이다.

수직은 electric field이고 수평은 magnetic field의 실효값이다. 결론적으로 합체에 개구면은 다이폴 안테나로 근사화 할 수 있다. 이와 같이 개구면에 대한 영향을 수치해석을 이용하여 해석하게 되면 실제 측정된 결과와 그 경향성이 일치함을 알 수 있다. [그림 7]은 [그림 6]을 이용하여 편파와 개구면의 방향이 평행한 경우와 직교하는 경우 각각에 대해서 SE

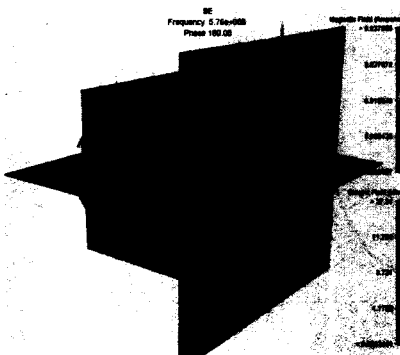


[그림 7] 편파에 따른 SE 측정값

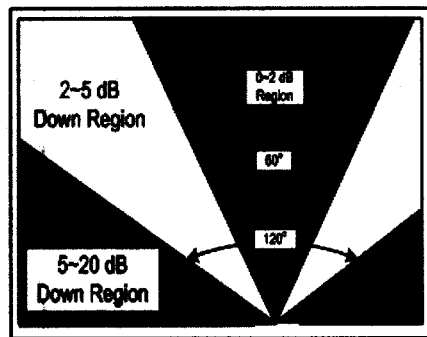
를 측정된 결과이다. [그림 4]에서 말한 것과 같이 전류의 흐름을 방해하지 않는 방향으로 개구면을 설계하면 차폐효과가 커진다는 사실을 알 수 있다. [그림 7]에서는 전기장의 편파에 따라 차폐효과가 어떻게 기여하는지를 측정을 통해 알아 본 것이다. [그림 7]의 결과를 통해 전류의 흐름을 방해 않는 슬롯구조 즉, 편파와 수평구조를 이루었을 경우 SE 성능이 좋아지는 결과를 얻었다.

[그림 8]은 차폐함체 내부에서 슬롯 커플링 효과를 살펴본 것으로 $L \leq 3 \lambda/2$ 일 때 방사에 의한 차폐함체 내부의 방사 슬롯 커플링을 나타낸 것이다.

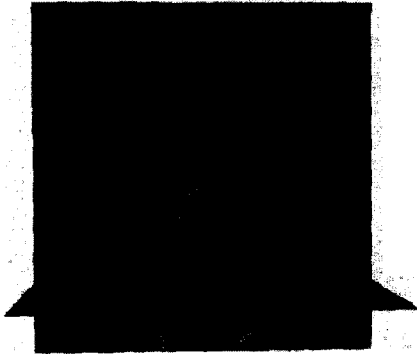
[그림 9]는 [그림 8]의 이론을 증명하기 위하여 근



[그림 6] 슬롯에 유기되는 Electric과 Magnetic field의 시뮬레이션 결과



[그림 8] $L \leq 3 \lambda/2$ 에 대한 슬롯 커플링에 의한 차폐함체 내부의 방사 조명도



[그림 9] 슬롯 커플링에 의한 합체 내부의 시뮬레이션 결과

사화시킨 시뮬레이션 결과이다. 그 경향성은 잘 일치한다.

2.4 차폐 기법

앞절에서 언급했듯이 SE는 개구면에 큰 영향을 받으므로 개구면에 대한 처리가 중요하다. 개구면 처리의 중요한 방법은 WBCO(waveguide beyond cut-off)를 사용하는 것이다. 이것은 도파관이 cut-off 주파수 이하의 전자파에 대한 감쇄 특성을 이용한 기법이다. 식 (7)은 일반적인 개구면을 작은 구멍의 관의 집합으로 구성하였을 경우, 각각 관의 cut-off 주파수와 WBCO에 의한 감쇄 정수 α 를 나타내고 있다[그림 10].

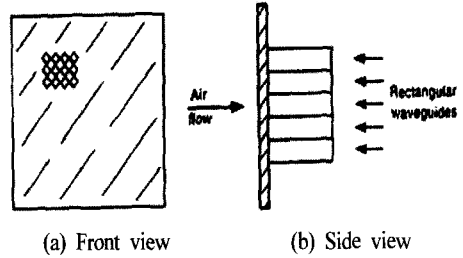
$$f_{c,mn} = \frac{1}{2\pi\sqrt{\mu\epsilon}} \sqrt{\left(\frac{m\pi}{a}\right)^2 + \left(\frac{n\pi}{b}\right)^2}$$

$$= \frac{c}{2d} \sqrt{m^2 + n^2}, (\text{where } a = b) \quad f_{c,10} = \frac{c}{2d}$$

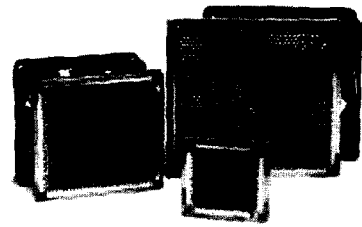
$$\alpha_{mn} = \omega \sqrt{\mu_0 \epsilon_0} \sqrt{\left(\frac{f_{c,mn}}{f}\right)^2 - 1}$$

$$\cong \frac{2\pi f}{c} \frac{f_{c,mn}}{f} = \frac{2\pi f_{c,mn}}{c}, \quad (7)$$

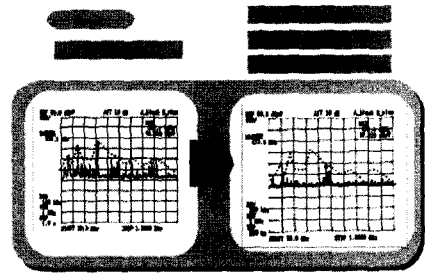
(where $f_{c,mn} > f$) $\alpha_{10} = \frac{\pi}{d}$



[그림 10] WBCO 기법을 이용한 차폐



[그림 11] 허니컴을 이용한 차폐 사례



[그림 12] System level EMC 적용사례

식 (8)은 WBCO에 의한 SE 값을 나타내고 있다.

$$SE_{dB} = 20 \log_{10} e^{\alpha_{10} l}$$

$$= 27.3 \frac{l}{d} \quad (8)$$

위의 방법과 병행하여 표면 전류의 흐름을 방해하지 않도록 이음새와 같은 부분에 전도성 가스켓을 삽입하는 것도 하나의 방법이 된다.

2.5 적용사례

[그림 11]은 WBCO 효과를 사용한 하나의 예이다. 일반적으로 팬만 있는 경우에 허니컴을 부착함으로써 차폐 대책을 한 적용 사례이다.

[그림 12]는 기기에 전도성 스프레이 및 차폐기법을 적용한 사례이다. 측정된 그래프에서 알 수 있듯이 EMI 레벨이 향상되었음을 알 수 있다.

[그림 12]의 SE 값의 향상으로 인하여 EMI 시험에서 노이즈의 레벨이 상당히 많이 줄어 들었음을 알 수 있다. 그러나 이론적인 배경과 실무경험의 조화 없이는 이러한 실험결과를 추론하는 것은 상당히 어려운 문제이다. 왜냐하면 적용 대상기기의 종류가 무수히 많이 존재하기 때문이다.

III. 결 론

차폐합체 설계기술에 대한 일반적인 이론과 분석 방향 그리고 측정결과 및 시뮬레이션 결과를 통해 EMC를 고려한 차폐합체 설계기술에 대한 접근방법을 소개하였다. 차폐합체 설계기술을 다루기 위해서는 다양한 많은 변수가 존재하므로 복잡한 해석 알고리즘을 구현해야 하는 어려움이 뒤따른다. 따라서 분산되어 있는 해석 및 설계기술의 결집이 필요한 실정이다. 정보통신기기들이 고속화 소형화 되어 가므로 인해서 EMC관련 문제가 제품 출시 지연 및 생산단가 상승요인으로 작용하는 등 주요 애로기술로 대두되고 있다. 뿐만 아니라 국제적으로 EMC 규제가 강화되어 비관세 무역장벽으로 활용되고 있으므로 산업체의 수출전선에도 주요 애로점으로 급부상하고 있으며, 새로운 제품 개발을 위한 선행기술

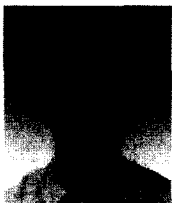
로 EMC 기술이 반영되지 않은 제품은 생산, 유통 자체가 어렵다. 국내의 경우 낙후한 기술기반 및 전문인력 부족으로 구체적인 대응이 미흡하다. 또한 EMC 대책이 제품 인증단계에서 적용하는 디버깅 기술에 치우쳐 있어 생산비용 절감에 어려움을 겪고 있는 실정이다. 이러한 상황을 타개하기 위해서는 분산되어 있는 "해석 및 설계기술"을 결집하고, 열악한 국내기술기반을 선진화하여 산업체에 지원하고, 산업체 인력의 재교육프로그램을 개발하여 운영하며, EMC 관련 정보 인프라 구축 등 국가적 차원에서 보다 근본적으로 문제해결을 위한 접근이 필요하다.

참 고 문 헌

- [1] *Expert System Algorithms*, UMR EMC Laboratory, www.emclab.umr.edu
- [2] R. J. W. Donald, M. Michel, *A Handbook Series on Electromagnetic Interference and Compatibility : Part 3 Electromagnetic Shielding, Interference Control Technologies, Inc.*, Gainesville, Virginia, 1988.
- [3] Cherry Clough, "Design Techniques for EMC-Part 4 Shielding", from : www.jsc.mil/jsce3/emcslsa/stdlib/LibDisplay.asp
- [4] MIL-HDBK-1857, *Department of Defense Handbook*, from : 3/emcsla, 27, Mar. 1998.
- [5] Clayton R. Paul, *Introduction to Electromagnetic Compatibility*, John Wiley & Sons, Inc., 1992.

≡ 필자소개 ≡

정 기 범



1999년 2월: 국민대학교 전자공학과 (공학사)
2001년 2월: 국민대학교 대학원 전자공학과 (공학석사)
2002년~현재: 한양대학교 대학원 전자통신전파공학과 박사과정
2004년~현재: EMC 기술지원센터 선임

연구원

[주 관심분야] EMC 및 대책기술, SAR, 전자파수치해석, 안테나 설계

정 연 춘



1984년 2월: 경북대학교 물리학과 (이학사)
1986년 2월: 경북대학교 물리학과 (이학석사)
1999년 8월: 충남대학교 전자공학과 (공학박사)
1985년 12월~2001년 5월: 한국표준과

학연구원 전자기환경그룹 책임연구원, 그룹장

2000년 3월~2001년 2월: Univ. of York, Visiting Academics
2001년 6월~2002년 2월: 익스펜전자(주) 중앙연구소장, 부사장
2002년 3월~현재: 서경대학교 정보통신공학과 교수
[주 관심분야] EMI/EMC 측정 및 대책기술, 전자파재료