

10 Gb/s XFP Transceiver용 Transmitter Optical Sub-assembly(TOSA)의 RF 설계/제작 및 주파수 특성 해석

김동철 · 심종인 · 박문규[†] · 어영선

한양대학교 전자전기제어계측공학과, [†] 삼성전자

Ⓣ 425-791 경기도 안산시 상록구 사 1동 한양대학교 1271 전자컴퓨터공학부

(2004년 4월 23일 받음, 2004년 7월 13일 수정본 받음)

XFP(10 Gb/s Small Form Factor Pluggable) 트랜시버 모듈에 사용되는 광송신 서브어셈블리(TOSA: Transmitter Optical Sub-assembly)를 열적, 전기적 측면에서 설계, 제작 및 평가하였다. 저가격이며 소형인 TOSA를 제작하기 위해서 바이어스 티 및 정합저항 등을 AIN 서브마운트 위에 집적하였다. 10 Gb/s의 초고속 전기 신호의 입력을 위해 CPW형 마이크로파 전송로를 스템 구조체 내에 도입하였다. 소자의 전기적 특성 분석을 위해 서브마운트 내에 실장되는 각종 전기광학 부품들과 스템 구조체들을 고속회로 모델링 하였다. 제작한 TOSA의 특성평가를 통해, 85°C에서 11 GHz 이상의 -3 dB 대역폭을 얻을 수 있었다.

주제어 : Semiconductor laser diode, Transmitter Optical Sub-assembly, Optical package, Equivalent circuit model.

I. 서 론

최근 정보통신량의 증가에 힘입어 10 Gb/s Ethernet 및 SONET OC-192(SDH STM-64) 응용에 사용되는 XENPAK, XPAK, X2와 같은 10 Gb/s급 트랜스폰더들이 개발되고 있다. 이러한 10 Gb/s 트랜스폰더들은 XAUI 전기접속 방식을 채용하고 있어 소비전력 및 크기가 다소 크다는 문제점이 있다. 10 Gb/s Small Form Factor Pluggable(XFP) 트랜시버 모듈은 XAUI 전기신호 접속방식 대신에 10 Gb/s급 신호를 직렬로 처리하는 XFI 전기신호 접속방식을 채용하고 있어, 트랜스폰더를 저소비전력 및 초소형으로 제작 가능토록 하는 장점으로 인해 최근에 많이 연구 개발되고 있다.^[1]

10 Gb/s XFP 트랜시버는 크게 나누어 광/전 변환부와 10 Gb/s 직렬전기 신호 처리부로 구성되어 있으며, 광/전 변환부는 광송신 서브어셈블리(TOSA: Transmitter Optical Sub-assembly)와 수신부인 광수신 서브어셈블리(ROSA: Receiver Optical Sub-assembly)로 구성되어 있다. 본 논문에서는 10 Gb/s의 초고속, 초소형, 저전력의 TOSA를 설계 및 제작하고, 전기적 특성의 향상을 위해 TOSA에 사용된 각종 전기 소자들을 회로 모델 하였다. 전기적 신호의 큰 반사손실을 줄이기 위해 사용한 정합저항은 큰 줄열(Joule heating)을 발생시키므로, 1) 출력 임피던스 50Ω 대신 25Ω을 갖는 구동 IC를 사용하여 열원을 줄이거나, 2) 구동 IC가 출력 임피던스 50Ω을 가지면서 TOSA를 부착하는 시스템부에 제 2의 정합저항(25Ω)을 두어 열원을 외부로 분산시키는 방법을 적용하기 위해, TOSA의 특성 임피던스는 25Ω을 목표로 하였다. TOSA에 장착된 광원은 약 10 km 이내의 전송거리에서 주

로 사용되는 1.3 μm 분포피드백(DFB : Distributed Feedback) 레이저 다이오드(LD : Laser Diode)이며, TOSA의 저가격화, 초소형화를 위하여 85°C에서도 온도 조절 없이 10 Gb/s로 동작 가능토록 개발된 것이다.

본 논문의 구성은 다음과 같다. II절에서 패키지에 실장되는 각 수동소자들의 설계 및 제작, III절에서는 LD를 포함한 TOSA의 전기적 등가 회로 모델과 측정결과를 비교하였고, IV절에서 결론을 맺었다.

II. TOSA 설계 및 제작

그림 1에 TOSA의 구조 개념도를 나타내었다. TOSA는 크게 나누어 (1) 10 Gb/s 직접 변조용 반도체 레이저와 모니터를 위한 포토다이오드(PD)등을 실장하고 있는 서브마운트(sub-mount), (2) 서브마운트를 장착, 외부와의 전기신호 연결, 열 방출 역할 등을 하는 스템(stem) 구조체, (3) LD로 출사빔을 광섬유까지 결합하기 위해 필요한 렌즈, 광학 아이솔레이터, 광섬유 지지 페룰 등이 실장 되어있는 덮개(housing)로 구성되어 있다.^[2] 성능이 우수한 XFP 모듈을 개발하기 위해서는 광학적, 열적, 전기적인 측면들을 모두 고려하여 각각의 부품들을 설계하고 제작하여야 한다. 이 가운데 TOSA가 10 Gb/s 이상의 초고속으로 동작하여야 하기 때문에 특히 전기적인 측면에서의 설계가 상대적으로 매우 어렵고 중요하다. 이러한 이유로 여기서는 전기적인 측면에서 TOSA의 장착된 부품들을 평가하였으며, 이들의 회로 모델링을 수행하였다. 부품의 물리적 원인에 근거한 정확한 회로 모델링은 TOSA 특성 평가 및 성능 향상을 위해 매우 중요하다. 다음에서는 TOSA에 사용된 각각의 부품에 대하여 상세히 기술하도록 한다.

[†] E-mail: snoksu@giga.hanyang.ac.kr

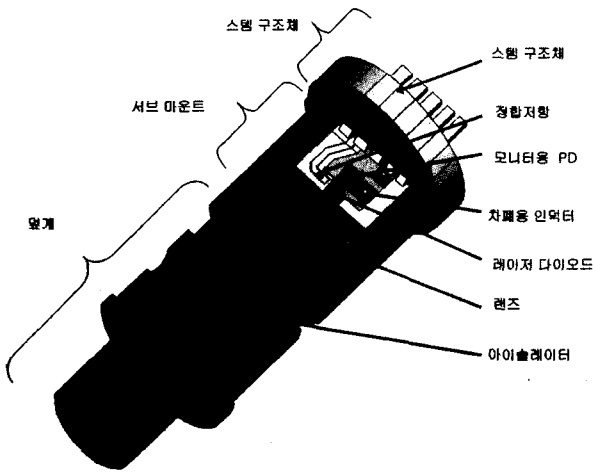


그림 1. TOSA의 구조 개념도

2.1. 서브마운트

그림 2는 실제 제작된 서브마운트의 모습을 보여 준다. 서브마운트는 LD구동에 필요한 전기적 신호를 외부에서 LD로 인가하는 기능과 구동 시 발생하는 열을 외부 스템에 잘 전달하여 주는 역할을 하도록 설계 되어야 한다. 서브마운트의 재질로서 열전도도가 높으면서 마이크로파 전송선로, 인덕터, 저항 등을 모노리식하게 집적 가능한 고유전율의 AlN를 사용하였다. 전송선로로서는 동일 평면상에 설계가 가능하고 전송손실이 적은 CPW(Co-planar Waveguide)형을 사용하였다. 서브마운트에 집적되는 CPW 전송선로의 특성 임피던스는 서론에서 언급한대로, TOSA 전체의 특성 임피던스에 정합하기 위해 25Ω을 갖도록 설계하였다. 칩의 동적 직렬저항과 전송선로의 특성 임피던스를 정합하기 위해 정합저항을 서브마운트의 CPW 전송선로와 LD 사이에 집적 하였다. 직류 전류 및 교류 전류 신호를 동일한 전송선로로 통해 LD에 인가하는 경우, 직류전류에 의해 정합용 저항에 많은 열이 발생하기 때문에 직류신호와 교류신호를 분리하는 것이 유리하다. 이를 위해 직류 및 교류 전류 신호를 구분하여 LD에 인가될 수 있도록 바이어스 터 회로를 집적화 하였다. 직

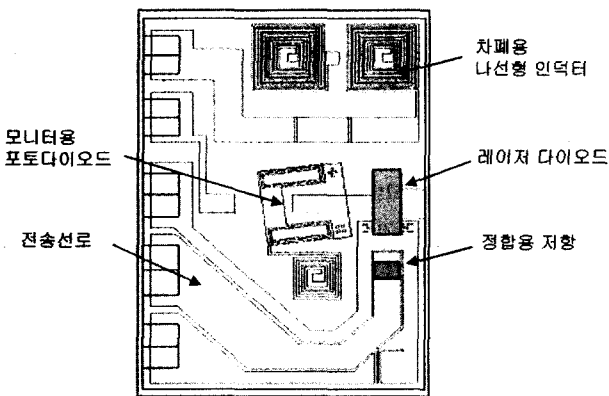


그림 2. 제작된 서브마운트의 도면

류 전류공급 선에 설치되어 있는 차폐용 인덕터는 교류신호가 직류전류 입력단으로 누수되는 것을 막기 위한 것이다.

(a) 1.3 μm 비냉각 DFB-LD

본 연구에서 사용한 반도체 레이저 소자는 발진파장 1.3 μm의 distributed feedback-laser diode(DFB-LD)를 사용하였다. 소자들은 MOCVD(Metal-organic chemical vapor deposition) 방식으로 세번의 결정성장을 통해 제작되었다. n-InP 기판 위에 회절 격자를 제작하고 그 위에 다중양자우물 구조의 활성층과 두께 0.1 μm의 p-InP clad 층을 성장한다. 로광 및 에칭을 통해 폭 1.0 μm의 광도파로 폭을 형성하고, 2차 MOCVD 결정성장을 통해 전류차단층을 형성한다. 활성도파로 위에 남아 있던 SiO₂ 절연막을 에칭하여 없애 버리고, 기판 전면에 두께 2.0 μm의 p-InP clad층과 p-InGaAs cap층을 마지막 3차 결정성장을 통해 성장한다. 그림 3에 제작된 소자의 활성층 구조를 포함한 소자의 개념도를 나타내었다. 공진기 길이는 200 μm, 활성영역의 도파로 폭은 1.0 μm이고, 활성층의 두께는 0.085 μm이다. 회절 격자는 n-InP 기판 위에 형성되었으며, 정규화된 광결합계수 κL(광결합계수 κ와 길이 L의 곱)은 2.0이 되도록 하였다. 활성층은 양자우물 수 12개의 InGaAsP/InGaAsP 다중양자우물 구조로 되어있으며, 양자우물로서는 0.8% 압축 변형의 두께 7 nm, 전위장벽으로서는 -0.2% 인장 변형의 두께 10 nm의 InGaAsP 물질이 사용되었다. 전위장벽의 밴드갭파장은 1.1 μm이고, p-SCH층과 n-SCH층의 두께는 각각 30 nm와 70 nm 이다. 공진기의 전반부와 후반부의 반사율은 0.1%와 95%로 각각 AR/HR 코팅하였다.

제작된 LD의 광출력은 25°C(85°C)에서, 문턱전류 11 mA(29 mA), 광출력 효율(Slope efficiency)은 문턱전류 1.5배의 전류에서 0.43 W/A(0.26 W/A)의 특성을 보였다. 또한 주변모드 억제 비율(SMSR)은 40 dB 이상으로 충분한 단일 모드 출력 광이 형성된 것을 확인하였다.

(b) 정합용 저항

정합용 저항은 칩의 동적 직렬저항(5~7Ω)과 합쳐져 회로

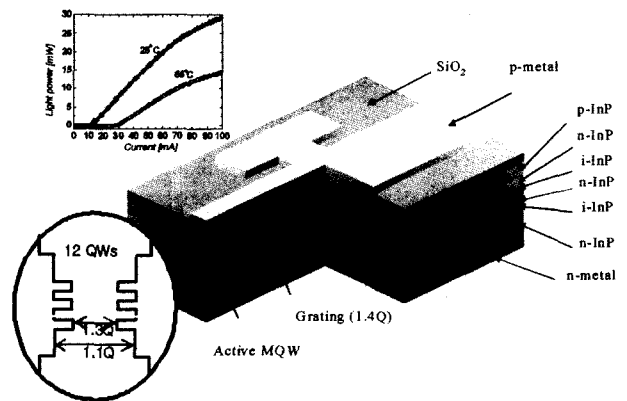


그림 3. 제작에 사용된 DFB-LD의 활성층 구조, 개념도 및 LI 특성.

의 특성 임피던스(25Ω)와 정합되도록 약 $18\sim 20\Omega$ 로 설계되었다. 정합용 저항은 Ti/Pt-Ti/Pt/Au의 다층금속 박막을 이용하였으며, 특성 분석을 위해 2-포트를 갖는 시험용 패턴 위에 저항을 제작하였다. 이의 도식적 모형은 그림 4(a)와 같다. 금속박막의 고주파 신호에 대한 저항 값은 금속박막의 전도도, 두께, 폭, 길이 등에 의해 결정되는데, 이들의 효과적인 설계를 위해 실험계획법(DOE : Design of Experiment)을 사용하였다. 그림 4(b)에 제작된 박막형 저항의 RF 측정결과를 나타내었다. 제작된 시험용 패턴을 출력 단자 50Ω 부하 상태에서 측정하였을 때, DC에서의 저항성분이 약 70Ω (부하+저항) 이기 때문에 박막저항 만은 약 20Ω 정도로 제작된 것을 확인 할 수 있다. 또한 고주파 신호에 대해서는 그라운드와 정합저항이 있는 신호선 사이에 기생 커패시턴스 성분이 존재하고, 이 값은 측정된 S_{11} 데이터로부터 약 0.05 pF 정도임을 알 수 있었다.

(c) 교류신호 차폐용 나선형 인덕터

10 Gb/s에 사용되는 교류신호 차폐용 인덕터는 직류전류는 손실이 없으면서 동시에 교류신호에 대해서는 저주파에서부터 10 GHz 까지의 광대역 RF 신호를 차폐할 수 있도록 제작되어야 한다. 이를 위해 낮은 DC 저항 성분과 높은 인덕턴스 성분을 가짐과 동시에, 기생 커패시턴스 성분을 줄여 높은 자기공명주파수(SRF : Self-Resonance Frequency)를 얻

도록 설계하는 것이 중요하다. 일반적으로 나선형 인덕터의 특성은 선폭, 회전수에 의해 인덕턴스 성분이 크게 결정되고, 선의 간격 및 유전물질의 특성에 의해 기생 정전용량 성분이 결정된다. 또한 선폭과 선의 전체 길이, 그리고 선 두께에 의해서 DC 저항값이 결정된다. 기존의 나선형 인덕터는 수 GHz 이하의 아날로그 회로에서 많이 연구되었지만, 10 GHz 이상에 대해서는 기생 성분이 지배적이므로 정확한 해석식이 존재하지 않는다. 그러므로 본 연구에서는 RF 전용 2.5-D 소프트웨어(Agilent ADS)를 활용하여 모의실험을 통해 설계를 하였고, 또한 AIN 기판을 사용하여 다양한 패턴 제작을 통해 최적 설계를 하였다.

그림 5(a), (b)는 제작된 나선형 인덕터의 구조를 보여준다. 제작된 인덕터는 10nH 이상의 인덕턴스를 얻도록 최적의 매개변수(선폭 $15\ \mu\text{m}$, 선간격 $15\ \mu\text{m}$, 회전수 6)로 구성되었다. 선간의 결합용량(Coupling Capacitance)을 줄이기 위해 선간의 기판을 약 $2.5\ \mu\text{m}$ 깊이로 에칭함으로써 유효유전율을 줄이는 기법을 적용하였다.^[3] 선의 총길이가 5mm이고 두께가 $0.5\ \mu\text{m}$ 이하로 얇은 경우 DC저항이 16Ω 정도로 크게 증가하였다. 따라서 선의 두께를 $4\ \mu\text{m}$ 로 충분히 두껍게 증착하여 DC저항을 2Ω 이하로 되도록 하였다. 회전수가 각각 5, 6 회인 경우의 S_{21} 측정 결과를 그림 5 (c)에 나타내었다. DC 입력신호에 대해 S_{21} 응답에서 약 0.5 dB의 차이를 보이고 있는데, 이는 두 패턴의 총길이 차이에 의한 저항차에 기인한 것이다. 6회의 경우에 대해 130 MHz에서 10 nH의 인덕턴스 값을 얻었고, 약 4~14 GHz까지 -10 dB 이하의 우수한

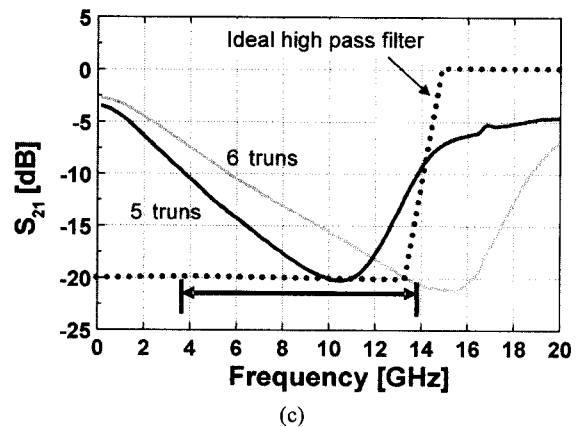
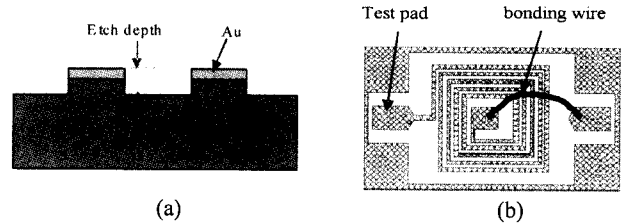
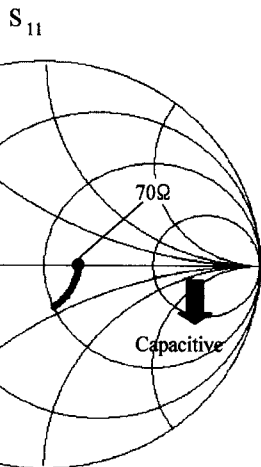
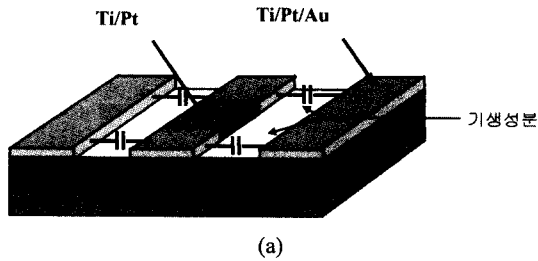


그림 4. 제작된 정합용 저항의 a) 도식적 그림, b) S_{11} 측정 결과.

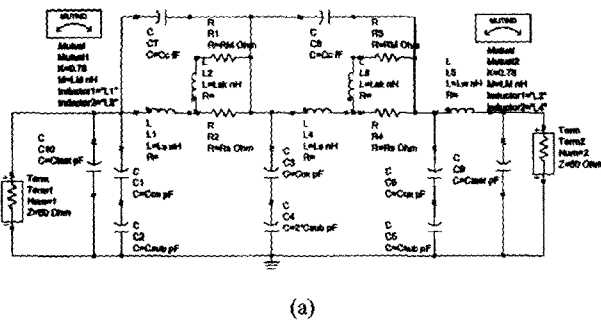
그림 5. 서브마운트에 집적된 나선형 인덕터의 a) 측면도, b) 평면도, c) S_{21} 데이터를 통한 차폐특성의 측정결과 및 이상적인 광대역 차폐곡선

차폐 효과를 보여주고 있다. 그러나 4 GHz 이하의 신호에 대해서 누수되는 경향이 있다. 저주파 신호의 차폐를 위해 TOSA 외부에 연결되는 외부 회로기판 상에 0~4 GHz에 대해 우수한 차폐특성을 갖는 ferrite bead를 SMD(Surface Mount Device) 방식으로 실장 하였다.^[4] 즉, 0~4 GHz 신호에 대해서는 ferrite bead로, 4~14 GHz 신호에 대해서는 나선형 인덕터를 사용하여, 교류신호의 DC 전류공급 선으로의 유입을 차단하도록 하였다.

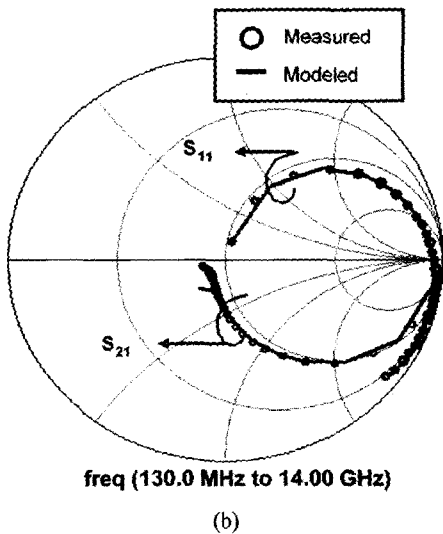
제작된 인덕터의 주파수 특성을 정확히 이해하고 분석하기 위해 전기적 등가 회로모델을 수행하였으며, 이의 결과를 그림 6(a)에 나타내었다. 고주파 영역에서의 인덕터는 Greenhouse 모델을 근간으로 하여 (1) 표피효과(L_{sk} , R_m), (2) 인접한 라인간의 상호 자기장 영향(L_m), (3) 라인간의 결합 정전용량(C_c), (4) 패턴 패드의 정전용량(C_{ext})을 고려하였다.^[5,6] 그림 6(b)에 회전수가 6인 경우의 실험결과와 등가모델을 통해 얻은 모의 실험 결과를 나타내었다. 14 GHz까지 측정결과와 잘 일치하는 것을 볼 수 있다.

2.2. 스템 구조체

그림 7(a)은 제작된 스템 구조체의 구조를 나타내었다. 스



(a)

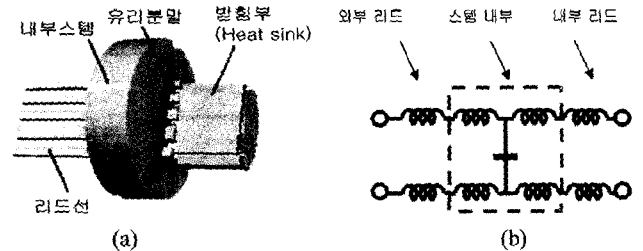


(b)

그림 6. 제작된 나선형 인덕터의 a) 등가회로 모델, b) 모델과 측정 결과와의 응답 비교

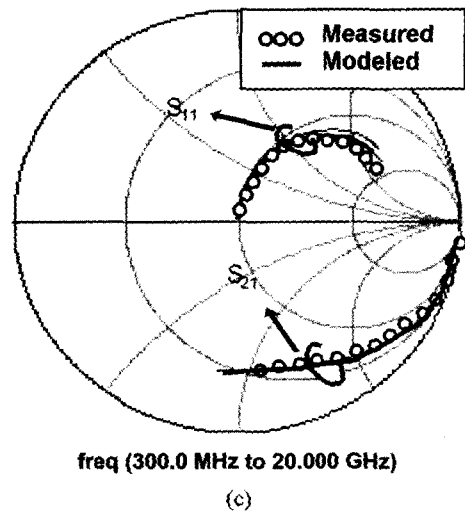
템 구조체는 크게 나누어 (1) 전송선 역할을 하는 리드선, (2) TOSA의 내부를 밀봉하기 위한 순수 스템부, (3) 서브마운트를 부착하고 동시에 열 방출역할을 하는 반힘부(heat sink)로 나눌 수 있다. 리드선은 10 GHz 이상까지 무손실/무반사의 전송선로가 되도록 특성 임피던스 25Ω의 CPW로 설계되었다. 또한 CPW 전송선을 이용하면 외부 회로 기판과의 연결이 용이하고, 서브마운트에 외부신호를 전달할 때 와이어 본딩없이 공정이 가능한 장점이 있다.^[2] 리드와 순수 스템부는 전기적으로 절연되어야 하고, 물리적으로는 외부와 밀봉되도록 하여야 한다. 이를 위하여 순수 스템과 리드 사이를 유전 상수 ϵ 가 5인 유리분말을 이용해 순수 스템부와 리드선을 밀봉하였다.

G-S-G(Ground-signal-ground) CPW 구조는 3D-RF 해석으로부터 신호선과 접지선의 치수를 최적화 하였다. 제작된 리드선의 길이는 내부 리드선 150 μm, 순수 스템부 500 μm, 외부 리드선 1,500 μm이다. 외부지지대는 전기신호 관점에서 리드선의 인덕턴스, 리드선들과 기타 금속지지대 사이의 정전용량으로 모델링할 수 있다. 그림 7(b)에 외부 지지대의 등가회로를 나타내었다. 각각의 인덕턴스와 제작된 외부 구조체의 S-파라미터 측정결과로부터 추출하였다. 신호선/접지선의 인덕턴스 값은 0.38 nH, 리드선간의 커패시턴스 성분은 0.24 pF로 얻어졌다. 그림 7(c)은 측정된 S-파라미터 값과 등가회로로부터 모의 실험된 결과를 보여주고 있으며, 두 결과



(a)

(b)



(c)

그림 7. 제작된 외부 구조체의 a) 3차원 도식그림, b) 전기적 등가 회로모델, c) 측정결과 및 모델 S-파라미터 결과.

가 매우 잘 일치함을 알 수 있다.

III. TOSA의 광출력 특성 및 등가회로 모델

전체 모듈의 RF 특성 해석을 위해 LD 칩과 수동 소자들 (인덕터, 전송선로, 저항 등), 스템 구조체의 정확한 전기적 등가모델이 요구된다. 칩은 LD의 비율(rate) 방정식에 입력 신호 및 광 출력 신호를 소신호로 모델하여 진성 특성을 얻을 수 있다.^[7] 바이어스가 서로 다른 측정된 두 광/전 변환 응답의 소신호의 차감을 통해 측정 광/전 변환응답으로부터 LD의 진성 성분과 기생성분 부분으로 분리한 모델이 가능하다.^[8] 이렇게 추출된 칩의 기생성분은 그림 8과 같이 직렬 저항과 병렬 커패시턴스의 단일소자 모델이 가능한데, 직렬 저항성분은 전류전압 미분곡선의 기울기로부터 7Ω 정도로 추출하였다. 또한 추출한 기생성분을 RC응답으로 맞추어 봄으로써 커패시턴스 성분을 추출할 수 있으며 약 3 pF 이 얻어졌다. 이렇게 얻은 칩의 등가모델과 함께, 앞 절에서 얻은 제작된 수동 소자들의 각 부품별 등가회로 모델을 종합하여 그림 9과 같은 등가 회로를 얻을 수 있다.

그림 10은 제작된 TOSA의 소신호 광/전 변환 특성을 온도에 따라 측정된 결과 및 모델로부터 얻은 모의 실험값을 보

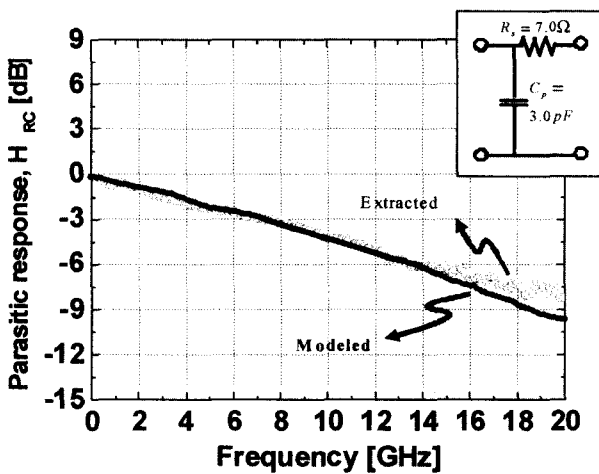


그림 8. 광/전 변환응답에서 추출된 기생성분 및 모델된 기생성분.

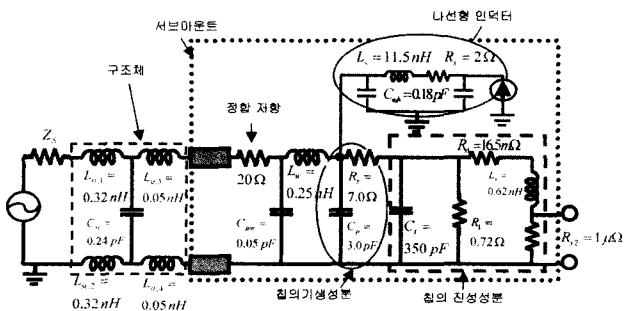


그림 9. TOSA의 전기적 등가회로 모델.

여주고 있다. 온도 25°C , 바이어스 전류 30 mA 에서, TOSA의 주파수 응답특성은 등가모델 해석결과와 매우 잘 일치함을 알 수 있다. 이는 LD 칩의 진성성분, 기생성분 및 TOSA에 존재하는 수동 소자들이 매우 잘 모델링 되었음을 의미한다. 실온에서 10 GHz 까지의 반사손실이 -5 dB 이하이고, -3 dB 대역폭은 14 GHz 이었다. 85°C 고온에서는 문턱 전류의 1.5배 바이어스에서 11 GHz 이상의 -3 dB 대역폭을 얻어, 10 Gb/s 용 XFP 트랜시버용으로는 충분한 성능을 가지고 있음을 알 수 있다.

IV. 결 론

10 Gb/s XFP 트랜시버용으로 사용될 TOSA를 주로 전기적인 관점에서 설계, 제작 및 분석하였다. TOSA의 소형화, 저가격화를 위해 서브마운트 내에 나선형 인덕터와 정합저항을 모노리식하게 집적하였다. 외부구조체에 CPW 형태의

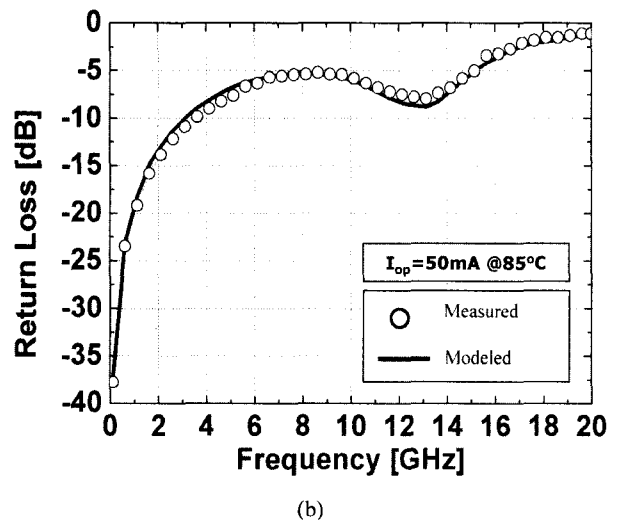
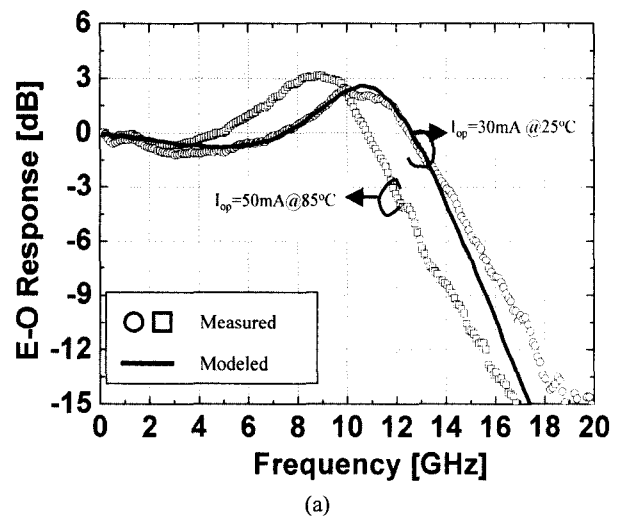


그림 10. TOSA의 주파수 특성의 측정과 모델의 비교 a) 광/전 변환응답, b) S_{11} 응답.

리드를 도입하여 서브마운트와 외부 회로 기판 사이의 전기 신호의 입출입을 용이하게 하였다. TOSA의 정확한 전기적 성능의 이해와 분석을 위해 모든 부품들에 대한 전기적 등가 회로를 만들었으며, 전기 광학적 측정결과와의 비교 분석을 통해 등가회로의 정확성을 검증하였다. LD의 바이어스 전류 30mA, 25°C의 상온에서 제작된 TOSA의 주파수응답특성을 실험 및 이론적으로 조사하였다. RF신호의 반사손실은 10 GHz까지 -5 dB 이하였으며, 광변환의 -3 dB 주파수 대역폭은 85°C에서 11 GHz 이상으로 매우 우수한 성능을 얻을 수 있었다. 제작된 TOSA는 10 Gb/s XFP 모듈의 핵심 소자로 사용될 수 있음을 확인하였다.

감사의 글

본 연구에 도움을 주신 삼성전자 직원들께 감사를 드립니다. 모듈의 설계 및 제작에 김유식, 신두식님, 측정에 계용찬님, 그리고 연구의 기회를 주신 장동훈 박사님께 감사를 드립니다.

참고문헌

- [1] XFP MSA Group, <http://www.XFPmsa.org>.
- [2] Y. Keh, "10 G TO LD Package," U.S. Patent P2002-0085022, 2002.
- [3] H. Lakdawala, X. Zhu, H. Luo, S. Santhanam, L. Richard Carley, and Gary K. Fedder, "Micromachined High-Q Inductors in a 0.18- μ m Copper Interconnect Low-K Dielectric CMOS Process," *IEEE J. of Solid-state circuits*, vol. 37, no. 3, March 2002.
- [4] 김동철, 심종인, 박문규, 계용찬, 김유식, 장동훈, 어영선, "TOSA의 SiOB 위에 실장된 AC choke 인덕터 설계," 제10회 광전자 및 광통신 학술회의, *한국광학회*, pp. 165-166, 2003년.
- [5] H. M. Greenhouse, "Design of Planar Rectangular Micro-electronic Inductors," *IEEE Trans. Parts, Hybrids, and Packaging*, vol. PHP-10, no. 2, pp. 101-109, June 1974.
- [6] Y. Cao, R. A. Groves, X. Huang, N. D. Zamdmer, J. Plouchart, R. A. Wachnik, T. King, and C. Hu, "Frequency-Independent Equivalent-Circuit Model for On-Chip Spiral Inductors," *IEEE J. of Solid-state circuits*, vol. 38, no. 3, pp. 419-426, March 2003.
- [7] R. S. Tucker and D. J. Pope, "Microwave Circuit Models of Semiconductor Injection Lasers," *IEEE Trans. Microwave Theory Tech.*, vol. MTT-31, no. 3, pp. 289-294, March 1983.
- [8] P. A. Morton, T. Tanbun-Ek, R. A. Logan, A. M. Sergent, P. F. Sciortino, Jr., and D. L. Coblentz, "Frequency response subtraction for simple measurement of intrinsic laser dynamic properties," *IEEE Photon. Technol. Lett.*, vol. 4, no. 2, pp. 133-136, March 1992.

Design, Fabrication and Frequency Analysis of Transmitter Optical Sub-assembly for a 10 Gb/s XFP Transceiver

Dongchurl Kim, Jongin Shim, Munkyu Park[†], and Yungseon Eo

Dept. of Electronic, Electrical, Control and Instrumentation Engineering, Hanyang Univ.,

**Samsung Electronics*

1271 Sa-1dong, Sangrok Gu, Ansan, Kyunggi-do 425-791, KOREA

[†]E-mail: snoksu@giga.hanyang.ac.kr

(Received April 23, 2004, Revised manuscript July 13, 2004)

As a transmitter sub-assembly in the XFP(10 Gb/s Small Form Factor Pluggable) transceiver module, a transmitter optical sub-assembly(TOSA) is designed, fabricated and characterized in view of electrical and thermal performances. For a low-cost and compact packaging TOSA, the bias-tee and the matching resistor are monolithically integrated on the AlN sub-mount and a newly designed coplanar waveguide is drawn in the TO-stem. All optoelectronic components packaged in the TOSA are modeled by the equivalent circuit, which helps to improve and characterize the TOSA performance. The fabricated TOSA shows the -3dB bandwidth as high as 11 GHz at an elevated temperature of 85°C.

OCIS Codes : 140.5960, 060.4080, 140.3490, 060.4510.