

배전계통 사고에 의한 전압저하 저감방법에 관한 연구

(The Study on Reducing Voltage Sags Due to The Distribution System Faults)

오용택 · 노대석 · 김진성*

(Young-Taek Oh · Dae-Seok Rho · Jin-Sung Kim)

요 약

전압저하는 전력계통상의 사고에 의해 부하전압의 크기가 일시적으로 감소하는 현상으로서 주로 단락회로 사고에 의해 발생한다. 산업공정에서 하나의 장비가 전압저하에 의해서 문제를 일으킨다면 네트워크처럼 연결된 전체설비에 파급적인 영향을 미치기 때문에 그로 인한 경제적 손실은 상당히 크게 발생한다. 따라서 전압저하를 효과적으로 대처할 수 있는 방법이 전력품질 향상을 위해서 상당히 중요하게 대두되고 있다. 본 논문에서는 배전계통에서 단락사고로 발생한 전압저하 현상을 저감하고자 FCL(Fault Current Limiter)장치를 사용하여 전압저하 현상을 효과적으로 대처할 수 있는 방법을 제시하고, PSCAD/EMTDC 컴퓨터 시뮬레이션 프로그램을 이용하여 전압저하 저감효과를 분석하였다.

Abstract

The sag is phenomenon that magnitude of load voltage temporarily decreases because of power system fault. If a certain equipment in industrial process have any trouble result from sag, it can cause utility to be charged for enormous economics loss. Therefore it need to analyze the characteristic of sag and then mitigation method for sags in distribution system in oder to increase reliability. This paper suggests a sags mitigation method with concentrating on mitigation-device interface method, especially FCL that is Fault Current Limiter. And this effect has been done using PDCAD/EMTDC computer simulation analysis.

Key Words : Power quality, sags, sags mitigation method, FCL(Fault Current Limiter)

1. 서 론

전압저하는 그림 1처럼 부하에 공급되는 전압의 크기가 어느 시간동안 일시적으로 감소하는 현상으로 주로 계통상의 단락회로 사고에 의해 발생하며 대용량 모터의 기동, 부하의 갑작스런 증가 그리고

콘덴서 뱅크의 투입 같은 스위칭 작용에 의해서도 발생한다.

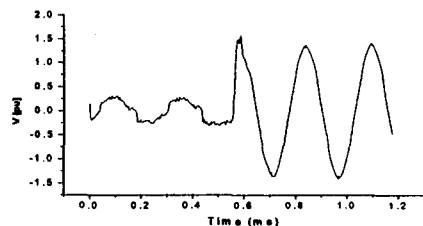


그림 1. 단락회로 고장에 의한 전압저하
Fig. 1. Sag due to the short circuit faults

* 주저자 : 한국기술교육대학교 교육원 교수부
Tel : 041-560-1734, Fax : 041-560-1420

E-mail : westsea@kut.ac.kr

접수일자 : 2004년 3월 4일

1차심사 : 2004년 3월 9일

심사완료 : 2004년 3월 24일

문제는 전압저하가 PLC, CNC, 컴퓨터, 기동기 등 설비에 설치된 전압의란에 민감한 장비들에게 영향을 주었을 경우 산업설비 또는 다른 특정한 장비를 오동작 시키는 등 전체 설비 시스템의 동작 신뢰도를 감소시켜 막대한 경제적 손실을 초래하게 된다는 것이다[1],[2].

따라서 최근 들어 배전계통상에서 전압저하의 특성을 분석하고 그에 따른 전압저하를 저감시키는 방법이 계통의 신뢰도를 높이는데 중요한 문제로 다루어지기 시작했다[3],[4],[5].

전압저하를 완화시키는 방법으로는 여러가지 형태가 있지만 본 연구에서는 충격 완화장비를 투입하여 전압저하를 저감시키는 방법에 초점을 두었으며 특히 L-C 직렬회로를 이용한 고장전류제한기를 특성화하여 배전계통에서의 적용 가능성을 모의실험을 통해 검증하였다. 고장전류제한기가 투입된 경우와 그렇지 않은 경우를 비교하여 전압저하 완화성능을 해석하였고 비교방법은 배전계통에서 발생할 수 있는 모든 사고형태를 시뮬레이션 한 후에 고장전류와 모션전압의 변화를 비교함으로써 전압저하 저감 효과를 분석하였다.

2. FCL회로 특성과 전압보상 원리

2.1 FCL회로의 특성

제안된 FCL(Fault Current Limiter)의 기본원리는 그림 2와 같다. 계통주파수에 동작되는 L-C 직렬 공진회로에 큰 용량의 에너지를 흡수할 수 있도록 설계된 Surge Arrestor가 커패시터와 병렬로 연결되어 커패시터를 보호할 수 있다.

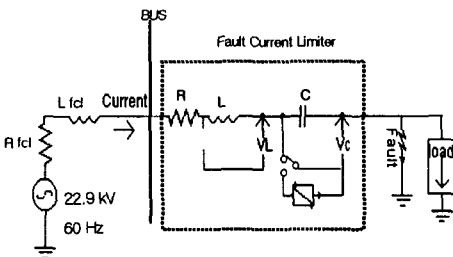


그림 2. FCL의 기본 구성도
Fig. 2. The basic construction of FCL

그림 2의 부하단에서 단락사고가 발생했을 때 FCL 직렬 L-C회로에 의한 단락전류를 수학적으로 계산할 수 있다. 전원단자에서 바라본 계통 등가임피던스와 FCL의 저항을 0이라 가정한다. 또한 전원 전압을, $v(t) = V_p \sin(\omega t + \gamma)$ 라 하고,

$y''(t) = i(t)$, $\omega^2 = 1/LC$ 이면 그림 2의 모델식은 다음과 같다.

$$y''(t) + \omega^2 y(t) = \frac{V_p}{L} \sin(\omega t + \gamma) \quad (1)$$

위 식의 미분방정식 해는 다음과 같다.

$$y(t) = C_1 \cos \omega t + C_2 \sin \omega t + C_3 \cos(\omega t + \gamma) \quad (2)$$

또한 선로 임피던스와 부하 임피던스의 합을 $Z \angle \phi$ 라 하면 정수 값들은 다음과 같다.

$$\begin{aligned} C_1 &= -\frac{V_p}{\omega Z} \cos(\gamma - \phi) \\ C_2 &= \frac{V_p}{\omega Z} \sin(\gamma - \phi) + \frac{V_p}{2\omega^2 L} \cos \gamma \\ C_3 &= -\frac{V_p}{2\omega L} \end{aligned} \quad (3)$$

이제 식 (2)을 전류의 함수로 다시 표현하면 다음과 같다.

$$i(t) = V_p * \left[\frac{1}{Z} \sin(\omega t + \gamma - \phi) + \frac{1}{2\omega L} \sin \gamma \sin \omega t + \frac{1}{2\omega L} \omega t \sin(\omega t + \gamma) \right] \quad (4)$$

또한 인덕터와 커패시터 양단의 전압은 공진조건을 고려하면 다음과 같다.

$$v_L = i(t) * X_L = -i(t) * X_C \quad (5)$$

2.2 FCL의 전압보상 원리

FCL이 없는 경우 선로에 단락사고가 발생하면 그림 3에서처럼 고장선로전류는 고장초기부터 첨두값을 가지고 증가를 하며 그에 따라 버스의 전압도 감소하게 된다.

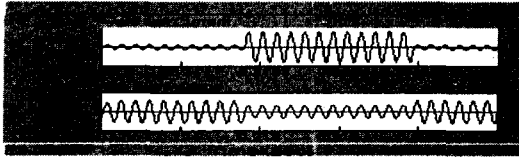


그림 3. FCL이 없는 경우의 고장선로전류와 버스전압
Fig. 3. Fault line current and bus voltage in case of without FCL

그러나 FCL이 인터페이스 되면 식 (4)에 의해 표현되는 L-C 특성에 의해서 고장전류는 그림 4의 (a)에서처럼 고장 초기부터 침두값을 가지지 않고 점차적으로 증가하여 침두값에 도달하는 형태를 지니게 되는데 이러한 FCL의 특성이 부하에 유연한 즉, 그리 심각하지 않은 단락회로 과도현상을 결정지으며 배전계통에서 전압저하 현상을 감소시키는데 매우 유용하게 적용될 수 있다. 이것은 그림 4의 (b)에서 명확히 알 수 있는데 그림 (a)의 제한된 고장전류에 의해서 버스전압의 감소현상이 발생하지 않고 따라서 부하에는 전압저하 현상이 거의 발생하지 않게 된다. 또한 식 (5)로 표현된 FCL의 인덕터와 커패시터 양단의 전압도 그림 (c)와 (d)처럼 제한된 고장전류에 의해서 점차적으로 증가한다.

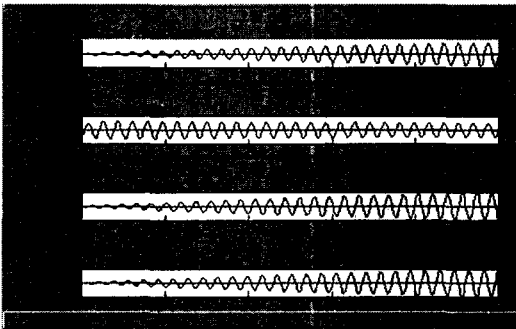


그림 4. FCL에 의한 고장전류와 복구된 버스전압 및 인덕터, 커패시터 전압
Fig. 4. Fault current, restored bus voltage, inductor and capacitor voltage with FCL

3. 사례연구

3.1 모의실험계통 구성도와 실험 데이터 사례연구를 위한 모의실험 계통 구성도는 그림

5와 같고 그림 6은 컴퓨터 시뮬레이션을 위한 EMTDC/ PSCAD 프로그램의 배전계통 모델 도면이다.

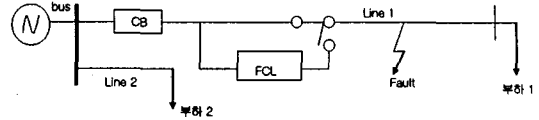


그림 5. 모의실험 계통 구성도
Fig. 5. Distribution system for computer simulation

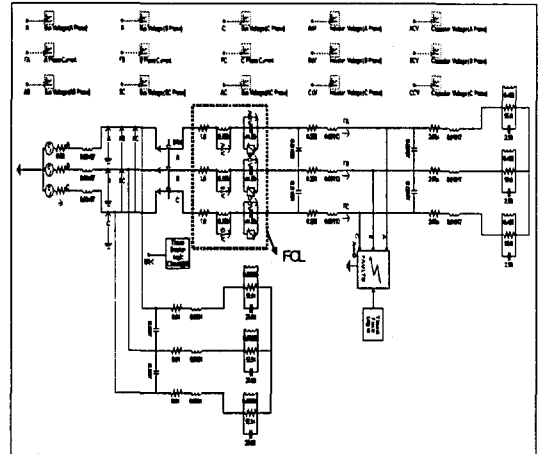


그림 6. EMTDC/PSCAD Schematic 도면
Fig. 6. EMTDC/PSCAD Schematic diagram

또한 적용된 주요한 계통의 데이터는 다음과 같다.

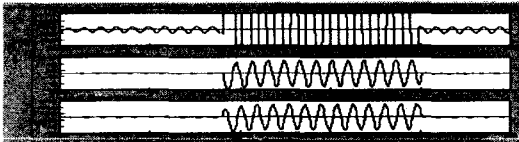
- 1) 22.9[kV], 60[Hz], 500[MVA] 고장용량의 메인 버스
- 2) 각각 5[MVA], 10[km]의 선로(0.224[Ω/km], 1.13[mH/km], 10.3[nF/km])
- 3) 4.4[MW]와 2.3[MVAR](PF 0.88)의 선로 부하
- 4) FCL(R=1[Ω], L=158[mH], C=44.58[μF], Surge Arrester Protection level=30 [kV])
- 5) 고장시간 : 200[ms]
- 6) 고장위치 : 버스바에서 1[km] 떨어진 선로 1
- 7) 고장유형 : 3상단락, 1선지락, 2선지락, 선간단락
- 8) 고장 임피던스 : 0.01[Ω]
- 9) 차단기 투입(Close) 임피던스 : 0.1[Ω]

3.2 모의실험결과

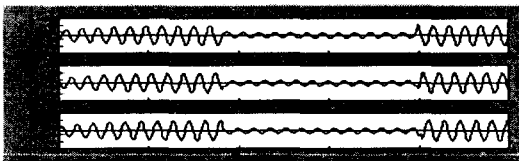
모의실험은 3상 단락사고인 평형사고와 1선 지락, 2선 지락 그리고 선간단락 사고인 불평형사고들을 모두 고려하였으며 사고 발생시 FCL이 없는 경우와 있는 경우의 단락 고장 전류와 버스 전압의 형태를 비교하는 것에 초점을 두었다. 즉, 어떠한 사고 유형에도 FCL이 고장전류를 제한하여 버스의 전압을 안정적으로 유지시켜주는 기능의 검증이 모의실험의 목표라 할 수 있다.

3.2.1 3상 단락사고

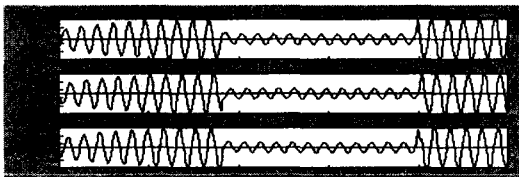
그림 7의 (a)는 선로 1의 1[km]지점에서 3상 단락 사고가 발생했을 때 FCL이 없는 경우의 고장 전류 전류를 나타낸다. 고장시간 동안에 고장상들은 약 8[kA]의 고장전류가 발생함을 알 수 있으며 그에 따른 상전압 또한 그림 7의 (b)에서처럼 정격전압보다 75[%]정도로 감소하여 부하버스에 심각한 전압저하 현상을 일으키고 있음을 짐작할 수 있다. 그림 7의 (c)는 선간전압 파형을 나타내는데 고장동안 약 68[%] 정도 전압이 감소함을 확인할 수 있다.



(a) 상 전류[kA]



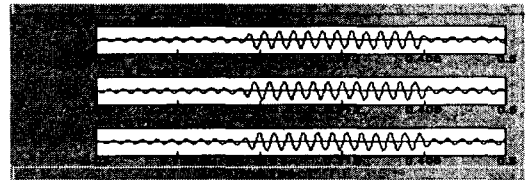
(b) 상 전압[kV]



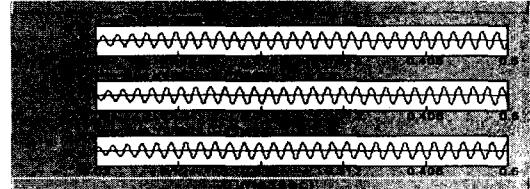
(c) 선간 전압[kV]

그림 7. FCL이 없을 때 전류전압파형
Fig. 7. Current and voltage waveforms without FCL

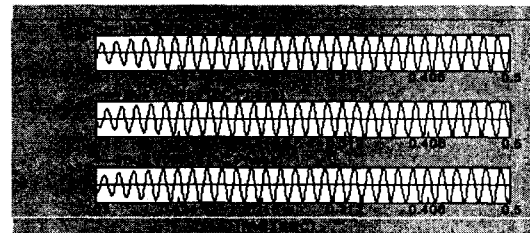
그림 8의 (a)는 FCL 인터페이스에 의한 전류파형을 나타낸다. 고장전류가 8[kA]에서 600[A] 정도로 제한되었음을 볼 수 있다. 그림 8의 (b)와 (c)는 각각 상전압과 선간전압 파형을 나타내는데 고장이 적용된 200[ms] 동안에 전압저하 현상 없이 전압이 안정하게 유지되고 있음을 확인할 수 있다.



(a) 상 전류[kA]



(b) 상 전압[kV]

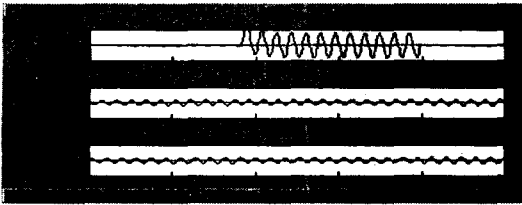


(c) 선간 전압[kV]

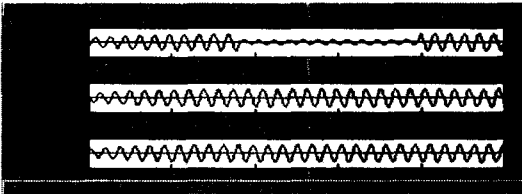
그림 8. FCL이 있을 때 전류전압파형
Fig. 8. Current and voltage waveforms with FCL

3.2.2 1선 지락사고

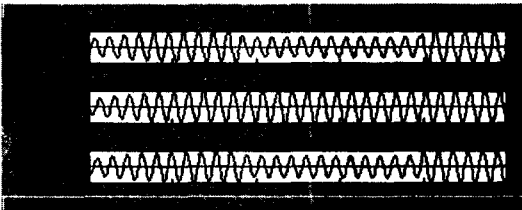
그림 9의 (a)는 선로 1의 1[km]지점에서 1선(a상) 지락사고가 발생했을 때 FCL이 없는 경우의 고장 전류 전류를 나타낸다. 고장시간 동안에 건전상인 b와 c상(약 180[A])과는 달리 고장인 a상의 전류는 약 8[kA]의 고장전류가 발생함을 알 수 있다. 그에 따라 상전압 또한 그림 9의 (b)에서처럼 정격전압보다 75[%]정도로 감소하여 부하버스에 심각한 전압저하 현상을 일으키고 있음을 짐작할 수 있다. 그림 9의 (c)는 선간전압 파형을 나타내는데 건전상인 b와 c의 선간전압은 정격전압으로 유지되고 있지만 a-b,



(a) 상 전류(kA)



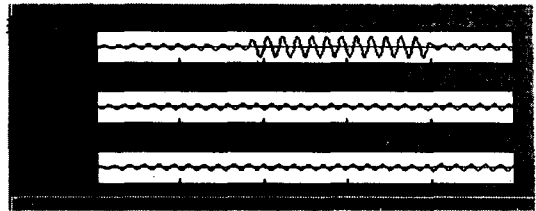
(b) 상 전압(kV)



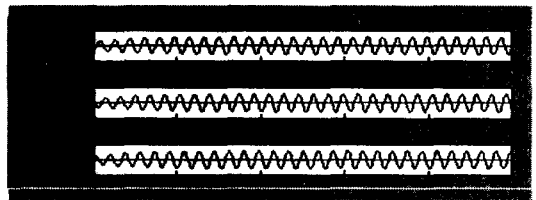
(c) 선간 전압(kV)

그림 9. FCL이 없을 때 전류전압파형

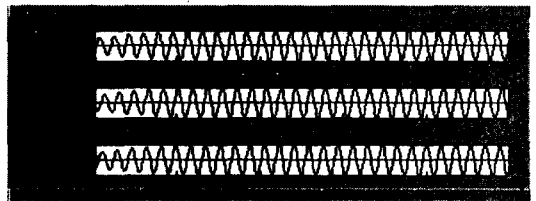
Fig. 9. Current and voltage waveforms without FCL



(a) 상 전류(kA)



(b) 상 전압(kV)



(c) 선간 전압(kV)

그림 10. FCL이 있을 때 전류전압파형

Fig. 10. Current and voltage waveforms with FCL

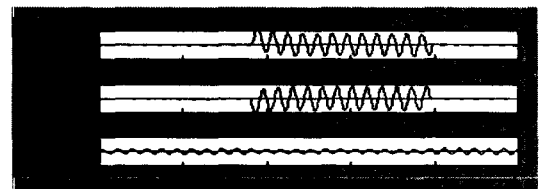
a-b의 선간전압은 약 35[%] 정도 감소함을 확인할 수 있다.

그림 10의 (a)는 FCL 인터페이스에 의한 전류파형을 나타낸다. 고장상 a의 고장전류가 8[kA]에서 600[A] 정도로 제한되었음을 볼 수 있다. 그림 10의 (b)와 (c)는 각각 상전압과 선간전압 파형을 나타내는데 고장이 적용된 200[ms] 동안에 전압저하 현상 없이 전압이 안정하게 유지되고 있음을 확인할 수 있다.

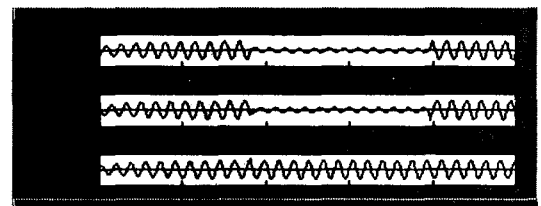
3.2.3 2선 지락사고

그림 11의 (a), (b), (c)들은 선로 1의 1[km]지점에서 2선(a, b상) 지락사고가 발생했을 때 FCL이 없는 경우의 고장 전류전압과 버스 전압을 나타낸다. 고장시간 동안에 고장상인 a, b의 고장전류는 8[kA] 정도로 높으며 건전상인 c의 전압은 이상 없지만 고장상인 a, b의 상전압은 약 75[%]정도로 감소함을 알 수 있다. 또한 a-c, b-c의 선간전압이 약 20[%]

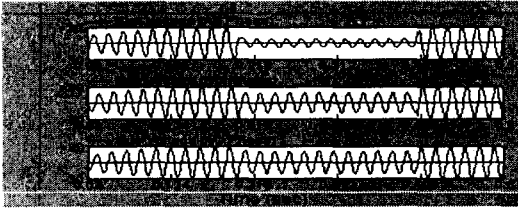
정도 감소한 반면 a-b의 선간전압은 약 73[%]정도로 감소하여 역시 심각한 전압저하 현상이 발생하고 있음을 알 수 있다.



(a) 상 전류(kA)



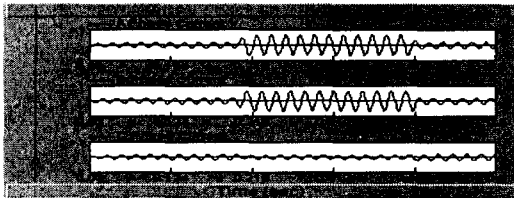
(b) 상 전압(kV)



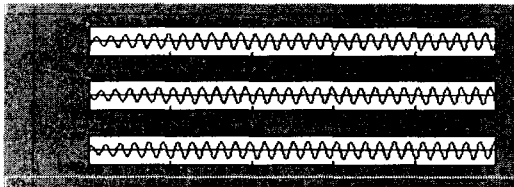
(c) 선간 전압(kV)

그림 11. FCL이 없을 때 전류전압파형
Fig. 11. Current and voltage waveforms without FCL

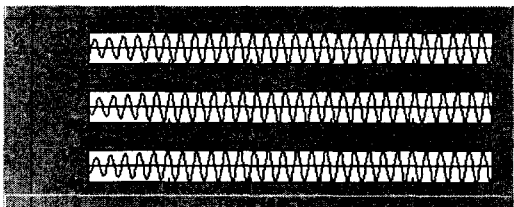
그림 12의 (a), (b), (c)들은 2선 지락사고가 발생하였을 경우로서 FCL 인터페이스에 의해 고장상 a, b의 전류가 약 600[A] 정도로 제한되어 고장동안에 상전압 및 선간전압 모두 안정하게 복구됨을 알 수 있다.



(a) 상 전류(kA)



(b) 상 전압(kV)



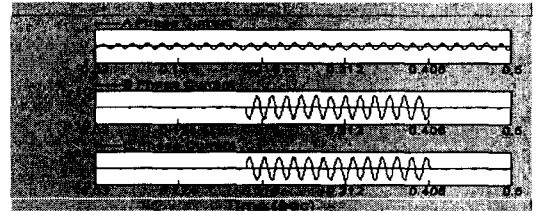
(c) 선간 전압(kV)

그림 12. FCL이 있을 때 전류전압파형
Fig. 12. Current and voltage waveforms with FCL

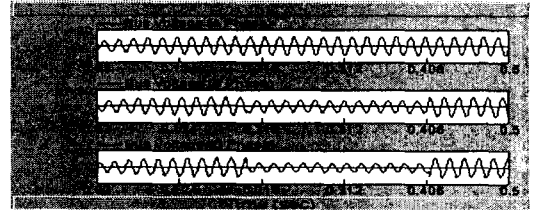
3.2.4 선간단락사고

그림 13의 (a), (b), (c)들은 선로 1의 1[km]지점에

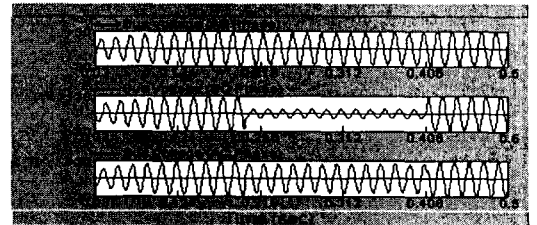
서 선간(b-c) 단락사고가 발생했을 때 FCL이 없는 경우의 고장 선로전류와 버스 전압을 나타낸다. 고장 시간 동안에 고장상 b, c의 전류는 약 7[kA]로 높으며 상전압은 약 38[%]정도로 감소하고 고장상 b-c의 선간전압은 약 77[%] 정도 감소함을 알 수 있다.



(a) 상 전류(kA)



(b) 상 전압(kV)

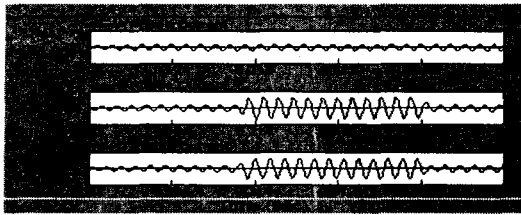


(c) 선간 전압(kV)

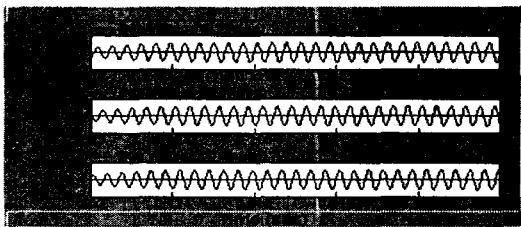
그림 13. FCL이 없을 때 전류전압파형
Fig. 13. Current and voltage waveforms without FCL

그림 14의 (a), (b), (c)들은 선간 단락사고가 발생하였을 경우 FCL 인터페이스에 의해 제한된 고장상 b, c의 전류와 복구된 버스 전압을 나타내며 마찬가지로 고장동안에 고장전류가 제한되어 전압이 효과적으로 안정하게 복구됨을 알 수 있다.

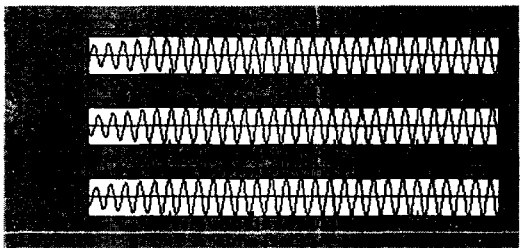
또한 전압저하를 저감시키는 FCL의 성분 중 L과 C는 공진조건에 맞게 무한한 리액턴스 값이 가능하며 그림 15에서처럼 리액턴스가 클수록 고장전류 제한효과는 증가하며 그만큼 또 다른 과도현상을 축소시켜주기 때문에 리액턴스 값이 클수록 좋다.



(a) 상 전류(kA)



(b) 상 전압(kV)



(c) 선간 전압(kV)

그림 14. FCL이 있을 때 전류전압파형
Fig. 14. Current and voltage waveforms with FCL

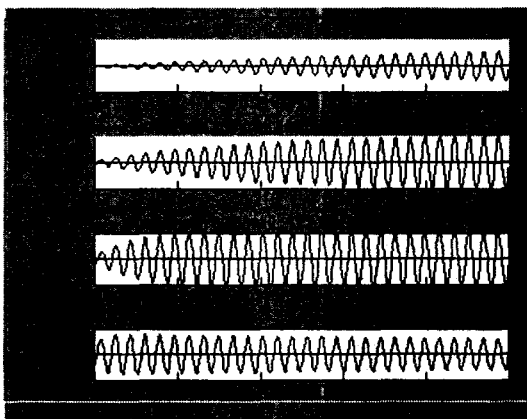


그림 15. 다양한 리액턴스 값에 의한 전류형태와 동일한 전압보상 효과
Fig. 15. Current form and the same effect for voltage compensation with various reactance values

그러나 L값이 너무 커지면 배전 손실이 증가하게 되고 C값이 너무 작게 되면 Arrestor의 보호용량 값이나 리액터와 커패시터의 공칭전압이 작아질 뿐만 아니라 대용량 부하모터의 기동시에 철공진이 발생할 수 있다. 따라서 L과 C로 이루어지는 이러한 FCL의 구조가 계통상에서 다른 영향을 주지 않은 채 전압저하를 저감시키기 위해서는 적절한 범위내의 L과 C값을 선택하는 것이 중요한 문제라 할 수 있다.

3.3 모의실험결과 분석

표 1은 지금까지의 실험결과를 수치로 표현한 형태인데 발생가능한 모든 단락사고시에 FCL이 있는 경우와 없는 경우의 전압 저감율을 나타낸다. 이 때 전압 저감율은 다음식과 같이 표현할 수 있으며 이 수치는 전압저하 발생시 FCL에 의해서 전압이 복구되는 정도를 의미한다.

$$\text{전압감소율}(\%) = \left(1 - \frac{\text{고장시 Peak전압}}{\text{정상시 Peak전압}}\right) \times 100 \quad (6)$$

즉, FCL이 없는 경우 3상 단락시에는 3상 모두 70[%]의 전압감소율을 보이지만 FCL 인터페이스에 의해서 고장시에도 전압감소율이 0[%]가 되어 전압이 안정하게 복구됨을 알 수 있다. 또한 1선 지락시에는 고장상 a의 상전압이 71.3[%]로 감소하였지만 FCL에 의하여 전압감소가 발생하지 않았으며 2선 지락사고인 경우에도 고장상인 a, b의 상전압 모두 72[%]의 전압감소가 발생하였지만 FCL에 의하여 전압이 모두 100[%]로 복구되었다. 마찬가지로 선간 단락사고인 경우에도 고장상 b는 33.3[%] 그리고 c는 46.7[%]로 전압이 감소하였지만 FCL 인터페이스에 의해서 두 상 모두 안정된 전압으로 유지되고 있음을 알 수 있다.

따라서 배전계통에서 발생할 수 있는 대부분의 고장에 의해서 부하 모션의 전압이 감소하는 전압저하 현상을 FCL 인터페이스를 이용하여 효과적으로 대처하고 있음을 확인할 수 있다.

표 1. 실험결과로 나타난 전압감소율
Table 1. Voltage drop rates as to the results of simulation

		상전압(kV) (첨두값)		
		정상시		고장시
			정상시	고장시
3상 단락사고	Without FCL	a상	15	4.5
		b상	15	4.5
		c상	15	4.5
	With FCL	a상	15	15
		b상	15	15
		c상	15	15
단상(a) 지락사고	Without FCL	a상	15	4.3
		b상	15	15
		c상	15	15
	With FCL	a상	15	15
		b상	15	15
		c상	15	15
2선(a, b) 지락사고	Without FCL	a상	15	4.2
		b상	15	4.2
		c상	15	15
	With FCL	a상	15	15
		b상	15	15
		c상	15	15
선간(b-c) 단락사고	Without FCL	a상	15	15
		b상	15	10
		c상	15	8
	With FCL	a상	15	15
		b상	15	15
		c상	15	15

4. 결 론

최근의 전력계통 환경에서 전력품질 개선의 문제는 매우 중요한 관심중의 하나이다. 본 연구에서 제안된 고장전류 제한 방법에 의한 전력품질 개선 방안은 배전계통에서 발생하는 전압저하 문제를 제어 시스템이나 다른 전력전자 장비 없이도 해결 할 수 있는 장점을 가지고 있으며 수행한 모의실험을 통해서 그 방법을 증명하였다. 즉, 배전계통에서 발생할 수 있는 모든 단락사고에 의해서 부하 모선에 전압

강하가 발생하더라도 FCL 인터페이스에 의해서 전압이 안정적으로 복구됨을 확인하였다.

이와 같은 고장전류제한에 의한 전압저하 보상은 적절한 L-C의 공진효과와 Surge Arrestor의 특성을 이용하여 이루어 질 수 있었으며 FCL의 능동적인 동작에 의해 다른 제어나 점호가 필요 없어서 구성이 간단하고 그로인해 UPS, DVR 등과 같은 다른 장비 인터페이스에 의한 방법보다 경제적인 효과가 크다는 것을 직관적으로도 쉽게 알 수 있다.

그러나 적절한 L과 C의 값을 선정하는 문제에 있어서 리액턴스 값을 크게 하기 위하여 인덕턴스를 증가했을 경우 배전 손실이 증가할 수 있고, 반대로 C를 크게 했을 경우 직렬형태의 이러한 C에 의해서 모터 기동시에 철공진이나 차동기 공진이 발생할 수 있는 가능성이 있다는 것은 FCL 인터페이스 방법의 단점이 아니라 할 수 없을 것이다.

물론 여기에서는 여러 가지 L, C값들을 적절히 변화를 주어 모의실험을 하였으며 전압저하 현상을 감소시키는 것에는 모두 같은 결과를 가져다준다는 것을 이미 확인하였지만 본 논문에서 확인하지 않았던 전력손실이나 과도현상 같은 FCL 투입에 의한 또 다른 부하측의 영향을 분석할 필요가 있으며 FCL 인터페이스에 의한 실질적인 경제적 효과를 산출하는 것도 실제 현장에 대한 적용 가능성을 고려할 때 중요한 과제라 할 수 있을 것이다.

이러한 것들은 본 논문이 지금까지의 분석과 결과를 토대로 앞으로 배전계통에서 전압저하에 대한 새로운 현상을 발견하고 분석해야 할 향후의 연구과제로 남겨 두기로 한다.

References

- (1) Van E. Wagner, Allen A. Andreshak, Joseph P. Staniak, "Power Quality and Factory Automation", IEEE Transaction on Industry Application, Vol. 26, No. 4, July/August 1990.
- (2) Christopher J. Melhorn, Timothy D. Davis, George E. Beam, "Voltage Sags : Their Impact on the Utility and Industrial Customers", IEEE Transaction on Industry Application, Vol. 34, No. 3, May/June 1998.
- (3) Lj. Kojovic and S. Hassler, "Application of current limiting fuses in industrial system for improved power quality and protection", IEEE Transaction on Power Delivery, Vol. 12, No. 2, April 1997, pp. 791-800.
- (4) Fabio Tosato and Stefano Quaia, "Reducing Voltage Sags

배전계통 사고에 의한 전압저하 저감방법에 관한 연구

Through Fault Current Limitation", IEEE Transaction On Power Delivery, Vol. 16, No. 1, January 2001, pp. 12-17.

- [5] Ma가 McGranaghan, Bill Roettger, "Economic Evaluation of Power Quality", IEEE Power Engineering Review, February 2002, pp. 8-12.

◇ 저자소개 ◇

오용택 (吳龍澤)

1958년 6월 17일생. 1980년 숭실대 전기공학과 졸업. 1982년 연세대 대학원 전기공학과 졸업(석사). 1987년 동 대학원 전기공학과 졸업(공학). 1987년~1991년 한전 정보처리처 과장. 1991년~현재 한국기술교육대학교 교수.

노대석 (盧大錫)

1964년 2월 21일생. 1985년 고려대 전기공학과 졸업. 1987년 동 대학원 전기공학과 졸업(석사). 1997년 3월 일본 북해도대 전기공학과 졸업(공학). 1987년~1998년 한국전기연구소 근무. 1999~현재 한국기술교육대학교 정보기술공학부 조교수.

김진성 (金鎭成)

1968년 8월 10일생. 1999년 한국기술교육대학교 전기공학부 졸업. 2004년 동 대학원 전기공학과 졸업(석사). 2001년~현재 한국기술교육대학교 능력개발교육원 전기전자분야 기술연구원.