

IsSPICE를 이용한 400[W] 고압나트륨 램프용 전자식 안정기 역률 보상회로 설계

(A Design of Electronic Ballast PFC Circuitry for 400[W] High Pressure Sodium Lamp
Using the IsSPICE)

강용석* · 신대철 · 최충문

(Eung-Seok Kang · Dae-Chul Shin · Choung-Moon Choi)

요 약

본 논문에서는 승압형 컨버터를 사용한 400[W] 고압나트륨 램프용 전자식 안정기 역률 보상회로를 설계하였다. 제안된 승압형 컨버터 회로에서 역률 보상 소자의 값을 이론적으로 계산하고 IsSPICE를 이용하여 시뮬레이션을 수행하였으며, 시뮬레이션 결과를 검증하기 위해 설계방법에 따라 전자식 안정기를 제작하여 실험하였다. 실험에 의한 역률 보상회로의 제반특성은 시뮬레이션 결과와 거의 일치하였다. 실험결과 출력 400[W]에서 역률 99.3[%]의 성과를 나타내었다.

Abstract

In this paper, We designed the electronic ballast power factor corrected(PFC) circuitry for an 400[W] high pressure sodium lamp using boost-converter. The values of PFC elements in the proposed boost-converter circuit are calculated theoretically and performed simulation using IsSPICE. We also implemented the ballast for high pressure sodium lamp and experiments. We found that the experimental characteristics of implemented PFC circuit were same with those of simulation results. The experimental results show the performance as PF 99.3[%] at output 400[W].

Key Words : Power Factor Corrected

1. 서 론

최근 전력계통의 대형화로 저역률 기기를 사용하는 것은 전력계통의 안정도를 감소시키고, 부하단의 전압변동을 초래하여 신뢰도는 떨어지고 전기기기의 고효율 및 고역률화 하는 것이 대단히 시급하고

중요한 문제로 대두되고 있는 실정이다. 조명분야에 사용되는 에너지는 전체 전기 에너지의 약 18[%] 수준에 이르고 있으며, 국내의 경우 전자식 안정기의 역률과 전류 THD는 대체적으로 각각 0.95 이상과 20[%] 이내의 조건을 의무화하고 있다.

외국의 경우 제품의 가격과 기능별로 등급을 두어 각 등급에 맞는 조건을 요구하고 있으며, 국내의 조건 보다 상당히 까다로운 시험과 조건을 요구하고 있다[1]. 따라서 고효율 회로를 개발할 필요성이 있으므로 본 논문에서는 400[W] 고압나트륨 램프용

* 주저자 : 한국기술교육대학교 정보기술공학부
Tel : 041-560-1160, Fax : 041-564-3261

E-mail : kes@kut.ac.kr
접수일자 : 2004년 3월 19일
1차심사 : 2004년 3월 23일
심사완료 : 2004년 4월 20일

전자식 안정기용 역률 보상회로를 설계하기 위해 IsSPICE을 이용하여 시뮬레이션을 수행하였으며, 얻은 파라미터로 출력의 변화를 예측한 후 실제 역률 보상회로를 설계하였다.

2. 역률 보상회로 설계

2.1. 관련이론

역률 보상회로는 정류회로를 통해 나온 전파정류된 파형으로부터 입력전류파형을 왜곡시키지 않으면서 직류전압을 만들어내는 회로이며, 정류회로는 정류된 직류전압이 부하에 따라 크게 변동할 뿐만 아니라 펄스성 충전전류에 의해 평활회로의 리플이 증가하는 단점을 갖기 때문에 역률 보상회로가 필요하다.

역률(Power Factor : PF)과 총고조파 왜율(Total Harmonic Distortion : THD)은 다음과 같은 수식으로 표현된다.

$$PF = \frac{V_{rms} \cdot I_{rms(1)} \cdot \cos \theta}{V_{rms} \cdot I_{rms}} = \frac{I_{rms(1)}}{I_{rms}} \cdot \cos \theta \quad (1)$$

단, I_{rms} 는 전체전류의 실효치, $I_{rms(1)}$ 은 기본파 전류의 실효치

비정현 주기파는 기본파에 직류성분과 고조파성분이 더해져서 구성되므로 기본파의 정현파형이 일그러진 형태이다. 이러한 기본파를 제외한 나머지 성분을 전고조파(Total Harmonic)라고 한다.

$$THD = \frac{\sqrt{I_{rms}^2 - I_{rms(1)}^2}}{I_{rms(1)}} \times 100 \quad (2)$$

$$PF = \frac{1}{\sqrt{1 + \left(\frac{THD}{100}\right)^2}} \quad (3)$$

위의 식으로부터 THD와 PF와는 밀접한 관계가 있으며, 커패시터 입력형 정류기의 경우 THD가 낮아지면 역률이 좋아짐을 알 수 있다. 고조파를 감소시키기 위해서는 다이오드 정류기에 단순히 EMI 필터 등을 사용하는 방법과 능동소자를 이용하여 능동형 전류제어를 통해서 고조파를 제거하고 역률을 보상하는 방법이 유일한 대안으로 인식되어 지고 있다.

능동형 역률 보상회로는 보통 승압형 역률 보상회로를 사용하고 있으며, 이 방식은 직류링크 전압의 좋은 레귤레이션 특성과 적은 리플(ripple) 성분을

가지고 있는 장점으로 보통 많이 이용되고 있는 회로이다[2]. 능동형의 경우 반도체스위치와 별도의 제어회로가 부가되는 단점이 있으나 역률은 1에 근접시킬 수 있고, 고조파 왜율을 상당히 감소시킬 수 있다는 커다란 장점이 있다. 그러나 펄스폭변조(PWM)방식의 반도체 소자를 강제적으로 스위칭시키기 때문에 고주파 스위칭시 EMI 문제와 스위칭 손실이 증가하므로 스위칭 주파수에 제한된다. 이러한 문제를 해결하기 위해 인덕터 및 커패시터를 전력회로에 추가하여 영전류 또는 영전압에서 스위칭함으로써 스위칭 손실을 줄일 수 있다.

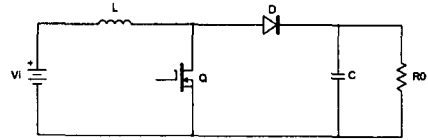


그림 1. 승압 컨버터 회로
Fig. 1. Boost converter circuit

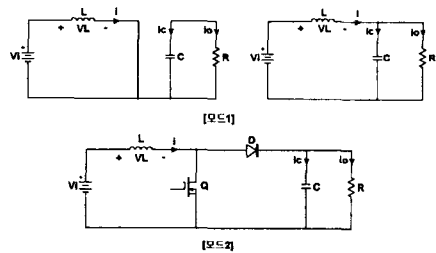


그림 2. 승압 컨버터의 등가회로
Fig. 2. Equivalent circuit of boost converter

그림 2는 승압 컨버터 기본회로의 등가회로이며, 컨버터의 전류연속모드에서의 회로 동작은 두 개의 모드로 나눌 수 있다[3].

[모드 1] 스위치 Q가 ON일 때

입력 전류가 증가하게 되며, 인덕터 L에 에너지를 충전한다.

[모드 2] 스위치 Q가 OFF일 때

승압형 역률 보상회로는 제어방식에 따라 인덕터의 전류의 모양이 달라질 수 있으며, 고정주파수 제어와 가변주파수 제어로 나눌 수 있다.

그림 3, 4는 고정주파수 제어의 승압 PFC 컨버터 회로 및 인덕터전류, 게이트 전압파형이며, 고정주파

IsSPICE를 이용한 400[W] 고압나트륨 램프용 전자식 안정기 역률 보상회로 설계

수 제어(Constant frequency control) 방법은 입력전류나 입력전압을 검출할 필요없이 일정한 시비율(duty ratio)로 주스위치를 작동하면 입력전류의 피크값이 입력전압을 따라가게 되어 입력전류의 평균값이 저절로 정현파가 되기 때문에 제어가 매우 간단한 장점이 있다. 그러나 전류의 리플이 크고 EMI가 증가하며, 필터링 하더라도 전류파형에 왜곡이 생겨서 완전한 정현파가 되지 않는다. 또한 주스위치 소자의 전류 스트레스가 증가하는 단점을 갖고 있어, 이 방식은 100[W]급 이하의 소용량에 주로 이용된다.

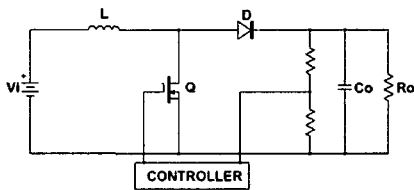


그림 3. 고정주파수 제어의 승압 PFC 컨버터
Fig. 3. Boost PFC converter of constant frequency control

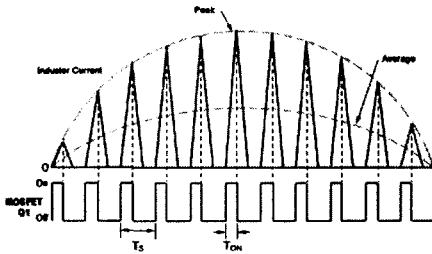


그림 4. 고정주파수 제어의 인덕터전류, 게이트 전압파형
Fig. 4. Inductor current and gate voltage waveforms of constant frequency control

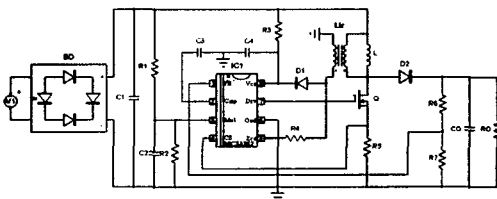


그림 5. 가변주파수 제어의 승압 PFC 컨버터
Fig. 5. Boost PFC converter of variable frequency control

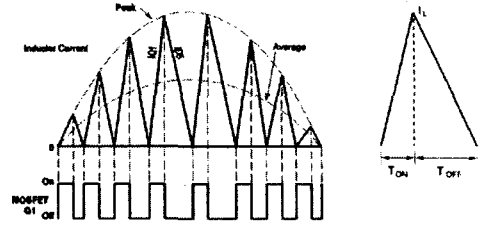


그림 6. 가변주파수 제어의 인덕터전류, 게이트 전압파형
Fig. 6. Inductor current and gate voltage waveforms of variable frequency control

그림 5, 6은 고정주파수 제어의 승압 PFC 컨버터 회로 및 인덕터전류, 게이트 전압파형이며, 가변주파수 제어(Variable frequency control) 방법으로 입력전류를 정현파가 되도록 주스위치의 시비율을 시간에 따라 가변주파수 제어하는 방식이다. 입력전류와 입력전압을 검출하여 입력전류가 입력전압 파형을 따라가도록 피드백 회로가 들어가야 되기 때문에 제어회로가 복잡하며, 이 방식은 500[W] 이하에 적합한 방식으로 이용된다. 또한, 그림 6에서 승압 컨버터의 제어 방식은 인덕터의 전류를 검출하여 영전류 스위칭이 되도록 MOSFET을 제어한다.

인덕터 전류 I_L 이 영이 될 때 턴-온 시키는 방식으로 일정한 온-시간을 갖게 되며, 입력전압에 따라 전류가 다르기 때문에 턴-온시 전류상승의 경사가 다르게 나타나고 오프시간이 변하므로 시비율이 변하게 된다. 이 방식은 다양한 가변주파수 제어가 가능하고, 고정주파수 방식보다는 인덕터 전류의 크기를 줄일 수가 있으며, 주스위치의 전류스트레스를 저감시킬 수 있다. 그러나 역률 보상회로의 다음 단계에 존재하는 DC-DC 컨버터의 스위칭주파수와 동기화가 곤란하기 때문에 실제 적용에 제한이 따르며 EMI에 대한 대역폭이 커지는 단점이 있다. 동작시 장점은 언제나 영전류 스위칭을 하기 때문에 스위칭 손실을 줄일 수 있으며, 다이오드의 역회복 특성에 의한 손실을 저감시킬 수 있다. 본 논문에서는 가변주파수 제어방식을 사용하였다.

2.2. 스너버회로

스너버 회로는 전력용 반도체 소자의 스위칭시 소자에 인가되는 서지전압은 스위칭 손실을 감소시키

거나 소자가 턴-오프할 때 주회로 전류의 급격한 변화로 인해 주회로의 부유 인덕턴스에 높은 전압이 유지되는 것에 의해 발생한다. 스너버 회로는 과도한 스위칭 서지 전압의 발생을 억제하고, 소자의 과전압에 의한 소자파괴를 방지할 목적으로 사용하는 회로이다.

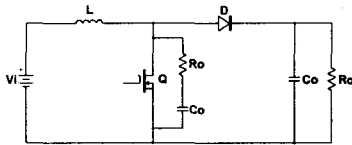


그림 7. RC 스너버를 사용한 Boost 컨버터 회로
Fig. 7. Boost converter with RC snubber

스위칭 서지 전압의 첨두값(V_{SSVP})은 식 (4)에서 구할 수 있다.

$$V_{SSVP} = V_i + L \frac{d_{ic}}{dt} \quad (4)$$

여기서 $\frac{d_{ic}}{dt}$ 는 턴-오프시의 드레인 전류변화율의 최대값이며, 이 전압이 드레인-소스 사이의 내압(V_{SSVP})을 초과하면 소자파괴에까지 이른다. RC 스너버 회로는 회로 구성이 간단하고, 턴-오프시의 드레인-소스 사이의 전압상승률을 억제하는 효과가 있다[4][5].

3. 제안된 고역률 Boost Converter 구성 및 설계

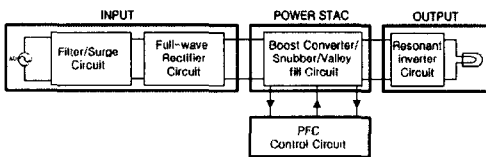


그림 8. 전체 시스템의 블록도
Fig. 8. Block diagram of all system

본 논문에서는 전원측에 EMI 필터를 사용하여 노이즈를 제거하였으며, 과전압 및 넘쳐지 전압이 유발될 때 임펄스성 노이즈를 제거하기 위해 비선형 저항소자인 바리스터(Varistor)를 사용하였다. 또한

페라이트 코어를 사용하여 입력 계환으로 인한 노이즈 제거를 위해 LC 저역필터를 사용하였다.

3.1 제안된 Boost Converter 설계 및 동작

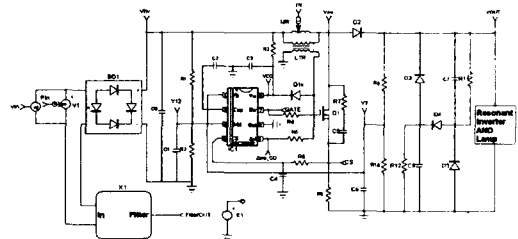


그림 9. 제안된 PFC 전체 회로도
Fig. 9. Proposed PFC all circuit

승압형 컨버터의 반도체스위치는 전압구동형 소자 MOSFET를 사용하고, 제어용 IC는 MC34262 IC를 사용하여 MOSFET의 게이트 신호를 구동시킨다[6]. 제어용 IC는 Zero Crossing 지점과 출력전압을 검출하여 직류전압(맥류)을 일정한 값으로 유지할 수 있도록 제어한다.

표 1. 제안된 승압 컨버터 특성
Table 1. Proposed boost converter characteristics

역률 개선 설계 조건	
입력 전압	90 ~ 265[Vrms]
출력 전압	360[Vdc]
출력 전류	1.1[A]
출력 용량	400[W]
스위칭 주파수	50[kHz]
효율	$\eta > 0.92$

3.1.1 승압용 인덕터 L_B

일반적으로 역률보상을 연속전류모드로 동작시키기 위해서는 인덕터의 리플전류 ΔI 가 최소 피크 입력전류의 2배를 초과하면 곤란하다.

$$P_{IN} = \frac{P_o}{\eta}$$

$$I_{IN(PK)} = \frac{\sqrt{2} \cdot P_o}{\eta \cdot V_{ac(LL)}}$$

$$I_{L(PK)} = 2 \cdot I_{IN(PK)} = \frac{2\sqrt{2} \cdot P_o}{\eta \cdot V_{ac(LL)}}$$

IsSPICE를 이용한 400[W] 고압나트륨 램프용 전자기 인덕터 역률 보상회로 설계

$$L_B = \frac{t \left(\frac{V_O}{\sqrt{2}} - V_{ac(LL)} \right) \eta \cdot V_{ac(LL)}^2}{\sqrt{2} V_O P_O} \quad (5)$$

여기서, V_O : 출력전압, t : 스위칭시간

P_O : 출력전력, η : PFC의 효율

$V_{ac(LL)}$: 최소 AC 입력전압

인덕터 L_B 는 포화현상이 없이 선형적으로 동작하기 위해서는 적당한 페라이트 코어의 선택이 요구된다.

3.1.2 인덕터 코어 설계

인덕터 코어 설계 면적곱은 식 (6)과 같다.

$$AP = \frac{Q}{P_{CU}} \left[\frac{L_B \cdot I_{L(PK)}^2}{B_{max}} \right]^2 \quad [m^5] \quad (6)$$

$I_{L(PK)}$: Maximum peak inductor current[A]

L_B : Required inductor[H], $\Omega: 1.724 \times 10^{-8} [\Omega m]$

B_{max} : Maximum flux density[T]

P_{CU} : Maximum copper loss[W]

식 (6)으로부터 면적곱은 $29 \times 10^{-12} [m^5]$ 이다. 따라서 코어 선택은 AP 값보다 커야 한다.

3.1.3 코어 선택

인덕터 코어 선택 면적곱은 식 (7)과 같다.

$$AP_{(Core)} = k \frac{Aw \cdot Ae^2}{l_w} \times 10^{-15} [m^5] \quad (7)$$

k : Winding coefficient : 0.4~0.5

Aw : Bobbin Window-area[mm²]

Ae : Effective core-area[mm²]

l_w : Mean length per turn[mm]

식 (7)에 의해 $AP_{(Core)}$ 값은 EER424215의 데이터 사용한 결과 $34 \times 10^{-12} [m^5]$ 을 얻을 수 있었다. 따라서 식 (6), (7)의 계산한 값이 $AP_{(Core)} > AP$ 를 만족하는 코어를 선택하여야 한다. 따라서 식 (7)에 의해 코어 EER424215을 선정하였다.

3.1.4 승압용 인덕터의 1차측 턴수 및

공극

승압용 인덕터의 1차측 턴수는 식 (8)과 같다.

$$N_p = \frac{L_B \cdot I_{L(PK)} \cdot 10^6}{B_{max} \cdot Ae} \quad [Turn] \quad (8)$$

공극 l_g 의 길이는 식 (9)와 같다.

$$l_g = \frac{\mu_o \cdot N_p^2 \cdot Ae}{L_B} \quad (9)$$

4. 실험

그림 9에서 사용한 역률보상 제어용 IC는 MC33262을 사용하였으며, MOSFET는 SSH22N50A, 커패시터는 330[uF]/450[W]로 구성하여 이론적인 데이터 값으로 IsSPICE를 이용하여 시뮬레이션한 각 부분의 파형은 그림 10과 같다.

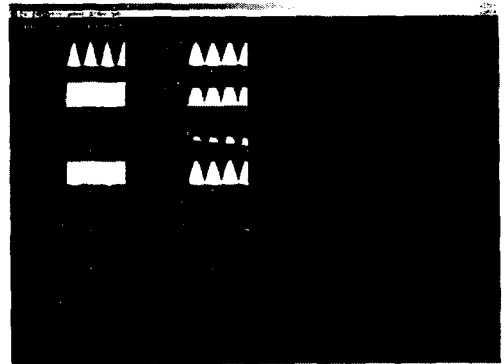


그림 10. PFC 회로의 시뮬레이션 결과파형
Fig. 10. Simulated results waveforms of PFC circuit

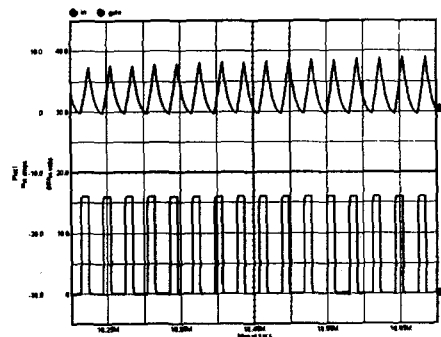


그림 11. 시뮬레이션 한 PFC의 인덕터전류(5A/div) 및 게이트전압(5V/div)파형
Fig. 11. Simulated inductor current(5A/div) and gate voltage(5V/div) waveforms of the PFC

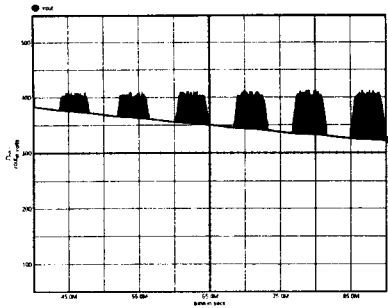
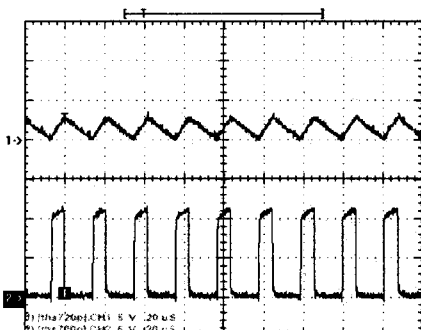


그림 12. 시뮬레이션 한 PFC의 출력전압(50/div) 파형
Fig. 12. Simulated output voltage(50/div) waveforms of the PFC

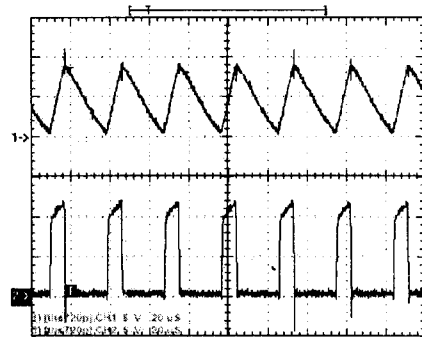
그림 11은 시뮬레이션 한 인덕터전류와 게이트 전압파형이다. 인덕터의 전류가 영이 될 때 게이트 전압파형이 턴온되며, 인덕터전류가 증가함에 따라 턴온 시간은 같고, 턴오프 시간은 약간씩 변화함을 볼 수 있다. 그림 12는 시뮬레이션 한 출력 전압파형이다.



그림 13. 실험장치
Fig. 13. The apparatus of experimental system



(a)



(b)

그림 14. PFC의 인덕터전류(5A/div) 및 게이트 전압(5V/div)파형
Fig. 14. Inductor current(5A/div) and gate voltage (5V/div) waveforms of PFC

그림 14는 설계 제작한 역률 보상회로의 인덕터전류와 게이트 전압파형이며, (a), (b)파형에서도 시뮬레이션 한 결과와 거의 일치함을 확인할 수 있었다.

그림 15는 PFC의 출력 전압파형이다. 그림 16은 입력의 전압 및 전류파형이며, 전압 및 전류의 위상 관계를 보면 역률 1에 근접함을 확인할 수 있었다.

그림 13의 실험장치에 사용한 계측기는 오실로스코프(Tek TDS 720P), 전류증폭기(AM503S), 전력 에너지 분석기(Voltech PM3000A) (VIP3)를 사용하여 측정된 실험결과는 표 2와 같다.

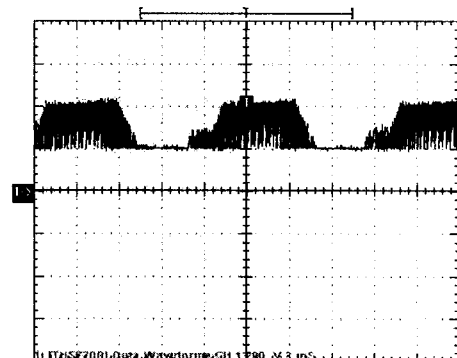


그림 15. PFC의 출력전압(200V/div)파형
Fig. 15. Output voltage(200V/div) waveforms of PFC

그림 13은 역률보상회로에 하프브리지 인버터를 추가한 고압나트륨등 전자식 안정기 실험장치이다.

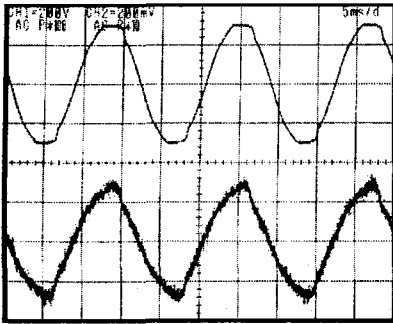


그림 16. 측정된 입력의 전압(200V/div) 및 전류 (2A/div)파형
 Fig. 16. Measured input voltage(200V/div) and current(2A/div) waveforms of lamp

표 2. 실험결과
 Table 2. Experimental results

입력전압	220[V]	입력전류	1.84[A]
역률	99.3[%]	입력전력	401.9[W]
A_{THD}	10.01[%]		

5. 결 론

400[W] 고압나트륨 램프용 전자식안정기 역률보상회로를 시뮬레이션하여 얻은 파라미터로 출력의 변화를 예측한 후 실제 역률 보상회로를 제작하였다.

위의 실험 결과 인덕터에 흐르는 전류를 검출하여 영전류 스위칭과 동시에 영전압 스위칭이되는 것을 확인할 수 있었다. 또한 MOSFET의 가변주파수 대역은 대략 25[kHz]~65[kHz]에서 동작하므로 가변주파수 제어됨을 확인하였으며, 역률 99.3[%], A_{THD} 10.01[%]을 얻을 수 있었다.

제안된 역률 보상회로 및 설계방법의 타당성을 실험 결과로부터 확인하였다. 본 논문에서 설계한 고역률 고압나트륨용 전자식 안정기의 사용이 본격적으로 사용된다면 본 시작품의 소자 규격과 정수를 변화시키는 방법으로 제작이 가능할 것으로 사료된다. 그러나 주 스위치내의 전력손실을 최소화 할 수 있는 방법의 개발과 또 다른 정격의 안정기와 의 정합문제에 대한 지속적인 연구와 실험이 필요하겠다.

References

- (1) G. Chae, T. H. Ryoo, and G. H. Cho. "Electronic Ballast using Current-Fed Push-Pull Resonant Inverter with Single-Stage Power Factor Correction Circuit". KIPE, PP. 501~506, 2000.
- (2) Y. R. Yang and C. L. Chen, "A self-excited half-bridge series-resonant ballast with automatic input current shaping", IEEE PESC96 Record, PP. 881~886, 1996.
- (3) Muhammad H. Rashid, "Power Electronics (Circuit, Device, and Applications)", Prentice Hall, Inc., PP. 443~453, 1993.
- (4) John G. Kassarkian, Martin F. Schlecht, George C. Verghese, "Principles of Power Electronics", Addison-Wesley Publishing Company, PP. 671~688, 1991.
- (5) Otmar Lilrenstein, "Switched-Mode Power Supplies in Practice", John Wiley & Sons Ltd., PP. 141~143, 1989.
- (6) Motorola, "MC33262 Production Data Sheet", 2001.

◇ 저자소개 ◇

강응석 (姜應錫)

1964년 9월 30일생. 1990년 2월 호서대학교 전기공학과 졸업. 1995년 동 대학원 전기공학과 졸업(석사). 2002년 3월 동 대학원 전기공학과 박사과정 수료. 1992년 4월~현재 한국기술교육대학교 정보기술공학부 전기전공 기술연구원.

신대훈 (申大勳)

1952년 3월 2일생. 1973년 건국대학교 전기공학과 졸업. 1975년 동 대학원 전기공학과 졸업(석사). 1991년 동 대학원 졸업(박사). 1989년~1990년 나카사키대학교 visiting scholar. 1979년~현재 호서대학교 전기정보통신공학부 교수.

최종문 (崔種汶)

1950년 2월 2일생. 1974년 연세대학교 이공대 전기공학과 졸업. 1974년 연세대학교 대학원 전기공학과 졸업(석사). 1983년 연세대학교 대학원 전기공학과 졸업(박사). 현재 호서대학교 전기정보통신공학부 교수.