

능동클램프회로를 갖는 전류공급 Push-Pull형 고주파공진 DC-DC 컨버터의 특성평가

論 文
53B-8-8

A Characteristic Estimation of Current fed Push Pull Type High Frequency Resonant DC-DC Converter with Active Clamp Circuits

吳慶燮* · 南承植** · 金東熙***
(Kyeong-Seob Oh · Seung-Sik Nam · Dong-Hee Kim)

Abstract - In this paper, a novel zero-voltage-switching(ZVS) resonant DC-DC converter is proposed. It is composed of two symmetrical active-clamped circuits, the converter can be achieve ZVS in each switches. Also, active clamp capacitor ratios(α) of proposed circuit can be reduce a peak stress of switching voltage for each main switch.

Simulation results using Pspice 9.2 ver and C⁺⁺ characteristic analysis show a provement for the validity of theoretical analysis. The analysis of the proposed Current-Fed Push Pull type DC-DC converter is generally described by using normalized parameter, and achieved an evaluated characteristic values which is needed to design a circuit. We confirm a rightfulness theoretical analysis by comparing a theoretical values and experimental values obtained from experiment using MOSFET as switching devices.

Key Words : Active clamp circuits, Active clamp capacitor ratios(α), Normalized parameter.

1. 서 론

스위칭 전원의 스위칭 주파수를 증가시키면 인덕터와 커패시터등 소자의 외형이 감소하여 전원장치의 소형·경량화를 꾀할 수 있으나 상대적으로 스위칭 손실 및 노이즈가 증가하게 되는 등의 문제가 있다. 이러한 문제점을 해결하기 위한 방안으로 공진 특성을 이용하여 영전압 및 영전류 스위칭을 사용하여, 스위칭 손실 및 스트레스를 저감시킬 수 있는 공진형 컨버터에 대한 관심이 고조되고 있다. 공진형 컨버터는 비공진형 컨버터에 비해 스위칭 손실은 상당히 줄일 수 있지만, 공진용 인덕터 및 커패시터 등의 소자가 필요하며, 공진특성을 이용 하므로 스위칭 소자에 나타나는 전류 또는 전압이 피크치로 주어지므로 스위칭 소자에는 전압 또는 전류 스트레스로 작용하여 스위칭 손실 증가의 원인이 된다. 그러므로 스위칭 전원의 효율 향상과 고밀도의 전력을 얻기 위해서는 종래의 공진형 컨버터 스위칭 소자에 나타나는 전류 또는 전압의 피크치를 감소시킬 수 있는 새로운 스위칭 기술의 도입이 필요하다. 본 논문은 이러한 배경을 바탕으로 종래의 전류형 고주파 공진 인버터^[1] 회로를 기본으로 하여, 회로의 모든 스위칭 소자에 나타나는 전압을 일정 전압 이하로 클램프 시키면서 영전압 스위칭도 가능한 능동 클램프형 DC-DC 컨버터회로를 제안하고 있다^[2-3]. 제안한

고주파 공진형 DC-DC 컨버터회로의 특성평가는 무차원화 파라미터를 도입하여 회로해석에 범용성을 제공하고 있다. 또, 회로해석의 정당성을 뒷받침하기 위하여 Pspice 시뮬레이션 및 MOSFET를 스위칭 소자로 사용하여 실험을 통해 이론값과 비교 검토하고 있다.

2. 능동 클램프형 고주파 공진 DC-DC 컨버터 2.1 회로의 구성

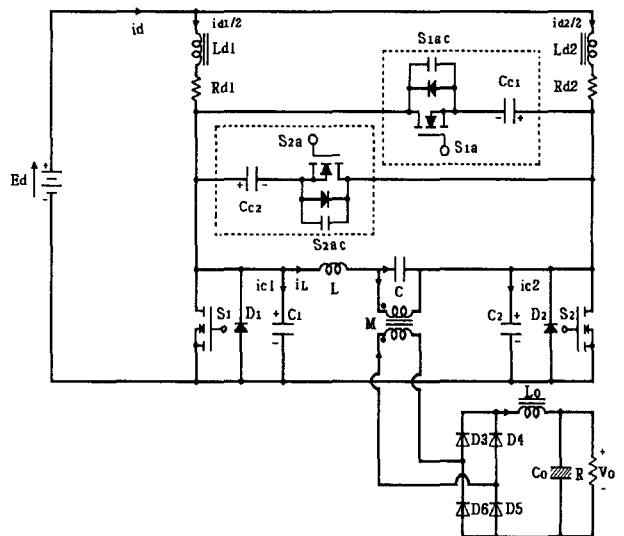


그림 1 능동 클램프형 고주파 공진 DC-DC 컨버터.
Fig. 1 A High Frequency resonant DC-DC Converter with Active-clamp circuits

* 正 會 員 : 慶一大學校 制御計測工學科 招聘教授
** 正 會 員 : 慶一大學校 電氣工學科 兼任教授 · 工博
*** 正 會 員 : 嶺南大 工大 電子 · 情報工學部 教授 · 工博
接受日字 : 2004年 5月 21日
最終完了 : 2004年 6月 8日

그림 1은 기존의 전류공급형 인버터 링크 고주파 공진 DC-DC 컨버터 회로를 기초(참고문헌 [1])로 하여 주 스위칭 소자(S₁, S₂)에 나타나는 전압을 클램프 할 수 있는 회로가 부가된 능동 클램프형 고주파 공진 DC-DC 컨버터 회로를 보여주고 있다.

제안하고 있는 그림 1의 회로구성은 직류 전압원(E_d)으로부터 리플이 적은 정전류를 공급하기 위해 직류리액터(L_{d1}, L_{d2})가 접속되어 있고, 주스위칭 소자 S₁, S₂와 클램프용 스위칭 소자 S_{1a}, S_{2a}는 어느 것이나 자기소호형 소자(MOSFET, Power-Tr, IGBT, SIT등)의 적용이 가능하며, L, C 및 C₁, C₂는 공진용 리액터 및 커패시터이다. 그리고, 고주파변압기를 매개로 하여 고주파 전력전송과 전기적으로 절연을 꾀하고 있으며, 다이오드 D₃~ D₆로 구성된 브리지 전파정류를 통해 직류 출력을 얻고 있다.

또, 회로의 운전 특성상 나타나는 무효전력을 처리하기 위해 MOSFET의 내장다이오드를 유용하게 사용하고 있다.

특히, 제안회로에서 커패시터 C₁ 및 C₂의 역할은 스위칭 손실을 경감 시키게 하는 영전압 스위칭용 커패시터 기능과 공진용 커패시터 기능을 동시에 갖고 있는 회로 구성으로 되어 있다. 그리고, 주 스위칭(S₁, S₂)의 턴-오프 시 나타나는 전압스트레스를 클램프 할 수 있는 능동클램프회로(S_{1a}, S_{2a}, C_{c1}, C_{c2})가 부가 되어 있다. 능동클램프회로의 동작은 보조 스위칭 S_{1a}가 주 스위칭 S₁과 교대로 온-오프 되며, S₁이 턴-오프 되면, 기생 인덕턴스에 축적된 에너지는 능동 클램프 회로의 S_{1a}의 내장 다이오드(S_{1a}D)를 통해 클램프 커패시터 C_{c1}에 충전된다. 이 전류가 영으로 되면, 방향은 역전되어 스위칭 S_{1a}을 통하여 전류가 계속 흐르므로 C_{c1}에 충전되어 있던 에너지는 입력전원으로 회생된다. 또, 주 스위칭 S₁에 인가되어있던 전압은 C_{c1}의 전압으로 클램프 되어 일정하게 되므로 전압 스트레스를 억제 할 수 있다.

S_{1a}의 양 스위칭에 인가하는 스위칭 신호패턴을 동시에 턴-오프 되는 데드타임을 설정하여서 영전압 스위칭(ZVS)이 가능하게 하여 턴-온시 전류 스트레스를 경감시킬 수 있다.

그림 1 회로의 특징을 살펴보면

- ① 공진용 커패시터양단에 나타나는 공진전압을 이용하므로 높은 출력 전압을 얻을 수 있으며,
- ② 고주파공진을 이용하므로 장치의 소형·경량화가 가능,
- ③ 커패시터(C₁, C₂)는 공진용과 ZVS용으로 겸용으로 하고 있으며,
- ④ 능동클램프회로를 부가하여 주스위칭에 나타나는 전압 스트레스를 일정 전압 이하로 클램핑 시키고 있다.

2.2 동작양식

그림 1 회로의 동작양식은 그림 2와 같이 주 스위칭(S₁, S₂)의 스위칭 주파수(f_s)와 공진주파수(f_r)의 대소 관계에 의해 결정된다. 만약, f_s가 f_r 보다 낮은 경우 스위칭 양단의 커패시터는 충전 후 방전을 시작하며, 다음 스위칭이 턴-온 될 때까지 영으로 유지되는 휴지시간이 존재하여 용량성 부하로 동작된다. 또한, 스위칭 주파수가 공진 주파수와 같은 경우 스위칭 양단의 커패시터가 충전 후 방전하여 다음 스위칭이 턴-온 되기 직전에 영으로 되며, 휴지시간은 존재하지 않으므로 용량성 및 저항성에서의 동작은 스위칭시의 온-오프 시 손실이 없는 동작양식이다. 이와는 반대로, 공진 주파

수가 스위칭 주파수보다 낮은 경우 스위칭 양단전압이 충전 후 완전히 방전이 되기 전에 다음 스위칭이 턴-온 되어 스위칭 양단전압이 단락에 의해 강제적으로 방전하는 유도성으로 동작한다. 특히, 유도성에서 동작은 커패시터가 방전 시 단락전류에 의해 스위칭에 스트레스를 증가시키므로 동작이 제한된다.

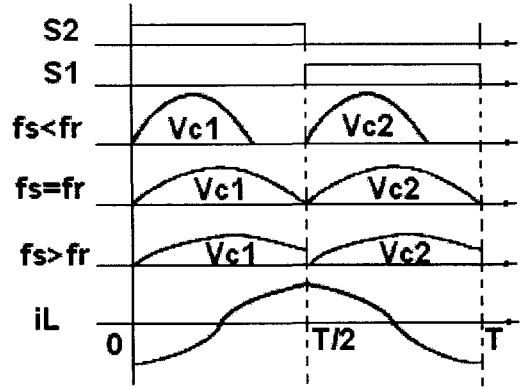


그림 2 동작패턴별 이론파형

Fig. 2 A Theoretical waveform with operation patterns

2.3 동작모드의 분류

동작양식에서 설명한 바와 같이 그림1의 회로는 용량성 또는 저항성으로 운전 되어야한다. 그림 1의 회로의 모드를 분류하면 그림 3과 같이 분류된다. 각 모드별 동작은 다음과 같다.

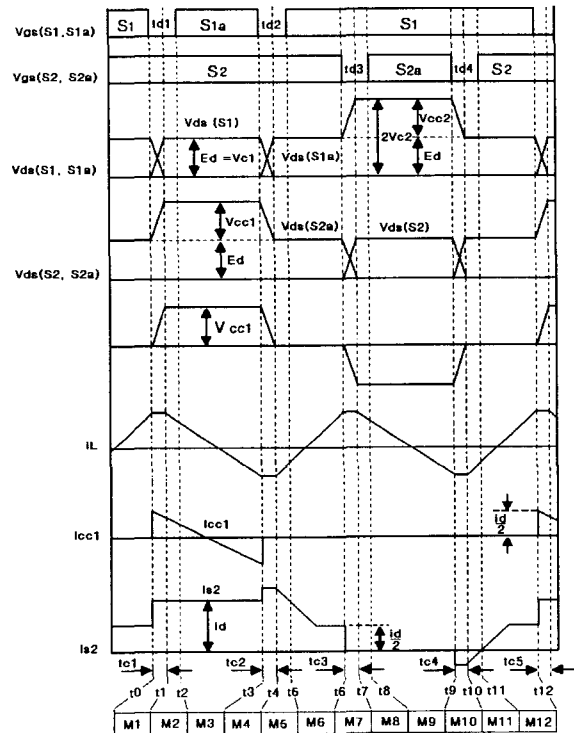


그림 3 각 부분별 동작 이론파형

Fig. 3 An Operation theoretical waveforms with each part

[MODE 1] (t0-t1)

t=t0에서 주 스위치 S₁이 도통이 끝나 턴-오프 되면, 공진용 커패시터 C₁에 전압 V_{c1}만큼 충전하면서 동시에 S_{1ac}를 방전시킨다. 이때, S₁의 전압 V_{c1}은 0에서 E_d로 선형적으로 상승하고, S_{1a}의 전압 V_{S1ac}는 반대로 E_d에서 0으로 감소한다. 그리고, L_{d1}, L_{d2}에 축적된 에너지가 C₁으로 전송되며, 주스위치 S₁에는 정현파상의 전압 V_{s1}이 나타나기 시작하며, 공진용 리액터 L에 저장된 에너지가 스위치 S₂를 매개로 하여 출력 측으로 공진 전류가 흐르는 모드이다.

[MODE 2](t1-t2)

t=t1에서 V_{c1}이 E_d가 되고 V_{S1ac}가 영이 될 때 C₁과 S_{1ac}가 충·방전을 완료하고, 스위치 S_{1a}의 역병렬 다이오드 S_{1aD}가 턴-온 된다. 그리고 S_{1aD}는 턴-오프 조건(V_{s1}=E_d+V_{cc1})이 성립 할 때까지 통전 되며, 통전 전류가 영이 되기 전에 보조스위치 S_{1a}를 턴-온 시키면 영전압 스위칭(Zero-Voltage-Switching)을 실현할 수가 있다. 따라서, S₁과 S_{1a}가 영전압 스위칭 조건을 이룰 조건은 데드타임 구간(td₁, td₂)이 C₁과 S_{1ac}의 충·방전시간(tc₁, tc₂)보다 길거나 같아야 함을 알 수 있다.

[MODE 3](t2-t3)

t=t2에서 S_{1a}이 턴-오프 되면 입력전류 는 S_{1ac}를 충전하고 C₁이 방전한다. 따라서, S_{1a}의 전압 V_{S1ac}는 영에서 E_d로 선형적으로 상승하고 S₁의 전압 V_{c1}은 E_d에서 영으로 선형적으로 감소한다. 또, 공진용 리액터 L에 저장되어 있던 에너지는 출력측으로 공진 전류를 전달하는 모드이다.

[MODE 4](t3-t4)

t=t3에서 S_{1ac}가 E_d가 되고, V_{c1}이 영이 될 때 C₁ 및 S_{1ac}의 충·방전이 끝나면 S_{1D1}이 턴-온 된다. S_{1D1}가 도통되는 동안에 주스위치 S₁을 턴-온 시키면 영전압 스위칭(ZVS)이 이루어진다. 이 모드도 역시 동작조건으로 td₂가 C₁ 및 S_{1ac}의 충·방전 시간 tc₂보다 길거나 같아야 한다. 한편, 공진용 리액터 L은 정방향으로 에너지를 축적하여 부하측에 공진 전류를 전달하는 모드이다.

[MODE 5](t4-t5)

t=t4에서 주 스위치 S₂가 도통이 끝나 턴-오프 되면, 공진용 커패시터 C₂를 충전하고 동시에 S_{2ac}를 방전한다. 이때, S₂의 전압 V_{c2}는 0에서 E_d로 선형적으로 상승하고, S_{2a}의 전압 V_{S2ac}는 반대로 E_d에서 0으로 감소한다. 또, L_{d1}, L_{d2}에 축적된 에너지가 C₂로 전송되며, S₂에는 정현파상의 전압 V_{s2}가 나타나며, 공진용 리액터 L에 저장된 에너지는 스위치 S₂를 통하여 출력 측으로 공진 전류가 흐른다.

[MODE 6](t5-t6)

t=t5에서 V_{c2}가 E_d로 되고 V_{S2ac}가 영이 될 때 C₂와 S_{2ac}

가 충·방전을 완료하고 스위치 S_{2a}의 역병렬 다이오드 S_{2aD}가 턴-온 된다. 그리고 S_{2aD}는 턴-오프 조건이 성립 할 때까지 통전 되며 통전 전류가 영이 되기 전에 보조스위치 S_{2a}를 턴-온 시키면 영전압 스위칭(ZVS)을 실현할 수가 있다. 따라서, S₂와 S_{2a}의 영전압 스위칭 조건은 td₃, td₄가 C₂와 S_{2ac}의 충·방전시간 tc₃, tc₄보다 길거나 같아야 함을 알 수 있다.

2.4 무차원화 파라미터

그림1에서 표시된 상태변수의 기호 및 기준방향으로 하여 회로를 해석 하였다. 동작모드 해석을 위하여 각 스위치는 데드타임 구간(td₁, td₂와 td₃, td₄)을 필요로 한다. 또, 다이오드의 동작은 공진 전압이 정 방향(+인 경우 변압기 2차측 다이오드는 D₃, D₅가 도통되며, 부 방향(-인 경우는 D₄, D₆가 턴-온 된다. 따라서, 동작모드 이전의 상태는 주스위치 S₁과 S₂가 모두 온 상태이므로 정전류용 직류 리액터(L_{d1}, L_{d2})에 각각의 전류원이 확보되어 있다고 가정하면, 제어회로의 동작은 스위치(S₁, S₂, S_{1a}, S_{2a}) 및 다이오드(D₁~D₆, S_{1aD}, S_{2aD})의 온·오프 상태, 커패시터(C₁, C₂)의 충·방전 상태에 따라 한 주기 동안 S₁ 영역 6개, S₂ 영역 6개(합계 12)의 동작모드로 분류되며, 회로의 동작모드해석은 모드 1 이전은 회로에서 주스위치(S₁, S₂)가 모두 온 상태이므로, 정전류용 직류 리액터(L_{d1}, L_{d2})에 각각의 전류원이 확보되어 있다고 가정하고, 두 스위치 중 하나가 오프 되면 동작모드가 시작된다.

각 동작모드에 따른 상태방정식을 구하여 표 1의 무차원화 파라미터에 적용함으로써 회로해석에 범용성을 주었다.

표 1 과 식 (1) 및 (2)를 이용하여 동작모드 1을 예로 구하면 아래와 같이 된다.

$$X'^T = AX^T + B^T$$

$$X' = \frac{d}{dt} [i_{d1}(t) \ i_{d2}(t) \ i_L(t) \ i_o(t) \ V_c(t) \ V_{c1}(t) \ V_{c2}(t) \ V_{co}(t) \ V_{cc1}(t) \ V_{cc2}(t)] \text{-----(1)}$$

$$X = [i_{d1}(t) \ i_{d2}(t) \ i_L(t) \ i_o(t) \ V_c(t) \ V_{c1}(t) \ V_{c2}(t) \ V_{co}(t) \ V_{cc1}(t) \ V_{cc2}(t)] \text{-----(2)}$$

[동작모드 1]

	-λ ₁ /a ₁	0	0	0	0	-2/a ₁	0	0	0	0
	0	-λ ₂ /a ₂	0	0	0	0	0	0	0	0
	0	0	0	0	-1	1	0	0	0	0
	0	0	0	0	1/a _o	0	0	-1/a _o	0	0
A=	0	0	1/4	-1/4	0	0	0	0	0	0
	1/8b ₁	0	-1/4b ₁	0	0	0	0	0	0	0
	0	0	0	0	0	0	0	0	0	0
	0	0	0	1/4b _o	0	0	0	-1/4λb _o	0	0
	-1/8b ₃	0	1/4b ₃	0	0	0	0	0	0	0
	0	0	0	0	0	0	0	0	0	0

$$B = [\ 2/a_1 \ 2/a_2 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ ic_1/4b_3 \ 0]$$

표 1 무차원화 파라미터
Table 1 Normalized Values

Circuit Parameters	Reference Values	Normalized Values
Voltage	$E_s = E_d$	$v^* = v/E_s$
Current	$I_s = E_s/Z_s$	$i^* = i/I_s$
Power	$P_s = E_s \times I_s$	$P^* = P/P_s$
Impedance	$Z_s = 2\sqrt{\frac{L}{C}}$	$\lambda = R/Z_s$ $\lambda_1 = \lambda_2 = R_{d1}/Z_s = R_{d2}/Z_s$
Inductance	$L_s = L$	$a_0 = L_o/L_s$ $a_1 = a_2 = L_{d1}/L_s$ $= L_{d2}/L_s$
Capacitance	$C_s = C$	$b_0 = C_o/C_s$ $\beta = b_1 = b_2 = C_1/C_s = C_2/C_s$ $\alpha = b_3 = b_4 = C_{C1}/C_s = C_{C2}/C_s$
Frequency	$f_r = 1/2\pi\sqrt{LC}$	$\mu = f_{sw}/f_r$
Time	$T_s = 1/f_{sw}$	$z = t/T_s$ $dz = dt/T_s$
Remarks	f_{sw} = Operating frequency of converter f_r = Resonant frequency of converter T_s = Operating period of converter	

3. 특성 평가

그림 4는 $\lambda = 1.32$, $\mu = 1.38$ 로 설정하고, 주파수제어변수 (μ)를 파라미터로 한 클램프 커패시터 비(α)의 변화에 대한 출력전압의 리플특성($V_o^* \text{Ripple}[\%]$)을 보여주고 있다.

여기서, α 비의 변화는 출력전압의 리플에 별로 영향을 주지 않지만, 주파수 제어변수(μ)를 변화시키면 유도성 영역으로 갈수록 리플이 증가함을 알 수 있다. 여기서, 출력전압의 리플(Ripple)을 정의 하는 식은 다음과 같다.

$$\text{Ripple} = (\text{교류 실효값} / \text{직류값}) = \frac{\sqrt{V_{rms}^2 - V_{dc}^2}}{V_{dc}} \times 100 [\%]$$

여기서, V_{dc} 는 출력전압이 정(+)의 값만 나타나므로 평균치를 구하면 되고, V_{rms} 를 구하는 과정은 다음과 같다.

$$V_{rms} = \sqrt{B(o)^2 + \frac{1}{2} \sum_{j=1}^M C(j)^2}$$

그림 5는 무차원화 부하저항 λ 와 클램프커패시터 제어비(α)의 변화에 대한 최대 출력전력특성($P_o^* \text{max}$)을 보여주고 있다. 그림에서 λ 가 증가 할수록 출력은 감소되지만, α 의 변화는 출력전력에 영향을 미치지 않음을 볼 수 있다.

그림 6은 무차원화 부하저항(λ)과 주파수제어 파라미터 (μ)에 대한 최대 출력전압특성($V_o^* \text{max}$)을 나타내고 있다. 특성 도에서 보는바와 같이, λ 를 증가 시키면 출력전압이 증가함을 알 수 있으며, 유도성 영역($\mu \geq 1.38$)에서는 출력전압이 크게 저하됨을 볼 수 있다.

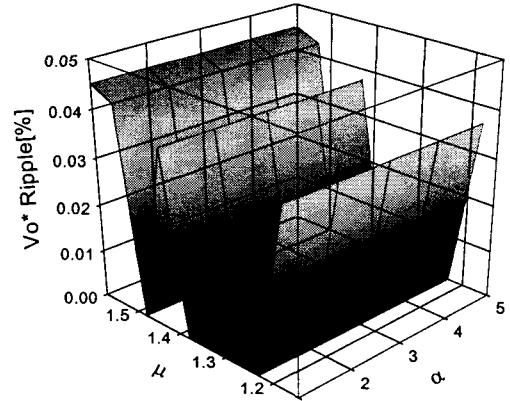


그림 4 출력전압의 리플특성
Fig. 4 Ripple characteristic of output voltage.

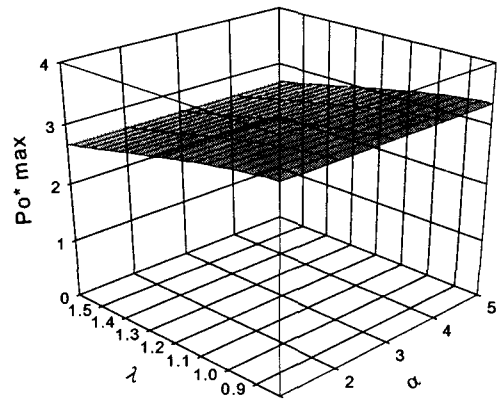


그림 5 출력전력의 특성
Fig. 5 Characteristic of output power.

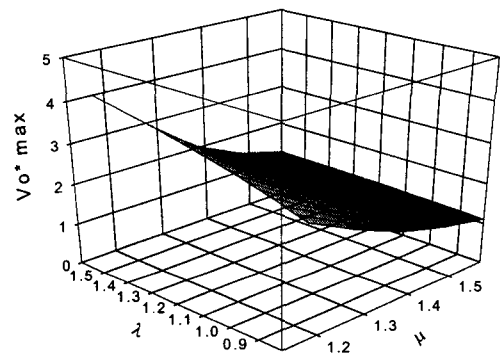


그림 6 출력전압의 특성
Fig. 6 Characteristic of output voltage.

그림 7은 무차원화 부하저항(λ)과 클램프 커패시터 제어비(α)의 변화에 대한 최대 출력 전압특성($V_o^* \text{max}$)을 보여 주고 있다. 그림에서 λ 가 증가하면 출력전압이 증가됨을 알 수 있지만, α 의 변화는 출력전압에 영향을 미치지 않으므로 출력전압이 안정화됨을 볼 수 있다.

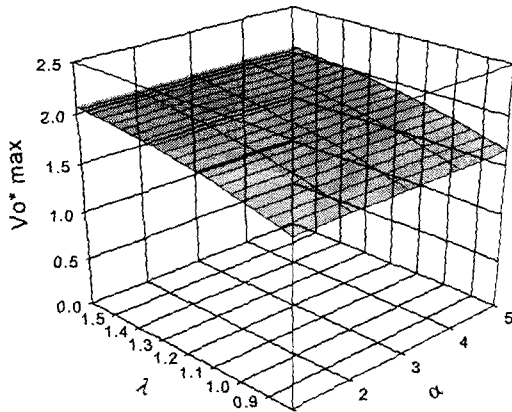


그림 7 출력전압의 특성
Fig. 7 Characteristic of output voltage

그림 8은 $\lambda = 1.32$, $\alpha = 1.0$ 일 때, 즉 용량성($\mu \leq 1.18$)의 경우, ic^* transient 및 Vc^* transient의 상태평면도를 보여주고 있다. 그림에서 매우 짐게 나타나 있는 부분은 기동초기에 다소 많은 전류가 흐르고 있음을 나타내며, 원 궤적이 저항성 및 유도성에 비해 직계 일그러지며, 부하전류가 거의 정현파에 가깝게 출력되므로 정상상태에 도달할 때까지 공진용 커패시터의 전압치가 안정된 기동특성을 나타내고 있으므로, 상태 평면도의 특성은 거의 원형에 가깝게 나타나고 있음을 볼 수 있다. 아울러, 유도성에서의 특성은 원 궤적도가 고조파 성분을 많이 포함한 왜곡된 파형으로 운전이 제한됨을 알 수 있었다.

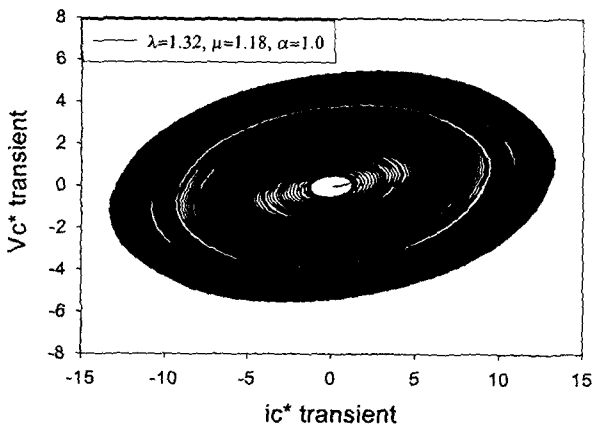


그림 8 공진커패시터 과도전류 Vs. 과도전압의 특성
Fig. 8 Characteristic of ic^* transient Vs. Vc^* transient.

4. 이론과 시뮬레이션 및 실험파형

표 2는 시뮬레이션과 실험에서 사용한 각 소자들에 대한 회로정수들을 나타내고 있으며, 이를 통한 각각의 특성들은 다음과 같다.

표 2 시뮬레이션 및 실험 회로 정수

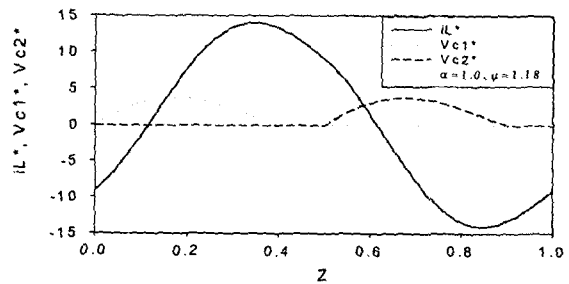
Table 2 Circuit parameters for simulation and experimental

Circuit Parameters	Rating	Circuit Parameter	Rating
E_d	50[V]	L	18[uH]
S_1, S_2 (simulation)	IRFP 250	Insulated Transformer	$N_p : N_s = 1:1$
스위칭 소자의 정격 experimental	MOSFET (2SK3131) : 500V, 50A	R_o	30[Ω]
S_{1a}, S_{2a}	2SK2837	C	200[nF]
L_{d1}, L_{d2}	334[uH]	L_o	1.0[mH]
R_{d1}, R_{d2}	0.05[Ω]	C_o	2000[uF]
C_{c1}, C_{c2}	200[nF]-10[uF]	f_r	84[kHz]
C_1, C_2	200[nF]	f_{sw}	116[kHz]

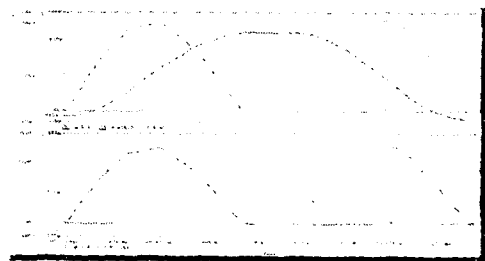
그림 9는 용량성($\mu = 1.18$, $\lambda = 1.32$, $\alpha = 1.0$)인 경우의 공진전류(iL^*)와 커패시터 C_1 및 C_2 의 전압($Vc1^*$, $Vc2^*$) 파형들을 보여주고 있다. 그림에서 (a)는 이론파형을, (b)는 범용 시뮬레이션 툴인 Pspice에 의한 시뮬레이션 파형과 (c)는 실측 파형이다. 그림에서 알 수 있듯이 파형의 경향이 일치하고 있음을 볼 수 있고, C_1, C_2 의 전압이 영전압인 상태에서 주스위치(S_1, S_2)를 온·오프 할 수 있으므로 영전압 스위칭(ZVS)이 가능한 동작영역이다.

그림 10은 그림1의 회로를 저항성($\mu = 1.38$, $\lambda = 1.32$, $\alpha = 1.0$)으로 운전 할 경우, 공진전류(iL^*)와 커패시터 C_1 및 C_2 의 전압($Vc1^*$, $Vc2^*$) 파형들을 보여주고 있다. (a)는 이론 파형을, (b)는 Pspice에 의한 시뮬레이션 파형과 (c)는 실측 파형으로 그 경향이 일치하고 있음을 볼 수 있다.

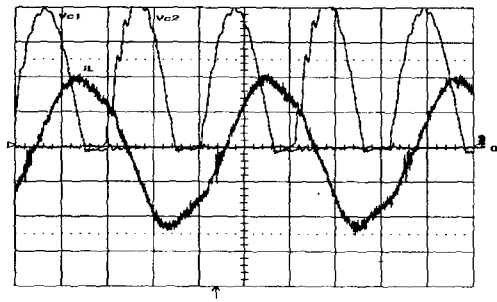
그림에서 알 수 있듯이, 이 구간 역시 스위치 양단에 병렬로 접속된 커패시터(C_1 및 C_2)의 양단전압이 영인 상태에서 스위치가 턴-온, 턴-오프 되므로 스위칭 손실이 없으며, 스위치 양단에 발생하는 전압이 정현파가 되므로 dv/dt 가 경감된다.



(a)



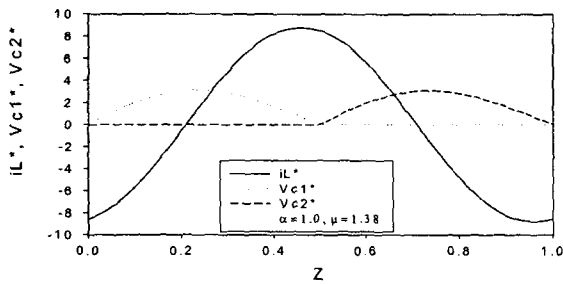
(b)



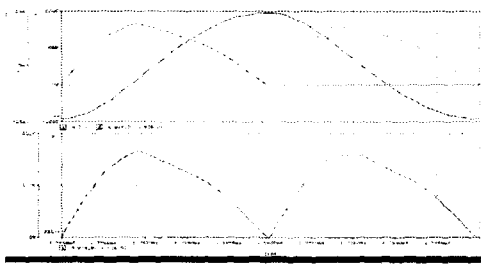
50[V/div] 10[A/div] 5[µs/div]
(c) 실측파형 [$\mu=1.18, f_{sw}=100\text{kHz}$]

그림 9 $\mu=1.18$ 일 때의 실측파형(용량성)

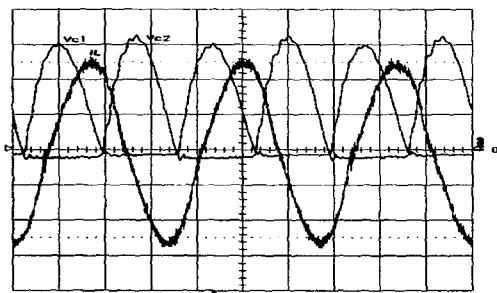
Fig 9 Experiment waveforms



(a)



(b)

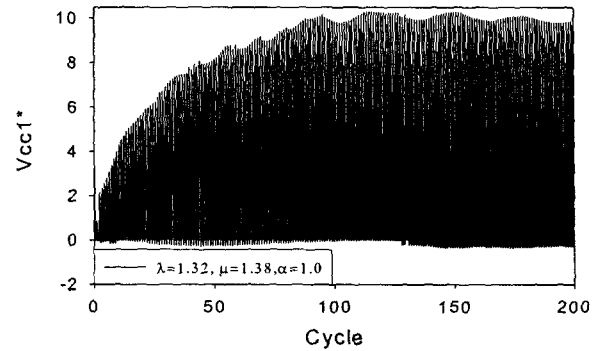


50[V/div] 5[A/div] 5[µs/div]
(c) 실측파형 [$\mu=1.38, f_{sw}=116\text{kHz}$]

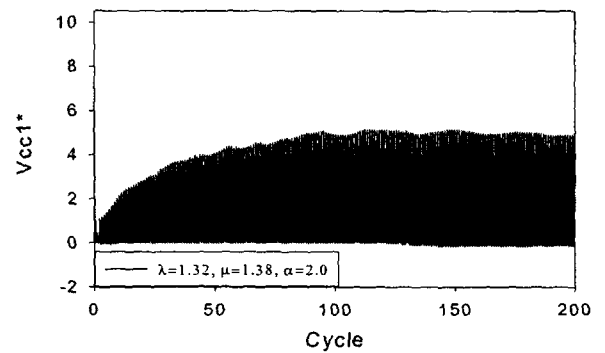
그림 10 $\mu=1.38$ 일 때의 실측파형(저항성)

Fig 10 Experiment waveforms

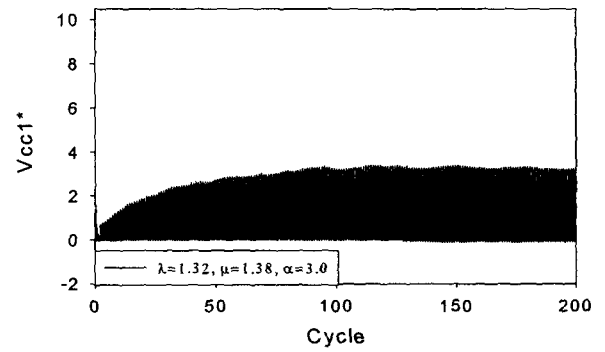
그림 11은 $\lambda=1.32, \mu=1.38$ 에다 고정시키고, 클램프 커패시터 제어비(α)를 1.0~4.0까지 변화시킨 경우 이론파형을 나타내고 있다. α 비를 크게 할수록 점점 더 스위치의 분담전압이 낮아져 스트레스가 점차 줄어들고 있음으로 전압이 클램프 됨을 볼 수 있다.



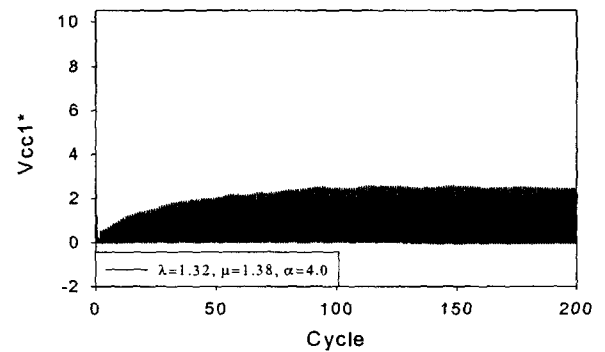
(a) $\alpha=1.0$



(b) $\alpha=2.0$



(c) $\alpha=3.0$



(d) $\alpha=4.0$

그림 11 α 비에 따른 클램프 특성

그림 11 Clamp characteristic of α Ratio

그림 12는 클램프 커패시터 제어비(α)에 따른 주 스위치 S_1 및 S_2 에 나타나는 전압 피크값의 변화를 보여주고 있다.

(a)는 α 비를 1.0 즉, $C_{c1}=C_{c2}=C_1=C_2=200[nF]$ 으로 두고 Pspice 시뮬레이션 한 결과를 나타내며, 기존의 클램프보조 회로를 추가하지 않았을 경우로 전원전압의 50V에 대하여 전압의 피크치가 262[V]를 나타내고 있다.

그림 (b)은 $\alpha=5.0[C_1=C_2=200[nF], C_{c1}=C_{c2}=1,000[nF]]$ 으로 변환 하였을 때는 전압 피크치가 229[V]로 저하되었음을 확인할 수 있다.

그림 (c)은 $C_{c1}=C_{c2}=3,000[nF]$ 으로 하였을 때는 피크치가 180[V]를 얻었으며, 그림(d)은 클램프 커패시터(C_{c1}, C_{c2})가 5,000[nF]일 때 150[V]로 나타나고 있음을 볼 수 있다. 그림 (e)은 10[uF]을 적용하였을 때 106[V]로 전압피크치가 상당히 감소되었다.

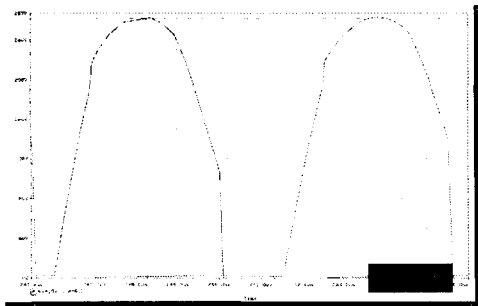


그림 (a) [$C_{c1}=C_{c2}=200nF$ 적용]

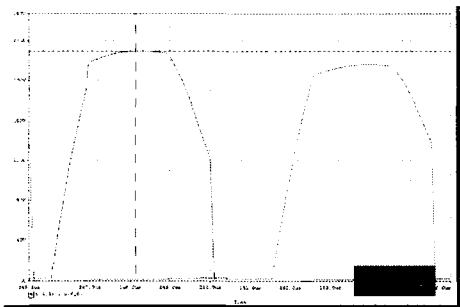


그림 (b) [$C_{c1}=C_{c2}=1,000nF$ 적용]

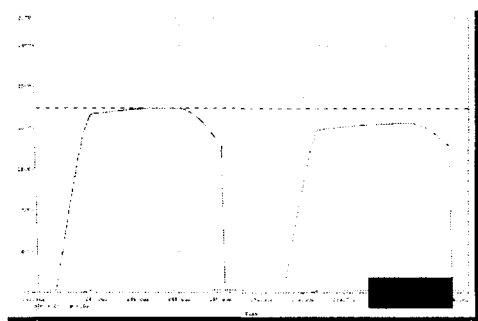


그림 (c) [$C_{c1}=C_{c2}=3,000nF$ 적용]

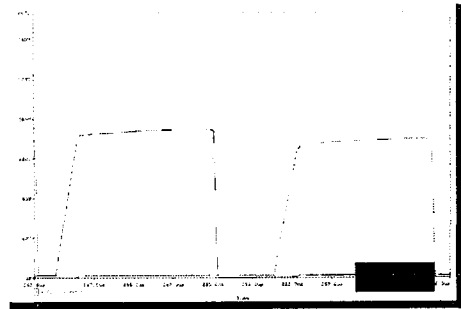


그림 (d) [$C_{c1}=C_{c2}=5,000nF$ 적용]

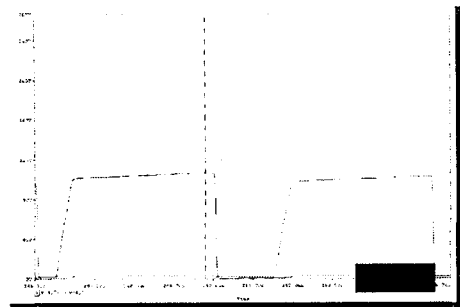


그림 (e) [$C_{c1}=C_{c2}=10uF$ 적용]

그림 12 α 비에 따른 시뮬레이션 특성
그림 12 Simulation characteristic of α Ratios

4. 결 론

본 연구는 종래의 전류형 고주파 공진 인버터 회로를 기초로 하여, 회로의 모든 스위칭 소자에 나타나는 전압을 일정전압 이하로 클램프 시키면서 영전압 스위칭도 가능한 능동 클램프형 DC-DC 컨버터회로를 제안 하였다. 제안한 DC-DC 컨버터회로의 특성평가는 무차원화 파라미터를 도입하여 회로해석에 범용성을 제공 하였으며, 회로해석의 정당성을 뒷받침하기 위하여 MOSFET를 스위칭 소자로 사용하여 실험을 통해 이론값과 비교 검토하였다. 특성평가 및 실험을 통하여 얻어진 결과는 다음과 같다.

- i) 연구대상회로의 안전 동작 영역은 저항성($\mu \leq 1.38$)으로 됨을 알 수 있었다.
 - ii) $\lambda = 1.32, \mu = 1.38$ 에다 고정시키고, α 비를 1.0~4.0까지 변화시켰을 때, α 비를 크게 할수록 스위치 전압의 피크치가 줄어들고 있음을 확인하였다.
 - iii) 클램프커패시터 $\alpha=5.0$ 으로 변화시켰을 때 230[V]로 피크 전압이 저하되었음을 볼 수 있다.
 $\alpha=15.0$ 일 때는180[V], $\alpha=25.0$ 일 때는 150[V]로 전압의 피크치가 저감 되었다. 더욱이, 클램프커패시터를 10 [uF]로 적용 시 106[V]를 얻을 수 있었다.
- 따라서, 특성평가와 실험 및 시뮬레이션등을 통하여 기존의 전류공급 푸쉬풀형 고주파공진 DC-DC 컨버터에 능동

클램프회로를 부가하면, 스위치 양단에 전원전압 수배에 달하는 정현파상의 전압스트레스를 경감할 수 있음을 확인 할 수 있었다.

참 고 문 헌

- [1] 김동희, 원재선 : Wax-Sealing용 전류형 고주파 공진 인버터의 특성해석에 관한 연구. 대한전기학회 논문지 제 50B권 11호. pp 568-573. 11. 2001.
- [2] Adding Active clamping and Soft switching to boost-flyback single stage isolated Power-Fact corrected power supplies." IEEE Trans on Power Electronics, Vol. 12. No6, November 1997. pp. 1017-1027.
- [3] Yasunori Hakoda, Tamotsu Ninomiya, Masahito Shoyama, Takayoshi Hashimoto: Effect of Clamp Capacitor on the Stability of Active-Clamp DC-DC Converters." IEEE Trans on Power Electronics, Vol. 12. No6, November 1998. pp. 355-361.
- [4] Utilization of an active-clamp circuit to achieve soft switching in flyback converters: Watson, R.; Lee, F.C.; Hua, G.C.; Power Electronics, IEEE Transactions on, Volume: 11 Issue: 1, Jan. 1996.
- [5] A soft-switched, full-bridge boost converter employing an active-clamp circuit: Watson, R.; Lee, F.C.; Power Electronics, Specialists Conference, 1996. PESC '96 Record., 27th Annual IEEE, Volume: 2, 23-27, 1948-1954 June 1996.
- [6] Minimum-voltage active-clamping dc-dc converters: Gang Chen; Dehong Xu; Bo Feng; Yousheng Wang; Power Electronics, Specialists Conference, 2002. PESC '02. 2002 IEEE 33rd Annual, Volume: 2, pp. 23-27, pp. 403-408 June 2002.
- [7] Design consideration of the active-clamp forward converter with current mode control during large-signal transient: Li, Q.M.; Lee, F.C.; Power Electronics, IEEE Transactions on, Volume: 18, pp.958-965 Issue: 4, July 2003.

저 자 소 개



오 경 섭 (吳 慶 燮)

1962년 1월 20일생. 1990년 경일대 공대 전기공학과 졸업. 1991년~2002년 8월 한국 전력공사 근무. 1999년 영남대 공대 전기공학과 졸업(석사). 2004년 8월 영남대 공대 전기공학과 박사예정. 2000년 3월~현재 영남대 공업기술 연구소 연구원. 2000년 3월~현재 경일대 공대 제어계측공학과 초빙교수.
 Tel : 053) 810-2488, 011-811-1889,
 Fax : 053) 813-8230
 E-mail : oks1200@hanmail.net



남 승 식 (南 承 植)

1964년 11월 20일생. 1990년 경일대 공대 전기공학과 졸업. 1992년 영남대 공대 전기공학과 졸업(석사). 1992년 2월~1994년 6월 (주) 포스콘 근무. 1997년 8월 영남대 공대 전기공학과 졸업(박사). 현재 구미 1대학 전기과 겸임교수 및 영남대 공업기술연구소 연구원 역임.
 Tel : 053) 810-2488, 011-819-8427,
 Fax : 053) 813-8230
 E-mail : ss-nam@hanmail.net



김 동 희 (金 東 熙)

1950년 11월 20일생. 1973년 영남대 공대 전기공학과 졸업. 1975년 영남대 공대 전기공학과 졸업(석사). 1987년 일본 Kobe 대학 졸업(박사). 1987년~1989년 한국전기연구소 전력전자 연구부장. 1999년 5월~2000년 4월 대한전기학회 전력전자 연구회 간사장 역임. 현재 영남대 공대 전자·정보 공학부 교수.
 Tel : 053) 810-2488, Fax : 053) 813-8230
 E-mail : dohkim@ynucc.yeungnam.ac.kr