

# PHEMT를 이용한 광대역 12 GHz 능동 주파수 체배기 설계

## Design of Broadband 12 GHz Active Frequency Doubler using PHEMT

전종환 · 강성민 · 최재홍 · 구경현

Jong-Hwan Jeon · Sung-Min Kang · Jae-Hong Choi · Kyung-Heon Koo

### 요 약

본 논문은 6 GHz의 주파수를 2배배 하여 12 GHz의 신호원을 얻는 광대역 능동 주파수 2배배기를 PHEMT를 사용하여 제작하였다. 설계된 주파수 체배기는 핀치오프 영역의 바이어스점을 가지며, 동작주파수 영역에서 무조건 안정인 특성을 갖도록 하기 위하여 입력매칭단과 바이어스 라인 사이에 직렬 RC 회로를 제안하였다. 측정 결과 0 dBm의 입력전력에 대하여 12 GHz, 1.7 dBm의 2차 고조파 출력을 얻었고, 6 GHz에서 -27.5 dBc의 기본 주파수 억압과 -18 dBc의 3차 고조파 억압특성을 보였으며, 1.8 GHz의 3 dB 대역폭을 나타내었다.

### Abstract

In this paper, active frequency doubler with broadband characteristics from 6 GHz to 12 GHz was designed and fabricated using PHEMT. The designed frequency multiplier has a bias point near pinch-off and a proposed series RC circuit between bias line and input matching network for the improvement of stability. With 0 dBm input power, second harmonic of 1.7 dBm at 12 GHz, -27.5 dBc suppression of 6 GHz fundamental, -18 dBc suppression of 18 GHz 3rd harmonic, and the 3 dB output bandwidth of 1.8 GHz have been measured.

Key words : Frequency Multiplier, Frequency Doubler, Class B Multiplier, Broadband, Unconditional Stability

## I. 서 론

정보량의 증가에 따라 주파수 자원이 포화되어 통신 주파수 대역의 상승을 통해 통신에 필요한 대역폭을 확보하고 있다. 특히 X-band 대역은 위성통신, 위성방송, Doppler 레이다를 이용한 차량감지와 기상관측시스템 등의 여러 마이크로파 통신 시스템이 존재하고 새로운 응용 시스템이 나타나고 있다. 마이크로파 통신 시스템은 높은 안정성과 저 잡음특성을 가지는 신호원을 요구하지만 주파수가 높아질수록 이러한 신호원을 제작하기 어렵다. 따라서, 높은 주파수에 비해 안정성과 저 잡음 특성이 양호한 낮은 주파수를 체배하여 마이크로파 통신시스템의

신호원을 확보하는 기법이 널리 사용되고 있다.

본 논문에서는 주파수 체배기의 기본 이론을 검토하고 PHEMT를 사용하여 높은 안정도와 광대역 특성을 가지는 X-band 대역의 능동 주파수 2 배배기를 설계 제작하였고 특성을 살펴보았다.

## II. 주파수 체배기 이론

주파수 체배기법은 사용되는 소자에 따라 다이오드 주파수 체배기와 능동 주파수 체배기로 나눌 수 있다. 다이오드 주파수 체배기 중에는 바랙터와 Step recovery 다이오드(SRD)를 이용한 리액티브(reactive) 체배기가 있다. 리액티브 체배기는 일반적으로 높은

「본 연구는 동국대학교 ERC 센터인 밀리미터파 신기술 연구센터의 지원에 의하여 수행되었음.」

인천대학교 전자공학과(Dept. of Electronics Engineering, University of Incheon)

· 논문 번호 : 20040310-029

· 수정완료일자 : 2004년 5월 25일

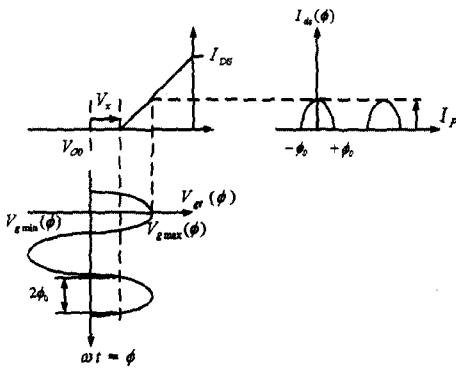


그림 1. 바이어스 전압에 따른 전도각의 정의  
Fig. 1. Definition of conduction angle<sup>[2]</sup>.

효율과 저잡음 특성을 갖지만 동작 대역폭이 좁은 단점이 있다. 이에 반하여 Schottky barrier 다이오드를 이용한 저항성(resistive) 다이오드 체배기는 주파수 대역폭은 넓으나 효율이 떨어진다. FET와 BJT를 이용한 능동 주파수 체배기는 다이오드 주파수 체배기보다 설계가 어려운 단점이 있지만 설계에 따라 넓은 동작 대역폭과 변환이득을 가질 수 있다<sup>[1]</sup>.

주파수 체배기는 소자의 비선형성에 의해 발생하는 고조파 성분을 이용한다. 능동 주파수 체배기는 FET나 BJT에서 기본주파수에 의해 발생하는 2차 또는 3차 고조파 성분을 이용하여 주파수 체배를 한다.

트랜지스터의 입출력 바이어스점 선정에 의한 전도각(conduction angle)의 변화에 따라 기본파와 고조파 주파수의 출력 전류( $I_{dn}$ )는 변화한다. 이러한 전도각은 바이어스점의 선정에 의해 제어될 수 있으며 그림 1은 바이어스 전압에 따른 전도각의 정의를 나타내고 있다. 체배기의 입력 전압  $V_g$ 가 최소값인  $V_{gmin}$ 과 최대값인  $V_{gmax}$ 를 가지고 FET 게이트단의 DC 바이어스인  $V_{G0}$ 를 중심으로 변화하고 있다. 출력 전류인  $I_{dn}$ 은 핀치오프 전압( $V_p$ )을 기준으로 입력전압에 의해 전도각을 가지고 출력된다. 여기서 전도각은 식 (1)과 같이 나타낼 수 있다<sup>[2],[3]</sup>.

$$\cos(\phi) = \frac{V_x}{V_g} = \frac{V_p - V_{G0}}{V_g} = \frac{2V_p - (V_{gmax} + V_{gmin})}{V_{gmax} - V_{gmin}} \quad (1)$$

FET의 입출력 전압, 전류의 전달특성이 선형적이라고 가정하면, 바이어스 전압과 입출력 파형의 전도각에 의해 유도되는 정규화된 하모닉 전류 특성은

식 (2)와 (3)에 의해 표시되며, 그림 2와 같이 크기의 변화를 나타낼 수 있다<sup>[2]</sup>.

$$I_{d1} = \frac{I_{DSS}(1 - V_{gs}/V_p)}{\pi} \frac{\phi - \cos(\phi)\sin(\phi)}{(1 - \cos(\phi))} \quad (2)$$

$$I_{dn} = \frac{2I_{DSS}(1 - V_{gs}/V_p)}{\pi} \frac{\sin(n\phi)\cos(\phi) - n\sin(\phi)\cos(n\phi)}{n(n^2 - 1)(1 - \cos(n\phi))}, \quad n \geq 2 \quad (3)$$

그림 2에서 2차 고조파의 전류비가 최대가 되는 전도각은 120°이고 3차 고조파의 전류비가 최대가 되는 전도각은 80°가 됨을 알 수 있다.

주파수 체배기는 최적의 고조파 출력을 얻기 위하여 핀치오프 바이어스, Idss 바이어스, Class A 등의 크게 세 가지 바이어스가 존재한다. 그 중 핀치오프바이어스는 class B 체배기로서 주파수 2체배기에 많이 사용된다. 입력 전압파형에서 핀치오프 전압( $V_p$ ) 이상의 파형이 출력 전류에 전달되며, 결과적으로 입력 전압 파형에 대하여 출력 전류 파형이 비대칭적으로 왜곡되기 때문에 짝수차 고조파(even harmonic)의 발생이 가능하다.

주파수 2체배기의 기본구조는 입력단에 발생한 2차 고조파 신호가 체배기의 입력의 신호원 방향으로 나가는 것을 막기 위해 2차 고조파 주파수( $2f_0$ )에서  $\lambda/4$ 의 전기적 길이를 갖는 개방 스테르브를 연결하고, 입력신호( $f_0$ )의 반사를 최소화하기 위한 입력정합 회로를 구성한다. 출력단은 기본주파수와 3차 고조파 신호를 억압하기 위해 기본주파수( $f_0$ )에 대하여  $\lambda/4$ 의 전기적 길이를 갖는 개방 스테르브를 연결하고 2차 고조파( $2f_0$ )에 대해 출력 정합회로를 구성한다.

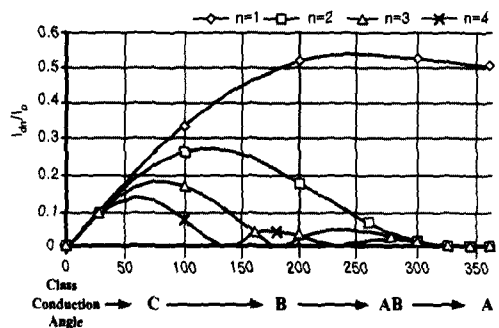


그림 2. 전도각에 의해 변화하는 정규화된 고조파 전류  
Fig. 2. Normalized harmonic current as the function of conduction angle<sup>[2]</sup>.

### Ⅲ. 주파수 체배기 설계

바이어스 공급, 입출력 임피던스 정합을 고려하여 그림 3의 회로 구성을 갖도록 주파수 체배기를 설계하였고, 설계된 주파수 체배기는 B급 바이어스로 동작점을 결정하여 전도각이 180°가 되게 하였다. 그림 2에서 보듯이, 이 경우에는 짝수차 고조파 전류가 우세하고 3차 고조파 전류가 최소가 되는 주파수 2체배기 특성을 갖는다.

설계된 주파수 체배기의 회로를 살펴보면 Cb1, Cb3은 DC 차단 커패시터의 역할을 하고, TL1과 EL2는 입력신호의 반사가 최소가 되도록 설계된 입력정합회로이다. TL5와 TL6는 입력 신호를 차단하고 2 $\omega$  신호를 통과시키는 역할을 하며, TL7과 TL8은 2체배된 주파수가 최대가 되게 설계된 출력정합회로가 된다. TL3, TL4, TL9, TL10은 입력과 출력 바이어스 공급선으로 기본주파수와 2차 고조파에 대한 바이어스 초크 역할을 하도록 하였다.

본 논문에서는 입력매칭을 개선하기 위한 직렬 RC 회로를 결합한 주파수 체배기를 그림 3과 같이 제안하였다. 제안된 주파수 체배기는 입력단의 바이어스 초크와 입력정합회로 사이에 Rb1과 Cb2를 연결하여 구성하였다. RC 회로를 결합한 형태의 주파수 체배기의 장점은 핀치오프 바이어스에 의한 입력정합특성을 개선하여 광대역 특성을 확보할 수 있고, 넓은 대역에서 변환이득을 가지며 바이어스 변화에도 주파수 체배기가 무조건 안정인 조건을 만족할 수 있는 것으로, 이런 조건을 만족하도록 시뮬레

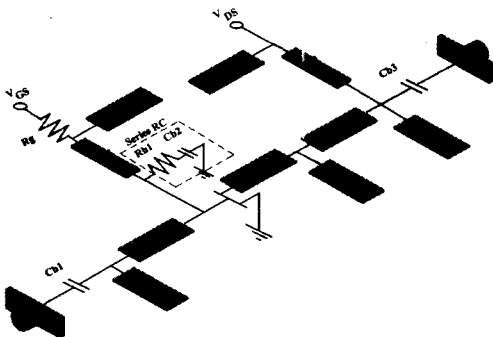


그림 3. 설계된 주파수 2체배기의 블록다이아그램  
Fig. 3. Block diagram of the designed frequency doubler.

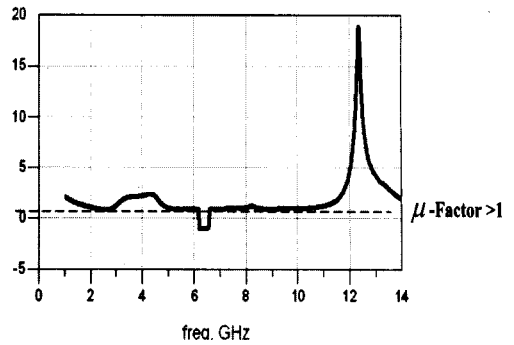


그림 4. RC 회로 없이 설계된 기존 주파수 체배기의  $\mu$  값의 변화(class B)  
Fig. 4.  $\mu$ -factor of the traditional frequency multiplier without RC circuit(class B).

이션을 통하여 56 ohm과 0.5 pF의 소자값을 결정하였다.

RC 회로가 없이 설계된 주파수 체배기와 새롭게 직렬 RC 회로를 결합한 주파수 체배기는  $\mu$ -factor를 이용해 주파수 체배기의 안정도를 확인할 수 있으며, 식 (4)에서  $\mu$ -factor가 1보다 크다면 무조건 안정인 조건을 만족한다.

$$\mu = \frac{1 - |S_{11}|^2}{|S_{22} - \Delta S_{11}| + |S_{21} S_{11}|} \quad (4)$$

그림 4는 기존의 설계방법에 의한 주파수 2체배기의 안정도를 시뮬레이션한 결과를 나타내고 있는데 6 GHz 이상의 주파수에서 일정구간  $\mu$ -factor가

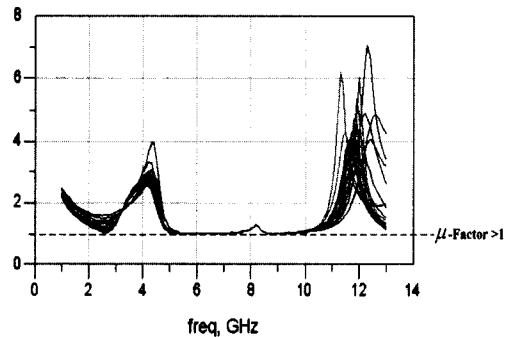


그림 5. RC 회로가 추가된 주파수 체배기의 바이어스 변화에 따른  $\mu$  값의 변화(-3 V  $\leq V_{gs} \leq$  0 V, 0 V  $\leq V_{ds} \leq$  3 V)  
Fig. 5.  $\mu$ -factor of the proposed frequency multiplier with RC circuit for bias sweep(-3 V  $\leq V_{gs} \leq$  0 V, 0 V  $\leq V_{ds} \leq$  3 V).

1 이하로 잠재적인 불안정 특성을 나타내고 있다. 이는 기본주파수 차단을 위한 출력단의 반사기 회로에 기인한 것이다. 반면 그림 5에서는 RC 회로가 결합된 제안된 주파수 체배기는 사용된 능동소자의 최대 허용 바이어스 변화조건( $-3 V \leq V_{gs} \leq 0 V$ ,  $0 V \leq V_{ds} \leq 3 V$ ) 전대역에서  $\mu$ -factor가 1 이상으로 무조건 안정임을 나타내고 있다.

기존 설계방법에 의한 주파수 2체배기와 RC 회로가 결합된 제안된 주파수 2체배기의 입력주파수 변화에 따른 출력 스펙트럼(dBm) 및 입력 반사특성(dB)을 그림 6과 그림 7에 제시하였다. 시뮬레이션 결과를 살펴보면 기존 설계방법에 의한 주파수 체배기는 0 dBm 입력에 대하여 최대 4 dBm의 2차 고조파 출력특성을 나타내었고, 3 dB의 변환이득을 가지는 주파수 대역폭은 입력주파수 변화가 약 300 MHz, 2차 고조파 출력에서는 600 MHz이다. 반면 RC 회로가 결합된 주파수 체배기의 고조파 특성은 약 3 dBm의 2차 고조파 출력 특성을 나타내었고, 0 dBm의 입력 전력에 대하여 3 dB의 변환이득을 가지는 주파수 대역폭은 입력 주파수에서 변화에서 약 1 GHz, 2차 고조파 출력에서는 2 GHz의 대역 특성을 가지고 있다. RC 회로가 결합된 주파수 체배기가 변환이득의 큰 손실 없이 넓은 대역폭과 동작 주파수 대역에서의 무조건 안정 특성을 보여 광대역 특성을 갖는 주파수 체배기 설계에 유용함을 알 수 있었다.

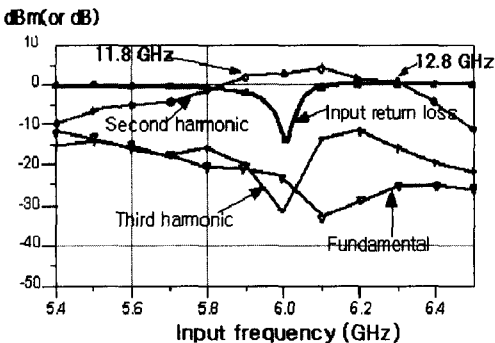


그림 6. RC 회로 없이 설계된 체배기의 입력 주파수 변화에 따른 출력스펙트럼(dBm)과 입력반사특성(dB)

Fig. 6. Simulated output spectrum(dBm) and input return loss(dB) with input frequency sweep for the conventional multiplier without RC circuit.

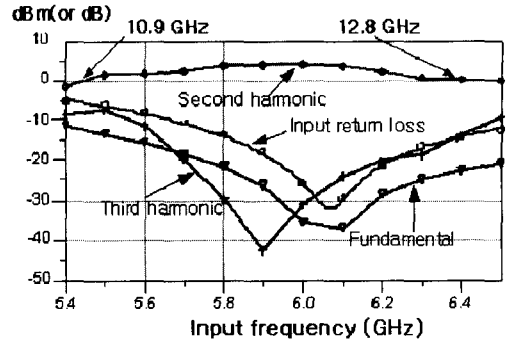


그림 7. RC 회로가 추가된 제안한 체배기의 입력 주파수 변화에 따른 출력스펙트럼(dBm)과 입력반사특성(dB)

Fig. 7. Simulated output spectrum(dBm) and input return loss(dB) with input frequency sweep for proposed multiplier with RC circuit.

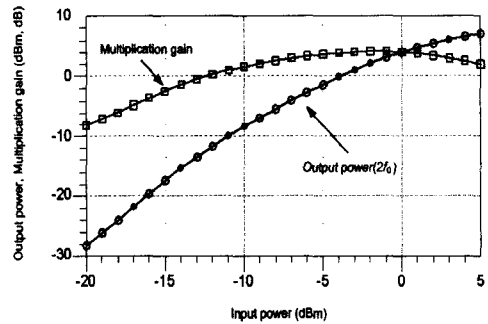


그림 8. 제안한 체배기의 입력전력에 따른 출력전력의 변화 결과(6 GHz)

Fig. 8. Simulated output with input for the proposed multiplier(6 GHz input signal).

직렬 RC 회로를 삽입한 제안된 주파수 체배기에 6 GHz의 입력을 인가한 경우의 2차 고조파 출력전력(2f)과 변환이득의 변화를 시뮬레이션하여 그림 8에 제시하였다. 입력전력이 -20 dBm에서 -10 dBm까지 10 dB의 전력 변화에 대하여 2차 고조파 출력전력은 20 dB의 변화를 보였고, 입력전력이 -10 dBm 이상인 경우는 입력전력의 변화에 대하여 2차 고조파 출력전력의 변화는 점차 감소하여, 0 dBm 근방의 입력전력에서 최대 크기의 변환이득 특성을 나타내고 있음을 알 수 있다.

#### IV. 제작 및 측정



그림 9. 제작된 12 GHz 주파수 2 배배기  
Fig. 9. Designed 12 GHz frequency doubler.

본 논문에서 배배기는 유전율 2.6, 두께가 0.4 mm,  $\tan \delta$  0.0022를 갖는 테프론 기판을 이용하여 제작하였다. 제작된 주파수 배배기의 크기는 32(mm)×32 (mm)이며, 그림 9는 제작된 주파수 배배기를 보여주고 있다. 사용된 FET는 Agilent사의 저잡음 특성을 가지는 ATF-36077 PHEMT로,  $P_1$  dB 출력은 5 dBm이다.

제안한 RC 회로는 시뮬레이션을 통해 소자치를 정하였고, 제작과정에서 튜닝을 통해 최적의 값으로 변환하였다. 입력단의 RC 회로를 이용하여 주파수 배배기가 광대역 특성을 갖도록 하였고, 능동소자의 최대 허용 바이어스의 변화에도 무조건 안정인 특성을 갖도록 하였다.

측정된 주파수 배배기의 고조파 출력 특성을 그림 10에 나타내었다. 0 dBm 입력시 12 GHz에서 -1.1 dBm을 보였고, 12 GHz 출력에 대하여 -27.5 dBc의 기본주파수 억압과 -18 dBc의 3차 고조파 억압을

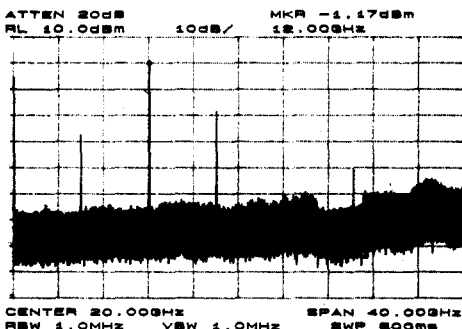


그림 10. 측정된 주파수 2배배기의 출력스펙트럼  
Fig. 10. Measured output spectrum of the frequency doubler.

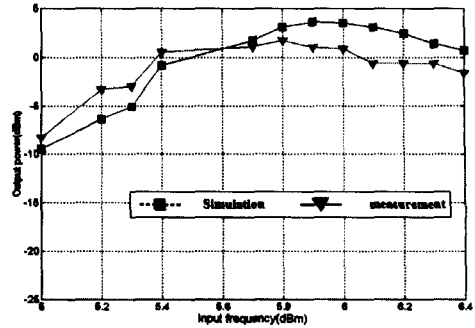


그림 11. 입력 주파수에 따른 출력 전력(0 dBm 입력)  
Fig. 11. Output power( $2f_0$ ) with input frequency sweep (0 dBm input power).

보였다. 출력단의 커넥터 및 DC 차단을 위한 바이어스 티의 손실이 2.8 dB임을 고려하면 제작된 주파수 배배기의 측정치와 시뮬레이션 값은 유사한 특성을 나타내었으며, 손실이 보상된 2배배된 주파수의 출력은 약 1.7 dBm이다.

입력 주파수를 5.0 GHz에서 6.4 GHz까지 변화시키며 2차 고조파의 출력전력 특성을 측정하였다. 5.4 GHz에서 6.3 GHz까지 3 dB 이내의 평탄한 출력을 나타내어 시뮬레이션 결과와 유사한 동작대역폭을 가지고 있음을 알 수 있으며, 전체 주파수 대역에서 2차 고조파의 출력전력이 시뮬레이션 결과와 3 dB 이내의 차이가 있음을 알 수 있다. 이러한 차이는 하모닉 밸런스 해석을 위해 사용된 능동소자의 비선형 모델의 오차에 기인한 것으로 판단되며, 사용소자가 B급의 핀치오프 영역에서 동작한 것을 고려할 때 비교적 예측 시뮬레이션이 정확하다고 사료된다.

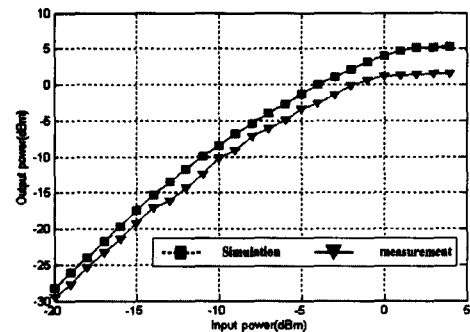


그림 12. 입력 전력 변화에 따른 출력 전력의 변화  
Fig. 12. Output power( $2f_0$ ) with input power.

표 1. 기존 발표된 주파수 체배기와 비교  
Table 1. Comparison of the designed frequency multiplier with some published data.

항목	A <sup>[7]</sup>	B <sup>[8]</sup>	본논문	단위
동작 주파수	4,620 ~4,860	8030 ~8,540	10,800 ~12,600	MHz
3 dB 대역폭	240	580	1800	MHz
변환 이득	0.5	2.8	1.7	dB
형태	주파수 2체배기	주파수 3체배기	주파수 2체배기	

그림 12에 6 GHz의 입력 전력을 -20 dBm에서 4 dBm까지 변화시켜 2차 고조파 출력의 변화를 측정 한 결과를 제시하였다. 체배기 이론 및 시뮬레이션 에서 예측한바와 같이, -20 dBm에서 -10 dBm까지는 입력전력에 대하여 출력전력은 제곱의 변화를 나타내고 있음을 확인할 수 있었다. 또한 1,800 MHz의 넓은 대역에서 비교적 높은 변환이득 특성을 나타냄을 표 1의 기존 논문데이터와 비교하여 알 수 있다.

표 1은 국내에 발표된 하이브리드 형태의 주파수 체배기와 본 논문에서 제작한 주파수 체배기의 특성을 비교한 표이다. 본 논문의 결과가 넓은 주파수 대역과 비교적 양호한 변환이득 특성을 갖고 있음을 알 수 있다.

### V. 결 론

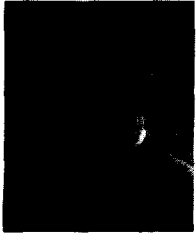
본 논문에서는 높은 안정도와 저잡음 특성을 갖는 X-band 신호원을 얻기 위해 주파수 체배기의 기본 이론과 각 고조파에 대한 최적의 전도각을 고찰 하였다. 그리고 주파수 체배기의 안정도와 핀치오프 바이어스에 의한 입력정합 특성을 개선하기 위한 직렬 RC 회로를 제안하여 바이어스 변화에 의한 안정도 변화를 확인하여 전 대역에서 무조건 안정한 특

성을 갖는 광대역 주파수 2체배기를 설계하였다. 제작된 주파수 체배기는 기존에 발표된 하이브리드 형태의 주파수 체배기에 비해 변환이득의 손실 없이 대역폭 면에서 우수한 특성을 보였다. 추후 본 연구의 결과는 주파수 3체배기와 4체배기에 적용할 수 있을 것이며, DC 바이어스 변화를 이용해 2차 및 3차 고조파 출력을 조절하여 원하는 주파수의 출력을 얻는 가변 주파수 체배기 연구에도 적용 가능하리라 판단된다.

### 참 고 문 헌

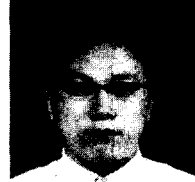
- [1] Stephen A. Maas, *Nonlinear Microwave and RF Circuits, Second Edition*, Artech House, 2003.
- [2] Edmar Camargo, *Design of FET Frequency Multipliers and Harmonic Oscillators*, Artech House, 1998.
- [3] Steve C. Cripps, *RF Power Amplifiers for Wireless Communications*, Artech House, 1999.
- [4] P. Colantonio, F. Gianini, G. Leuzzi and E. Limiti, "On the optimum design of microwave active frequency doubler", *IEEE MTT-S Int. Microwave Symp. Dig.*, vol. 3, pp. 1423-1426, 1995.
- [5] Almudena Suarez, Raymond Quere, *Stability Analysis of Nonlinear Microwave Circuits*, Artech House, 2003.
- [6] C. Rauscher, "High-frequency doubler operation of GaAs field-effect transistors", *IEEE Trans. Microwave Theory and Tech.*, vol. 31, pp. 462-473, 1983.
- [7] 정미경, 홍성용, "PHEMT를 이용한 Frequency doubler 설계 및 제작", *춘계 마이크로파 및 전파 학술대회 논문집*, 24(1), pp. 63-66, 2001년 5월.
- [8] 정미경, 홍성용, "8 GHz 대역 극부발전기용 주파수 3체배기 설계 및 제작", *한국전자과학회 논문지*, 13(4), pp. 379-385, 2002년 4월.

전 중 환



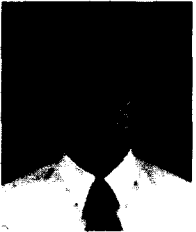
2002년 2월: 인천대학교 전자공학과 (공학사)  
2004년 2월: 인천대학교 전자공학과 (공학석사)  
2004년 5월~현재: 한국전자공업 정보통신 사업본부  
[주 관심분야] 주파수채배기 설계, 무선랜용 증폭기 설계, 마이크로파회로 설계

최 재 흥



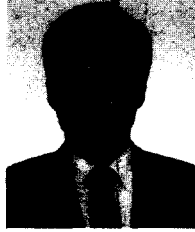
2004년 2월: 인천대학교 전자공학과 (공학사)  
2004년 3월~현재: 인천대학교 전자공학과 석사과정  
[주 관심분야] 마이크로파회로 설계, 전력증폭기 설계 및 선형화 기법

강 성 민



1999년 2월: 인천대학교 전자공학과 (공학사)  
2001년 2월: 인천대학교 전자공학과 (공학석사)  
2001년 3월~현재: 인천대학교 전자공학과 박사과정  
[주 관심분야] 마이크로파 송수신 모듈 설계, PBG 구조해석

구 경 현



1981년 2월: 서울대학교 전자공학과 (공학사)  
1983년 2월: 서울대학교 전자공학과 (공학석사)  
1991년 2월: 서울대학교 전자공학과 (공학박사)  
1999년~2000년: UC San Diego 방문학자  
2000년~2002년: 대한전자공학회 마이크로파 및 전파연구회 위원장  
1987년~현재: 인천대학교 전자공학과 교수  
2004년~현재: 한국전자파학회 평의원, 이사  
[주 관심분야] 마이크로파 회로 및 모듈 설계, 전력증폭기 선형화, 레이더 전파신호처리