

박막 p⁺-n 접합 형성과 보론 확산 시뮬레이터 설계

Shallow p⁺-n Junction Formation and the Design of Boron Diffusion Simulator

김재영^{1,a}, 이충근¹, 김보라¹, 홍신남¹

(Jae-Young Kim^{1,a}, Chung-Keun Lee¹, Bo-Ra Kim¹, and Shin-Nam Hong¹)

Abstract

Shallow p⁺-n junctions were formed by ion implantation and dual-step annealing processes. The dopant implantation was performed into the crystalline substrates using BF₂ ions. The annealing was performed with a rapid thermal processor and a furnace. FA+RTA annealing sequence exhibited better junction characteristics than RTA+FA thermal cycle from the viewpoint of junction depth and sheet resistance. A new simulator is designed to model boron diffusion in silicon. The model which is used in this simulator takes into account nonequilibrium diffusion, reactions of point defects, and defect-dopant pairs considering their charge states, and the dopant inactivation by introducing a boron clustering reaction. Using initial conditions and boundary conditions, coupled diffusion equations are solved successfully. The simulator reproduced experimental data successfully.

Key Words : Diffusion, Diffusion model, RTA, Boron, Dual-annealing

1. 서론

반도체 공정 기술의 급속한 발전으로 고집적화가 이루어지면서 반도체 소자의 크기는 매우 감소하고 있다. 이러한 반도체 소자의 크기 감소를 통해서 집적 밀도를 증대시킬 수 있다. 또한 채널 길이가 감소함에 따라 소자의 지연 시간이 감소하여 동작 속도를 향상시킬 수 있고, 전력 소비를 줄일 수 있다. 그러나 채널 길이가 감소하면서 여러 가지 역현상들이 발생하게 된다. 즉 드레인(drain) 인가전압에 의한 수평 전계의 크기가 커져 문턱 전압 이하에서의 전류가 드레인 전압에 의해 영향을 많이 받게 된다. 또한 전계가 증가하면서 반송자의 표동(drift) 속도가 증가하여야 하나 계속 증가하지 못하고 포화 상태에 이르러 드레인 포화 전류가 감소하게 되고 전달 전도도(transconductance)도

줄어들게 된다. 또한 전계의 증가는 게이트 산화막(gate oxide) 내로 열전자(hot carrier)를 주입케 하여 문턱 전압이 변동하게 된다.

단 채널 효과를 줄이려면 접합 깊이, 게이트 산화막의 두께, 소스(source)-드레인 공핍 영역을 줄여야 한다. 접합 깊이의 감소를 위해서는 박막 접합의 형성이 필수적이다. 박막 접합을 형성하는 여러 가지 방법[1] 중에서 이온 주입 방법이 균일성, 재생성, 제어성의 모든 면에서 가장 우수하다고 알려져 있다. 이온 주입에 따른 결함을 제거하고 주입된 이온을 활성화시키기 위해서는 열처리를 수행하여야 한다. 열처리 방법으로는 크게 RTA와 FA로 나눌 수 있다. RTA는 고온으로 짧은 시간 동안 열처리를 수행하는 것으로 이온 주입 후 불순물의 활성화와 표면 손상을 제거하기 위해서 수행되고, 박막 접합 형성에 적합하다. 이에 비해서 FA는 비교적 긴 시간 동안 열처리를 수행하여 확산이 많이 일어나기 때문에 박막 접합 형성에는 부적합하나, 후속 공정에 많이 사용된다. 지금까지 박막 접합 형성 공정에 있어서는 FA를 주로 사용하여 BPSG(borophosphosilicate glass flow)를 수

1. 한국항공대학교 전자정보통신컴퓨터공학부
(경기도 고양시 덕양구 화전동 200-1)

a. Corresponding Author : jykim@eeabyss.hankong.ac.kr

접수일자 : 2004. 4. 30

1차 심사 : 2004. 5. 15

심사완료 : 2004. 5. 28

행하였다. 따라서 주입된 이온의 활성화와 후속 열처리 공정을 모두 고려하여 RTA와 FA를 병행하여 열처리를 수행한 박막 접합의 특성을 연구하는 것이 필요하다[2,3]. 본론의 분포는 SIMS(Secondary Ion Mass Spectroscopy)와 ASR (Automatic Spreading Resistance)을 통하여 측정하였으며, 면저항 측정에는 4점 탐침기(4 point probe)를 이용하였다.

박막 접합 형성 공정에서 이온 주입 과정과 열처리 과정을 모델링하여 실제의 실험 과정을 시뮬레이션하는 것이 매우 중요하다. 이온 주입 시뮬레이터는 Monte-Carlo 시뮬레이션을 이용하여 비교적 정확하게 주입된 이온의 분포를 예상할 수 있으나 열처리의 시뮬레이션은 아직까지 정확한 확산 모델과 시뮬레이터가 없는 실정이다. 물론 상용 공정 시뮬레이터로 Silvaco-SUPREM, SUPREM, PREDICT 등이 있으나 전체 공정을 다루는 관계로 확산 시뮬레이션에 대해서 정확하지 못하다. 특히 극초박막 접합 형성 공정은 매우 진보된 공정으로 기존의 시뮬레이터로는 정확한 시뮬레이션이 불가능한 실정이다. 따라서 본 연구에서는 최근의 확산 모델을 이용하여 좀 더 정확한 시뮬레이터를 제작하여 실험 데이터와 비교함으로써 극초박막 접합 형성 공정을 좀 더 쉽게 예상할 수 있도록 하였다. 이러한 시뮬레이터의 개발은 극초박막 접합을 형성하는데 있어서 최상의 이온 주입 방법과 열처리 방법을 예상할 수 있게 하여 커다란 비용의 절감 효과를 기대할 수 있다. 또한 시뮬레이션된 데이터와 실제 실험 데이터를 비교함으로써 확산 모델의 정확성과 유용성을 검증할 수 있으며, 확산 공정에 대한 좀 더 정확한 이론적 바탕을 제시할 수 있다.

2. 실험 및 결과 분석

박막 접합 형성을 위한 주요 공정 흐름도를 그림 1에 나타내었다. P형 불순물의 주입을 위하여 실제 본론 주입 에너지를 약 22 %로 감소시킬 수 있는 BF₂ 이온을 20 keV의 에너지와 2×10¹⁵ cm⁻²의 도즈(dose)로 단결정 기판에 주입하였다. 불순물 활성화를 위한 고온 RTA는 1000℃에서 10초간 수행하였다. BPSG 형성을 위한 FA는 850℃에서 40분간 수행하였다.

본론 이온에 대한 화학적 분포는 SIMS를 이용하였으며, 측정 결과를 그림 2에 나타내었다.

- 저항률 10~15[Ω·cm], 지름 4 inch, n-형 <100> 기판 준비 및 RCA 세척
- screen oxide 형성 [70 Å]
- BF₂ 이온 주입으로 p⁺-n 접합 형성 (주입 에너지 : 20 keV, dose : 2×10¹⁵ cm⁻²)
- 불순물 활성화 및 FA 공정을 고려한 열처리
FA (850℃/40분)
RTA (1000℃/10초)
RTA+FA [(1000℃/10초)+(850℃/40분)]
FA+RTA [(850℃/40분)+(1000℃/10초)]
- screen oxide 식각

그림 1. 박막 접합 형성을 위한 주요 공정.

Fig. 1. Major processes for shallow junction formation.

그림 2를 보면 FA+RTA 방법으로 열처리한 시편의 접합 깊이가 RTA+FA 방법으로 열처리한 시편의 경우보다 작다는 것을 알 수 있다.

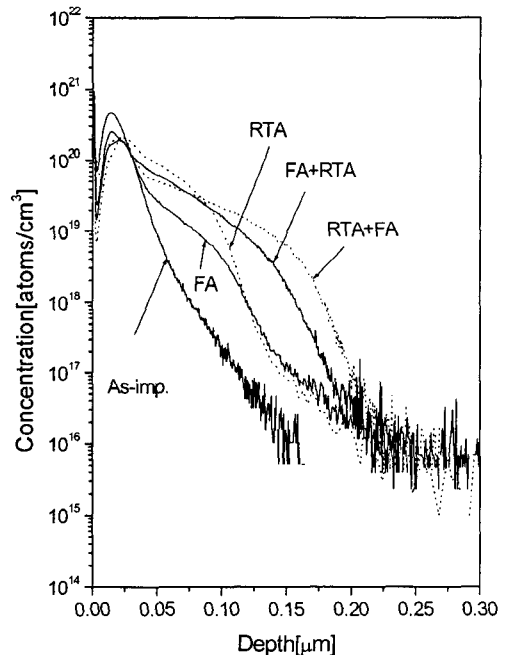


그림 2. SIMS로 측정된 본론 분포.

Fig. 2. Boron SIMS profiles.

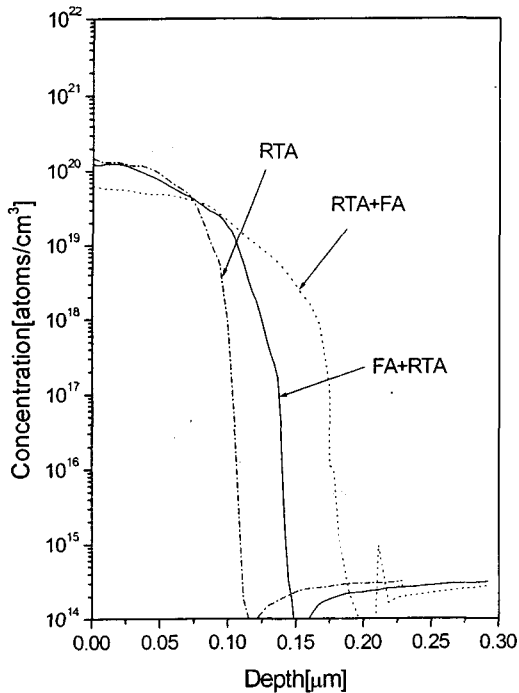


그림 3. ASR로 측정된 보론 분포.
Fig. 3. Boron ASR profiles.

즉 BPSG 형성을 위한 후속 열처리를 고려할 경우, FA를 먼저 수행한 후 RTA를 수행하는 것이 접합 깊이 면에서 유리함을 알 수 있다.

활성화된 보론 이온에 대한 분포는 ASR을 이용하였으며, 측정 결과를 그림 3에 나타내었다. 그림 2와 3을 비교하여 보면 접합 깊이 면에서 SIMS와 마찬가지로 ASR 역시 FA를 먼저 수행하는 것이 유리함을 알 수 있다. 활성화된 보론의 표면 영역 농도를 보면 FA를 나중에 수행할 때 활성화가 상당히 저하됨을 확인할 수 있다. 열처리 온도가 낮아지면 고체내의 용해도 제한(solid solubility limit) 값이 작아지므로, RTA 후에 FA를 수행하면 RTA에 의하여 이미 활성화된 보론이 표면 영역에서 침전물(cluster)을 형성한다. 따라서 활성화된 보론의 농도가 작아지게 된다. FA의 낮은 온도 하강률(ramp-down rate)도 침전물의 생성을 촉진하는 요인 중의 하나이다. 이러한 확산 메커니즘은 제작된 확산 시뮬레이터에서도 확인되었다.

박막 접합의 특성을 평가하는 또 하나의 요인인 면저항은 4점 탐침기를 이용하여 측정하였으며, 그 결과를 표 1에 나타내었다.

표 1. 스퍼터링 조건.

Table 1. Sputtering condition.

단위 : [Ω/□]

열처리 조건	FA	RTA	FA+RTA	RTA+FA
면저항	296	136	127	176

FA보다는 고온의 RTA가 불순물의 활성화에 크게 기여한다는 사실을 확인할 수 있다. 또한 ASR에서 확인한 바와 같이 FA를 나중에 수행하면 불순물 활성화가 줄어 면저항이 큼을 알 수 있다. 접합 깊이와 면저항을 고려할 때 단일 열처리만 수행하는 경우에는 RTA를 수행하는 것이 유리하며, 후속 열처리를 고려하는 경우에는 FA를 먼저 수행하는 것이 접합 깊이와 면저항의 모든 면에서 유리함을 확인할 수 있다.

3. 확산 공정 시뮬레이션

극초박막 접합 형성 공정을 시뮬레이션하기 위해서는 최소한 두 가지의 진보된 모델이 필요하다. 하나는 정확한 이온 주입 모델이며 다른 하나는 고온 열처리에까지 적용이 가능한 확산 모델이다. 이온 주입의 경우에는 Monte Carlo 모델을 사용한다. 이 모델은 단결정 실리콘에서 주입된 이온의 채널링(channeling)과 커다란 에너지를 가지는 이온의 충돌에 의한 점결함의 축적을 포함한다. 이 모델을 이용하여 확산 시뮬레이션에 초기 조건으로 이용되는 주입된 이온의 분포와 이온 주입 시에 발생된 점결함의 분포에 관하여 비교적 정확하게 시뮬레이션할 수 있다. 실제로 이용한 이온 주입 시뮬레이터는 Silvaco 사의 SSUPREM이다.

그림 4는 결정질 실리콘에 BF₂ 이온을 2×10¹⁵ cm⁻²의 dose, 20 keV의 에너지로 이온 주입했을 경우의 시뮬레이션 결과이다. 표면 부근에서 높은 농도의 틸새(interstitial)와 결공(vacancy)을 확인할 수 있다. 이온 주입된 보론과 이에 의해 생성된 틸새와 결공은 확산 시뮬레이션 시 초기 조건으로 사용된다.

본 연구에서 사용하는 모델[4-6]은 실제적인 공정 조건에 적용하기 위하여 전체 확산 종류에 대해 고려하였다. 이 모델은 다음의 다섯 가지 반응으로 구성되어 있다.

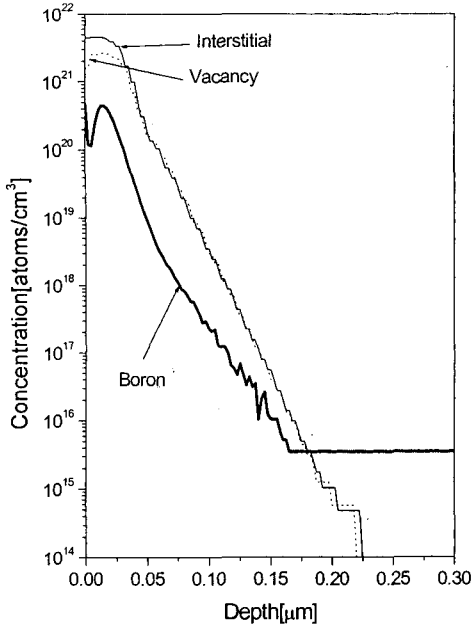
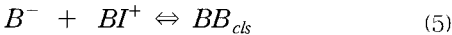
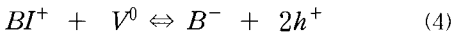
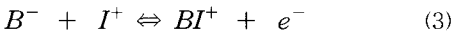
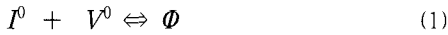


그림 4. 이온 주입 시뮬레이션 결과.
Fig. 4. Ion implantation simulation results.



여기서, I^x 와 V^x 는 대전 상태가 x 인 틱새형 실리콘과 결공을 나타내며, B^- 는 활성화된 보론을 나타내고, BI^+ 는 보론-틱새형 실리콘 쌍을 나타내며, BB_{cls} 는 보론 침전물을 나타내며, e^- 와 h^+ 는 전자와 정공을 나타낸다. 수식 (1)은 실리콘 기관 내에서 점결함(틱새와 결공)의 생성과 재결합을 표현한다. 수식 (2)는 틱새형 실리콘이 전하를 가지는 반응을 표현한다. 수식 (3)은 BI 쌍의 생성과 소멸 반응(kick-out mechanism)을 표현한다. 수식 (4)는 불순물에 의존하는 점결함의 재결합(Frank-Turnbull mechanism)을 표현한다. 수식 (5)는 보론 침전물의 생성과 소멸 반응을 표현한다. 위의 반응들을 확산 방정식으로 표현하면 시간에 대한 일차 미분과 공간에 대한 이차 미분을 포

함하는 일련의 연립 미분 방정식이 된다.

확산에 영향을 미치는 전계는 Poisson 방정식을 풀어 구하였다. 확산 방정식을 풀기 위한 초기 조건으로 그림 4를 이용하였으며, 주입된 보론은 BI 쌍의 형태로 존재한다고 가정하였다. 경계 조건으로 틱새와 결공의 표면 경계 조건은 상수 값으로 정하였으며, 나머지는 Neumann 경계 조건을 이용하였다. 공간 축을 이산화하기 위하여 FDM(Finite Difference Method)을 이용하였으며, 시간축의 이산화에는 전향 오일러법, 후향 오일러법, 수정 오일러법을 모두 이용하였다. 연립 방정식의 풀이에는 선형 근사법을 적용하였으며, 방정식의 수렴 여부에 따라 시간 간격을 증가시켰다. 위와 같은 방법을 이용하여 전체 미분방정식을 풀어 확산 시뮬레이터를 설계하였다.

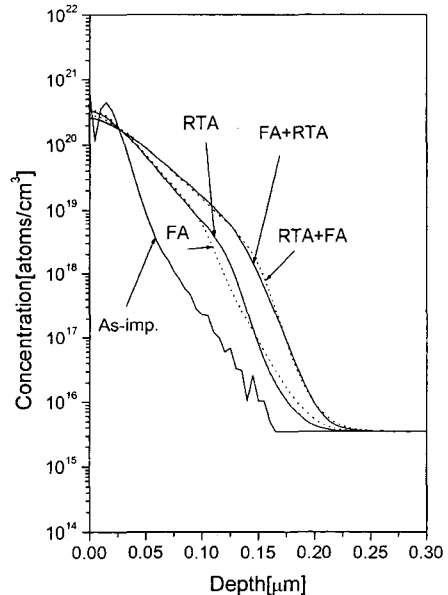


그림 5. 확산 시뮬레이션 후의 화학적 보론 분포.
Fig. 5. Chemical boron profiles after diffusion simulation.

제작된 확산 시뮬레이터를 이용하여 모의 실험한 결과를 그림 5와 그림 6에 나타내었다. 그림 5의 보론 분포는 활성화되지 못한 BI 쌍, 활성화된 보론, 보론 침전물의 농도를 합한 전체 보론 분포이며, SIMS 측정 결과와 비교할 수 있다. 그림 6은 활성화된 보론의 분포이며, ASR 측정 결과와 비교할 수 있다. 그림 5의 시뮬레이션 결과는 측정

결과와 유사한 특성을 나타냄을 확인할 수 있다. 그림 6의 시뮬레이션 결과 또한 측정 결과와 유사하며, 특히 FA를 수행할 때 표면 영역에서 활성화 농도가 저하되는 현상을 확인할 수 있다. 표면 영역에서 활성화된 보론 농도가 높은 경우는 RTA만을 수행한 경우와 FA+RTA로 열처리한 경우이다. 따라서 보론의 활성화 농도를 높이려면 고온의 열처리를 나중에 하는 것이 유리함을 알 수 있다. 그림으로 나타내지는 않았지만 보론의 농도가 높은 표면 영역에서 보론 침전물의 생성을 확인할 수 있었으며, 점결함은 열처리 초기에 급격히 확산됨을 확인하였다. 전체적으로 시뮬레이션 결과가 실험 결과를 충분히 재생해냄을 확인하였다.

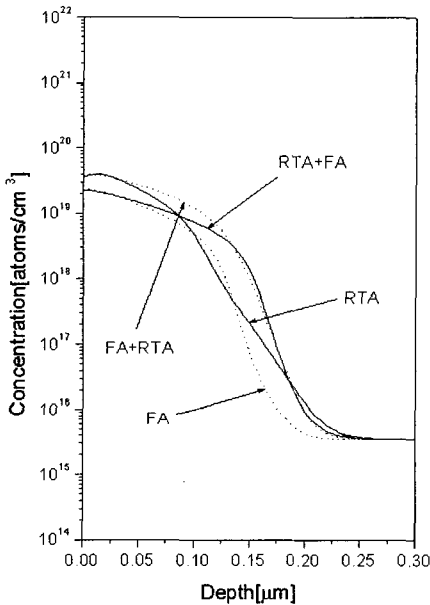


그림 6. 확산 시뮬레이션 후의 활성화된 보론 분포.
Fig. 6. Activated boron profiles after diffusion simulation.

4. 결론

본 연구에서는 FA 공정을 포함한 이중 열처리 (RTA+FA/FA+RTA) 방법을 이용하여 양질의 박막 p⁺-n 접합을 형성하였다. 고온의 RTA보다 FA를 먼저 수행하는 것이 접합 깊이 면에서 유리함을 확인하였다. 이러한 실험 과정을 시뮬레이션하기 위하여, RTA와 FA, 그리고 이중 열처리에 모두 적용이 가능한 보론 확산 시뮬레이터를 제작하

였다. 확산 모델을 통한 확산 방정식을 풀기 위해 경계 조건과 초기 조건을 정하고 그 조건들과 다양한 수치 해석 방법을 이용하여 확산 방정식을 풀 수 있었다. 제작된 시뮬레이터를 이용하여 BF₂ 이온을 20 keV로 주입한 시편에 대하여 시뮬레이션을 수행하였으며, 이를 실험 결과와 비교하였다. 그 결과 대부분의 시뮬레이션에서 실험 결과를 충분히 재생해냄을 확인할 수 있었다. 따라서 제작된 확산 시뮬레이터는 반도체 소자 제작 공정에 있어서 분순물의 분포를 미리 예측할 수 있는 도구로 사용될 수 있을 것이다.

감사의 글

본 연구는 2004년 한국항공대학교 교비 특별연구 과제 연구비에 의하여 지원된 연구 결과임.

참고 문헌

- [1] W. Zagodzdon-Wosik, P. B. Grabiec, and G. Lux, "Fabrication of submicron junctions -proximity rapid thermal diffusion of phosphorus, boron and arsenic", IEEE Trans. Electron Devices, Vol. 41, No. 12, p. 2281, 1994.
- [2] J. W. Jung, Y. J. Lee, J. M. Hwang, and K. H. Lee, "The effect of ILD material and BPSG densification anneal on the device characteristics", '99 ICVC 6th Intl. Conf. VLSI and CAD, p. 473, 1999.
- [3] K. H. Lee, J. G. Oh, B. J. Cho, and J. C. Kim, "Effect of additional low temperature RTA on ultra-shallow p⁺-n junction formation", Ion Implantation Tech. Proc. 11th Intl. Conf., p. 634, 1997.
- [4] T. L. Crandle, W. B. Richardson and B. J. Mulvaney, "A Kinetic Model for Anomalous Diffusion during Post-Implant Annealing", IEDM Tech. Dig., p. 636, 1988.
- [5] M. Hane and H. Matsumoto, "A Model for Boron Short Time Diffusion after Ion Implantation", IEDM Tech. Dig., p. 701, 1991.
- [6] P. M. Fahey, P. B. Griffin, and J. D. Plummer, "Point defects and dopant diffusion in silicon", Rev. Mod. Phys., Vol. 61, No. 2, p. 289, 1989.