

논문 2004-41SC-3-5

Acoustic releaser 제어를 위한 강인한 수중음향신호 인식 알고리즘의 개발

(A Development of Robust Underwater Sound Signal Recognition Algorithm for Acoustic Releaser)

김 영 진*, 허 경 무*

(Young Jin Kim and Kyung Moo Huh)

요 약

본 논문에서는 해저의 환경변화에 따른 외란 요소에 영향을 받지 않고, 안정적으로 음파신호를 인식할 수 있는 수중음향신호인식 알고리즘을 제안하였다. 제안하는 알고리즘은 배터리에 의존하여 장시간 운용되어야하는 시스템에 적합한 저소비전력형으로서, 신속하게 음파신호를 인식할 수 있고 해양환경 변화에 대한 안정성을 확보할 수 있으며, 이의 효율성을 수학적 모델에 따른 수치시험과 회로실험을 통하여 확인하였다.

Abstract

In this paper we presents a underwater sound recognition algorithm by which we can identify the sound signal without the influence of disturbances due to underwater environmental changes. The proposed method provides a means suitable for acoustic releaser which require low power dissipation and long-time underwater operation. We demonstrate its ability of securing stability and fast sound recognition through both numerical and experimental methods.

Keywords : Acoustic releaser, underwater sound, recognition algorithm, seafloor.

I. 서 론

해양자원을 효율적으로 이용하기 위해서는 해저 환경조사 및 개발해역에 대한 탐사가 선행되어야하는 중요한 단계이다. 이를 위하여 장기간 탐사 장비를 해저에 위치시키고, 일정기간이 경과한 후 회수하는 방법을 사용하는데, 이 경우 해저에 위치시킨 장비의 원격 제어 및 회수에 대한 신뢰도가 매우 중요하다. 이를 위해서는 여러 환경잡음 등 외란 요소에 영향을 받지 않는 안정적 음원인식을 필요로 한다. 뿐만 아니라 해양환경에서 배터리에 의존하여 장시간 운용되어야하므로 소비전력의 저감과 음파신호 인식속도의 단축, 그리고 음파신호의 간섭에 의한 오동작에 대한 안정성이 확보되어야 한다^{[1]-[6]}. 본 논문에서는 해저의 환경변화

에 따른 외란 요소에 영향을 받지 않고, 안정적으로 음파신호를 인식할 수 있는 저소비전력형으로서 배터리에 의존하여 장시간 운용되어야하는 시스템에 적합하고, 신속하게 음파신호를 인식할 수 있는 수중음향신호 인식 알고리즘을 제안하였다. 제안하는 알고리즘의 효율성을 수학적 모델에 따른 수치시험과 회로실험을 통하여 확인하였다.

II. 인식 알고리즘

수중음향신호 인식 알고리즘은 크게 4단계로 구성되어 있는데 제1단계인 디지털신호 생성부에서는 수신된 음파를 필터링하여 노이즈 성분을 제거하고, 수신된 음파신호는 약 10~20[μV] 정도의 미약한 신호이기 때문에 OP앰프(3단 증폭)를 통하여 약 200만배 정도 증폭하며 이 증폭된 신호를 duty cycle 50%의 디지털신호로 변환하고, 기준주파수 음원을 duty cycle이 50%

* 단국대학교 전자컴퓨터학부

(Dept. of Electronics & Computer Eng., Dankook Univ.)

접수일자: 2003년9월30일, 수정완료일: 2004년3월16일

이고, 위상차가 각각 0°, 90°, 180°, 270°인 기준디지털 신호(수신된 음파신호와 비교시 기준)를 생성하는 부분이다^{[6][7]}. 제2단계 배타적 논리합 연산부에서는 입력된 음파신호를 4가지 위상으로 1단계에서 생성된 각각의 기준 디지털신호와 배타적 논리합을 구하는 부분이다. 그리고 제3단계인 적분연산부에서는 배타적 논리합에 의해 생성된 각각의 디지털신호를 적분회로에 통과시키는 부분이며, 마지막으로 제4단계 음파신호 인식부에서는 적분회로를 통과한 각 신호 중 최대값을 추출하여 이 값을 시초값(기준값)과 비교하여 신호의 최대값이 시초값을 넘어서면 입력된 음파신호의 주파수로 인식하는 부분으로 구성되어 있다^{[8][9]}.

1. 디지털신호 생성부

상호 비교되어지는 기준주파수의 신호와 입력신호의 파형은 식 (1)과 같은 간단한 형태의 단위스텝 함수의 합으로 표현되어질 수 있다.

$$F_{r,d}(t) = \sum_n u[t - 2nT_r + d] - u[t - (2n+1)T_r + d]$$

$$F_{i,d}(t) = \sum_n u[t - 2nT_i + d] - u[t - (2n+1)T_i + d] \quad (1)$$

여기에서 $2T_r$ 는 기준신호의 주기이고, $2T_i$ 는 입력신호의 주기이며, d 는 신호의 위상지연을 나타낸다.

2. 배타적 논리합 연산부

디지털신호 생성부로부터 입력된 두 신호의 배타적 논리합은 식 (2)와 같이 나타낼 수 있다.

$$g(t) = g(F_{r,d}(t), F_{i,d}(t))$$

$$= F_{r,d}(t) + F_{i,d}(t) - 2F_{r,d}(t) * F_{i,d}(t) \quad (2)$$

여기에서 $g(t)$ 는 배타적 논리합의 결과를 나타내며, F_r 는 기준주파수, F_i 는 입력주파수, 그리고 d 는 신호의 위상지연을 나타낸다.

배타적 논리합의 결과는 기준주파수 (F_r)와 입력주파수 (F_i)가 같은 경우와 다른 경우로 나누어질 수 있다.

가. 입력주파수와 기준주파수가 같은 경우

$T_r = T_i = T$ 라고 하면 배타적 논리합의 결과는 그림 1에서 보는바와 같이 기준주파수의 주기의 반인 주기 T 를 갖게 되는데 위상차가 T 보다 적은 경우 ($0 \leq d \leq T$)에는 펄스폭이 위상차에 해당하는 크기를

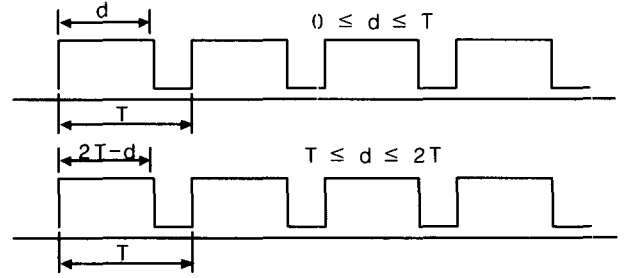


그림 1. 같은 주파수인 경우의 배타적 논리합
Fig. 1. The result of exclusive-OR at same frequency

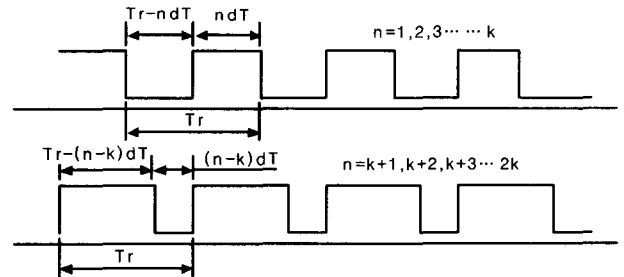


그림 2. 다른 주파수인 경우의 배타적 논리합
Fig. 2. The result of Exclusive-OR at different frequency

가지며, 위상차가 T 보다 큰 경우 ($T \leq d \leq 2T$)에는 $2T-d$ 에 해당하는 펄스폭을 갖는 것을 알 수 있으며 이를 비교하여 나타내었다.

나. 입력주파수와 기준주파수가 다른 경우

그림 2에서 보는바와 같이 기준주파수와 입력주파수 주기의 차이 즉, $T_r - T_i = \delta T$ 가 기준주파수의 주기 내에 있을 경우 $0 < \delta T < T_r$ 구간에서는 배타적 논리합 신호의 주기가 $2T_r \cdot (\frac{T_r}{\delta T} - 1)$ 인 형태의 신호가 된다. 첫 번째 파형은 배타적 논리합 신호주기의 반인 전단부($n=1 \sim k$)의 파형을 나타내었고, 두 번째 파형은 후단부($n=k+1 \sim 2k$)의 파형을 나타내었다. 신호 주기의 반($n=k$)을 기준으로 좌, 우 대칭 형태가 되며, 첫 번째 파형에서 두 번째 파형으로 전환된다.

여기에서 $k = \frac{T_r}{\delta T} - 1$ 이다.

3. 적분 연산부

적분 회로의 충전식 (V_{ol})은 E 를 인가 전압, E_i 를 초기전압, 그리고 RC 를 시정수라 할때 다음 식 (3)과 같게 된다.

$$V_{ol} = E(1 - e^{-\frac{t}{RC}}) + E_i e^{-\frac{t}{RC}} \quad (3)$$

마찬가지로 적분회로의 방전식 (V_{ol})은 다음 식 (4)

과 같이 표현된다.

$$Vol = E_i e^{-\frac{t}{RC}} \quad (4)$$

식(3)과 (4)로부터 적분 회로를 통과한 신호를 기준 주파수와 입력주파수가 같은 경우와 다른 경우로 나누어 각각 구할 수 있다.

가. 입력주파수와 기준주파수가 같은 경우

식 (3)과 (4) 그리고 그림 3으로부터 식 (5)와 같은 관계식을 구할 수 있다.

$$E_n = E(e^{-\frac{T-d}{RC}} - e^{-\frac{T}{RC}}) + E_{n-1} e^{-\frac{T}{RC}} \quad (5)$$

이 식(5)로부터 적분회로를 통과한 신호는 다음 식(6)과 같게 된다.

$$Vol(nT) = E_i + (E K_r + r_r E_i - E_i) \frac{1 - r_r^n}{1 - r_r} \quad (6)$$

여기에서 $r_r = e^{-\frac{T}{RC}}$ 이고,
 $K_r = e^{-\frac{T-d}{RC}} - e^{-\frac{T}{RC}}$ 이다.

나. 입력주파수와 기준주파수가 다른 경우

식 (3)과(4), 그림 4로부터 다음 식 (7)이 얻어진다.

$$E_n = E - Ee^{-\frac{ndT}{RC}} + E_{n-1} e^{-\frac{T_r}{RC}} \quad (7)$$

이 식 (7)로부터 다음 식 (8)이 성립함을 알 수 있다.

$$E_k = r_r^k E_i + E(c \frac{r_r^k - 1}{r_r - 1} - c \frac{r_r^k - c^k}{r_r - c}) \quad (8)$$

그림 5와 식 (3), (4)로부터 다음 식 (9)가 얻어진다.

$$E_{2k} = r_r^k E_k + E(c \frac{r_r^k - c^k}{r_r - c} - r_r \frac{1 - r_r^k}{1 - r_r}) \quad (9)$$

식 (8)과 (9)로부터 적분회로를 통과한 각각의 신호 $Vol(T_0 n)$ 는 다음 식 (10)이 됨을 알 수 있다.

$$Vol(T_0 n) = E_i + (EK + r E_i - E_i) \frac{1 - r^n}{1 - r} \quad (10)$$

여기에서 $T_0 = 2 T_r (\frac{T_r}{\delta T} - 1)$ 는 기준신호와 입력신호가 다른 경우의 배타적 논리합 신호의 주기이고,

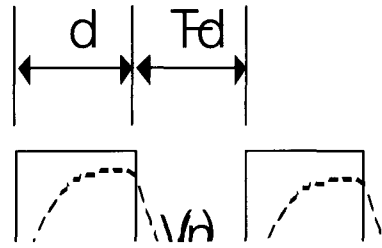


그림 3. 기준주파수와 입력주파수가 같은 경우의 적분파형
 Fig. 3. The wave of integral at same frequency.

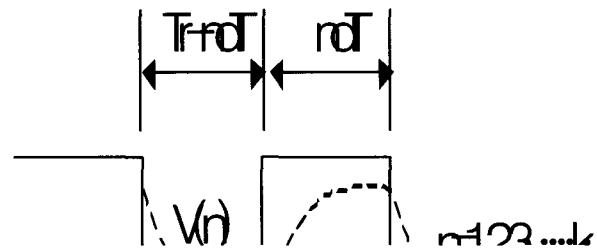


그림 4. 기준주파수와 입력주파수가 다른 경우의 적분파형
 Fig. 4. The wave of integral at different frequency.

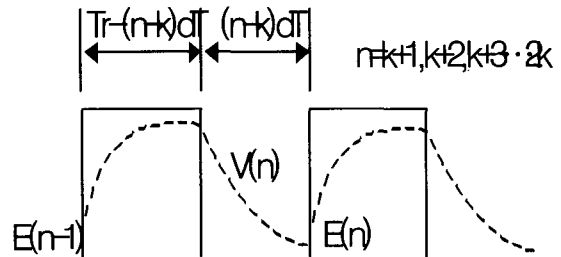


그림 5. 기준주파수와 입력주파수가 다른 경우의 배타적 논리합
 Fig. 5. The result of Exclusive-OR at different frequency.

$r = r_r^{2k}$ 이며,

$$K = \frac{(r_r^k - 1)(r_r^k - r_r)}{r_r - 1} + c \frac{(r_r^k - c^k)(1 - r_r^k)}{r_r - c} \quad \text{이다.}$$

4. 음파신호 인식부

적분회로를 통과한 각각의 신호 중에서 최대값을 검출하기 위해서 공통음극(Common-anode)으로 다이오드를 구성하여 검출하였다. 제 2 다이오드 모델에 의해서 V_{AK} 가 장벽전압(barrier or knee voltage)인 0.7V 이상에서부터 전류가 흐르게 되고 그 이하에서는 전류가 흐르지 않게 되는 특성을 이용하였다. 즉, 적분회로를 통과한 각각의 신호 중 다이오드의 공통음극을 기준으로 하여 장벽전압 이상의 전압을 공급할 수 있는 다이오드만 동작되고, 그 외 다이오드는 음극의 전압이 양극의 전압보다 높아져 역 바이어스가 인가되는

결과가 되어 전류가 흐르지 못하게 된다. 결과적으로 적분회로를 통과한 각각의 신호 중에서 최대값의 신호만이 다이오드를 통과할 수 있게되어 다이오드를 통과한 신호를 검출하면 최대값을 검출할 수 있게 된다.

III. 실험 및 고찰

1. 시뮬레이션 시험

가. 배타적 논리합

시뮬레이션 시험은 입력주파수(F_i)와 기준주파수(F_r)가 동일한 경우와 상이한 경우로 나누어 시험하였다. 표 1은 두 개 주파수가 동일한 경우의 시험조건을 나타냈으며, 시험결과는 그림 6, 7과 같다.

(1) 입력주파수(F_i)와 기준주파수(F_r)가 동일한 경우의 시험조건

표 1. 입력과 기준주파수가 동일한 경우의 배타적 논리합

Table 1. The result of Exclusive-OR at same frequency.

구분	주파수(KHz)	위상차(°)	비고
입력파형	12.5	0	입력 신호
기준파형	12.5	180	180° 지연
기준파형	12.5	270	270° 지연

(2) 입력주파수(F_i)와 기준주파수(F_r)가 동일한 경우의 시험결과

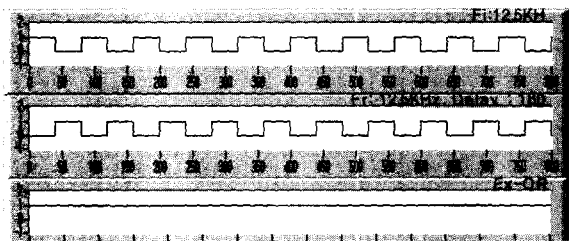


그림 6. $F_i=F_r$, 위상차 180°인 경우의 배타적 논리합
Fig. 6. The result of Exclusive-OR at same frequency, delay 180°.

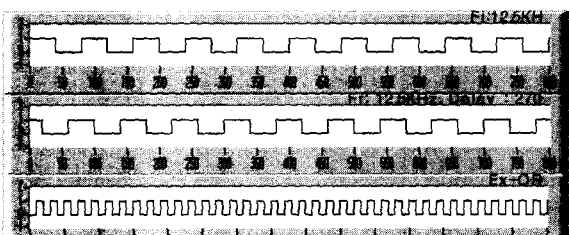


그림 7. $F_i=F_r$, 위상차 270°인 경우의 배타적 논리합
Fig. 7. The result of Exclusive-OR at same frequency, delay 270°.

시뮬레이션 시험 결과 입력주파수(F_i)와 기준주파수(F_r)가 동일한 경우의 배타적 논리합은 기준주파수 주기(T_r)의 반인($\frac{T_r}{2} = T$) 주기 T 를 가지고, 위상차가 주기 T 보다 적은 경우에는 배타적 논리합의 펄스폭이 위상차에 해당하는 크기를 가지며, 위상차가 주기 T 보다 큰 경우에는 $2T-d$ 에 해당하는 펄스폭을 가지는 것을 알 수 있다. 위상차가 0°, 90°인 경우의 시험결과는 위상차 180°, 270°의 시험결과와 위상만 180° 차이가 발생하고 신호형태는 동일하다.

(3) 입력주파수(F_i)와 기준주파수(F_r)가 상이한 경우의 시험조건

아래 표 2에 두 개 주파수가 상이한 경우의 시험조건을 나타냈으며, 시험결과는 그림 8, 9와 같다.

표 2. 입력과 기준주파수가 상이한 경우의 배타적 논리합

Table 2. The result of Exclusive-OR at different frequency.

구분	주파수(KHz)	위상차(°)	비고
입력파형	10.0	0	입력 신호
기준파형	12.5	180	180도 지연
기준파형	12.5	270	270도 지연

(4) 입력주파수(F_i)와 기준주파수(F_r)가 상이한 경우의 시험결과

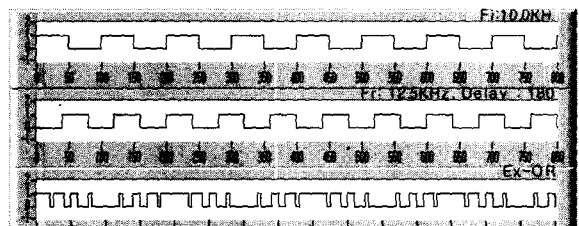


그림 8. $F_i \neq F_r$, 위상차 180°인 경우의 배타적 논리합
Fig. 8. The result of Exclusive-OR at different frequency, delay 180°.

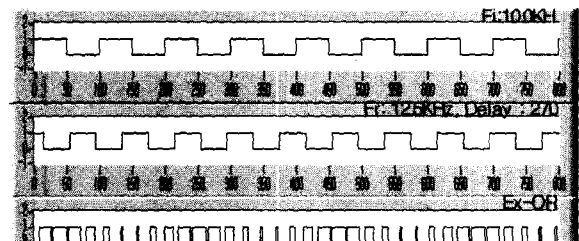


그림 9. $F_i \neq F_r$, 위상차 270°인 경우의 배타적 논리합
Fig. 9. The result of Exclusive-OR at different frequency, delay 270°.

시뮬레이션 시험 결과 입력주파수(F_i)와 기준주파수(F_r)가 상이한 경우의 배타적 논리합은 입력주파수와 기준주파수 주기의 차이($T_i - T_r = \delta T$)가 기준주파수(F_r) 주기의 범위내($0 < \delta T < T_r$)인 경우에는 배타적 논리합의 주기가 $2T_r \cdot (\frac{T_r}{\delta T} - 1)$ 인 신호가 되어 펄스폭이 반복적으로 증가 및 감소를 하여 평균적으로 인가전압의 절반에 수렴하는 것을 확인할 수 있다.

나. 음원의 인식속도 시험

(1). 음원인식 속도가 가장 늦은 경우

기준주파수(F_r)가 12.5kHz이고 시정수가 0.00616이며 인가전압이 5V인 조건에서 음원인식 속도가 가장 늦은 경우는 다음과 같다. 먼저, 기준 주파수와 입력 주파수가 같은 경우는 출력이 최소인 위상차가 45°경우이고 초기전압이 0V인 경우이다. 그리고 기준주파수(12.5kHz)와 입력주파수(12.8kHz)가 서로 다른 주파수인 경우는 초기 전압 5V인 경우이다. 이에 대한 수치 시험 결과를 그림 10에 나타내었다.

음원의 인식속도가 가장 늦은 경우의 수치 시험 결과로부터 시초값을 3.2V로 설정하면 최대 음원인식 시간은 약 10[msec] 정도임을 알 수 있다.

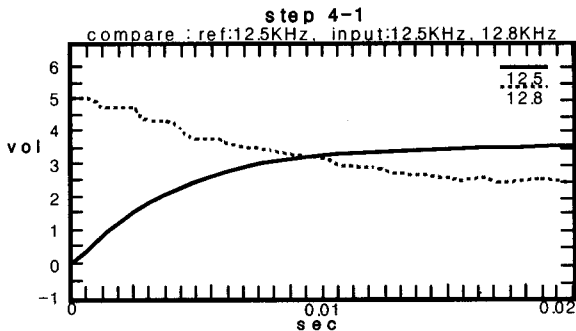


그림 10. 수치시험 결과
Fig. 10. The numerical result at case

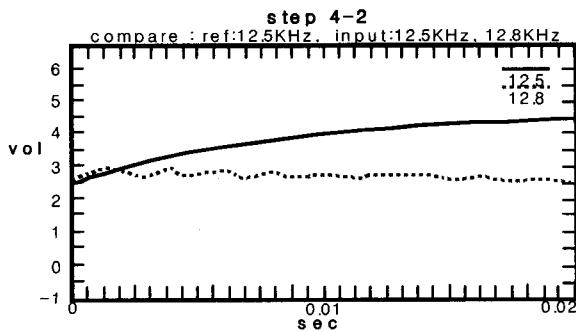


그림 11. 수치시험결과
Fig. 11. The numerical result at case

(2). 일반적인 음원인식 상황

식 (17)로부터 기준주파수(F_r)가 12.5 kHz 이고 시정수가 0.00616이며 인가전압이 5V인 조건일 때, 일반적인 상황에서의 초기 전압은 약 2.5V 정도임을 알 수 있다. 또한 입력 신호의 평균적 위상차를 22°로 가정할 때 입력신호(F_i)가 12.5kHz로 기준신호(F_r)와 동일한 경우와 약간의 차이가 있는 입력신호(12.8kHz)와의 수치 시험 결과를 그림 11에 나타내었다. 일반적인 상황에서 시초값을 3.2V로 설정하면 음원인식속도는 약 2[msec] 정도임을 알 수 있다

2. 회로실험

본 절에서는 수치시험 결과와 회로실험 결과를 그림 12, 13과 같이 입력주파수가 기준주파수와 동일한 경우와 약간의 편차가 있는 경우에 대하여 각각 비교 실험하여 제안하는 알고리즘의 타당성을 검증하였다.

회로 실험 환경은 다음과 같다. 기준주파수 F_r 는 12.5kHz이고, 입력주파수 F_i 는 기준주파수와 동일한 12.5kHz와 약간 상이한 12.4kHz 각각 두 가지 경우이며, 시정수는 0.00616 이다. 그리고 인가전압은 4.56V이고, 초기전압이 2.54V인 조건에서 실험하였다.

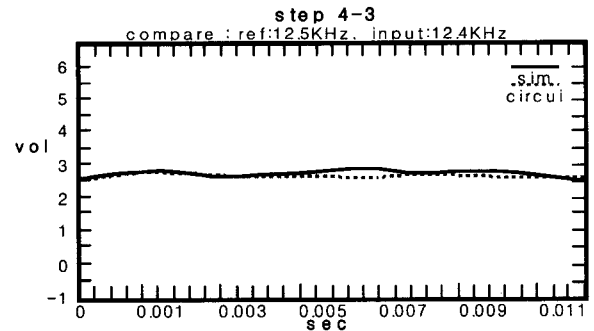


그림 12. 12.4kHz의 회로실험 결과
Fig. 12. The result of circuit experiments at 12.4kHz

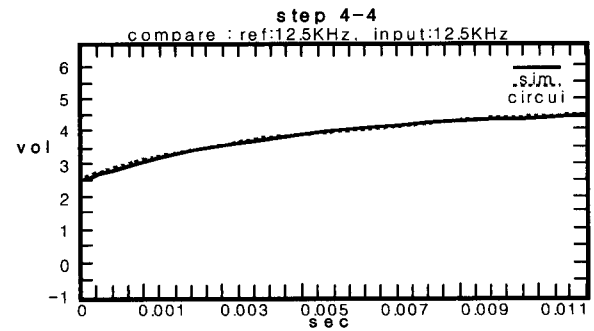


그림 13. 12.5kHz의 회로실험 결과
Fig. 13. The result of circuit experiments at 12.5kHz

그림 12에서 보는바와 같이 수치시험과 회로실험의 결과가 약간의 차이가 발생하는데 이는 입력 신호의 위상을 알 수 없었기 때문에 입력신호의 위상을 임의로 정한 때문으로 보이며, 입력신호의 위상을 알 수 있는 그림 13의 실험결과는 두 결과가 서로 잘 일치함을 알 수 있다.

IV. 결 론

본 논문에서 제안한 수중음향 신호인식 알고리즘에 있어서 중요한 점은 해저의 환경변화에 따른 외란 요소에 영향을 받지 않는 안정적인 음원인식이며, 이를 위하여 환경잡음 및 외란에 대한 영향을 최소화하기 위하여 H/W적인 필터링을 구현하였다^{[10][11]}. 본 알고리즘은 안정적이고 신속한 음원인식에 중점을 두었으며, 이의 효율성과 신뢰성을 검증하기 위하여 수학적 모델링과 수치적 시험 및 회로실험을 통하여 알고리즘의 타당성과 효율성을 검증하였다. 입력신호의 위상을 정확히 알 수 없는 경우에는 수치시험 결과와 회로실험 결과가 약간의 신호레벨의 차이가 발생하였으나, 입력신호의 위상을 정확히 알 수 있는 경우에는 두 결과가 서로 잘 일치하는 것을 확인할 수 있었다. 본 논문에서 제안하는 알고리즘은 저소비전력형으로서 약 2[msec] 정도의 음파 인식속도를 가지며, 다양한 해양환경의 변화에 안정적으로 동작 하는 것을 확인할 수 있었다.

참 고 문 헌

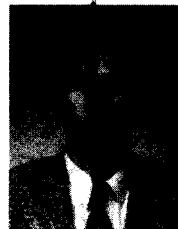
- [1] A. D. Waite. "Sonar for Practising Engineers", Ferranti Thomson sonar systems Ltd., UK 1996.
- [2] Albert W. Cox, "Sonar and underwater sound", Raytheon Company, London, 1982.
- [3] 대우중공업(주) 선박해양기술연구소, "무인잠수정 (AUV)' OKPO-6000' 개발". 1999.
- [4] W. Ramberg and W. R. Osgood, 1943., "Description of stress-strain curves by three parameters, NACA TN 902.
- [5] 本間康之, 石田忍, 昭和 60年, Shell Buckling of circular Cylindrical Shells With Initial Deflection", 日本造船學會論文集 第 158 号
- [6] 양선모, "저항, 콘덴서, 코일", 도서출판 세운 1993
- [7] 本茂, "OP Amp. 實戰技術", 圖書出版 세운
- [8] M. H. Rashid, "Power Electronics", Principle-Hall International, Inc., 1988.
- [9] MOTOROLA, "High Speed C-MOS Data", 1998.
- [10] 오성균, 유용희, 공하성, "전기이론", 성안당, 1999.
- [11] 박상희, 이문기, "기초 회로이론", 진영사, 1995.

저 자 소 개



김 영 진(정회원)
2002년 단국대학교 전자컴퓨터
공학과 석사졸업
2002년~현재 동 대학원 박사과정
재학 중
1994년~2001년 대한칼소닉(주)
기술연구소 근무

2001년~현재 한국생산기술연구원 위촉연구원
<주관심분야: 초음파센서 응용개발, 리니어 서보
모터 제어, 잉크젯분사 응용개발>



허 경 무(정회원)
1979년 서울대학교 전자공학과
졸업
1981년 한국과학기술원 전기및
전자공학과 석사
1989년 동대학원 박사
현재 단국대학교 전자컴퓨터학부
전자공학전공 부교수

<주관심분야: 3차원 디스플레이, 로봇트 제어, 검
사 자동화, 시스템 제어, 학습 제어, Servo Motor
제어, 디지털제어기 설계 및 시뮬레이션>