

## 3상 위상제어 정류기에서 DVR의 응답시간과 허용 가능한 순시저전압의 범위에 대한 연구

### A study on the permissible range of voltage dips and the response time of DVR in 3-phase phase-controlled rectifier

박철우\*, 한무호, 권우현  
(Chul-Woo Park, Moo-Ho Han, and Woo-Hyen Kwon)

**Abstract :** It is investigated that the relation between the response time of DVR(Dynamic Voltage Restorer) and the possible compensation range of voltage dip by the DVR system which protects the 3-phase phase-controlled rectifier from voltage dip. As a result, the permissible range of voltage dip is presented in the 3-phase phase-controlled rectifier, and it is presented that the range of voltage dip which can be compensated according to the DVR's response time. when the DVR compensates voltage dip, Using the proposed method, the DVR's response time can be determined from the parameters of 3-phase phase-controlled rectifier and the possible compensation range of voltage dip, and it is possible to use the control system which have an appropriate speed. Therefore, the use of excessively fast device can be avoided, and the stability of the overall system is improved. Also the reliance of DVR about the 3-phase phase-controlled rectifier can be verified.

**Keywords :** DVR, voltage dip, 3-phase phase-controlled rectifier

#### I. 서론

순시저전압 현상은 전원계통의 단락, 지락 등의 사고로 인하여 발생하는 순시적인 전압 감소 현상으로 일반적으로 20% 이상의 전압 감소가 0.05초에서 0.1초간 지속되는 현상이다. 순시저전압은 일차적으로 제어장치의 오동작의 원인이 되며, 또한 인버터 등을 사용하는 대형 플랜트의 전력변환기에서 스위칭 소자의 전류실패로 인한 전체시스템의 사고의 한 원인이 된다[1]. 특히 SCR 컨버터와 인버터로 구성된 계통에서는 순시저전압으로 인한 문제는 더욱 심각해진다[2]. 최근 제철소의 압연공정, 반도체 공장 등에 막대한 손실을 발생시키는 순시저전압에 대한 대책으로 DVR(Dynamic Voltage Restorer)이 이용되고 있다. 부하의 전체 용량을 보상하는 UPS(Uninterrupted Power Supply)와는 달리 DVR은 감소한 전압만을 보상하기 때문에 UPS의 설치가 불가능한 대용량 부하의 경우에도 순시저전압에 대한 대비책으로 이용될 수 있다. 따라서 전원장애의 대부분을 차지하고 있는 순시저전압에 대한 대책으로 DVR이 중요한 관심 분야가 되었고, 최근 DVR에 대한 연구가 많이 진행되고 있다[3-7].

Choi[3]는 DVR에서 공급되는 유효전력을 0으로 하여 보상 에너지를 최소로 하는 방법을 제안하였고, Zhan[4]은 phase-lock loop를 설계하여 불평형 전원으로부터 정상분의 위상각을 검출하였다. 또한 Choi[5]는 DVR의 인버터 출력단에 필요한 필터를 설계하는 방법을, Fitzer[6]는 상태공간행렬을 이용하여 순시저전압을 보다 빨리 검출할 수 있는 방

법을 제안하였고, Vilathgamuwa[7]은 다중루프 제어를 이용하여 가변 부하에서 보상능을 향상시켰다. 그러나 지금까지 DVR에 대한 연구는 많이 진행되어 왔지만, 특정 시스템에서 DVR의 특성에 따라 보상할 수 있는 순시저전압의 범위에 대한 연구는 거의 이루어지지 않았다. ITIC는 CBEMA 곡선을 이용하여 전기기기들에 대해서 허용 가능한 저전압의 크기와 발생시간을 제시하였고[8], Bollen[9]은 DVR을 이용했을 때 허용 가능한 저전압의 크기, 위상과 지속시간에 대하여 연구를 하였지만, 일반적인 전기기기 및 시스템들에 대해서 대략적으로 허용 가능한 순시저전압의 범위만을 제시하였다.

본 논문에서는 3상 위상제어 정류기로 구성된 시스템을 순시저전압으로부터 보호하기 위하여 DVR을 설계할 때 중요한 설계 요소 중에 하나인 DVR의 응답시간, 즉 순시저전압이 발생한 후 DVR이 보상전압을 인가할 때까지 소요되는 시간과 DVR이 보상할 수 있는 순시저전압의 범위사이의 관계를 조사한다. 그리고 3상 위상제어 정류기의 점호각의 제어 범위에 따라 입력전압의 크기와 위상에 허용 가능한 변화 범위를 조사하고, 다음으로 DVR을 이용하여 순시저전압을 보상할 때, DVR의 응답시간에 따라 보상 가능한 순시저전압의 크기, 위상변화 범위를 조사한다. 제안한 방법을 이용하면 3상 위상제어 정류기의 제어조건과 보상하고자 하는 순시저전압의 범위로부터 DVR의 가장 중요한 특성인 응답시간이 정해지므로, 안정된 동작을 하기 위한 DVR 제어기의 응답 속도를 결정할 수 있고, 3상 위상제어 정류기에 대한 DVR의 신뢰성을 검증할 수 있다.

\* 책임저자(Corresponding Author)

논문접수 : 2003. 10. 22., 채택확정 : 2003. 12. 19.

박철우, 권우현 : 경북대학교 전자공학과

(true@plagong.knu.ac.kr/whkwon@ee.knu.ac.kr)

한무호 : 포항산업과학연구원(mhhan@rist.re.kr)

#### II. 본론

##### 1. 3상 위상제어 정류기

위상제어 정류기는 SCR을 이용하여 교류전력을 가변 직류

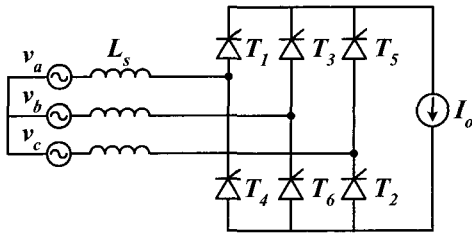


그림 1. 3상 위상제어 정류기.  
Fig. 1. 3-phase phase-controlled rectifier.

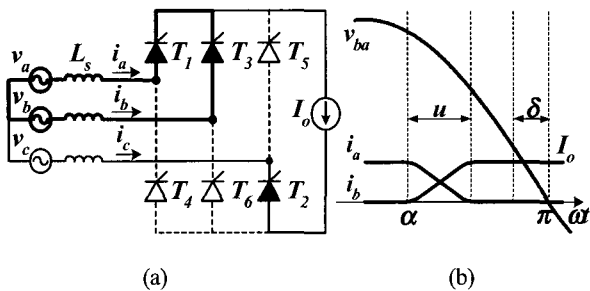


그림 2. 전류시 3상 위상제어 정류기 (a) SCR의 동작 상태 (b) 전압, 전류 파형.  
Fig. 2. 3-phase phase-controlled rectifier in the commutation, (a) operation state of SCR, (b) voltage and current waveforms.

전력으로 변환하는 전력변환기이며, SCR이 ON되는 시점을 가변하여 직류 출력 전압의 크기를 조절할 수 있다. 3상 위상제어 정류기의 기본 구성을 그림 1에 나타내었다. 위상제어 정류기는 정류모드와 인버터모드의 2상한 동작이 가능하므로 부하 측에 연결된 전동기의 감속 등으로 인하여 발생하는 회생전력을 전원 측으로 환원하는 것이 가능하다. 그림 1에서  $L_s$ 는 트랜스포머 등의 영향으로 전원 측에 존재하게 되는 인덕턴스 성분을 나타내고, 이 인덕턴스 성분은 입력전원에 흐르는 전류의 급격한 변화를 억제하게 되므로 전류 중복현상이 발생한다.

그림 2에는 전원측의 인덕턴스 성분으로 인하여 발생하는 전류 중복현상과 이에 따른 3상 위상제어 정류기의 SCR의 상태와 전압, 전류 파형을 나타내었다. 여기서  $\alpha$ 는 점화각,  $u$ 는 중복구간,  $\delta$ 는 SCR의 turn-off 시간을 나타낸다. SCR  $T_1$ 과  $T_2$ 가 ON되어 있는 상태에서  $T_3$ 이 ON되면,  $T_1$ 에는 역방향 전압  $v_{ba}$ 가 인가되어서 A상 전류  $i_a$ 는 점차적으로 감소하고,  $T_3$ 에 흐르는 B상 전류  $i_b$ 는 0[A]에서부터 증가하게 된다.  $i_a$ 가  $I_o$ [A]에서 0[A]까지 감소하면 전류과정은 종료되어  $T_1$ 은 OFF된다. 그러나  $T_1$ 이 완전히 OFF 되기 위해서는 전류 과정이  $(\pi - \delta)$ 이전에 종료되어야 한다. 즉,  $i_a$ 가 0[A]가 된 뒤에  $T_1$ 에 역바이어스 전압이  $\delta$  이상 인가되어야만  $T_1$ 이 완전히 OFF될 수 있다. 만일,  $(\pi - \delta)$  이전에 전류가 종료되지 못한

다면,  $T_1$ 의 turn-off 시간을 만족시켜주지 못하기 때문에 완전히 OFF 되지 못하고,  $\pi$  이후  $T_1$ 에 순바이어스 전압이 인가될 때 다시 ON이 되는 전류실패 현상이 발생한다.  $T_1$ 에 전류실패 현상이 발생하여 OFF가 되지 않으면,  $T_1, T_2, T_3$ 가 동시에 ON 상태로 있게 되고, 다음 트리거 신호가  $T_4$ 에 인가되어  $T_4$ 가 ON되면,  $T_1$ 과  $T_4$ 사이엔 단락이 발생하므로 위상제어 정류기가 파괴되고, 전체 시스템에 심각한 영향을 줄 수 있다.

2. 위상제어 정류기에서 순시저전압에 의한 전류실패

본 장에서는 3상 위상제어 정류기에 전류실패를 발생시키는 순시저전압의 범위에 대해서 조사한다. 동일한 순시저전압이라도 위상제어 정류기의 동작상태에 따라 전류실패의 발생여부는 달라지므로, 전류실패가 발생할 수 있는 최악의 상황을 설정하였다. 즉, 동일한 순시저전압에서 가장 짧은 시간에 전류실패가 발생하는 상황을 설정하기 위해서 각 SCR에 트리거 신호가 인가됨과 동시에 순시저전압이 발생하고, 순시저전압은 전류실패를 발생시킬 만큼 한 주기 이상 지속된다고 가정하였다.

순시저전압의 대부분은 단상저전압이라고 알려져 있지만 [2], DVR의 신뢰성을 위해서 순시저전압이 3상에 동일하게 발생하게 경우와 단상에만 발생하는 경우를 나누어서 전류 실패의 가능성을 조사한다.

2.1 3상 평형 저전압

3상 전원에 동일한 순시저전압이 발생했을 때 위상제어 정류기에 전류실패가 발생할 수 있는 순시저전압의 범위를 조사한다. 3상 입력전원은

$$\begin{aligned} v_a &= \sqrt{2} V_m \cos\left(\omega t + \frac{\pi}{3}\right) \\ v_b &= \sqrt{2} V_m \cos\left(\omega t - \frac{\pi}{3}\right) \\ v_c &= \sqrt{2} V_m \cos(\omega t - \pi) \end{aligned} \tag{1}$$

과 같이 정의 할 수 있다. 여기서,  $V_m$ 은 입력전원의 상전압 실효치이고,  $\omega$ 는 각속도를 나타낸다. 3상에 동일한 저전압이 발생했을 경우의 입력전원은 (1)을 이용하면

$$\begin{aligned} v_{a, dip} &= \sqrt{2} V_{dip} \cos\left(\omega t + \frac{\pi}{3} + \phi\right) \\ v_{b, dip} &= \sqrt{2} V_{dip} \cos\left(\omega t - \frac{\pi}{3} + \phi\right) \\ v_{c, dip} &= \sqrt{2} V_{dip} \cos(\omega t - \pi + \phi) \end{aligned} \tag{2}$$

와 같이 표현할 수 있고,  $V_{dip}$ 은 순시저전압의 실효치이고,  $\phi$ 는 저전압시의 위상변화를 나타낸다. 그림 2(a)와 같이  $T_3$ 에 트리거 신호가 인가될 때 순시저전압이 발생한다고 하면  $T_1$ 에 인가되는 역바이어스 전압에 따라 전류 실패가 발생할 수 있고,  $T_1$ 의 역바이어스 전압은

$$v_{ba, dip} = \sqrt{6} V_{dip} \sin(\omega t + \phi) \tag{3}$$

과 같이 나타난다. 그림 3에는 전류구간에서 전압과 전류의

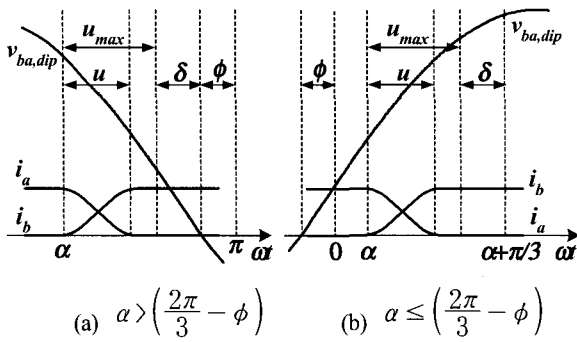


그림 3. 전류시 점호각에 따른 전압과 전류.  
Fig. 3. Voltage and current according to the firing angle in the commutation.

파형을 점호각의 위치에 따라 두 구간으로 나누어서 나타내었다.

점호각  $\alpha$  가  $(2\pi/3 - \phi)$  이상일 때는 그림 3(a)에,  $(2\pi/3 - \phi)$  이하일 때는 그림 3(b)에  $T_1$ 에 인가되는 역방향 전압과 A상 전류, B상 전류를 각각 나타내었다. 점호각이  $(2\pi/3 - \phi)$  이상인 구간은  $T_1$ 에 인가되는 전압인  $v_{ba}$ 가  $(\pi - \phi)$ 까지만 역바이어스 전압을 인가하므로  $T_1$ 은  $(\pi - \phi)$ 이전에 완전히 OFF되어야 한다. 만일 이때까지 OFF되지 못하면  $(\pi - \phi)$ 이후에 순방향 전압이 인가될 때 다시 ON되어 전류실패가 발생하게 된다. 점호각이  $(2\pi/3 - \phi)$  이하인 구간에서는 다음 트리거 신호가  $T_4$ 에 인가되기 전까지  $T_1$ 은 완전히 OFF되어야 한다.

따라서 그림 3에서 전류실패가 발생할 조건은 다음과 같이 구할 수 있다. 그림 2(a)에서 SCR의 ON 전압 강하를 무시하면,  $v_a, v_b, T_1, T_3$ 의 루프에서

$$v_{b,dip} - v_{a,dip} + 2L_s \frac{di_a}{dt} = 0 \quad (4)$$

를 구할 수 있다. (4)를 중복구간에서 적분하면,

$$\int_a^{a+u} v_{ba,dip} d\omega t = \int_{I_o}^0 -2\omega L_s di_a \quad (5)$$

와 같다. 중복각  $u$ 는 순시저전압의 크기에 따라 달라지지만, 허용 가능한 최대 중복각  $u_{max}$  이전에 전류가 종료되어야 전류실패가 발생하지 않는다. 즉, 최대 중복각에서 역방향 전압을 적분한 값이 (5)의 우변보다 적으면 전류실패가 발생한다. 따라서 (5)로부터 전류실패가 발생할 조건을 표현하면

$$\begin{aligned} \alpha > \left(\frac{2\pi}{3} - \phi\right) &: \int_a^{\pi - \phi - \delta} v_{ba,dip} d\omega t < 2\omega L_s I_o \\ \alpha \leq \left(\frac{2\pi}{3} - \phi\right) &: \int_a^{\alpha + 60^\circ - \delta} v_{ba,dip} d\omega t < 2\omega L_s I_o \end{aligned} \quad (6)$$

과 같고, (6)에 (3)을 대입하여 정리하면

$$\begin{aligned} \alpha > \left(\frac{2\pi}{3} - \phi\right) &: \sqrt{6} V_{dip} [\cos(\alpha + \phi) - \cos(\pi - \delta)] < 2\omega L_s I_o \\ \alpha \leq \left(\frac{2\pi}{3} - \phi\right) &: \sqrt{6} V_{dip} [\cos(\alpha + \phi) - \cos(\alpha + \frac{\pi}{3} - \delta + \phi)] < 2\omega L_s I_o \end{aligned} \quad (7)$$

과 같다.

### 2.2 단상 저전압

SCR  $T_1$ 의 전류실패에는 A상 또는 B상에서 발생하는 단상 저전압이 영향을 줄 수 있으므로, 단상 저전압이 A상과 B상에 발생하는 경우를 나누어서, 단상 저전압에 의한 전압의 크기와 위상변화가 SCR의 전류실패에 미치는 영향을 알아본다.

#### (1) A상 단상 저전압

A상에 저전압이 발생했을 경우  $T_1$ 에 인가되는 역방향 전압은 (8)과 같다.

$$\begin{aligned} v_{ba,Adip} &= \sqrt{2} V_m \cos\left(\omega t - \frac{\pi}{3}\right) - \sqrt{2} V_{dip} \cos\left(\omega t + \frac{\pi}{3} + \phi\right) \\ &= \sqrt{A^2 + B^2} \sin(\omega t + \gamma_A) \end{aligned} \quad (8)$$

여기서,  $A = \sqrt{2} \left[ V_m \frac{\sqrt{3}}{2} + V_{dip} \sin\left(\frac{\pi}{3} + \phi\right) \right],$

$$B = \sqrt{2} \left[ \frac{V_m}{2} - V_{dip} \cos\left(\frac{\pi}{3} + \phi\right) \right], \quad \gamma_A = \tan^{-1}\left(\frac{B}{A}\right)$$

와 같이 나타낼 수 있다.

역방향 전압을 점호각부터 역방향 전압이 0이 되는 시점보다 SCR의 turn-off 시간만큼 적은 시점까지 적분한 값이  $2\omega L_s I_o$ 보다 작으면 전류실패가 발생하게 되므로 전류실패가 발생하는 경우는

$$\begin{aligned} \alpha > \left(\frac{2\pi}{3} - \gamma_A\right) &: \int_a^{\pi - \gamma_A - \delta} v_{ba,Adip} d\omega t < 2\omega L_s I_o \\ \alpha \leq \left(\frac{2\pi}{3} - \gamma_A\right) &: \int_a^{\alpha + \pi/3 - \delta} v_{ba,Adip} d\omega t < 2\omega L_s I_o \end{aligned} \quad (9)$$

와 같이 표현할 수 있고, (8)을 (9)에 대입하여 정리하면

$$\begin{aligned} \alpha > \left(\frac{2\pi}{3} - \gamma_A\right) &: \sqrt{A^2 + B^2} [\cos(\alpha + \gamma_A) - \cos(\pi - \delta)] < 2\omega L_s I_o \\ \alpha \leq \left(\frac{2\pi}{3} - \gamma_A\right) &: \sqrt{A^2 + B^2} [\cos(\alpha + \gamma_A) - \cos(\alpha + \frac{\pi}{3} - \delta + \gamma_A)] < 2\omega L_s I_o \end{aligned} \quad (10)$$

과 같다.

#### (2) B상 단상 저전압

B상에 저전압이 발생했을 경우  $T_2$ 에 인가되는 역방향 전압은 (11)과 같다.

$$\begin{aligned} v_{ba,Bdip} &= \sqrt{2} V_{dip} \cos\left(\omega t - \frac{\pi}{3} + \phi\right) - \sqrt{2} V_m \cos\left(\omega t + \frac{\pi}{3}\right) \\ &= \sqrt{C^2 + D^2} \sin(\omega t + \gamma_B) \end{aligned} \quad (11)$$

여기서,  $C = \sqrt{2} \left[ V_m \frac{\sqrt{3}}{2} + V_{dip} \sin \left( \frac{\pi}{3} - \phi \right) \right]$ ,

$$D = \sqrt{2} \left[ V_{dip} \cos \left( \frac{\pi}{3} - \phi \right) - \frac{V_m}{2} \right],$$

$\gamma_B = \tan^{-1} \left( \frac{D}{C} \right)$  와 같이 나타낼 수 있고, A상의 경우와 같은 방법을 이용하여 정리하면 전류실패가 발생할 조건을 (12)와 같이 찾을 수 있다.

$$\begin{aligned} \alpha > \left( \frac{2\pi}{3} - \gamma_B \right) : & \sqrt{C^2 + D^2} [ \cos(\alpha + \gamma_B) - \cos(\pi - \delta) ] \\ & < 2\omega L_s I_o \quad (12) \\ \alpha \leq \left( \frac{2\pi}{3} - \gamma_B \right) : & \sqrt{C^2 + D^2} [ \cos(\alpha + \gamma_B) \\ & - \cos \left( \alpha + \frac{\pi}{3} - \delta + \gamma_B \right) ] < 2\omega L_s I_o \end{aligned}$$

### 2.3 3상 위상제어 정류기에서 허용 가능한 순시저전압의 범위

구체적인 부하조건에서 순시저전압에 의한 전류실패의 발생여부를 (7), (10), (12)를 이용하여 조사한다. 표 1은 A제철소의 B설비에 설치된 3상 위상제어 정류기의 파라미터이며, 표 1에 제시한 설비에서 순시저전압과 전류실패의 관계는 그림 4와 같다.

그림 4는 점호각이 70°, 100°, 130°, 160° 일 때 입력전압의 크기, 위상변화에 따라 전류실패의 발생여부를 나타내는 그래프이다. 가로축에는 저전압에 의해 감소한 전압의 크기를 정상전압에 대한 백분율로 변환한 전압감소율을, 세로축에는 입력전압의 위상 변화를 나타내었고, 3상 평형저전압과 단상저전압에 의해서 전류실패가 발생하게 되는 영역을 각각 조사하여 나타내었다. voltage dip은 0%, phase shift는 0°일 때가 입력전압이 정상인 상태이며, 각 그래프의 오른쪽이 전류실패를 발생시키는 영역이다. 그림 4에서 위상제어 정류기의 점호각에 따라 전류실패가 발생하지 않는 순시저전압의 범위를 알 수 있고, 점호각이 증가하고 입력 전원의 위상변화가 앞설수록 더 작은 입력전원의 변화에도 전류실패의 발생 가능성이 증가하는 것을 알 수 있다. 점호각이 130° 이하일 때는 단상저전압에 의해서 전류실패가 발생하지 않고, 3상 평형저전압에 의해서만 전류실패가 발생한다. 점호각이 160°일 때는 3상 평형저전압과 단상 저전압에서 허용 가능한 순시저전압의 범위가 다르므로 각각에 대한 전류실패 곡선을 나타내었다. 따라서 표 1의 위상제어 정류기에서 점호각이 160°일 때 전류실패를 발생시키지 않는 순시저전압의 범위는 굵은 실선의 왼쪽 영역이 된다.

표 1의 설비에서 점호각을 160°로 설정했을 때 부하전류의 변화에 따른 허용 가능한 순시저전압의 범위를 그림 5에 나타내었다. 그리고 그림 6에는 동일한 상황에서 전원측 인덕턴스를 변화시켰을 때 허용 가능한 순시저전압의 범위를 나타내었다. 그림 5와 6에서 부하전류와 전원측 인덕턴스의 변화에 따라 위상제어 정류기에 전류실패를 발생시키는 순시저전압의 범위를 알 수 있고, 부하전류와 전원측 인덕턴스가 커질수록 허용 가능한 순시저전압의 범위는 줄어들어 가는 것을 알 수 있다.

표 1. A제철소 B설비에서 위상제어 정류기의 파라미터.  
Table 1. The parameters of phase-controlled rectifier in A steelworks B facility.

AC 입력전압	460[V]	주파수	60[Hz]
정류기 전압	300[V]	과부하율	150 %
정격 전류	360[A]	전원측 인덕턴스	60[μH]

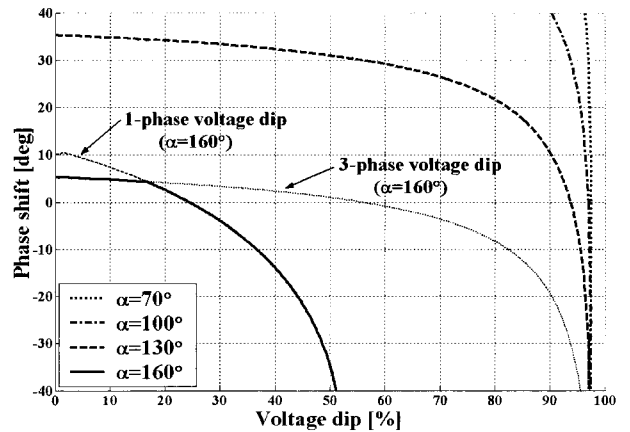


그림 4. 점호각에 따라 허용 가능한 순시저전압의 범위.  
Fig. 4. The permissible range of voltage dip according to the firing angle.

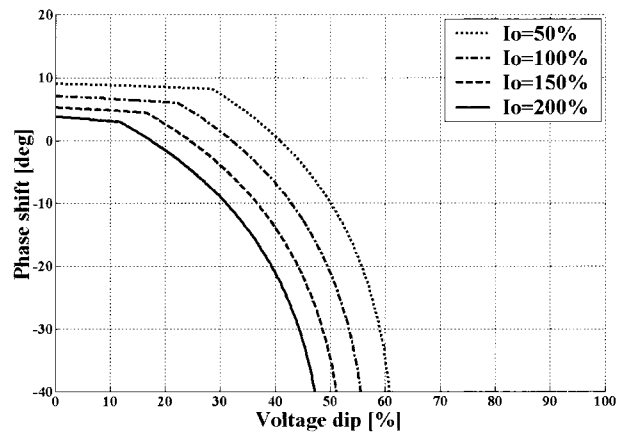


그림 5. 부하전류의 과부하율에 따라 허용 가능한 순시저전압의 범위 (α = 160°).  
Fig. 5. The permissible range of voltage dip according to the overload ratio of load current.

그림 7에는 입력전원에 저전압으로 인한 위상변화가 없을 때 3상 평형 저전압과 단상 저전압에서 점호각과 전압 감소율에 따른 전류실패 곡선을 나타내었다. 각 곡선의 오른쪽 영역이 전류실패를 발생시키는 영역이다. 점호각이 약 137° 이상일 경우에는 단상 저전압이 3상 평형 저전압보다 전류실패에 더 큰 영향을 미친다는 것을 알 수 있다. 그리고 그림 7에서 점호각의 최대값을 작은 값으로 제한할수록 전류실패를 발생시키지 않는 순시저전압의 허용 크기는 증가하게 된다.

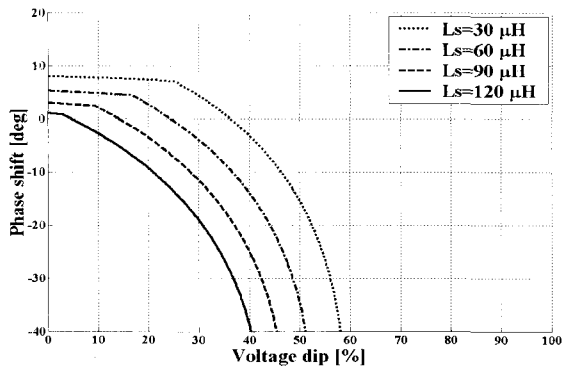


그림 6. 전원측의 인덕턴스에 따라 허용 가능한 순시저전압의 범위 ( $\alpha = 160^\circ$ ).

Fig. 6. The permissible range of voltage dip according to the inductance of source side.

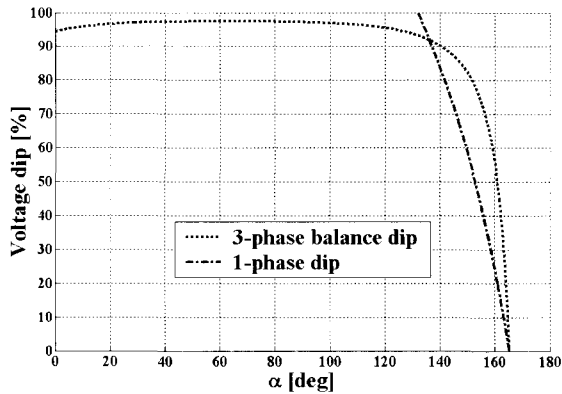


그림 7. 위상변화가 없을 때 점호각과 순시저전압에 따른 전류실패 곡선.

Fig. 7. The curve of commutation failure according to firing angle and voltage dip when the phase is not changed.

통계적으로 전압감소율이 60% 이하인 순시저전압이 전체 순시저전압의 90%를 차지한다고 알려져 있으므로 [2,10,11], 표 1에 나타난 설비의 최대점호각을 약  $149^\circ$ 로 제한한다면 전압감소율이 60% 이하인 순시저전압에서 전류실패가 발생하지 않는다는 것을 그림 7에서 알 수 있다. 그러나 점호각의 최대값을 제한하면 부하에서 발생하는 회생에너지를 전원 측으로 환원하는 능력이 떨어지게 되므로, 회생에너지에 의한 DC link 전압의 상승을 방지하기 위하여 dynamic braking이나 chopper 등을 이용하여 회생에너지를 저항으로 소비하는 부가적인 시스템이 필요하다.

2.4 전류실패와 DVR의 응답시간과의 관계

DVR은 입력전원에 순시저전압이 발생하면 일정시간 뒤에 부하에 인가되는 전원을 순시저전압이 발생하기 이전의 상태로 복원시켜서 부하를 순시저전압으로부터 보호하는 설비이다. 그림 8에 DVR의 블록도를 나타내었다.

그림 8에서 입력전원이 정상일 때는 바이패스 스위치가 연결되어서 입력전원이 부하에 직접 전달된다. 저전압이 발생하면 바이패스 스위치는 끊어지고 저전압에 의한 감소분을 인버터에서 발생시켜 직렬 트랜스포머를 통하여 입력전

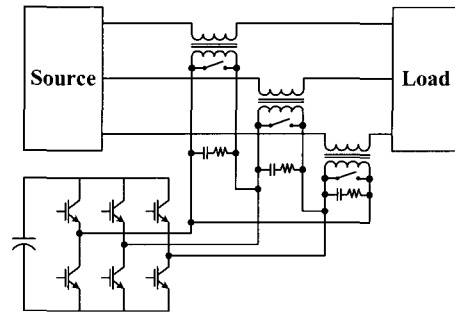


그림 8. DVR의 블록도.

Fig. 8. Block diagram of DVR.

원에 더해준다. 따라서 부하 측에서는 저전압이 발생하더라도 일정한 전원을 공급받을 수 있으므로, 순시저전압에 의한 사고를 효과적으로 방지할 수 있다.

전원계통의 단락, 지락 등의 사고로 인하여 발생하는 순시저전압 현상은 선로 사고가 발생한 지점과의 거리에 따라 전압감소와 위상변화의 크기가 다르게 되므로 DVR의 특성에 따라 사고를 막지 못할 수도 있게 된다. 특히 DVR이 3상 위상제어 정류기를 순시저전압에 의한 전류실패로부터 보호하기 위하여 설계되었을 경우는 DVR의 응답시간, 즉 순시저전압이 발생한 후 DVR이 동작해서 출력전압을 정상전압으로 만들 때까지 걸리는 시간이 중요한 설계요소이다.

따라서 본 장에서는 DVR의 응답시간과 보상 가능한 순시저전압의 범위사이의 관계를 조사한다. 순시저전압이 발생한 후 가장 짧은 시간에 전류실패가 발생하는 상황만을 조사하기 위해서, 3상 평형 저전압과 단상 저전압 모두 점호각이  $120^\circ$  이상인 구간만 고려한다. 그리고 순시저전압이 발생한 전원을 이전 상태로 복원시키는 방법[12]에는 보상전압의 크기를 최소로 하는 방법, 보상에너지를 최소로 하는 방법, 부하전압을 순시저전압이 발생하기 전의 상태로 복원시키는 방법이 있지만, 본 논문에서는 3상 위상제어 정류기의 인가전압을 순시저전압이 발생하기 전의 상태로 복원시키는 방법을 이용한다. 보상전압의 크기와 보상에너지를 최소로 하는 방법은 보상된 전압의 위상이 사고 이전의 전압과는 차이가 나게 되므로 앞에서 해석한 결과에서 알 수 있듯이 전압의 위상에 큰 영향을 받게 되는 3상 위상제어 정류기에는 사용할 수가 없다.

그림 9에는 점호각이  $120^\circ$  이상일 때, SCR  $T_1$ 에 인가되는 역방향 전압  $v_{ba}$ 를 나타내었다.  $v_{ba}$ 는 초기에 정상전압이다가,  $T_3$ 에 트리거 신호가 인가되는 시점인  $\alpha$ 에서 순시저전압이 발생하고, DVR은  $\beta$ 만큼의 시간이 지난 후에 보상전압을 인가하여  $v_{ba}$ 를 정상전압으로 복원시키고 하였다. 그리고 DVR이 보상전압을 인가하는 시점이 순시저전압이 발생한 역방향 전압  $v_{ba, dip}$ 의 부호가 변화하는 시점인  $(\pi - \phi)$ 보다 작은 경우와 큰 경우를 구분하여 나타내었다.

그림 9(a)에서와 같이  $(\alpha + \beta)$ 가  $(\pi - \phi)$ 보다 작을 때 전류실패가 발생할 조건을 (5)를 이용해서 표현하면

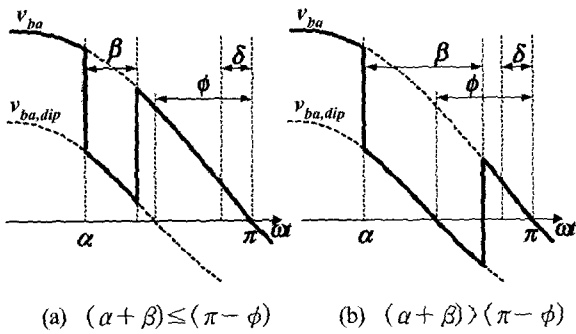


그림 9. 순시저전압과 보상전압.

Fig. 9. Voltage dip and compensation voltage.

$$\int_{\alpha}^{\alpha+\beta} v_{ba,dip} d\omega t + \int_{\alpha+\beta}^{\pi-\phi} v_{ba} d\omega t < 2\omega L_s I_o \quad (13)$$

과 같다.

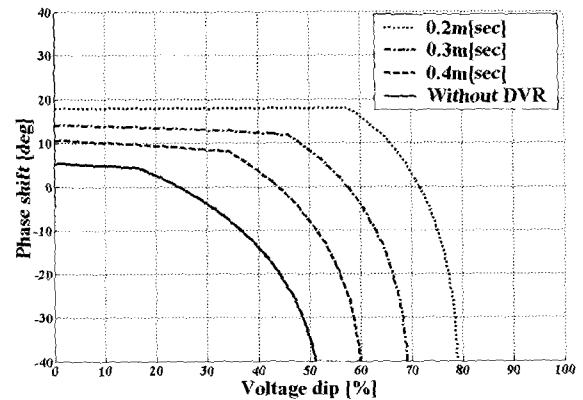
$(\alpha + \beta)$ 가  $(\pi - \phi)$ 보다 큰 경우인 그림 9(b)에서는 (13)뿐만 아니라, (14)와 같은 경우에도 전류실패는 발생한다.

$$\int_{\alpha}^{\pi-\phi} v_{ba,dip} d\omega t < \int_{\pi-\phi}^{\alpha+\beta} v_{ba,dip} d\omega t \quad (14)$$

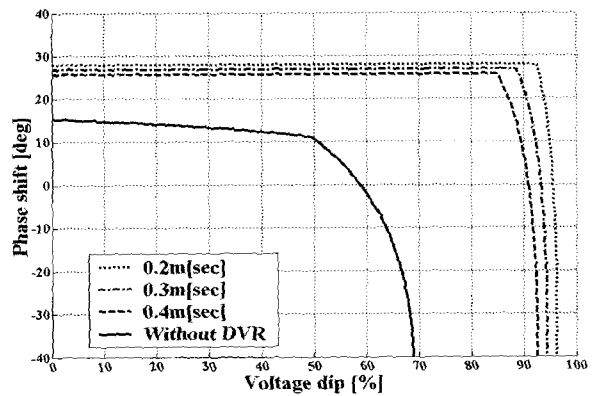
즉, (14)의 좌변보다 우변이 크게 되면,  $T_3$ 이  $(\alpha + \beta)$  이전에 완전히 OFF되므로 DVR이  $(\alpha + \beta)$  이후에 보상전압을 인가하더라도  $T_3$ 을 다시 ON 시킬 수 없게 되고 전류실패가 발생하게 된다.

그림 10에는 표 1의 설비에서 DVR이 위상제어 정류기를 보호할 수 있는 순시저전압의 범위를 DVR의 응답시간에 따라 나타내었다. DVR이 없을 때와 DVR의 응답시간이 0.2ms, 0.3ms, 0.4ms 일 때 3상 평형 저전압과 단상저전압을 모두 고려하여 보호 가능한 영역을 나타내었다. 각 곡선의 왼쪽 영역이 DVR이 보호 가능한 영역이다. 그림 10(a)는 점호각이 160°일 때 DVR이 보호 가능한 순시저전압의 영역을 나타내었다. 전체 순시저전압의 90%를 차지하는 전압감소율이 60% 이하인 순시저전압을 보상한다면 위상변화를 고려하지 않았을 때 DVR의 응답시간이 0.3ms 보다 조금 더 짧아야 한다는 것을 알 수 있다. 그림 10(b)에는 점호각이 150°일 때 보호 가능한 영역을 나타내었다. 그림 10(b)에서는 DVR의 응답시간이 0.2ms, 0.3ms, 0.4ms인 경우 모두 60% 이하의 순시저전압을 보상할 수 있고, 그림 10(a)의 경우와는 달리 응답시간에 따른 보상가능 영역이 큰 차이가 없다는 것을 볼 수 있다. 따라서 그림 10(b)의 경우와 같이 점호각이 150°일 때는 DVR의 응답시간을 0.4ms 이하로 하는 것이 효율적이지 못하고, 전압감소율이 60%까지인 순시저전압을 보상하고자 한다면 응답시간을 0.4ms 이상으로 하는 것이 가능하다는 것을 알 수 있다.

그림 11에는 DVR의 응답시간과 표 1의 설비를 전류실패로부터 보호할 수 있는 순시저전압의 범위사이의 관계를 나타내었다. 여기서 위상변화는 발생하지 않는다고 고려하였다.



(a)  $\alpha = 160^\circ$



(b)  $\alpha = 150^\circ$

그림 10. DVR의 응답시간에 따라 보상 가능한 순시저전압의 범위.

Fig. 10. The range of voltage dip which can be compensated according to the response time of DVR.

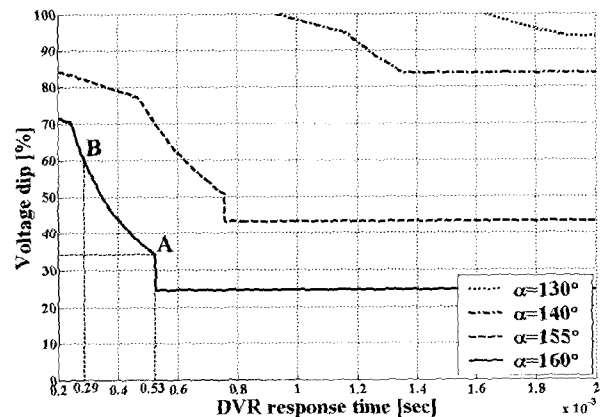


그림 11. 위상변화가 없을 때 점호각과 DVR의 응답시간에 따라 보상 가능한 순시저전압의 범위.

Fig. 11. The range of voltage dip which can be compensated according to the response time of DVR and firing angle when the phase is not changed.

그림 7에서 점호각이 160° 일 때 전압 감소율이 약 25% 이하인 저전압에서는 DVR이 없더라도 전류실패가 발생하지 않는 것을 볼 수 있다. 따라서 그림 11의 A점으로부터

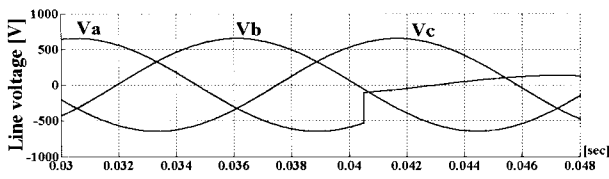


그림 12. A상에 전압감소를 80%의 순시저전압이 발생한 3상 입력전원.  
 Fig. 12. The 3-phase line voltage occurred 80% voltage dip in the A phase.

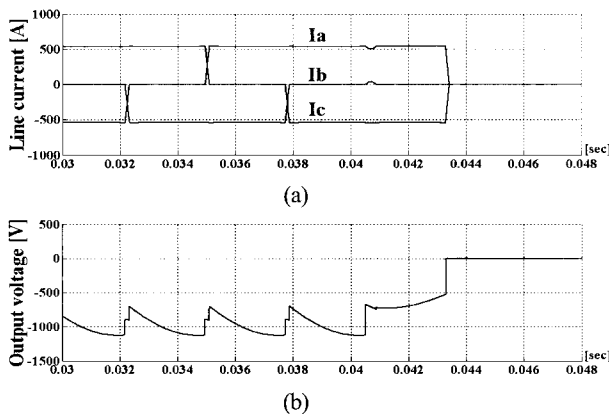


그림 13. 점호각이 155°일 때 위상제어 정류기의 파형 (a) 상전류 (b) 정류기의 출력전압  
 Fig. 13. Waveform of phase-controlled rectifier when firing angle is 155°, (a) phase current, (b) output voltage of rectifier.

DVR의 응답시간이 0.53ms 이상일 때는 보상효과가 전혀 없는 것을 알 수 있다. 또한 B점으로부터 최대 점호각이 160°인 3상 위상제어 정류기에서 DVR의 응답시간을 0.29ms로 설계한다면 전압감소율이 60% 이하인 순시저전압은 동작상태에 관계없이 모두 보상가능하다는 것을 알 수 있다. DVR의 응답시간은 짧을수록 보상 가능한 영역은 확대되지만, 마이크로프로세서를 이용한 시스템으로 구성되는 DVR 제어기의 가격이 급격히 상승하는 단점이 있다. 그러나 본 논문에서 제안한 방법을 이용하면 적절한 응답시간을 가지는 DVR 제어기를 설계할 수 있게 되어 과도하게 빠른 소자들을 DVR 제어기에 이용하지 않으므로써 가격을 낮출 수 있고, 또한 DVR 제어 프로그램의 안정도를 향상시킬 수 있다.

2.5 모의실험

제안한 방법의 타당성을 확인하기 위하여 MATLAB의 Power System Blockset을 이용하여 3상 위상제어 정류기와 DVR을 구성한 후 모의실험을 수행하였다. 순시저전압이 발생했을 때 위상제어 정류기의 점호각에 따른 전류실패의 발생여부와 DVR이 입력전원을 보상할 때 DVR의 응답시간에 따른 보상가능 여부를 모의실험 하여 제시한 방법의 타당성을 확인한다.

그림 12에는 3상 입력전원에 순시저전압이 발생하는 것을 나타내었다. A상 전압이 정상전압인 460V에서 92V로 80% 감소하는 상황을 설정하였고, 위상변화는 고려하지 않

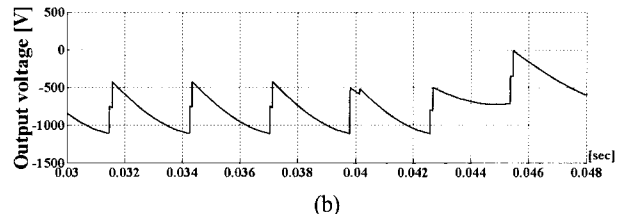
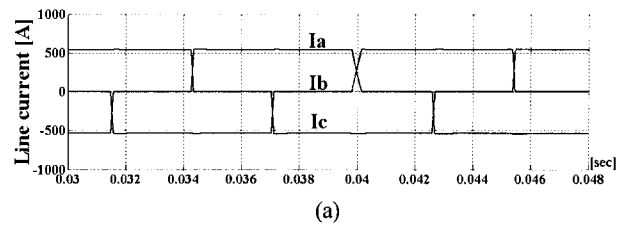


그림 14. 점호각이 140°일 때 위상제어 정류기의 파형 (a) 상전류 (b) 정류기의 출력전압.  
 Fig. 14. Waveform of phase-controlled rectifier when firing angle is 140°, (a) phase current, (b) output voltage of rectifier.

았다. 그림 13에는 표 1의 설비가 점호각이 155°일 때 순시저전압에 의해 전류실패가 발생하는 상황을 나타내었다. 그림 13(a)에는 3상 위상제어 정류기의 각 상전류를 나타내었고, 순시저전압에 의해 전류실패가 발생하는 것을 볼 수 있다. 그림 13(b)에서는 출력전압이 순시저전압에 의해 감소하는 것과 전류실패로 인해 SCR  $T_1$ 과  $T_4$ 가 동시에 ON됨으로서 출력단이 단락되는 것을 볼 수 있다. 점호각에 따라 전류실패가 발생하지 않는 최대 전압감소율을 나타낸 그림 7로부터 전압감소율이 80%인 순시저전압에서 전류실패가 발생하지 않도록 하기 위해서는 점호각을 140°로 제한하면 된다는 것을 알 수 있고, 그림 14에는 그림 13과 동일한 상태에서 점호각을 140°로 설정했을 때 위상제어 정류기의 파형을 나타내었다. 그림 14(a)와 14(b)에서 입력전원의 감소로 인해 전류시간이 길어지고, 출력전압이 감소하는 것을 볼 수 있지만 전류실패는 발생하지 않는 것을 볼 수 있다. 그러나 점호각을 155°에서 140°로 제한하면 출력전압이 -575V에서 -488V로 줄어들게 되어 부하에서 회생되는 에너지를 전원 측으로 효과적으로 회생시킬 수 없게 되므로 회생 에너지를 소비시키기 위한 부가적인 시스템이 필요하게 된다.

그림 15과 16에는 DVR을 이용하여 입력전원을 보상할 때 정류기의 파형을 나타내었다. 표 1의 설비에서 점호각이 155°일 때 전압감소율이 80%인 단상저전압이  $T_3$ 에 트리거신호가 인가되는 순간에 발생하는 상황을 설정하고 DVR의 응답시간에 따른 전류실패의 발생여부를 모의실험 하였다. 이때 DVR은 순시저전압이 발생한 후 각각의 응답시간 후에 입력전원의 크기와 위상을 사고가 발생하기 이전의 상태로 복원시킨다고 하였다. 그리고 DVR의 응답시간에 따라 보상 가능한 전압감소율을 나타낸 그림 11로부터 점호각이 155°일 때 전압감소율이 80%인 순시저전압에서 정류기를 보호할 수 있는 DVR의 최대 응답시간은 366  $\mu$ s가 되는 것을 알 수 있다. 그림 15에서는 DVR의 응답시간을

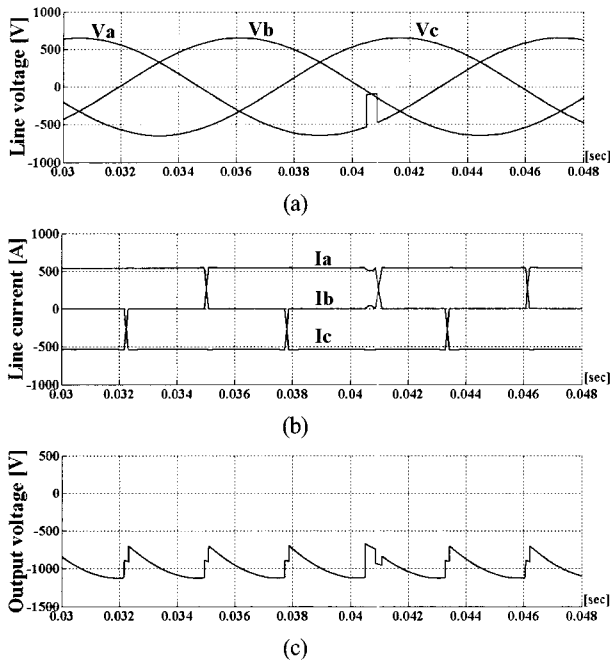


그림 15. DVR의 응답시간이 366  $\mu$ s일 때 파형 (a) 보상된 입력전압 (b) 상전류 (c) 출력전압.

Fig. 15. Waveform of phase-controlled rectifier when the response time of DVR is 366  $\mu$ s, (a) compensated line voltage, (b) phase current, (c) output voltage.

366  $\mu$ s로 설정하고 모의실험 하였다. 그림 15(a)에는 DVR에 의해서 보상되는 전원 파형을 나타내었고, A상 전원이 순시저전압에 의해서 감소하는 것과 366  $\mu$ s뒤에 DVR에 의해서 이전 상태로 복원되는 것을 볼 수 있다. 그림 15(b)에는 상전류를 나타내었다. SCR  $T_3$ 에 트리거 신호가 인가되는 순간에 순시저전압이 발생하도록 설정하였으므로, 순시저전압이 발생한 직후에는 A상과 B상 사이에 전류가 되지 않지만, DVR의 응답시간 이후에 입력전원이 보상되면 전류가 되는 것을 볼 수 있다. 정류기의 출력파형은 그림 15(c)에 나타내었고, DVR이 순시저전압을 효과적으로 보상하여 정류기가 정상적으로 동작하는 것을 알 수 있다. 그림 16에는 DVR의 응답시간을 367  $\mu$ s로 설정했을 때 파형을 나타내었다. 입력전원에 순시저전압이 발생하고, 367  $\mu$ s 뒤에 DVR에 의해서 정상 값으로 복원되는 것을 그림 16(a)에서 볼 수 있지만, 그림 16(b)에서 전류실패가 발생하는 것을 볼 수 있다. 그리고 다음 트리거 신호가 인가될 때 단락이 발생하는 것을 그림 16(c)에서 출력전압이 0이 되는 것으로부터 알 수 있다. 그림 15와 16은 표 1의 설비에서 전압감소율이 80%인 순시저전압이 발생했을 때 가장 짧은 시간에 전류실패가 발생할 수 있는 상황을 설정하여 모의실험 한 것이므로, DVR을 응답시간이 366  $\mu$ s 이하가 되도록 설계하면 전압감소율 80%까지의 모든 순시저전압으로부터 표 1의 설비를 보호할 수 있다는 것을 알 수 있다. 그리고 제시한 방법을 이용하면 DVR의 응답시간과 보상 가능한 순시저전압의 범위사이의 관계를 얻을 수 있으므로, 특정 3상

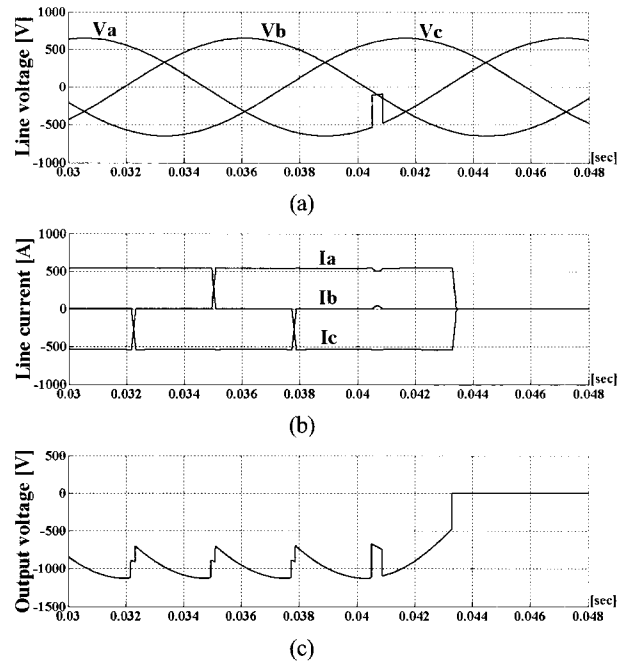


그림 16. DVR의 응답시간이 367  $\mu$ s일 때 파형 (a) 보상된 입력전압 (b) 상전류 (c) 출력전압

Fig. 16. Waveform of phase-controlled rectifier when the response time of DVR is 367  $\mu$ s, (a) compensated line voltage, (b) phase current, (c) output voltage.

위상제어 정류기에 최적인 DVR을 설계할 수 있다.

III. 결론

본 논문에서는 3상 위상제어 정류기를 순시저전압으로부터 보호하기 위하여 DVR을 설계할 때, DVR의 중요한 설계 요소중의 하나인 응답시간을 결정할 수 있는 방안을 제시하였다. 동일한 크기의 순시저전압이라도 3상 위상제어 정류기의 동작 상태에 따라 전류실패의 발생여부는 달라지므로, DVR의 신뢰성을 위해서 전류실패가 발생할 수 있는 최악의 상황을 설정하여 조사하였고, DVR의 응답시간에 따라 보상 가능한 순시저전압의 영역을 도출하였다. DVR의 응답시간을 짧게 할수록 보상할 수 있는 순시저전압의 범위는 넓어지지만, DVR 제어기의 가격은 급격히 상승하고 제어기의 안정도도 감소하게 된다. 그러나 본 논문에서 제안한 방법을 이용하면 3상 위상제어 정류기의 특성과 보상하고자 하는 최대 순시저전압의 크기로부터 DVR의 응답시간을 구할 수 있으므로 특정 3상 위상제어 정류기에 최적인 DVR의 설계가 가능하다. 그리고 모의실험을 통하여 본 논문에서 제시한 방법의 타당성을 확인하였고, 앞으로 실험을 통한 검증이 필요하다.

참고문헌

[1] A. Arora, K. Chan, T. Jauch, A. Kara, and E. Wirth, "Innovative system solutions for power quality enhancement," *ABB review*, pp. 4-12, March 1998.  
 [2] M. H. J. Bollen, "Voltage sags: effects, mitigation and



- prediction," *Power Engineering Journal*, vol. 10, pp. 129-135, June 1996.
- [3] S. S. Choi, B. H. Li, and D. M. Vilathgamuwa, "Dynamic voltage restoration with minimum energy injection," *IEEE Transactions on Power Systems*, vol. 15, no. 1, pp. 51-57, February 2000.
- [4] C. Zhan, C. Fitzer, V. K. Ramachandaramurthy, A. Arulampalam, M. Barnes, and N. Jenkins, "Software phase-locked loop applied to dynamic voltage restorer (DVR)," *Power Engineering Society Winter Meeting 2001 IEEE*, vol. 3, pp. 1033-1038, February 2001.
- [5] S. S. Choi, B. H. Li, and D. M. Vilathgamuwa, "Design and analysis of the inverter-side filter used in the dynamic voltage restorer," *IEEE Transactions on Power Delivery*, vol. 17, no. 3, pp. 857-864, July 2002.
- [6] C. Fitzer, M. Barnes, and P. Green, "Voltage sag detection technique for a dynamic voltage restorer," *IAS Annual Meeting*, vol. 2, pp. 917-924, Oct. 2002.
- [7] M. Vilathgamuwa, A. A. D. Ranjith Perera, and S. S. Choi, "Performance improvement of the dynamic voltage restorer with closed-loop load voltage and current-mode control," *IEEE Transactions on Power Electronics*, vol. 17, no. 5, pp. 824-834, Sept. 2002.
- [8] J. Arrillaga, N. R. Waston, and S. Chen, *Power System Quality Assessment*, John Wiley & Sons, 2000.
- [9] M. H. J. Bollen, "Voltage, power and current ratings of series voltage controllers," *Power Engineering Society Winter Meeting 2000 IEEE*, vol. 4, pp. 2910-2915, January 2000.
- [10] C. Becker, W. Braun Jr., K. Carrick, T. Diliberti, C. Grigg, J. Groesch, B. Hazen, T. Imel, D. Koval, D. Mueller, T. St. John, and L. E. Conrad, "Proposed chapter 9 for predicting voltage sags (dips) in revision to IEEE Std 493, the Gold Book," *IEEE Transactions on Industry Applications*, vol. 30, no. 3, pp. 805-821, May/June 1994.
- [11] E. W. Gunther and H. Mehta, "A survey of distribution system power quality-preliminary results," *IEEE Transactions on Power Delivery*, vol. 10, no. 1, pp. 322-329, January 1995.
- [12] S. Polmai, T. Ise, and S. Kumagai, "Experiment on voltage sag compensation with minimum energy injection by use of a micro-SMES," *IEEE PCC-Osaka 2002*, vol. 2, pp. 415-420, April 2002.

#### 박철우

제어·자동화·시스템공학 논문지 제 9 권 제 8 호 참조.

#### 권우현

제어·자동화·시스템공학 논문지 제 9 권 제 8 호 참조.

#### 한무호

1969년 3월 10일생. 1992년 경북대 전자공학과 졸업. 동 대학원 석사 (1994), 1994년~현재 포항산업과학연구원 선임연구원. 관심분야는 전력전자.

