

# 졸겔법에 의해 제작된 강유전체 BST막의 기계·화학적인 연마 특성

論 文

53C-3-2

## Chemical Mechanical Polishing (CMP) Characteristics of BST Ferroelectric Film by Sol-Gel Method

徐龍辰\* · 朴成祐\*\*

(Yong-Jin Seo · Sung-Woo Park)

**Abstract** - The perovskite ferroelectric materials of the PZT, SBT and BST series will attract much attention for application to ULSI devices. Among these materials, the BST ( $Ba_{0.6}Sr_{0.4}TiO_3$ ) is widely considered the most promising for use as an insulator in the capacitors of DRAMs beyond 1 Gbit and high density FRAMs. Especially, BST thin films have a good thermal-chemical stability, insulating effect and variety of phases. However, BST thin films have problems of the aging effect and mismatch between the BST thin film and electrode. Also, due to the high defect density and surface roughness at grain boundaries and in the grains, which degrades the device performances. In order to overcome these weakness, we first applied the chemical mechanical polishing (CMP) process to the polishing of ferroelectric film in order to obtain a good planarity of electrode/ferroelectric film interface. BST ferroelectric film was fabricated by the sol-gel method. And then, we compared the surface characteristics before and after CMP process of BST films. We expect that our results will be useful promise of global planarization for FRAM application in the near future.

**Key Words** : Chemical mechanical polishing (CMP), Sol-Gel,  $BaSrTiO_3$  (BST),  $PbZrTiO_3$  (PZT),  $SrBi_2Ta_2O_9$  (SBT), ferro-electric random access memory(FRAM), dynamic random access memory(DRAM)

### 1. 서 론

최근 정보화 사회로의 변화 추세에 따라 소형화 및 저전력화가 가능하고 저장된 정보가 휘발되지 않는 박막형 강유전체 메모리 소자에 대한 관심이 집중되고 있는 가운데 고유전율 및 불휘발성을 갖는 강유전체 기억소자인 FRAM (ferro-electric random access memory)과 DRAM (dynamic random access memory) 개발이 반도체 산업의 기술력을 확보하는 차원에서 활발한 연구가 진행되고 있다[1, 2]. 또한, 고집적 DRAM을 제작하기 위해 커패시터 기술 외에도 노광 및 식각 기술, 게이트 및 접합 기술, 소자분리기술[3], 배선 및 평탄화 기술, 공정원가 절감기술 등 소자로의 응용을 위한 제조공정 및 회로의 기술적 문제가 개선되어야 할 것이다. 특히, 집적도의 증가로 인한 소자 크기의 감소와 그에 따른 복잡한 기능의 집적회로 구현을 위해 표면 평탄화는 다층 배선 (multi-level interconnection) 공정에서 반드시 해결되어야 할 문제 중의 하나로 대두되고 있다. 그 중에서도 소자와 소자 사이의 내부 연결선 (interconnection)을 형성하는데 사용되는 ILD (inter-layer dielectric), IMD

(inter-metal dielectric)층과 금속막 등을 평탄화 시키는 공정에 CMP (chemical mechanical planarization) 공정 [4-6]을 필수 핵심기술로 적용하고 있다. 그러나 대부분의 CMP 연구는 DRAM 이나 logic 제품의 다층 배선 구조의 광역 평탄화를 위해 ILD와 IMD층, 금속막 등에 집중되어 왔지만, CMP 공정을 FRAM 적용을 위한 강유전체 막에 직접 적용 한 경우는 거의 없다. 종래의 보고에 의하면 BST 강유전체 박막의 전기적 특성은 박막의 불균일성으로 인해 유전손실의 기록이 발생하거나[9], 산소공급 및 결정립계 (grain boundary)를 통한 전기전도가 일어나 누설전류가 증가하는 등[7-8]의 문제점은 주로 BST 표면에 결정립이 불규칙적으로 성장되어 표면의 거칠기가 심하고, 표면에 결정립이 불규칙적으로 성장되어 표면의 거칠기가 심하고, 표면에 기공이 발생하는 등 구조적 영향으로 인한 계면 특성의 차이에 기인한 것으로 알려져 있다. 따라서 본 논문에서 CMP 공정을 적용할 경우 박막과 Pt 전극사이의 계면을 평탄화시켜 고품질의 계면 특성을 유지할 수 있어 전기적 특성을 개선시킬 뿐만 아니라, 강유전체와 전극계면에 트랩 (trap)된 전자들에 의한 강유전체의 피로특성을 최소화함으로써 고품질의 강유전 박막을 이용한 FRAM을 얻을 수 있을 것으로 기대된다.

본 논문에서는 강유전체 박막에 있어서 문제시되고 있는 계면 특성을 개선하기 위하여 정확한 화학적 조성 조절이 가능하며 대면적의 박막을 제조할 수 있는 장점을 갖는 졸겔(sol-gel) 법으로 성장된 BST ( $Ba_{0.6}Sr_{0.4}TiO_3$ ) 박막을 실

\* 正 會 員 : 大佛大學校 電氣工學科 副教授 · 工博

\*\* 正 會 員 : 大佛大學校 電氣工學科 博士課程

接受日字 : 2003년 10월 21일

最終完了 : 2003년 11월 15일

리카 (SiO<sub>2</sub>), 알루미나 (Al<sub>2</sub>O<sub>3</sub>), 티타니아 (TiO<sub>2</sub>) 계열의 슬러리를 사용하여 CMP 공정 기술을 적용한 후 연마율 (removal rate)과 비균일도 (within-wafer non-uniformity: WIWNU) 등 연마 특성을 고찰하였다. 또한, AFM (atomic force microscope)을 사용하여 표면의 형상을 관찰하였고, RMS (root mean square), 표면 거칠기, 스캐닝 프로파일 (scanning profile) 등을 비교하였다.

## 2. 실험

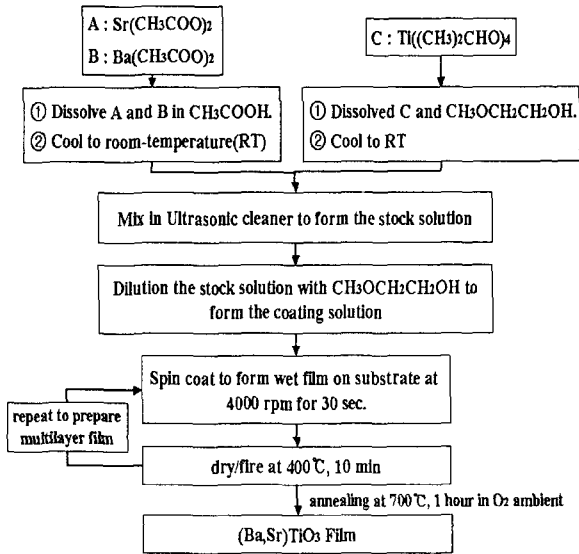


그림 1 BST 박막 공정 개략도

Fig. 1 Schematic flow chart of preparation of BST film by Sol-Gel method.

본 실험에서는 Si 기판 위에 졸겔법을 이용하여 BST 박막을 형성하였다. 그림1은 졸겔법을 사용하여 BST 막을 제조하기 위한 공정 흐름도를 보인 것이다. BaSrTiO<sub>3</sub> 솔루션을 얻기 위한 출발원료를 Ba(CH<sub>3</sub>COO)<sub>2</sub>, Sr(CH<sub>3</sub>COO)<sub>2</sub>와 Ti(OC<sub>2</sub>H<sub>4</sub>CH<sub>3</sub>)<sub>4</sub>를 사용하였다. 고체 상태의 Ba acetate와 Sr acetate가 아세트산 (CH<sub>3</sub>COOH)에서 용해된 후 (Ba, Sr) 스탁 솔루션(stock solution)을 얻기 위해 혼합되었다. TiO<sub>2</sub>는 N<sub>2</sub> 분위기의 CH<sub>3</sub>OCH<sub>2</sub>CH<sub>2</sub>OH 용액에서 분해되었다. BST 졸-겔 용액을 Si 기판 위에서 4000 rpm으로 30초 동안 스펀 코팅(spin-coating)한 후, 핫플레이트(hot plate)에서 유기 용매(organic contaminations)를 제거하기 위해 400°C의 온도로 10분 동안 BST막을 건조시켰다. 그리고 나서 as-deposited BST 시료의 결정화를 위해 전기로에서 700°C 온도의 산소 분위기에서 1시간 동안 후속 열처리하였다. 이렇게 형성된 졸겔 BST막의 두께는 3500Å 이었다. 본 연구의 초점인 BST 강유전체막의 CMP 전후의 표면 특성을 관찰하기 위해 표 1에 보인 공정 조건에서 CMP가 수행되었다. CMP 장비는 그림 2에 보인 G&P Technology의 POLI-380을 사용하였고, 강유전체막의 CMP 가능성을 알아보기 위해 서로 다른 슬러리 연마제 (실리카, 알루미나, 티타니아계)를 선택하여 CMP 공정을 수행하였다. 연마패드는 Rodel사의 IC-1300과 Suba IV 패드를 PSA-II로 접촉시킨

이중 패드를 사용하였다. 그림 2는 CMP 연마 장치의 조작 부분, 헤드 부분, 테이블 부분, 슬러리 공급장치를 나타낸 것이다. 또한, CMP 전후에 표면 형상을 분석하기 위해 AFM을 사용하였다.

표 1 CMP 장비의 공정 변수.

Table 1 Process conditions of CMP equipment.

Table speed	60 rpm
Head speed	60 rpm
Down force	300 g/cm <sup>2</sup>
Slurry flow rate	90 ml/min
Polishing time	40 sec
Post-CMP cleaning	Ultrasonic

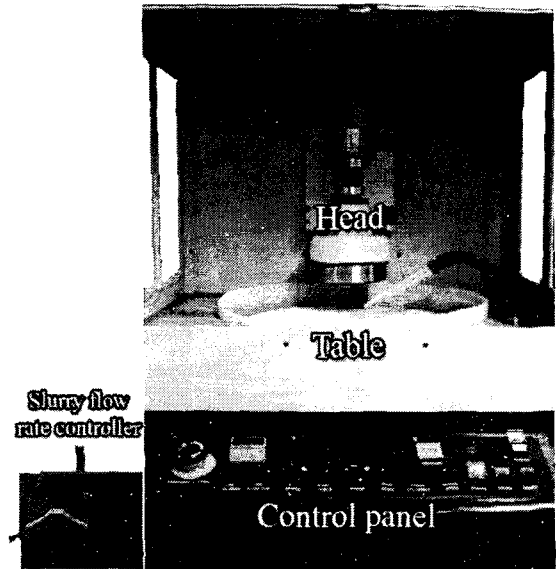


그림 2 G&P Technology사의 POLI-380 CMP 장치.

Fig. 2 POLI-380 CMP equipment of G&P Technology Company.

## 3. 결과 및 고찰

현재 강유전체막의 CMP를 위해 상용화된 슬러리가 없기 때문에 현재 상업적으로 시판되고 있는 슬러리를 이용하여 1차적으로 강유전체막의 CMP 특성을 평가할 필요가 있다. 표 2는 슬러리 연마제의 종류에 따른 CMP 후 연마율과 비균일도 특성을 나타낸 것이다. 실리카 계열의 슬러리 A는 345 nm/min의 연마율과 2.2 %의 비균일도 특성을 나타낸 반면, 슬러리 B는 369 nm/min의 연마율과 1.4 %의 매우 낮은 비균일도 특성을 나타내었다. A와 B의 경우 모두 동일한 연마제와 동일한 경도 (hardness) 특성을 갖고 있지만, 아마도 각 회사의 미세한 슬러리 케미컬의 차이로 인해 예상대로 약간 다른 연마 특성을 나타내었다. 그러나 알루미나 계열의 슬러리 C의 경우에는 연마율은 397 nm/min로 상당

표 2 슬러리 종류에 따른 연마제거율과 비균일도 비교.  
Table 2 Removal rate and non uniformity as a function of different slurry abrasive.

슬러리	연마 입자	경도	연마제거율 (nm/min)	비균일도 (%)
A	SiO <sub>2</sub>	6~7	345	2.2
B	SiO <sub>2</sub>	6~7	369	1.4
C	Al <sub>2</sub> O <sub>3</sub>	8~9	397	1.7
D	TiO <sub>2</sub>	5.5~6.5	320	1.5

히 증가하였으나, 비균일도는 다소 증가하였다. 이는 실리카보다 더 단단한(hard) 경도를 갖는 알루미늄 연마제로 인해 기계적인 힘이 증가하였기 때문일 것이다. 이상과 같이 상용되고 있는 실리카 슬러리와 알루미늄 슬러리의 연마 특성을 예측한 것을 토대로 본 연구에서 제안하는 티타니아(TiO<sub>2</sub>) 슬러리를 적용하여 보았다. 이 슬러리는 실리카 슬러리에 티타니아(TiO<sub>2</sub>)를 1 wt% 섞은 MAS (mixed abrasive slurry)로 320 nm/min의 낮은 연마율을 보였지만 비균일도는 매우 우수한 특성을 나타내었다. 이는 앞에서 예측한 것처럼 티타니아(TiO<sub>2</sub>)의 경도가 5.5~6.5로 실리카와 알루미늄 연마제보다 더 낮기(soft) 때문에 연마율은 다소 떨어지지만, 슬러리 케미컬에 의해 표면을 연화시킨 후, 연마되어 저할 (BaSr)TiO<sub>3</sub> 막과 동일한 성분인면서 경도가 더 낮은 티타니아(TiO<sub>2</sub>) 연마제 첨가에 의해 기계적으로 연마하는 과정에서 비균일도 특성을 향상시킨 것으로 생각된다. 이는 화학적인 슬러리를 이용하여 연마하고자 하는 물체의 표면을 화학적으로 연화시킬 때, 연마되어질 막과 동일한 성분을 갖는 연마제가 첨가되어 있을 때 가장 효과적인 연마 특성을 얻을 수 있다고 보고[5]되어 있는 CMP 공정의 기계화학적 기본 원리에 들어맞는 매우 이상적인 결과라고 생각된다. 이상과 같이 전형적인 CMP 특성을 고찰 한 다음, CMP 후의 표면 형상과 RMS 거칠기를 조사하기 위해 AFM 분석을 실시하였다.

그림 3(a)는 BST 박막을 스펀 코팅 후 400 °C에서 10분 동안 BST 박막을 건조시킨 후의 표면형상과 x축을 따라 0 μm에서 20 μm까지 스캐닝하면서 얻은 프로파일링에 의한 단차 (step height)를 보인 것이다. 표면 사진에서 볼 수 있듯이 불규칙적인 결정립 (grain)들이 형성되어 있고 상당히 많은 기공들이 관찰되었다. 그리고 프로파일링 결과에서 보듯이 상당히 높은 단차를 보이고 있으며, RMS 거칠기는 4.25 nm이었다. 그림 3(b)는 실리카 슬러리 A를 사용하여 CMP한 후의 표면형상과 단차 특성을 보인 것이다. 표 2에 보인 예비실험 결과와 마찬가지로 CMP 후에 표면이 더 매끄러워지고 있으며 단차 또한 감소함을 볼 수 있었다. 이 시료의 RMS 거칠기는 3.53 nm로 감소하였으나 여전히 많은 기공들이 보이고 있어 서론에서 지적하였듯이 전기적 특성에 많은 변화가 있을 것으로 예측된다. 또한, 표면의 거칠기가 개선되어 열처리후 결정립 분포를 균일하게 하여 저항률(resistivity)을 감소시킬 것으로 예상된다.

그림 4(a)는 그림 3에 보인 as-deposited 시료를 700 °C에서 1시간 동안 열처리한 시료를 실리카 슬러리 B를 가지고 CMP한 후, 측정된 AFM 표면 사진과 단차 특성을 보인 것

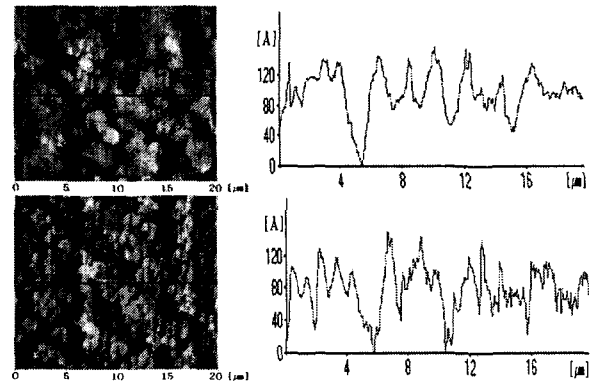


그림 3 열처리전 BST 박막의 AFM 표면사진과 프로파일링 비교. (a) CMP전, (b) CMP후 (slurry #A).  
Fig. 3 AFM substrate morphology and height profiles of as-deposited films. (a) Before CMP, (b) After CMP (slurry #A).

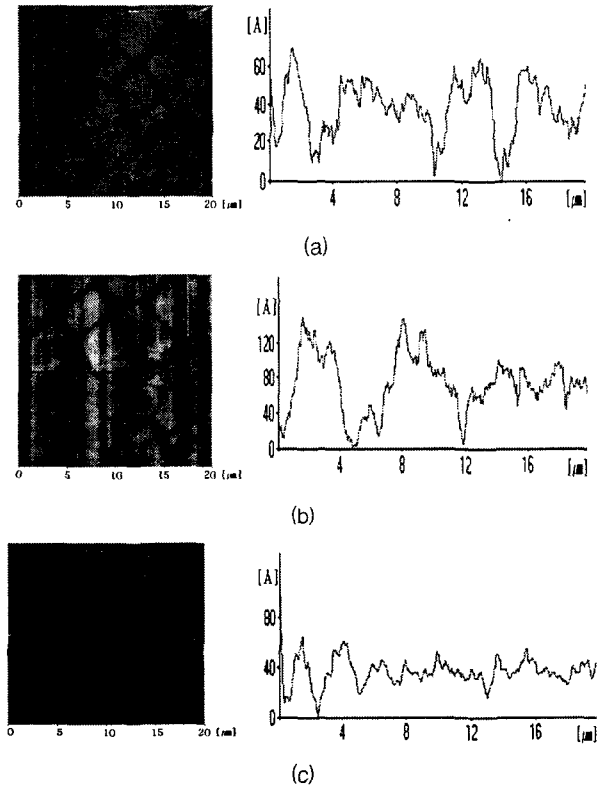


그림 4 열처리한 박막을 CMP한 후 AFM 표면사진과 프로파일링 분석. (a) 실리카 슬러리 (#B), (b) 알루미늄 슬러리 (#C), (c) Ti 연마제를 1 wt% 첨가한 실리카 슬러리 (#D).  
Fig. 4 AFM substrate morphology and height profile of 70 °C and 1 hour annealed film after CMP. (a) Silica slurry (#B), (b) Alumina slurry (#C), (c) Titania abrasive (1 wt%) added silica slurry (#D).

이다. 그림 3에 보인 불규칙적인 결정립 구조와는 달리 열처리에 의해 결정립들이 대략 5 μm 크기로 재성장하여 규칙적인 결정립 구조를 보이고 있으며 CMP에 의해 표면특성이 매우 양호함을 관찰할 수 있다. 특히 많은 기공들이 감

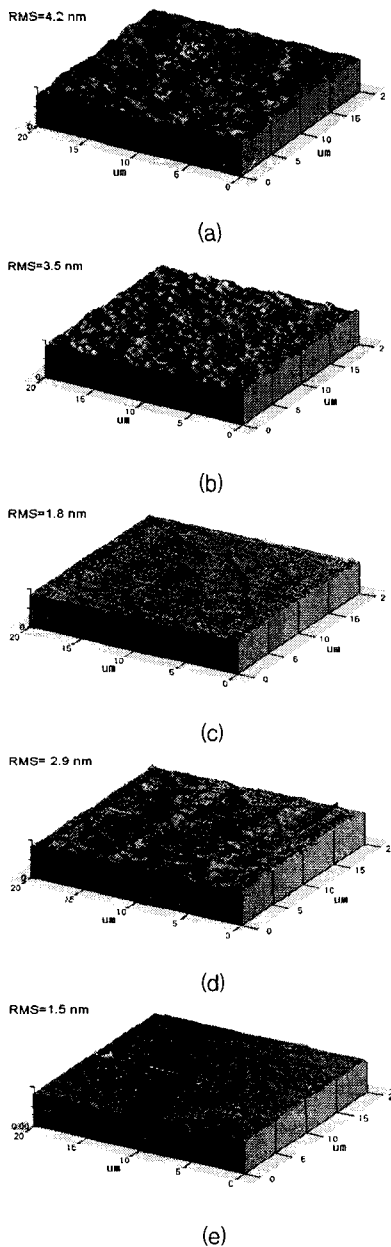


그림 5 CMP 전후의 AFM 분석. (a) CMP 전, (b) CMP 후, 실리카 슬러리 (#A), (c) 실리카 슬러리 (#B), (d) 알루미나 슬러리 (#C), (e) Ti 연마제를 1 wt% 첨가한 실리카 슬러리 (#D).

Fig. 5 AFM 3D micrographs with before and after CMP process. (a) Before CMP of as-deposited film, see Fig. 2(a). (b) After CMP of as-deposited film, Silica slurry #A, see Fig. 2(b). (c) Silica slurry #B, see Fig. 3(a). (d) Alumina slurry #C, see Fig. 3(b). (e) Titania abrasives (1 wt%) added silica slurry (#D), see Fig. 3(c).

소하였고, 결정립계 (grain boundary)가 매우 뚜렷하게 나타나고 있음을 알 수 있다. 또한 단차도 상당히 감소하였으며 RMS 거칠기는 1.8 nm로 매우 개선됨을 알 수 있다. 그림 4(b)는 동일하게 열처리한 BST 박막을 알루미나계 슬러리

C를 가지고 CMP한 결과이다. 그림 4(a)의 결과와 비슷한 연마특성을 보이고는 있으나 아직 결정립들의 표면이 완전히 연마되지 않아 결정립과 결정립계 사이의 단차가 상당히 높음을 관찰할 수 있다. 이 시료의 RMS 거칠기는 2.97 nm 이었다. 마지막으로 그림 4(c)는 본 연구에서 제안하는 자체 제작한 티타니아 연마제가 1 wt% 혼합된 실리카 슬러리인 MAS의 CMP 특성을 보인 것이다. 그림 4의 (a)와 (b)보다 훨씬 우수한 표면형상을 나타내고 있으며 단차 또한 현저하게 감소하였으며, BST 표면 품질이 개선되었음을 볼 수 있다. 이 RMS 거칠기는 1.5 nm로 매우 낮은 양호한 값을 나타내었다. 따라서 기존의 강유전체막의 전식 식각 공정시 부산물이 표면에 잔류하게 되어 박막의 특성을 저하시키는 문제점을 CMP 공정으로 대체함으로써 개선시킬 수 있을 것으로 생각된다. 본 연구에서는 상용화된 슬러리와 비교 고찰을 위해 티타니아(TiO<sub>2</sub>)가 1 wt% 첨가한 경우의 특성만을 제시하였지만, 현재 여러 첨가비율에 따른 티타니아 슬러리를 강유전체막의 CMP 공정에 적용하기 위한 새로운 가능성을 확인한 있다.

그림 5는 지금까지 얻은 AFM 결과를 3D 이미지로 형상화하여 나타낸 것으로 그림 3과 4의 결과를 더욱 가시적으로 보여주고 있다. 또한 표 3은 AFM 분석으로부터 얻은 각 슬러리 변화에 따른 RMS 거칠기와 표면 거칠기 (Ra)를 정리하여 나타낸 것이다. CMP 공정 후 RMS가 감소하였고, 표면 거칠기의 개선으로 MFS (metal-ferroelectric semiconductor) 캐패시터 또는 트랜지스터의 계면 특성이 향상되어 표면상태 트랩밀도가 감소되어 국부적인 전류밀도의 집중을 피할 수 있고 누설전류를 개선시키고, 그레인 (grain)을 채널층 (channel layer)으로 사용할 수 있어 전기적 특성 개선이 기대된다. 그러나 이러한 결과 예측은 CMP 후 Pt 전극을 증착시켜 MFS 커패시터를 제작한 후, CMP 전부의 전기적인 특성 비교를 통해 확인되어야 할 것이다.

표 3 슬러리 종류에 따른 RMS와 표면 거칠기.  
Table 3 RMS and roughness as a function of slurry abrasives.

Slurry abrasives	RMS (nm)	Roughness (nm)
Before CMP	4.25	3.43
After CMP	SiO <sub>2</sub> (#A)	3.53
	SiO <sub>2</sub> (#B)	1.81
	Al <sub>2</sub> O <sub>3</sub> (#C)	2.98
	TiO <sub>2</sub> (#D)	1.50

### 3. 결 론

슬러리 종류에 따라 BST 박막의 CMP 특성을 알아본 결과, 연마입자의 경도가 높을수록 연마율이 증가함을 알 수 있었다. 비균일도는 1.4 ~ 2.2 %로 아주 우수한 특성을 나타내었다. 또한, CMP한 후에 박막의 표면이 연마되어 결정립계 (grain boundary)가 명확히 보임을 알 수 있어 식각 공정에 의해 부산물이 표면에 잔류하게 되어 박막의 특성을 저하시키는 문제점을 CMP 공정으로 대체하여 개선시킬 수

있음을 알 수 있었다. 그리고 CMP 전후의 AFM을 분석한 결과, 티타니아 연마제를 1 wt% 첨가할 때 가장 우수한 RMS와 표면 거칠기를 나타냄을 알 수 있었다. 이는 표면의 거칠기가 개선되어 결정립 분포를 균일하게 하여 MFS 커패시터 또는 트랜지스터의 계면 특성이 향상되어 표면상태 트랩밀도가 감소되어 국부적인 전류밀도의 집중을 피할수 있고 누설전류 개선, 그레이인을 채널영역으로 사용할 수 있어 전기적 특성의 개선을 기대할 수 있다. 향후 본 연구를 토대로 MFS 커패시터를 제작하여 CMP 전 후의 전기적 특성과 누설전류를 개선시키는 연구를 수행할 예정이다.

**감사의 글**

이 논문은 2002년 한국학술진흥재단의 지원에 의하여 연구되었음 (KRF-2002-041-D00235).

**참 고 문 헌**

[1] L. P. Cook et al, "Microstructural Changes during Processing of Laser Deposited BaTiO<sub>3</sub> and PZT Thin Films", MRS Symposium Proceeding, Vol. 202, pp. 241-245, 1991.

[2] D. S. Shin et al, "Effects of Morphological Changes of Pt/SrBi<sub>2</sub>Ta<sub>2</sub>O<sub>9</sub> Interface on the Electrical Properties of Ferroelectric Capacitor", Jpn. J. Appl. Phys. Vol. 37. pp. 5189-5192, 1998.

[3] S. Y. Kim and Y. J. Seo, "Correlation analysis between pattern and non-pattern wafer for characterization of shallow trench isolation-chemical mechanical polishing(STI-CMP) process", Microelectronic Engineering, Elsevier Science, Vol. 60, Issue 3-4, pp. 357-364, 2002.

[4] W. S. Lee, S. Y. Kim, Y. J. Seo and J. K. Lee, "An Optimization of Tungsten Plug Chemical Mechanical Polishing (CMP) using Different Consumables", Journal of Materials Science : Materials in Electronics, Vol. 12, No. 1, pp. 63-68, 2001.

[5] F. B. Kaufman, D. B. Thompson, R. E. Broadie, M. A. Jaso, W. L. Guthrie, D. J. Pearson and M. B. Small, "Chemical-Mechanical Polishing for Fabricating Patterned W Metal Features as Chip Interconnects", Electrochem Soc., Vol. 138, p. 3460, 1991.

[6] S. Y. Kim, S. Y. Jeong, and Y. J. Seo, "Effects of deionized water pressure and purified nitrogen gas on the chemical mechanical polishing process", J. of Materials Science : Materials in Electronics, Kluwer Academic Publishers, Vol. 13, No. 5, pp. 299-302, 2002.

[7] Takehara, "Dielectric Properties of (Ba<sub>x</sub>Sr<sub>1-x</sub>)TiO<sub>3</sub> Thin Film Prepared by RF Sputtering for Dynamic

Random Access Memory Application", Jpn. J. Appl. phys. Vol. 33, p. 5190, 1994.

[8] T. Atsuki et al, "Preparation of Bi-Based Ferroelectric Thin Films by Sol-Gel Method," Japanese Journal of Applied Physics", Vol. 34, No. 9B, pp. 5096-5099, 1995.

[9] F. wang, et al, "Ba<sub>0.7</sub>Sr<sub>0.3</sub>TiO<sub>3</sub> Ferroelectric Film Prepared with the Sol-Gel Process and its Dielectric Performance in Planar Capacitor Structure", J. Mater. Res. Vol. 13, No. 5, p. 1243, 1998.

**저 자 소 개**



**서 용 진 (徐 龍 辰)**

1987년 중앙대학교 공과대학 전기공학과 졸업. 1989년 동 대학원 전기공학과 졸업(공학석사). 1994년 동 대학원 전기공학과 졸업(공학박사). 1999~2000년 University of North Carolina at Charlotte (UNCC), 전기 공학과, 과학 재단 Post-doctoral

Fellow. 현재 대불대학교 전기공학과 부교수. 관심 분야 : CMP 공정, Silicon-based optoelectronics.  
Tel : 061-469-1260, Fax : 061-469-1260  
E-mail : syj@mail.daebul.ac.kr



**박 성 우 (朴 成 祐)**

1972년 2월 5일생. 2000년 대불대 공대 전자공학과 졸업. 2000년 동 대학원 전기 공학과 졸업(석사). 2003년~현재 동 대학원 박사과정.

Tel : 061-469-1273,  
Fax : 061-469-1265  
E-mail : psw@mail.daebul.ac.kr