

신고유치 해석 프로그램을 이용한 직류계통 축비틀림 진동 댐핑 제어기 설계

論文
53A-3-3

Design of HVDC System SSO Damping Controller Using Novel Eigenvalue Analysis Program

金東俊* · 南海鯤** · 文英煥*** · 金容求§
(Dong-Joon Kim · Hae-Kon Nam · Young-Hwan Moon · Yong-Gu Kim)

Abstract - This paper presents the HVDC system modelling for analysis of subsynchronous oscillation and the design of the subsynchronous oscillation damping controller in HVDC system with the aid of novel eigenvalue analysis program. The HVDC system models include both the steady-state model for power flow calculation and the dynamic model for constructing the state matrix. The design procedures of the subsynchronous oscillation damping controller (SODC), which is integrated with PI controller at rectifier, consist of three steps: 1) to identify the dominant torsional oscillation mode in the AC/DC system; 2) to determine the parameters of the SODC for compensating the phase lagging due to the rectifier controller; 3) to validate the control parameters and to determine the appropriate gain using a time-domain simulation program. The proposed design method has been tested against two AC/DC systems for validation.

Key Words : HVDC system, Subsynchronous oscillation, Damping controller, Novel eigenvalue analysis

1. 서 론

1977년 미국 Square Butte Project(North Dakota-Minnesota 주 북동부 사이 750 km, 250 kV, 500 MW HVDC 계통)의 계통시험에서 HVDC가 터빈-발전기의 축비틀림 진동을 불안정하게 하는 요인으로 작용할 수 있다는 사실이 발견된 후로, 터빈-발전기와 직류계통과의 상호작용을 원인으로 하는 축비틀림 진동(Subsynchronous oscillation, 이하 SSO) 현상은 교류-직류계통(이하 교직 계통)의 계획과 운용상의 중요한 검토 항목의 하나가 되었다[1]. 그 후 조사에서 직류계통 순변환소(Rectifier) 측의 일정 전류 제어방식은 인근 대형 터빈-발전기의 비틀림 진동감쇠에 나쁜 영향을 미칠 수 있다는 것이 분석되었다. 따라서 순변환소 측의 제어정수를 적절히 튜닝하거나, 지배적인 축 비틀림 진동의 댐핑특성이 나쁜 경우 적절한 축비틀림 진동 댐핑 제어기(Subsynchronous Oscillation Damping Controller, 이하 SODC)가 직류계통 순변환소 측의 제어기에 보조 제어기로 부가되어야 한다.

연계되는 교류계통의 강도가 문제가 되는 변환소는 역변환소와 관련이 있다. 약 교류계통과 연계되는 역변환소는 전류 실패가 발생할 가능성이 많기 때문에, 역변환소에서는 특별한 직류제어방법을 사용해야 한다. 순변환소와 직접 관련되는

문제는 인근 다축 발전시스템과의 축비틀림 진동뿐이다. 따라서 본 논문에서는 역변환소에 연결되는 교류계통의 강도에 대해서는 더 이상 설명은 생략한다.

교직계통에서의 기존 SODC 설계에서는 기기를 포함한 축 시스템의 동특성과 네트워크의 동특성까지 고려한 계통상태 방정식을 구성해야 하는 복잡성 때문에 단지 시간영역도의 방법을 사용하거나 [2], 또는 현실적으로 설계에 적용이 어려운 현대 제어이론에 기반을 둔 제어기를 설계하는 방법[3] 등이 제한된 범위에서 연구되어 왔다. 터빈-발전기 축과 직류계통간의 SODC 설계를 위해서는 두 계통간의 중요 축 비틀림 진동모드를 정확히 확인할 필요가 있다. 또한 계통 운전조건이 변화하는 경우에 대해서도 중요 축 비틀림 모드의 특성을 분석해야 한다. 이러한 축 비틀림 진동모드의 분석과 SODC를 설계하는데 있어서 고유치 해석은 매우 유용하게 사용된다.

먼저, 본 논문에서는 교직계통을 고유치 해석할 수 있는 교직계통 모델링방법에 대해서 기술한다. 개발된 직류계통 선형모델은 이미 개발된 신고유치 해석(Novel Eigenvalue Analysis, 이하 NEA) 프로그램[4,5]에 새로운 모듈로서 포함된다. 직류계통 모델은 조류계산을 위한 정적 모델과 상태행렬 구성을 위한 동적 모델로 나뉜다. 정상상태 모델에서는 교류측 모선의 전압과 위상을 이용하여 직류계통의 탭, 점호각, 여유각, 유효전력, 무효전력 등 정상상태에서의 변수 값을 결정한다. 그리고, 축 비틀림 진동 고유치 해석을 위한 직류계통 동적 모델은 순변환기와 역변환기(Inverter), 그리고 직류선로의 동특성을 포함한다.

그리고 본 논문은 교직계통에서 SODC 설계를 위한 간단하면서도 효과적인 이 제어기의 튜닝 방법도 제시한다. 제안된 방법은 다음과 같은 3단계로 구성된다. 1)교직계통의 축

* 正會員 : 韓國電氣研究院, 先任研究員
** 正會員 : 全南大 工大 電氣工學科 教授 · 工博
*** 正會員 : 韓國電氣研究院, 責任研究員 · 工博
§ 正會員 : 木浦技能大 電氣計測制御科 專任講師 · 工博
接受日字 : 2003年 5月 19日
最終完了 : 2003年 12月 27日

비틀림 진동 해석이 가능한 NEA 프로그램을 이용하여 지배적인 축 진동 모드를 결정한다. 2) 전력계통 안정화(Power System Stabilizer, 이하 PSS) 장치의 위상보상 설계와 유사한 방법으로[6,7,& 8] SODC의 위상보상을 주파수 영역에서 수행한다. 3) 설계된 SODC의 위상보상 제어기 정수는 EMTP류의 순시치 프로그램을 사용하여 시간영역모의에서 검증하고 적절한 이득정수를 결정한다. 본 논문에서 제안한 직류계통 SODC 설계와 튜닝방법은, 기존 전력계통 안정화 장치의 튜닝 개념을 확장하여 적용하기 때문에 간단하면서도 효과적이다. 제안된 직류계통 SODC 설계방법은 단독 직류송전 1기 무한모선 계통과 교직병렬 송전 1기 무한모선에 적용하여 그 유효성을 검증한다.

2. NEA 프로그램과 직류계통 모델링

SSR 해석과 축비틀림 진동 해석은 5Hz 이상의 고주파 영역에서도 미소신호안정도 해석이 가능해야 하기 때문에, 각종 전력기기의 동특성뿐만 아니라 네트워크 RLC 요소의 동특성까지 고려한 계통의 선형 상태행렬이 필요하다. 교류계통의 축비틀림 진동 해석을 위한 NEA 프로그램은 이미 문헌 [4,5]에서 이미 개발되었다. 그래서 본 절에서는 NEA 프로그램에 모듈로 추가되는 교직계통 모델링 방법에 대해서 기술한다.

2.1 NEA 프로그램

문헌 [4,5]의 NEA 프로그램은 기준 축이 서로 다른 기기 관련 상태행렬과 네트워크 상태행렬을 효율적으로 연결하고 기법을 사용하고 있으며, 모듈러 기법이 적용되어 직류계통과 같은 새로운 모델을 모듈로서 추가 또는 수정하는 것이 용이하다. NEA 프로그램에 직류계통 모델을 추가하면, 이 NEA 프로그램은 5Hz 이상의 높은 주파수 범위에서 발생하는 축 시스템과 직류계통과의 축비틀림 진동을 고유치 해석할 수 있다. NEA 프로그램 알고리즘은 정적 조류계산을 수행하는 단계와 계통 상태행렬을 구성하는 단계로 이루어져 있다. 직류계통의 모델개발도 정적 모델링과 동적 모델링으로 구성된다. NEA 프로그램의 모델링 방법에 대한 자세한 언급은 문헌 [4,5]에 기술되어 있으므로 본 논문에서 다시 기술하지 않는다.

2.2 직류계통 정상상태 모델링

직류계통 정상상태 모델링은 조류계산 해석에 사용되며 동적 모델의 상태변수 초기화시 상태변수 초기값을 제공한다. 정적 직류계통 모델링에서 다음과 같은 가정을 사용한다 [9,10].

- 가) 직류전류는 리플이 없다.
- 나) 변환기의 교류계통은 완전한 정현파이고, 주파수가 일정하며, 평형 전압원이다.

본 논문은 직류계통을 교류 모선, 변환기 변압기, 순변환소, 역변환소, 그리고 직류선로로 각각 모델링 하였고, 실제 직류계통을 모의 할 수 있도록 변압기 탭이 가변되는 것으로 하였다. 정적 조류계산에서 사용하는 방정식은 문헌 [9,10]의 식을 사용했으며, 상세한 정상상태 모델링 방법은 많은 문헌에 기술되어 있으므로 자세한 설명은 생략한다.

2.3 직류계통 동적 모델

본 논문에서 변환기의 브리지 회로 동적 모델링 방정식은

정적 방정식을 그대로 사용한다[13]. 또한 순변환소에서는 정전류 제어를, 역변환소에서는 정여유각 제어를 하는 것으로 하는 정상운전 모드만 고려하여 상태행렬을 유도한다.

2.3.1 정상적인 직류계통 제어 특성

그림 1의 순변환소 제어 모델은 직류 전류제어를 목적으로 하는 PI 제어기를 가지며, PLL (Phasor Lock Loop) 회로의 위상이동 특성을 표현하기 위하여 α_ϕ 를 포함하고 있다. PLL 회로는 고주파 필터인 워시아웃 (Washout) 전달함수로 모델링 할 수 있고, 시정수(T_p)는 보통 40msec로 설정할 수 있다 [14,15]. 역변환소 제어기 모델은 정여유각 제어를 가정하므로 본 논문에서 역변환소 모델링은 생략한다. 이것은 축비틀림 진동 문제가 발생하는 변환기는 정전류 또는 정전력 부하로 작용하는 순변환소 쪽이기 때문에[13] 상세한 역변환기 제어 모델을 요구하지 않기 때문이다.

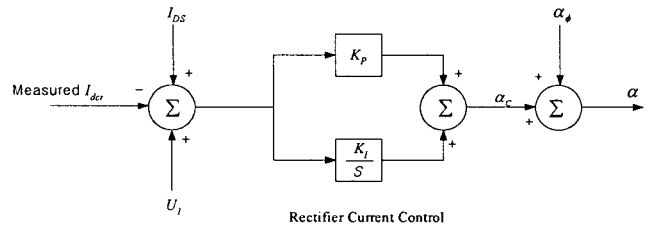


그림 1 순변환소 PI 제어기
Fig. 1 PI Controller in the Side of Rectifier

PI 제어기에 대한 다이나믹 방식은 아래와 같다.

$$\alpha = (I_{ds} - I_{dcr} + u_1)K_p + (I_{ds} - I_{dcr} + u_1) \frac{K_I}{s} + \alpha_\phi \quad (1)$$

$$\alpha_\phi = -\phi_{PLL} + \theta_{E_{acr}} = \frac{T_p s}{1 + T_p s} \theta_{E_{acr}} \quad (2)$$

직류선로 모델링은 그림 2과 같이 “T”회로로 구성할 수 있고, 소자 구성은 선로저항, 평활 리액턴스, 그리고 선로 커패시턴스로 구성된다.

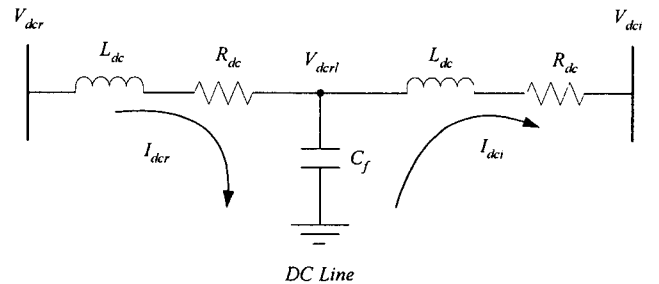


그림 2 직류선로 모델
Fig. 2 DC Line “T” Model

순변환기 다이나믹 방정식:

$$V_{dcr} = N_r \left(\frac{3\sqrt{2}}{\pi} E_{ncr} \cos \alpha - \frac{3X_{cr} I_{dc}}{\pi} - 2R_{cr} I_{dc} \right) \quad (3)$$

$$L_{dc} \frac{dI_{dcr}}{dt} = V_{dcr} - I_{dcr} R_{dc} - V_{dcl} \quad (4)$$

역변환기 다이내믹 방정식:

$$V_{dcr} = N_r \left(\frac{3\sqrt{2}}{\pi} E_{acr} \cos \alpha - \frac{3X_{cr} I_{dc}}{\pi} - 2R_{cr} I_{dc} \right) \quad (5)$$

$$L_{dc} \frac{dI_{dci}}{dt} = V_{dcl} - V_{dci} \quad (6)$$

직류선로 다이내믹 방정식:

$$C_{dcl} \frac{dV_{dcl}}{dt} = I_{dcr} - I_{dcl} \quad (7)$$

위 방정식을 선형화하면, HVDC 시스템의 상태 방정식은 식 (8)과 같이 5차의 상태 방정식으로 구성된다. $\Delta\theta$ 와 ΔV 는 각각 교류모선전압의 위상과 크기를 나타낸다.

$$\begin{bmatrix} L_{dc} & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 \\ 0 & 0 & T_p & 0 & 0 \\ 0 & 0 & 0 & L_{dc} & 0 \\ 0 & 0 & 0 & 0 & C_r \end{bmatrix} \begin{bmatrix} \Delta V_{dcr} \\ \Delta \theta_{acr} \\ \Delta \phi_{PLL} \\ \Delta V_{dcl} \\ \Delta V_{dcr} \end{bmatrix} = \begin{bmatrix} k_3 - K_p k_2 - R_{dc} & k_2 & -k_2 & 0 & -1 \\ -K_r & 0 & 0 & 0 & 0 \\ 0 & 0 & -1 & 0 & 0 \\ 0 & 0 & 0 & -k_7 - R_{dc} & 1 \\ 1 & 0 & 0 & -1 & 0 \end{bmatrix} \begin{bmatrix} \Delta V_{dcr} \\ \Delta \theta_{acr} \\ \Delta \phi_{PLL} \\ \Delta V_{dcl} \\ \Delta V_{dcr} \end{bmatrix} + \begin{bmatrix} k_1 & k_1 \\ 0 & 0 \\ 1 & 0 \\ 0 & -k_5 \\ 0 & 0 \end{bmatrix} \begin{bmatrix} \Delta \theta \\ \Delta V \end{bmatrix} \quad (8)$$

여기서

$$k_1 = N_r \frac{3\sqrt{2}}{\pi} \cos \alpha_0, \quad k_2 = -N_r \frac{3\sqrt{2}}{\pi} E_{acr} \sin \alpha_0,$$

$$k_3 = -N_r \frac{3X_{cr}}{\pi} - 2N_r R_{cr}, \quad k_5 = N_i \frac{3\sqrt{2}}{\pi} \cos \gamma_0,$$

$$k_7 = -N_i \left(\frac{3\sqrt{2}}{\pi} - 2R_{cr} \right)$$

2.4.2 교직계통 연결

직류계통 상태행렬 출력변수는 교류전류이므로, 직류계통에서 직류전류를 교류전류로 변환하는 방법이 필요하다. 순변환소 전류 출력 방정식은 다음과 같다. θ_r 은 순변환소와 연결된 교류모선의 역률 각을 나타낸다. 이 역률 각은 그 교류모선의 유효전력과 무효전력으로부터 구할 수 있고, 관계식은 식 (8)과 식 (9)과 같다[15].

$$\cos \theta_r = \cos \alpha - \frac{X_{cr} I_{dc}}{\sqrt{2} E_{acr}} \quad (8)$$

$$\theta_r = \theta_{E_{acr}} - \theta_{I_{acr}} \quad (9)$$

여기서 $\theta_{E_{acr}}$ 는 교류전압의 위상각이며, $\theta_{I_{acr}}$ 는 교류모선의 전류의 위상각이다. 식 (8)과 (9)를 이용하여 출력 교류전류의 극좌표 형태를 유도하면 식 (10)과 같고, 최종적으로 사용되는 직각좌표 교류전류 값은 식 (11)과 같다. 식 (11)의 유도는 극좌표계를 직각좌표계로 분해하여 선형화하면 쉽게 유도 가능하므로 생략한다.

$$\begin{bmatrix} \Delta I_{acr} \\ \Delta \theta_{acr} \end{bmatrix} = \begin{bmatrix} \frac{3\sqrt{2}}{\pi} N_i & 0 & 0 \\ -\frac{1}{\sin \theta_r} \frac{X_{cr}}{\sqrt{2} E_{acr}} + K_p & \frac{\sin \alpha}{\sin \theta_r} & -\frac{\sin \alpha}{\sin \theta_r} \frac{\sin \alpha}{\sin \theta_r} \\ 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} \Delta I_{dcr} \\ \Delta \alpha \\ \Delta \phi_{PLL} \end{bmatrix} + \begin{bmatrix} -\frac{1}{\sin \theta_r} \frac{X_{cr} I_{dcr}}{\sqrt{2} E_{acr}} & 1 - \frac{\sin \alpha}{\sin \theta_r} \end{bmatrix} \begin{bmatrix} \Delta E_{acr} \\ \Delta \theta_{E_{acr}} \end{bmatrix} \quad (10)$$

$$\begin{bmatrix} \Delta I_{acrR} \\ \Delta I_{acrI} \end{bmatrix} = \begin{bmatrix} \cos \theta_{I_{acr}} & -I_{dcr} \sin \theta_{I_{acr}} \\ \sin \theta_{I_{acr}} & I_{dcr} \cos \theta_{I_{acr}} \end{bmatrix} \begin{bmatrix} \Delta I_{acr} \\ \Delta \theta_{I_{acr}} \end{bmatrix} \quad (11)$$

전압인 경우는 네트워크의 극좌표 전압이 제어기 상태행렬의 입력으로 사용되며, 관계식은 식 (12)와 같다. 식 (12)의 유도는 식 (11)과 같이 극좌표계를 직각좌표계로 두고 선형화하면 쉽게 유도할 수 있으므로 생략한다.

$$\begin{bmatrix} \Delta E_{acrR} \\ \Delta E_{acrI} \end{bmatrix} = \begin{bmatrix} -E_{acr} \sin \theta_{E_{acr}} & \cos \theta_{E_{acr}} \\ E_{acr} \cos \theta_{E_{acr}} & \sin \theta_{E_{acr}} \end{bmatrix} \begin{bmatrix} \Delta \theta_{E_{acr}} \\ \Delta E_{acr} \end{bmatrix} \quad (12)$$

3. 직류계통 SODC 설계

대형 화력 발전기의 계자시정수는 5~8초 정도로 매우 크기 때문에 전압제어 폐루프의 응답속도는 속응성 여자시스템을 고려하더라도 10 rad/sec 정도이다. 이러한 이유로 터빈-발전기의 여자시스템에서 축 비틀림 진동 댐핑 제어기를 부가하여 15Hz대 모드에 댐핑토크를 제공하는 것은 비현실적이다. 반면, 응동 속도가 매우 빠른 직류계통에서 SODC를 부가하여 사용하는 것은 보다 현실적이며 효과적이다. 직류계통 SODC 설계 개념은 인근 발전기의 속도 편차(Speed)와 동상인 댐핑 토크(Damping torque)를 직류계통 순변환소 제어기에서 제공하도록 하는 것이다. 그리고 SODC를 순변환소 측에 설치하는 이유는 정전류 제어가 비틀림 진동의 댐핑 특성을 악화시키는 주된 원인이기 때문이다. 본 논문에서 제안하는 설계방법은 그림 3과 같은 3단계 절차를 갖는다. 단계 3의 시간영역모의에서 댐핑 효과가 없으면 단계 2로 다시 돌아가 필터를 조정하게 된다.

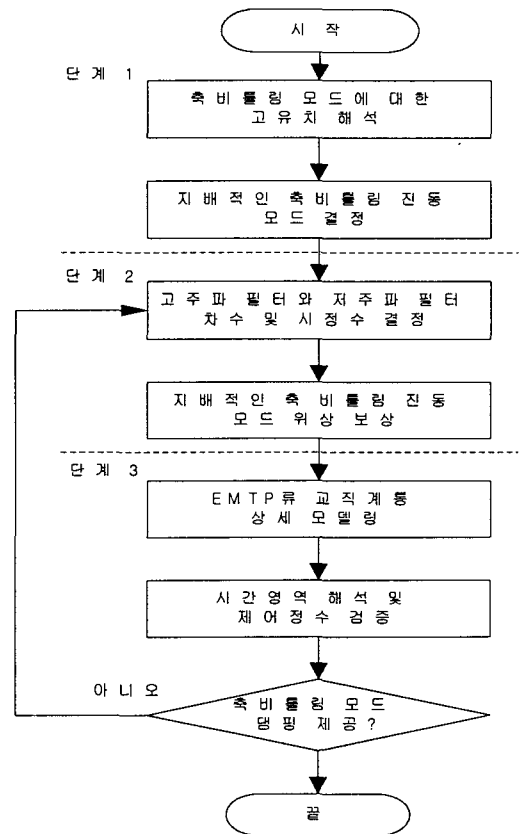


그림 3 SODC 설계 절차

Fig. 3 Design Procedure of HVDC System SODC

3.1 고유치 해석을 통한 지배적 축 비틀림 모드 결정:

단계 1

SODC 설계 첫 단계는 NEA 프로그램을 이용해서 축계와 직류계통의 중요 고유치 특성을 분석하는 것이다. 직류계통은 축 비틀림 진동 문제뿐만 아니라, 기기의 지역모드(Local mode) 모드까지 큰 영향을 미치기 때문에 계통 전반의 특성

을 분석할 필요가 있다. 또한, 직류계통 운전조건과 발전기 출력조건에 따라서 축비틀림 진동 모드는 크게 달라지므로 이러한 계통조건에 따른 축비틀림 진동 모드를 분석할 필요가 있다. 고유치 해석을 통해서 축비틀림 모드를 분석하고 댐핑이 가장 불안정한 지배적인 모드를 결정한다. 결정된 지배적인 축비틀림 진동모드에 대해서 SODC를 아래 단계를 통해서 설계한다. 고유치 해석을 통해서 설계하고자 하는 제어기의 축비틀림 진동 댐핑할 모드를 결정하는 것은 매우 중요하다. 댐핑하고자 하는 축비틀림 진동 모드가 결정되면, 복잡한 현대 제어이론을 적용하지 않더라도 고전제어이론과 PSS 튜닝방법을 확대해서 제어기를 설계하고 설계된 제어정수를 아래 단계에서와 같이 결정할 수 있다.

3.2 지배적인 모드 SODC 위상보상: 단계 2

3.2.1 HVDC 계통 SODC 설계기본 개념

축계통을 분리하고 발전기의 속도와 토크 관계를 전달함수로 나타내면 그림 4처럼 나타낼 수 있다[13]. 계통에 댐핑 토크의 제공은 발전기의 속도와 위상은 같은 전기적 출력으로 표현된다. 그림 4에서 댐핑 토크의 제공은 3가지 전달함수 경로에 의해서 제공된다. 먼저, 전달함수 TW 로 표현되는 댐핑 토크는 교류선로와 HVDC의 제어와 관련 없는 부하특성에 의해서 발생하며, 두 번째 경로는 발전기와 HVDC 사이의 전달함수 IW 와 HVDC 제어기 특성에 의해서 제공되는 토크이다. 이 값은 보통 음의 값을 갖는다. 마지막 댐핑 토크 발생은 SODC를 통해서 제공되는 것이다.

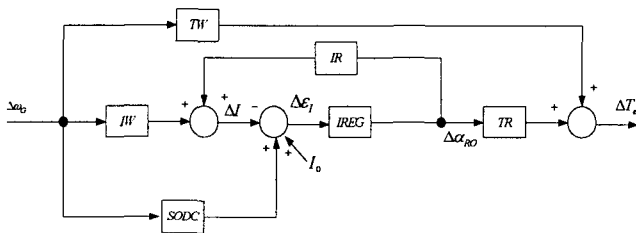


그림 4 SODC와 속도-토크 전달함수
Fig. 4 Speed-Torque Transfer Path with SODC

그림 4에서의 전달함수는 아래와 같이 설명된다.

$$IW = \left. \frac{\partial I}{\partial \omega_G} \right|_{\Delta \alpha_{R0}=0} \quad (13)$$

$$IR = \left. \frac{\partial I}{\partial \Delta \alpha_{R0}} \right|_{\Delta \omega_G=0} \quad (14)$$

$$TW = \left. \frac{\partial T_e}{\partial \omega_G} \right|_{\Delta \alpha_{R0}=0} \quad (15)$$

$$TR = \left. \frac{\partial T_e}{\partial \alpha_{R0}} \right|_{\Delta \omega_G=0} \quad (16)$$

여기서, ω_G = 발전기 축속도, $SODC$ = 축비틀림 댐핑 제어기, T_e = 전기적 토크이고, I = 직류 전류이다. 그림 4의 전달함수 경로를 분리하면, 그림 5와 같은 전달함수를 얻을 수 있다.

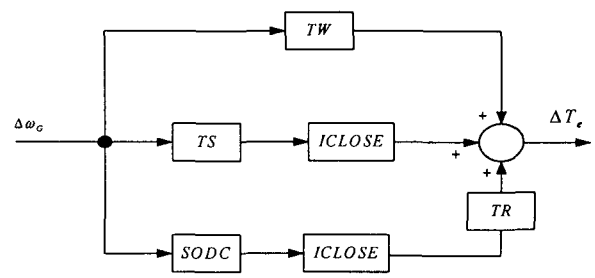


그림 5 SODC 전달함수 분리
Fig. 5 Isolation of SODC Path

여기서,

$$TS = -(IW)(TR) \quad (17)$$

$$ICLOSE = \frac{\text{Closed Loop Current Control Transfer Function}}{1 + (IREG)(IR)} \quad (18)$$

축비틀림 제어기 SODC의 합성 기본개념은 식 (19)과 같이 발전기 속도에 비례하는 전기적 토크를 제공하도록 전달함수를 구성하는 것이다. 따라서 SODC의 최종 전달함수 형태는 식 (20)처럼 $ICLOSE$ 의 전달함수와 TR 전달함수의 위상지연을 보상하는 전달함수로 유도된다.

$$D_e = \frac{\Delta T_e}{\Delta \omega_G} = (SODC)(ICLOSE)(TR) \quad (19)$$

$$SODC = \frac{D_e}{(ICLOSE)(TR)} \quad (20)$$

여기서, D_e 는 SODC에 의해서 발생하는 댐핑 계수이다.

앞에서 SODC 제어기 설계를 쉽게 설명하기 위해 입력을 발전기 속도로 가정했으나, 본 논문에서 제안하는 실제적인 입력신호는 발전기 출력(P_e)이기 때문에 식 (21)과 같이 보상한다.

$$SODC = - \frac{D_e}{2H_g s (ICLOSE)(TR)} P_e \quad (21)$$

3.2.2 SODC 실제 적용 방법

직류계통의 사이리스터 브리지는 매우 응답속도가 빠르기 때문에 여기서 발생하는 위상지연은 무시할 수 있고, 점호각 제어에 따라 동시에 전기적 출력이 변동한다고 하면 앞 절의 TR 전달함수도 생략할 수 있다. 따라서 발전기의 속도편차와 동상이 되는 댐핑 토크를 제공하기 위해서, 간단히 직류계통의 순변환소 PI 제어기에서 발생하는 위상지연만 SODC가 보상해주면 된다. 이것은 기기의 계차시정수와 자동전압조정기에서 발생하는 위상지연까지 보상해주어야 하는 PSS 장치의 위상보상 방법보다 훨씬 쉽게 축 비틀림 제어기의 위상보상을 수행할 수 있음을 의미한다.

실제 본 논문이 제안하는 SODC 모델은 그림 6과 같다. 제안된 SODC 입력은 발전기의 속도편차 대신 발전기 출력을 사용하고, 필터의 구성은 계측기 필터 함수, 다중의 고주파 필터 함수, 위상보상 함수, 그리고 다중의 저주파 필터 함수로 구성된다. 발전기 속도편차는 화력기 다중 축계에서 어느 축의 신호로 결정해야 하는 문제가 있고, 무엇보다 속도는 기계적으로 치차로 측정되어 전기신호로 변환되기 때문에 노이즈에 취약하고 주파수 범위가 좁다[13].

발전기의 전기적 출력은 이러한 노이즈 문제를 제거해 주고 축계에서 가지고 있는 중요한 모드 정보를 제공한다. 발전기의 전기적 출력은 기기 속도편차에 비해서 위상이 90° 뒤지는 것을 고려하면 고주파 필터(Washout filter) 함수는 그림 6과 같이 부 이득 $-K(=T_w * K_a)$ 를 갖는 1차 지연회로가 된다. 실제 제어기를 구현하는 경우 전기적 출력 측정 시스템은 축 비틀림 정보가 포함되도록 Nyquist Criterion을 적용하여 60Hz 해상도를 가져야 한다. 그리고 직류계통 인근 발전기 출력을 직류 댐핑 제어기에 입력하기 위해서 빠른 광통신을 이용할 수 있다.

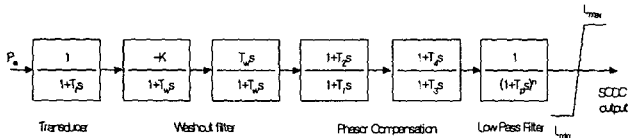


그림 6 제안된 직류계통 축 비틀림 진동 댐핑 제어기, SODC
Fig. 6 Subsynchronous Oscillation Damping Controller

그림 6의 발전기 출력을 입력으로 하는 축비틀림 진동 댐핑 제어기의 위상보상 결정은 발전기 속도를 입력으로 가정하고 순변환소측 제어기 (PI형 혹은 Phase lag형 제어기)를 연결하여 SODC 정수를 결정한다. 즉, 위상보상 해석에 대해서만 축 비틀림 제어기 입력신호를 발전기의 속도로 가정하여 위상보상을 수행한다.

이와 같이 발전기 속도를 입력으로 가정하여 위상보상을 수행하는 이유는 해석상 편의를 위해서다. 속도를 입력으로 해서 PI 제어기까지 포함한 위상보상이 영이 되면 이 주파수에서 완전보상이 된다. 발전기 속도를 입력으로 가정하여 결정된 제어 정수는, 실제 발전기 출력으로 입력으로 하는 제어기에서는 고주파 필터 회로에서 -90° 만 고려하여 그대로 사용가능하다. 이와 같이 제어기를 설계하는 방법은 PSS의 가속력을 입력으로 하는 PSS의 설계방법과 유사하다.

대부분의 지배적인 축 비틀림 모드는 10-20 Hz에 존재하기 때문에 이 주파수대에서 최대 댐핑 토크가 제공되도록 결정한다. 그리고 높은 고주파 모드와 낮은 저주파 지역 모드는 영향이 가지 않도록 필터시정수를 결정한다. 2차의 고주파 필터 시정수는 저주파 모드에 영향이 없도록 하고, 반면 지배적 축비틀림 모드에는 영향이 미치도록 결정한다. 다중의 n차 저주파 필터 정수는 지배적 축비틀림 모드보다 높은 고주파 모드에 영향이 가지 않도록 시정수뿐만 아니라 차수까지 고려하여 결정한다. 다중 축계의 축비틀림 모드들은 서로 가깝게 위치하고 있기 때문에 원하지 않은 모드에 대해서는 부의 댐핑 토크를 제공할 수 있다.

3.3 시간영역 해석: 단계 3

EMTP와 같은 시간영역 프로그램을 이용해서 외란을 통하여 위상보상기의 시정수를 검증하고, 불안정한 최대이득을 찾아서 충분한 이득여유를 갖는 최종 이득 K를 결정한다. 시간영역해석에서는 상세한 부분까지 가능한 모델링해서 모의한다. NEA 프로그램에서는 중요한 부분만 모델링하고 간략화 모델을 쓰거나 생략할 수 있지만, 시간영역모의에서는 모델을 생략하거나 간략화 할 경우 발산할 가능성이 있다. 예로, 1기 무한계통에서 조속기 모델은 고유치 해석에서는 생략할 수 있지만, 시간영역모의 해석에서는 생략할 경우 발산하게 된다.

4. 사례 연구

제안된 직류계통 SODC 설계 방법을 1기 무한계통을 수정한 1)직류단독 송전계통과, 2)교직 병렬 송전계통에 대해서 적용하였다. 터빈 발전기의 데이터 축계의 데이터는 IEEE FBM[16] 모델을 사용하였으며, 직류계통은 CIGRE HVDC Benchmark 시스템[17]을 수정하여 구성하였다. 그리고 시간영역모의는 상용 프로그램인 EMTDC [18]를 사용하였다.

4.1 CASE 1: 직류단독 송전 계통

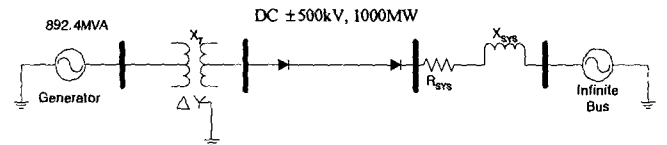


그림 7 직류단독 송전 1기 무한 모선 계통
Fig. 7 One DC Transmission Line with One Machine

그림 7은 직류계통 SODC 설계 방법을 적용하기 위한 계통으로 직류 단독송전 1기 무한모선계통을 보여주고 있다. 축 비틀림 진동은 순변환소측에서 발전기 출력을 모두 직류계통에 의해 송전하는 경우 특히 문제가 되기 쉽다. 별도로 시간영역모의의 결과의 발산을 방지하기 위해서 속도성 여자시스템과 조속기 시스템을 부가하였다.

4.1.1 EMTDC 모델링

그림 8-(a)은 발전시스템 구성을 보여준다. 발전시스템은 여자시스템, 조속기, 다중 축 시스템으로 구성된다. 발전기의 정수와 축 시스템의 정수는 IEEE First Benchmark 데이터를 사용했으며 여자시스템은 속도성 정지형 여자기로 가정하였다. 모든 정수값은 부록과 같다. 그림 8-(b)는 모의에 사용된 조속기-밸브 모델을 보여주고 있다. 조속기 모델은 이득이 갖는 1차 모델로 표현하였고, 밸브 모델은 재열기만 고려하여 1차 지연 모델로 표현하였다. 조속기 정수는 5% 속도 조절을 이득을 갖고 시정수가 0.04 초이다. 그리고 지역모드 (2Hz 이하 전력 동요)의 불안정을 방지하기 위해서 재열기 시정수는 2.0초로 가정하였다. 참고로 EMTDC 프로그램에서 계통 모델링은 대부분 GUI 환경에서 그림블락으로 구성된 내부 라이브러리를 이용하여 그림 8처럼 구성된다.

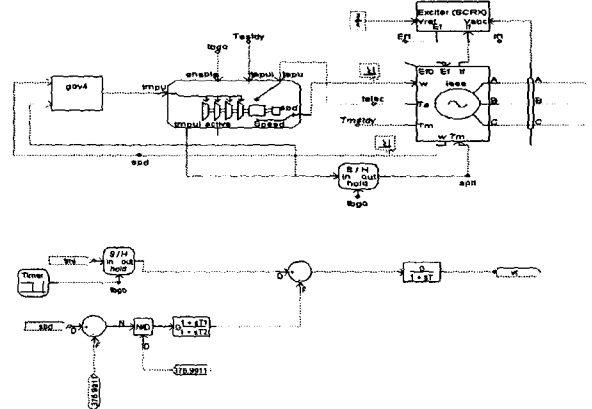


그림 8 Generation 시스템(위) Governor/Valve(아래) 모델링
Fig. 8 EMTDC Modelling for Generator/Governor System

순변환소 정전류 PI 제어기와 SODC 구성은 그림 9와 같다. 그림 9에서 위쪽 블록은 주제어기인 정전류 PI 제어기이다. 이 PI 제어기의 K_I 는 0.01이고, K_P 는 1.0이다 [17]. SODC 구조는 앞서 기술한 그림 6과 같고 입력은 발전기 유효전력을 사용한다. 직류계통의 변압기와 싸이리스터 브리지는 EMTDC 모델을 사용하여 모델링 하였다. 직류선로는 T형 회로이며 선로데이터는 부록 E와 같다.

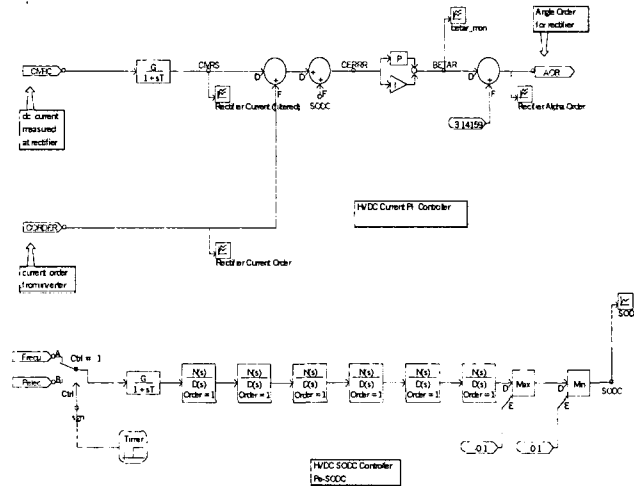


그림 9 순변환소 PI 제어기와 SODC
Fig. 9 PI Controller and SODC at the Side of Rectifier

4.1.2 고유치 해석을 통한 지배적 축비틀림 모드 결정

NEA 프로그램은 기기, 축 시스템, 그리고 직류계통간의 특성을 고유치를 통해 정량적으로 분석할 수 있다. 고유치 해석에서는 조속기 모델을 생략하였고, 직류계통 양변환소에 설치되어 있는 고주파 필터와 무효전력보상 콘덴서를 하나의 콘덴서로 간단하게 모델링 하였다. 이와 같이 직류계통을 고유치 해석할 때 사용되는 직류계통 모델과 EMTDC에서 사용하는 시간영역 직류계통 모델은 모델링 방법과 사용하는 데이터에 약간의 차이가 있다. 이러한 이유로 분석 결과는 다소 차이를 보일 수 있으나 그 해석결과의 경향은 일치한다.

표 1은 발전출력 변화에 따른 축비틀림 진동모드와 지역모드 고유치 해석결과를 보여주고 있다. 축 비틀림 모드는 5개이고 출력증가에 따라 더 불안정해지는 경향이 있다. 이 중 가장 계통 운전조건에 영향을 받는 것은 15.7Hz 모드이며, 계통 운전조건에 가장 덜 영향 받는 모드는 47.4Hz이다. 지역모드도 발전기 출력증가에 따라 더 불안정해지나 특이하게 진동 주파수는 매우 작다. 지역모드의 진동 주파수가 작은 이유는 송전선로에서 제공하는 동기화 토크가 거의 부재하기 때문이다. 문헌 [6]의 선형모델에서 고유진동 주파수는 $\omega_n = \sqrt{(377K_1/M)}$ 으로 계산된다.

단독 직류송전인 경우 선로에서 제공되는 동기화 토크는 영이 되고, 다른 제어장치에서 제공되는 미소한 동기화 토크에 의해서 동기화 토크 정수 K_1 은 아주 작은 값을 갖는다. 이와 같은 이유로 동요 진동 주파수는 아주 작은 동기화 토크 정수에 의해서 영이 아닌 작은 값을 갖는다[15]. 이와 같은 방법으로 고유치 해석을 통해서 제어기 설계를 위한 지배적인 축 비틀림 모드를 15.7Hz로 결정할 수 있다.

표 1 계통조건에 따른 축 비틀림 모드 고유치 변화
Table 1 Eigenvalue Trajectory of Torsional Modes at Loading Conditions

모드	870 MW	600MW	200MW
	고유치	고유치	고유치
축비틀림 진동 모드	0.000±j298.1 (47.4Hz)	0.000±j298.1	0.000±j298.1
	0.020±j202.8 (32.3Hz)	0.006±j202.8	0.000±j202.8
	0.011±j160.5 (25.4Hz)	0.003±j160.5	0.000±j160.5
	0.003±j126.9 (20.2Hz)	0.001±j126.9	0.000±j126.9
	0.029 ±j98.7 (15.7Hz)	0.008 ±j98.7	0.000 ±j98.7
지역모드	3.064±j1.837 (0.292Hz)	2.400±j1.125 (0.179Hz)	-1.051±j0.199 (0.032Hz)

4.1.3 SODC 위상보상 설계

그림 10은 지배적 축비틀림 모드 15.7Hz 에 대한 위상 보상된 보드선도를 보여 주고 있다. 위상보상은 입력이 발전기 속도라고 가정하고 그림 5처럼 구성하여 결정한 것이다. 이때의 이득 K는 1.0 p.u.으로 가정하였다. 이렇게 결정된 정수는, 실제 발전기 전기적 출력력을 입력으로 사용하는 경우에는 이미 기술한대로 추가로 -90°의 위상보상만 고주파 필터 회로에서 고려하여 그대로 사용된다.

결정된 정수는 부록 A와 같다. 그림 10의 이득 그림에서 가장 큰 이득은 10~20Hz에서 위치해 있으며, 이 때 위상보상은 -360° 부근에 있다. 발전기 속도편차를 입력으로 가정하는 경우 -360°가 PI 제어기의 위상지연을 완전하게 보상하는 위상값이 된다. 필터는, 2차의 고주파 필터 필터와 2차의 저주파 필터를 사용하기 때문에 그림 10처럼 이득 기울기가 완만하게 보이더라도 -40db/dec 의 감쇠를 갖는다.

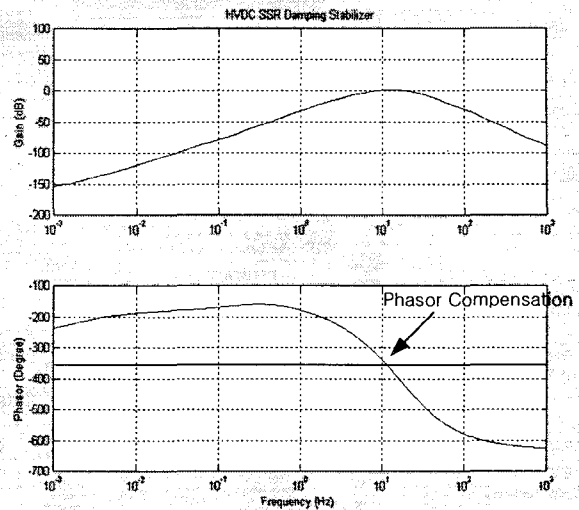


그림 10 위상보상 보드 선도 (-360°: 완전보상위상)
Fig. 10 Phasor Compensation with Bode Plot

4.1.4 시간영역모의를 통한 검증 및 이득결정

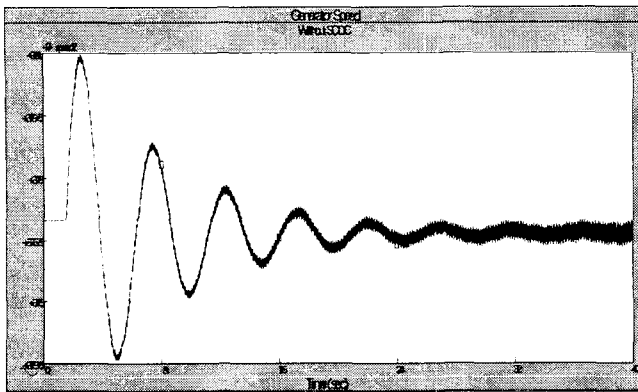
위상보상을 위한 제어기 시정수가 적절히 설계되었는지를 검증하기 위하여 EMTDC를 이용하여 모의하였다. 상정된 운전조건은 정상상태에서 직류계통이 870MW 정도를 단독송전

하고 있는 것으로 가정한다. 사고가 없더라도 HVDC의 정전류 제어에 의해서 전기적 댐핑 토크가 음의 값을 갖기 때문에, 축 비틀림 진동 모드는 미소신호안정도 관점에서 불안정하다.

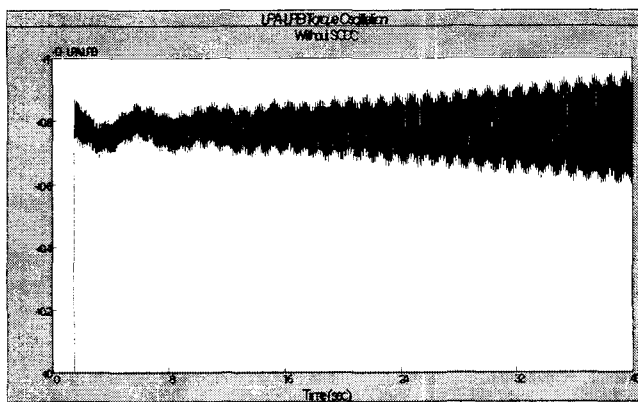
가. 직류계통 SODC가 없는 경우

그림 11-(a)은 SODC가 없는 경우, 교직계통을 초기화 후 축 시스템과 함께 모의 실행시켰을 때의 정상상태 운동 특성을 보여준다. 초기 발전기 속도 운동특성은 지역모드 특성을 보여주며, 약 0.125Hz로 진동하면서 댐핑이 되고 있다. 고유치 해석과 달리 지역모드가 (1.0Hz 이하 모드) 불안정하지 않은 주된 이유는, 고속의 조속기 운동에 의해서 전기적 댐핑 토크가 제공되도록 했기 때문이다. 앞서 언급한 바와 같이 지역모드 불안정을 방지하기 위해서 의도적으로 속응성 조속기와 밸브모델을 사용하였다. 지역모드의 안정화 연구는 기존에 많은 연구가 진행되었고 본 연구의 주된 관심사항이 아니므로 자세한 설명은 생략한다.

조속기의 입력은 발전기 속도이므로 조속기를 포함한 터빈 제어-루프 시스템은 본질적으로 양의 댐핑 토크를 제공하는 특성이 있다. 그림 11-(b)은 정상상태인 경우 LPA-LPB의 토크의 축 비틀림 진동을 보여주며, 이 모드가 5개의 축 모드 중에서 가장 댐핑이 안 되는 15.7Hz 모드이다. 큰 외란이 없는 정상상태에서도 이 모드의 축비틀림 진동은 발산하고 있다.



(a) Speed



(b) LPA-LPB Torque

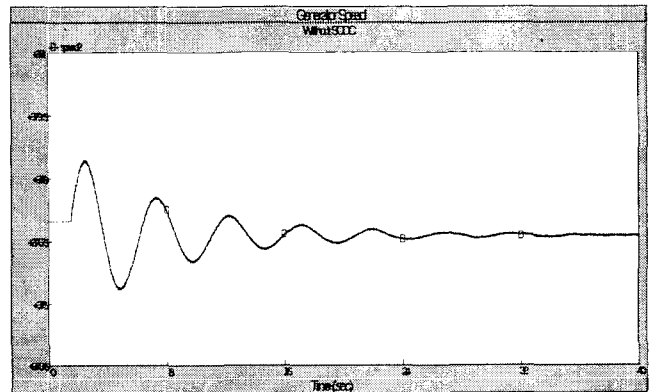
그림 11 속도와 축 토크의 진동 (SODC가 없는 경우)
Fig. 11 Speed and Torque Response (Without SODC)

나. SODC가 있는 경우

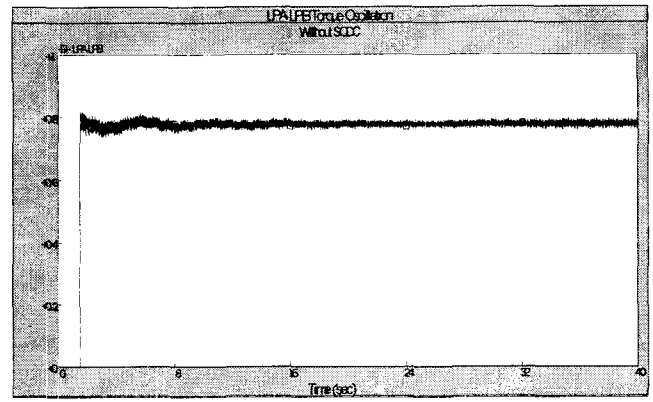
그림 12-(a)는 정상상태 시 SODC가 있는 경우 발전기 속도 운동 특성을 나타낸다. 이것은 축 비틀림 제어가 없는 앞의 경우보다 지역모드의 진동크기가 더 적고 댐핑이 잘 됨을 보여준다. 제어기 설계 시 2차의 고주파 필터를 사용해서 지역 모드 같은 저주파대의 영역에 영향을 주지 않도록 했으나, 실제 과도 특성은 더 좋은 특성을 보여주고 있다. 그러나 전력진동 주파수는 SODC 제어가 없는 경우와 비교해서 크게 변동되지 않았다.

그림 12-(b)는 축 모드 LPA-LPB의 축비틀림 댐핑 특성을 나타낸다. SODC가 없는 경우 가장 불안정한 이 축 모드는 댐핑이 되지 않고 발산되었으나, SODC 제어가 있는 경우는 발산하지 않고 안정한 댐핑 특성을 보여준다. 여기서 사용된 이득 K는 -0.56이다.

그림 13은 제어가 있는 경우 HVDC 제어기의 순변환소측의 점화명령 신호, SODC 출력신호, 그리고 역변환소측의 점화명령 신호특성을 보여주고 있다. 그림 13의 중간에 있는 그림은 SODC 출력신호인데, 이 신호의 정상상태 때의 출력크기는 ±0.006 pu 정도로 매우 적은 신호임에도 불구하고 축 비틀림 진동을 댐핑하고 있다. 생략된 다른 신호도 SODC가 있는 경우 이와 비슷한 안정된 운동특성을 보여준다.



(a) Speed



(b) LPA-LPB Torque

그림 12 속도와 축 토크 진동 (SODC가 있는 경우)
Fig. 12 Speed and Torque Response (with SODC)

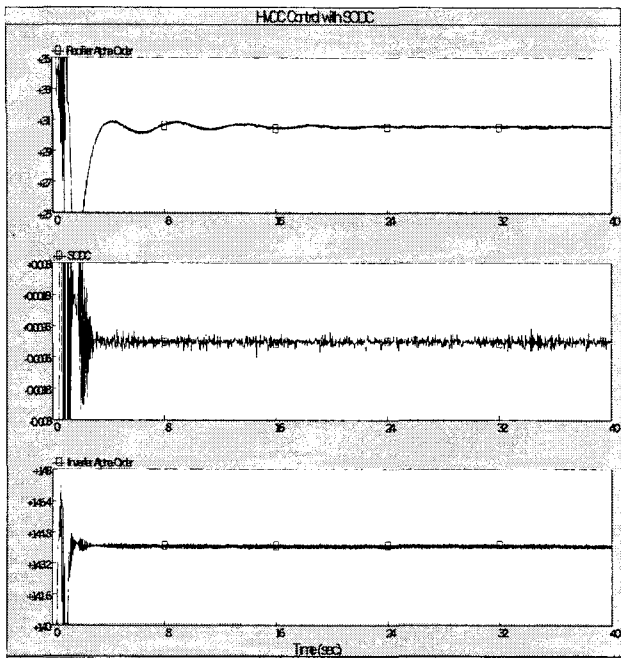


그림 13 HVDC 제어 특성 (순변환소 점호각 명령신호, SODC 출력신호, 역변환소 소호각 명령신호)

Fig. 13 Characteristic of HVDC Control in rectifier alpha order, SODC, inverter Alpha Order)

4.2 CASE 2: 교직 병렬 송전계통

교직 병렬 송전계통에서 제안된 댐핑 제어기 설계방법을 검증하기 위해서 두 개의 모선에 직류계통과 병렬로 교류선로를 그림 14와 같이 삽입하였다. 고유치 해석결과와 시간영역모의 결과는 이 계통이 직류 단독송전 계통보다 더 가혹한 운전조건임을 보여주었다. 그림 14의 데이터는 앞 절의 데이터를 그대로 사용하였고, 송전선로만 별도로 고려하였다.

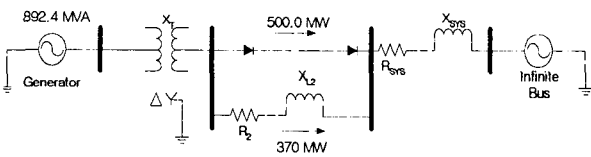


그림 14 교직병렬 송전 1기 무한 시스템

Fig. 14 Parallel DC/AC Transmission System with One Machine

4.2.1 고유치 해석을 통한 지배적 축비틀림 모드 결정

표 2는 SODC가 아직 설계되지 않고 발전기 출력이 870MW인 경우, 각 송전선로의 계통 운전조건에 따른 주요 축진동 모드와 지역모드의 고유치 변화를 보여준다. 직류 전력송전이 많을수록 지역모드 (1.1Hz)와 축진동 모드 15.7Hz의 댐핑이 나빠짐을 알 수 있다. 이러한 경향은 EMTDC 시간영역모의 결과와 일치한다. 이 계통에서도 지배적인 축비틀림 진동모드는 15.7Hz이다. 전력이 모두 직류계통에 의해 송전 되는 경우 축비틀림 모드 15.7Hz의 실수부 고유치는 0.035로 앞 절의 직류 단독송전 0.029보다 더 크다. 지역모드 주파수는 교류선로에 의한 동기화 토크 제공에 의해서 0.9 Hz대로 앞 절의 경우보다 훨씬 증가되었다.

표 2 계통조건에 따른 축 비틀림 모드 고유치 변화

Table 2 Eigenvalue Trajectory of Torsional Modes at Loading Conditions

모드	870 MW 직류송전 0.0 교류송전	500MW직류송전 370MW교류송전	300MW직류송전 570 MW교류송전
	고유치	고유치	고유치
축비틀림 진동 모드	0.000±j298.1 (47.4Hz)	0.000±j298.1	0.000±j298.1
	0.030±j202.8 (32.3Hz)	0.014±j202.8	0.009±j202.8
	0.015±j160.5 (25.4Hz)	0.007±j160.5	0.005±j160.53
	0.004±j126.9 (20.2Hz)	0.002±j126.9	0.001±j126.91
	0.035 ±j98.7 (15.7Hz)	0.018 ±j98.7	0.010 ±j98.7
지역모드	1.427±j5.309 (0.845Hz)	0.929±j6.141 (0.97Hz)	0.738±j6.256 (0.99Hz)

4.2.2 SODC 위상보상 설계

그림 15는 결정된 정수에 의한 위상보상을 보여준다. 결정된 제어정수는, 단독 직류송전 경우에서 사용한 정수를 초기 값으로 하여 단계 3의 시간영역모의 댐핑 효과를 관찰하고 댐핑이 되지 않으면 다시 단계 2로 와서 정수를 재결정하는 과정을 통하여 결정되었다. 단독 직류송전 경우보다 더 불안정한 운전조건이어서, 저주파 필터(시정수: 0.007sec)의 차수를 4차까지 증가시키고 위상보상 Lead형 필터 시정수를 재조정하는 것이 필요하였다. 고주파 필터의 시정수는 앞에서처럼 0.016초로 정하여 약 10Hz에서 크로스오버가 발생하도록 하였다. 총 4차로 구성된 저주파 필터는 약 20Hz 이상의 높은 주파수에 대해서 이득의 감쇠가 앞 절의 경우보다 큰 특성을 갖는다. 이득 K는 앞 절과 같이 1.0으로 가정하였다. 그리고 교직 병렬 선로에 대한 SODC 제어 정수는 부록 G와 같다.

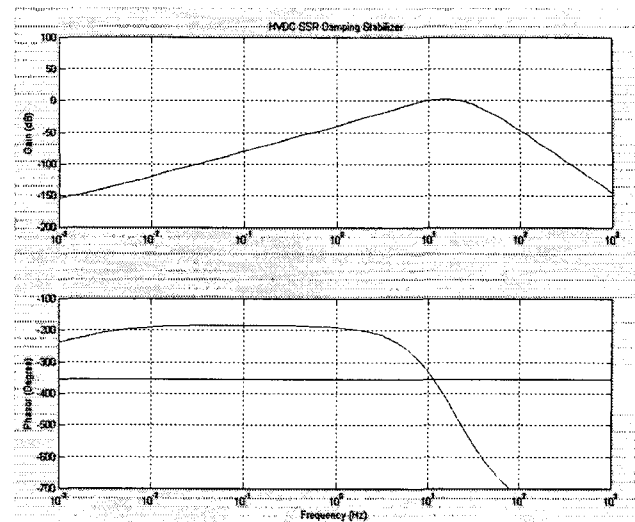


그림 15 위상보상 보드 선도 (-360°: 완전보상위상)

Fig. 15 Phasor Compensation with Bode Plot

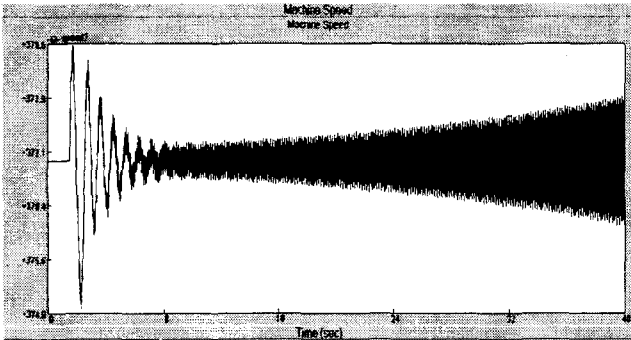
4.2.3 시간영역모의를 통한 검증 및 이득결정

EMTDC 시간영역 모의에서는 정상상태에서의 축비틀림 진동만 관찰하였다. 관찰된 정상상태 운전조건은 직류송전이 500MW를 송전하고 있고, 교류선로가 370MW를 송전하는 것

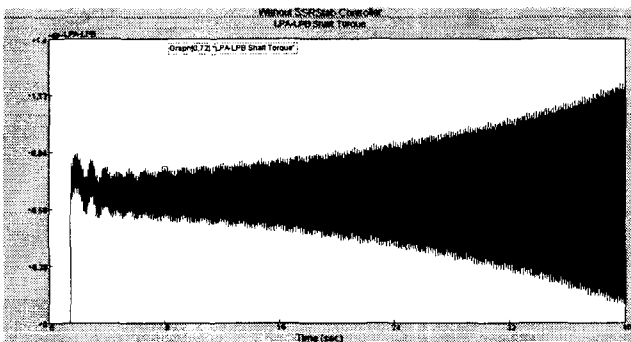
으로 하였다. 관찰된 변수는 동기기 속도와 축 LPA-LPB 사이의 출력토크이다. 또한 지역모드가 발산하지 않도록 밸브 시정수를 1.0초로 설정하여 축비틀림 진동에 대해서만 고려하도록 하였다.

가. SODC가 없는 경우

그림 16-(a)은 SODC가 없는 경우 초기화 후 외란이 없는 상태에서의 발전기 속도 응답특성을 보여준다. 초기 과정에서는 1.0Hz의 진동을 보이다가 점차 댐핑이 되어 안정이 된다. 그러나 축 비틀림 진동 모드가 불안정하여 결국 발전기 속도는 불안정하게 된다. 지역모드가 고유치 해석과 같이 발산하지 않는 이유는 조속기를 통해서 지역모드에 댐핑 토크가 제공되었기 때문이다. 무엇보다도 밸브 시정수를 1.0초로 하여 터빈계통의 응답 속도가 빨라졌기 때문에 지역모드는 안정하다. 그림 16-(b)은 터빈출력의 약 60%를 담당하는 LPA-LPB 사이의 토크에서 발생하는 축 비틀림 진동이 발산하는 것을 보여준다. 이 모드가 5개의 축 모드 중에서 가장 크기가 크고 댐핑이 안 되는 15.7Hz 모드이다.



(a) Speed



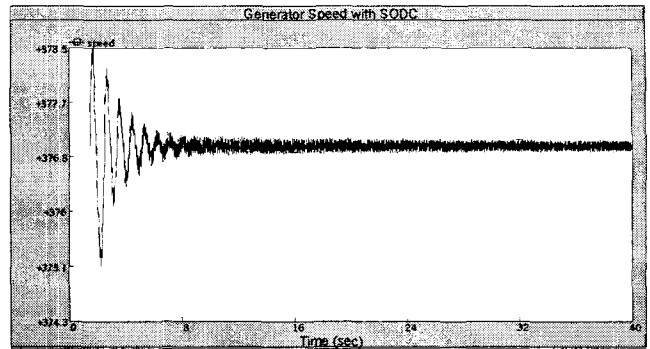
(b) LPA-LPB Torsional Oscillation

그림 16 SODC가 없는 경우 축비틀림 진동 발산
Fig. 16 Subsynchronous Oscillation Response without SODC

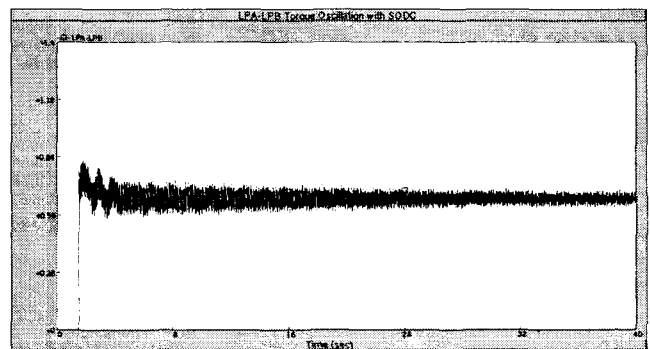
나. SODC가 있는 경우

그림 17-(a)은 SODC가 있는 경우 정상상태에서의 발전기 속도 응답 특성을 보여주고 있다. 1Hz의 지역모드 응답특성은 SODC가 없는 앞의 경우와 비슷하지만, 다소 댐핑 특성이 좋아짐을 알 수 있다. SODC가 지역모드에 대해서 영향을 주지 않도록 설계되었지만, 미소하게나마 좋은 특성을 보여준다. 그림 17-(b)은 정상상태에서 LPA-LPB의 토크 응답특성을 보여준다. 이 지배적 축비틀림 진동모드는 설계된 SODC

의 안정화 효과로 발산하지 않고 댐핑이 되면서 안정한 값으로 수렴하고 있다. 여기서 사용된 이득은 K는 -0.64이다.



(a) Speed



(b) LPA-LPB Torsional Oscillation

그림 17 SODC가 있는 경우 축비틀림 진동 안정
Fig. 17 Torsional Oscillation Response with SODC

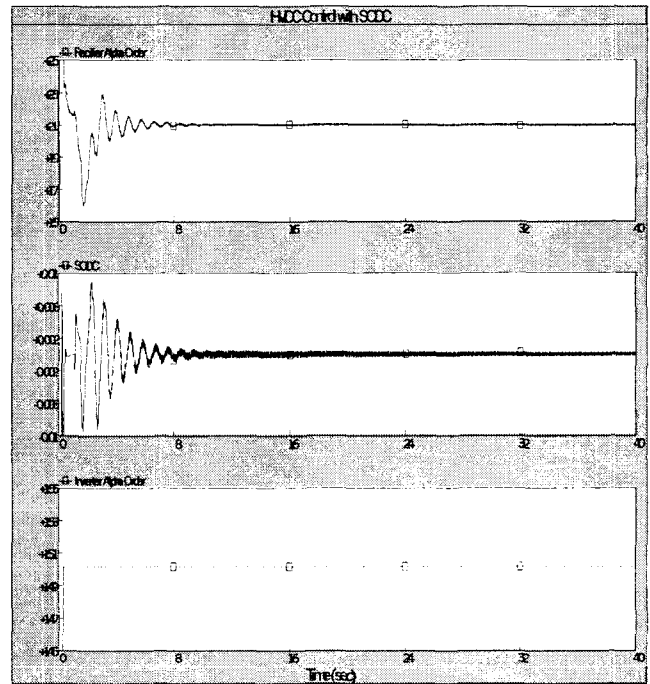


그림 18 HVDC 제어 특성 (순변환기 점호각 명령 신호, SODC 출력신호, 역변환기 소호각 명령 신호)
Fig. 18 HVDC Control Characteristic with SODC (Rectifier alpha order, SODC, Inverter alpha order)

그림 18은 HVDC 제어기의 응답 특성인, 순변환기 점호각 명령 신호, SODC 출력신호, 그리고 역변환기 소호각 명령 신호를 보여주고 있다. 그림 18에서 중간 그림은 SODC의 출력신호를 나타내며, 이 신호의 정상상태 시 크기는 ± 0.002 p.u. 정도로 매우 적은 신호이나 축 비틀림 진동을 억제하고 있다.

5. 결 론

본 논문은, 다중 축을 갖는 터빈 발전기와 직류계통에서 발생하는 축 비틀림 진동 문제를 제어하기 위해서 먼저 고유치 해석을 위한 직류계통 선형화 모델링 방법에 대해서 기술하고, 다음으로 직류계통에 보조 제어기로 추가되는 SODC에 대해서 간단하면서도 효과적인 제어기 튜닝 방법을 제안하였다. 본 논문의 연구결과를 요약하면 다음과 같다.

- 가. 축 비틀림 진동의 고유치 해석을 위해서 NEA 프로그램에 모듈로 추가되는 직류계통 선형화 모델링을 개발하였다. 제안된 직류계통 모델링 방법은 정적 조류계산 모델링 방법과 동적 모델링 방법으로 나뉜다. 정적 선형 모델링은 동특성이 고려되지 않은 모델로서 조류계산에서 사용된다. 반면, 동적 모델은 순변환기 동적 모델, 역변환기의 동적 모델, 그리고 직류선로 동특성을 포함하며 상태 행렬을 구성하는데 사용된다.
- 나. 본 논문은 축비틀림 진동을 댐핑하기 위해서 HVDC 제어기에 보조 제어기로 추가되는 새로운 SODC 제어기를 제안하였다. 제안된 SODC는 축 속도 위상에 비해 90° 뒤지는 발전기 출력 신호를 입력으로 사용하기 때문에 노이즈에 강인하다. 또한 SODC는 안정된 제어를 위해서 다중 저주파 필터, 고주파 필터, 그리고 위상보상 필터로 구성된다.
- 다. 기존 PSS의 제어정수 튜닝 개념을 확장한 간단하면서도 효과적인 SODC 튜닝방법을 제안하였다. 제안된 튜닝방법은 다음 3가지 단계로 이루어진다. 1) 5Hz 이상의 고주파를 해석할 수 있는 NEA 프로그램을 이용하여 지배적인 축비틀림 진동 모드를 결정한다. 2) 지배적인 축비틀림 진동 모드에 대해서 위상보상을 주파수 영역에서 수행한다. 3) 설계된 SODC 위상보상 정수를 EMTP류의 시간영역모의에서 검증하고 적절한 이득여유를 갖는 이득정수를 결정한다.
- 라. 제안된 직류계통 SODC 제어기와 튜닝방법은 단독 직류송전 1기 무한 모선과 교직병렬 송전선로 1기 무한모선에 적용하여 그 유효성을 검증하였다.

본 논문은, 전력기기의 동특성과 네트워크의 동특성이 고려된 NEA 프로그램을 이용하여 축 시스템과 HVDC 사이에서 발생하는 축비틀림 진동을 억제하는 제어기를 설계하는 방법에 대해서 기술하였다. 향후 연구는, 네트워크 다이내믹 특성이 고려된 NEA 프로그램을 스위칭 소자를 갖는 시변계통의 안정도를 판별하는 연구에 적용할 예정이다.

감사의 글

본 연구는 고려대 전력시스템기술연구소 및 산업자원부의 지원으로 수행됨.

참 고 문 헌

- [1] M. Bahrman, E. V. Larsen, R. J. Piwko, H. S. Patel, "Experience with HVDC-Turbine-Generator Torsional Interaction at Square Butte", IEEE Transaction, Vol. PAS-99, No.3, May/June 1980
- [2] W. Shi, M. R. Iravani, "Effect of HVDC Line Faults on Transient Torsional Torques of Turbine Generator Shafts", IEEE Transaction, Vol. PWR-9, No.3, August 1994
- [3] A. H. Rahim, I. M. Amin, "Stabilization of a High Voltage ACDC Power System ", IEEE Transaction, Vol. PAS-104, No. 11, November 1985
- [4] D. J. Kim, H. K. Nam, Y. H. Moon, "A Novel Analysis Program of Small-Signal Stability of Power System Including Network Dynamics", ICEE 2002, Jeju.
- [5] D.J.Kim, H.K.Nam, Y.H.Moon, " Universal SSR Small Signal Stability Analysis Program of Power Systems and its Applications to IEEE Benchmark Systems", KIEE, No.3 September 2003.
- [6] F. P. deMello, C. Concordia, "Concepts of Synchronous Machine Stability as Affected by Excitation Control", IEEE Transaction, Vol. PAS-87, June, 1969, pp.316-329
- [7] E. V. Larsen, D. A. Swann, "Applying Power System Stabilizers, Part I, II, and III", IEEE Transaction, Vol. PAS-100, No.6, June, 1981, pp.3017-3046
- [8] 김동준, 문영환, 허진, 신정훈, 김태균, 추진부, "다중-입력 PSS의 실제적인 튜닝방법과 대형전력시스템에의 적용", KIEE 51권 7호 2002년 7월
- [9] B. K. Johnson, F. P. de Mello, J. M. Undrill, "Comparing Fundamental Frequency and Differential Equation Representation of AC/DC", IEEE Transaction, Vol. PAS-101, No. 9, Sep. 1982.
- [10] E. W. Kimbark, Direct Current Transmission, Vol. I, 1971, John Wiley and Sons, Inc., USA.
- [11] R. Jotten, J. P. Bowles, G. Liss, C. J. B. Martin and E. Rumpf, "Control in HVDC Systems, The State of the Art, Part I: Two Terminal Systems," CIGRE Paper 14-10, 1978
- [12] G. K. Carter, C. E. Grund, H. H. Happ, R. V. Pohl, "The Dynamics of AC/DC Systems with Controlled Multi-terminal HVDC Transmission", IEEE Transaction, Vol. PAS-96, No.2, March/April 1977
- [13] HVDC System Control for Damping of Subsynchronous Oscillations, EL-2708, Oct. 1982 EPRI
- [14] A. Ekstrom, G. Liss, "A Refined HVDC Control System" IEEE Transaction, Vol. PAS-89 May/June 1970 pp 723-732
- [15] M. Takasaki, "Study of AC/DC Power System Dynamic Instability and its Control", 중앙전력연구소,

T23.

- [16] "First Benchmark Model for Computer Simulation of Subsynchronous resonance", by IEEE Subsynchronous Resonance Task Force of the Dynamic System Performance Working Group, Power System Engineering Committee, IEEE Transaction, Vol. PAS-95, 1977
- [17] CIGRE WG 14-02: "First Benchmark Model for HVDC Control Studies", Electa, April 1991, (135), pp. 55-75
- [18] PSCAD/EMTDC ver 3.0.8, 2002.

부 록

A. 순변환소

$$V_{dcr} = N_r \left(\frac{3\sqrt{2}}{\pi} E_{acr} \cos\alpha - \frac{3X_{cr}I_{dc}}{\pi} - 2R_{cr}I_{dc} \right) \quad (A.1)$$

$$\mu_R = \arccos \left(\cos\alpha - \frac{\sqrt{2}I_{DC}X_{CR}}{E_{ACR}} \right) - \alpha \quad (A.2)$$

$$\tan(\phi_R) = \frac{2\mu_R + \sin(2\alpha) - [\sin 2(\mu_R + \alpha)]}{\cos(2\alpha) - [\cos 2(\mu_R + \alpha)]} \quad (A.3)$$

$$I_{acr} = \frac{\sqrt{6}N}{\pi} I_{dc} \quad (A.4)$$

B. 역변환소

$$V_{dci} = N_i \left(\frac{3\sqrt{2}}{\pi} E_{aci} \cos\alpha - \frac{3X_{ci}I_{dc}}{\pi} - 2R_{ci}I_{dc} \right) \quad (B.1)$$

$$\mu_I = \arccos \left(\cos\alpha - \frac{\sqrt{2}I_{DC}X_{CI}}{E_{ACI}} \right) - \gamma \quad (B.2)$$

$$\tan(\phi_I) = \frac{2\mu_I + \sin(2\gamma) - [\sin 2(\mu_I + \gamma)]}{\cos(2\gamma) - [\cos 2(\mu_I + \gamma)]} \quad (B.3)$$

$$I_{aci} = \frac{\sqrt{6}N}{\pi} I_{dc} \quad (B.4)$$

C. 송전선로

$$V_{dci} = V_{dcr} - R_{dc}I_{dc} \quad (C.1)$$

D. IEEE SSR FBM 기기 데이터

기기 정격: 892.4MVA, 22kV

$X_1=0.13$ pu	$R_a=0.0045$ pu
$X_d=1.79$ pu	$X_q=1.71$ pu
$X_d'=0.169$ pu	$X_q'=0.228$ pu
$X_d''=0.20$ pu	$X_q''=0.20$ pu
$T_{do}'=4.3$ s	$T_{qo}'=0.85$ s
$T_{do}''=0.032$ s	$T_{qo}''=0.05$ s

E. HVDC 제어기 정수

$K_r=0.01$ $K_p=1.0$ (Rectifier PI Parameters)
 $R_{dc}=2.5$ Ohm $L_{dc}=0.5968$ H $C_f=26$ uF
 $X_c=7.0$ Ohm 정격직류전압: 525kV
 제어모드: 정전류, 정여유각 제어(beta=150 deg.)
 송전선로: $X_{L2}=0.1233$ H, $R_2=3.97$ Ohm
 $R_t=0.00$ pu, $X_t=0.14$ pu,

F. HVDC 축 비틀림 제어기 for Only DC Line (SSRStab)

- 입력신호 : 발전기 Pelec p.u.
- $T_w=0.016$ sec, $T_2=T_4=0.5$ sec
- $T_3=T_5=0.3$ sec $T_p=0.007$ sec
- $K=-0.320(= K_a(20.0)*T_w(0.016))$
- $T_i=0.02$ sec, $n=2$

G. HVDC 축 비틀림 제어기 for DC/AC Lines(SSRStab)

- 입력신호 : 발전기 Pelec p.u.
- $T_w=0.016$ sec, $T_2=T_4=0.03$ sec
- $T_3=T_5=0.01$ sec $T_p=0.007$ sec
- $K=-0.320(= K_a(20.0)*T_w(0.016))$, $T_i=0.007$ sec, $n=3$

H. SCRX 정지형 여자기 제어 정수

- Rectifier smoothing time constant : 0.02 sec
- Controller Lead Time Constant: 1.0 sec
- Controller Lag time constant: 10.0 sec
- Exciter Time Constant: 0.02 sec
- Exciter gain : 200.0 pu.
- Maximum Field Voltage: 5.5 p.u.
- Minimum Field Voltage: -5.5 p.u.

I. 조속기 정수

- 이득 : 20.0 p.u. (드롭 5%)
- Governor Time Constant: 0.04 sec
- Valve Time Constant: 2.0 sec. for only DC Line (1.0 sec for AD/DC parallel Lines)

J. 축시스템 정수

$H_{11}=0.092897$	$D_{11}=0.0000$	$K_{12}=19.303$
$H_{22}=0.155589$	$D_{22}=0.00$	$K_{23}=34.929$
$H_{33}=0.858670$	$D_{33}=0.0000$	$K_{34}=52.038$
$H_{44}=0.884215$	$D_{44}=0.00$	$K_{45}=70.858$
$H_{55}=0.868495$	$D_{55}=0.0000$	$K_{56}=2.822$
$H_{66}=0.0342165$	$D_{66}=0.00$	

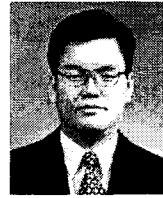
저 자 소 개



김 동 준(金東俊)

1971년 1월 7일생. 1992년 전남대 공대 전기공학과 졸업. 1994년 동 대학원 졸업(석사). 2004년 현재 동 대학교 전기공학과 박사과정. 1994~현재 한국전기연구원 전력연구단 신전력시스템연구그룹 선임연구원.

Tel:055-280-1318, FAX : 055-280-1390
E-mail : djkim0419@keri.re.kr



문 영 환(文英煥)

1956년 5월 13일 생. 1979년 서울대 공대 전기공학과 졸업. 1981년 동 대학원 전기공학과 졸업(석사). 1990년 Univ. of Texas(Arlington) 전기공학과 졸업(공학박). 현재 한국전기연구원 전력시장기술연구그룹 그룹장, 책임연구원.

Tel : 031-420-6130, FAX : 031-420-6139
E-mail : yhmoon@keri.re.kr



남 해 곤(南海鯤)

1950년 10월 16일생. 1975년 서울대 공대 전기공학과 졸업. 1980년 Univ. of Houston 졸업(석사). 1986년 Univ. of Texas(Austin) 전기공학과 졸업(공학박). 1975년~1978년 한국전력 원자력 건설부 근무. 1986~1988년 한국전기연구소 근무.

1988년~현재 전남대 전기공학과 교수
Tel:062-530-1745, FAX : 062-530-1749
E-mail : hknam@chonnam.chonnam.ac.kr



김 용 구(金容求)

1969년 12월 29일 생. 1995년 전남대 공대 전기공학과 졸업. 1997년 동 대학원 전기공학과 졸업(석사). 2000년 동 대학원 전기공학과 졸업(공학박). 현재 목포기능대학 전기계측제어과 재직

Tel : 062-530-0745, FAX : 062-530-1749
E-mail : kimyg69@hanmail.net