

논문 17-1-5

스마트 파워 IC를 위한 트렌치 파워 MOSFET의 전기적 특성에 관한 연구

A Lateral Trench Electrode Power MOSFET with Superior Electrical Characteristics for Smart Power IC Systems

성만영^{1,a}, 김대종¹, 강이구²

(Man Young Sung^{1,a}, Dae-Jong Kim¹, and Ey-Goo Kang²)

Abstract

In this paper, a new small size Lateral Trench Electrode Power MOSFET is proposed. This new structure, called "LTEMOSFET"(Lateral Trench Electrode Power MOSFET), is based on the conventional MOSFET. The entire electrode of LTEMOSFET is placed in trench oxide. The forward blocking voltage of the proposed LTEMOSFET is improved by 1.6 times with that of the conventional MOSFET. The forward blocking voltage of LTEMOSFET is 250V. At the same size, a increase of the forward blocking voltage of about 1.6 times relative to the conventional MOSFET is observed by using TMA-MEDICI which is used for analyzing device characteristics. Because the electrodes of the proposed device are formed in trench oxide, the electric field in the device are crowded to trench oxide. We observed that the characteristics of the proposed device was improved by using TMA-MEDICI and that the fabrication of the proposed device is possible by using TMA-TSUPREM4.

Key Words : Lateral Trench Eelectrode Power MOSFET(LTEMOSFET), Trench electrode, Forward blocking voltage, Breakdown voltage, Trade-off, Voltage drop

1. 서론

전력 반도체 소자의 응용에 있어서 소자의 개별 특성을 파악하고 보다 향상된 성능을 갖도록 하는 연구는 여러 분야에서 연구되어 왔다[1,2].

전력 반도체 소자의 응용 분야는 소자의 정격에 의해서 결정된다. 특히 항복전압은 그 정격을 결정하는 중요한 요소로 작용하고 있다. 소자 내에서 발생하는 항복특성때문에 정격을 높여 우수한 특

성을 갖는 소자에 대한 연구는 서서히 이루어져왔으며 앞으로도 계속 이어질 것이다[3,4]. 항복전압을 감안할 때 동시에 검토해야 할 부분은 소자를 턴-온 시킬 때 소자의 bulk 영역과 채널에서 발생하는 저항 성분이다. 전력 소모의 측면에서 볼 때, 턴 온 시킬 때 발생하는 온-저항은 낮을수록 효율적이지만 반대로 온-저항이 너무 낮을 경우엔 순방향 항복전압이 낮아져서 높은 전압 정격이 요구되는 응용 분야에는 사용할 수 없게 된다. 이와 같이 소자를 설계하는데 있어서 온-저항과 항복전압의 trade-off가 매우 중요한 요소로 작용하고 있음을 알 수 있다. 때문에 응용 분야에 따른 소자의 특성 향상에 있어서 온-저항과 항복전압 사이의 최적 조건을 찾는 과정은 반드시 이루어져야 한다.

따라서 본 논문에서는 동일한 크기의 소자에서 출발하여 그것과 소자를 구성하는 전극 구조만을

1 : 고려대학교 전기공학과
(서울시 성북구 안암동 5가 1,
Fax : 02-921-0544

a : Corresponding Author : semicad@korea.ac.kr
2 : 극동대학교 전자공학과
2003년 6월 18일 접수, 2003년 7월 8일 1차 심사완료,
2003년 10월 14일 2차 심사완료, 2003년 10월 21일 최종 심사완료

변경시킨 제안한 소자와의 전류-전압 특성을 비교하여 제안한 구조의 소자가 동일한 전류-전압 특성을 나타낸다는 것을 먼저 확인하였다. 이것을 바탕으로 2차원 소자 시뮬레이터인 MEDICI를 이용해서 순방향 항복 특성을 비교하였으며 소자의 제작 가능성에 대해서는 공정 시뮬레이터인 TSUPREM-4를 이용해서 검증하였다.

2. 소자의 구조 및 동작

그림 1은 일반적인 전극을 갖는 횡방향 파워 MOSFET의 구조와 트렌치 전극을 갖는 제안한 횡방향 트렌치 전극형 파워 MOSFET의 구조를 나타내고 있다. 그리고 소자의 설계 파라미터를 표 1에 나타내었다.

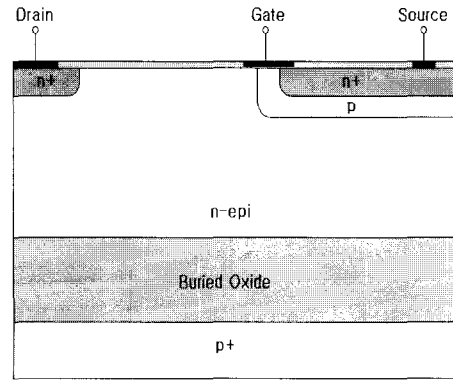
표 1. 시뮬레이션을 위한 소자의 설계 파라미터. (I: 제안한 LTEMOS, II: 범용 LTEMOS).

Table 1. Design parameter for simulation.

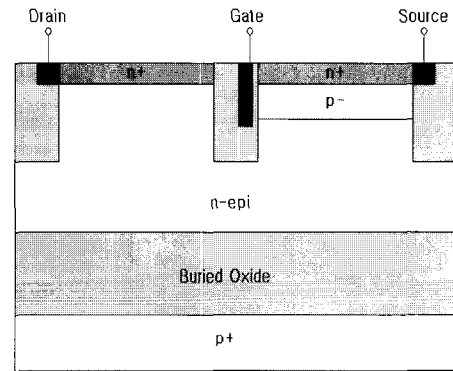
(I: The proposed LTEMOS, II: The conventional LTEMOS).

	너비 (μm)	깊이 (μm)	농도 ($/\text{cm}^3$)
드레인 영역 I	3	0.8	1×10^{18}
드레인 영역 II	3	0.8	1×10^{18}
소스 영역 I	3	0.8	1×10^{18}
소스영역 II	3	0.8	1×10^{18}
n-에피영역 I	21	6	1×10^{14}
n-에피영역 II	21	6	1×10^{14}
게이트 산화막 I	1000Å		
게이트 산화막 II	1000Å		
채널 길이 I		1.2	
채널 길이 II		1.2	
트렌치 산화막 I	2	3.5	
트렌치 산화막			
매몰산화막 I	21	3	
매몰 산화막 II	21	3	

본 논문에서는 SOI 기판 위에 형성시킨 소자의 항복내압을 증가시키기 위해서 소스 전극, 드레인 전극, 게이트 전극을 각각 트렌치 구조로 대체하였다. 소자의 순방향 동작 원리는 기존의 MOSFET 소자와 동일하다. 제안한 소자의 동작은 게이트에 문턱전압 보다 큰 전압을 인가하면 전자는 소스를 출발하여 게이트 산화막 우측에 형성된 채널을 통과하여 n+ 드레인 영역으로 주입되어 소자를 구동시키게 된다.



(a)



(b)

그림 1. 소자의 구조 (a) 기존의 횡방향 파워 MOSFET (b) 제안한 트렌치 전극형 파워 MOSFET.

Fig. 1. The structures of the conventional and the proposed trench electrode power MOSFET (a) the conventional power MOSFET (b) the proposed trench electrode power MOSFET.

범용 파워 MOS 소자는 다수 캐리어 소자로서 소수캐리어 축적현상이 없기 때문에 빠른 스위칭 속도를 갖는다. 그러나 큰 전류를 흐르게 할 수 없고, 구조적으로 고전압에서 견딜 수 없는 소자이다. 이러한 단점을 보완하기 위해서 제안한 트렌치 전극형 파워 MOS는 모든 전극이 트렌치 산화막위에 형성되기 때문에 횡방향 전계가 모두 산화막으로 집중하게 된다. 따라서 소자를 작게 만들어도

큰 항복내압을 얻을 수 있다. 일반적으로 200V 이상의 큰 항복내압을 얻기 위해서는 범용 소자는 100 μm 이상의 크기를 가져야 하지만 제안한 소자는 20 μm 에 지나지 않는다. 전류의 관점에서 보면 전류 경로인 드레인 전극과 소스전극사이의 거리가 상당히 가까워지게 되어 전류밀도도 증가하게 되는 우수하고 효율적인 구조라고 판단된다.

3. 소자의 전기적인 특성 분석

본 논문에서는 제안한 소자의 전기적인 특성을 분석하기 위해서 TSUPREM4 공정 시뮬레이터를 이용하여 소자를 제작한 다음, 2-D 소자 시뮬레이터인 MEDICI를 이용하여 제안한 소자의 전기적인 특성을 분석하였다.

그림 2는 제안한 수평형 트렌치 파워 MOS 소자와 기존의 범용 파워 MOS의 I-V 특성곡선을 나타내고 있다. 그림에서 나타낸 바와 같이 게이트 전압이 12V 일 때 기존의 범용 소자는 드레인-소스간 전류인 IDS가 약 $9 \times 10^{-6} \text{ A}/\mu\text{m}$ 의 전류가 흐르는 반면에 제안한 소자는 $1 \times 10^{-5} \text{ A}/\mu\text{m}$ 의 전류가 흐르는 것을 볼 수 있다. 즉 제안한 소자의 전극간 거리가 상당히 가까워 지게 되어 전류 또한 약 1.2배의 높은 전류가 흐르는 것을 알 수 있다.

그림 3에서 보여주는 것은 범용 파워 MOS 소자와 제안한 트렌치 파워 MOS 소자의 항복 특성이 다. 일반적으로, 항복전압을 측정하기 위해서는 게이트 전압을 0V 인가한 상태에서 드레인-소스간의 전압을 인가하면 된다. 파워 MOS 소자는 충전류 및 소전압에서 가장 많이 쓰이는 소자로 고압에서는 사용하지 않는다. 파워 MOS 소자의 구조적으로 펀치스루 전압이 작은 전압에서 발생하기 때문이다. 그러나 제안한 수평형 트렌치 파워 소자는 소자의 전극을 모두 트렌치 전극을 가지고 있기 때문에 소자에 인가되는 모든 전계가 먼저 산화막에 집중하게 되어 높은 전압에서도 항복현상이 발생하지 않는다.

그림 3에서는 보는바와 같이 같은 크기에서 기존의 범용소자는 150V의 항복전압을 갖는 반면에 제안한 트렌치 파워 MOS 소자는 약 250V의 항복전압을 갖게되어 1.6배가 개선되었다. 수치적으로는 1.6배이지만 250V의 항복전압을 갖게 되면 200V 이상에서 충분히 활용가능하기 때문에 효율적인 면에서 우수한 특성을 보여주고 있는 것이다.

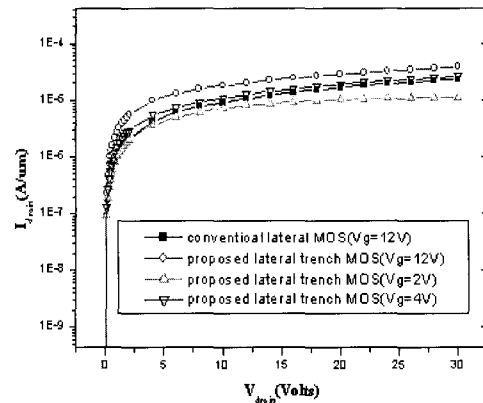


그림 2. 범용 파워 MOS 소자와 제안한 트렌치 파워 MOS 소자의 I-V 특성.

Fig. 2. The I-V characteristics of conventional power MOSFET and the proposed lateral trench electrode power MOSFET.

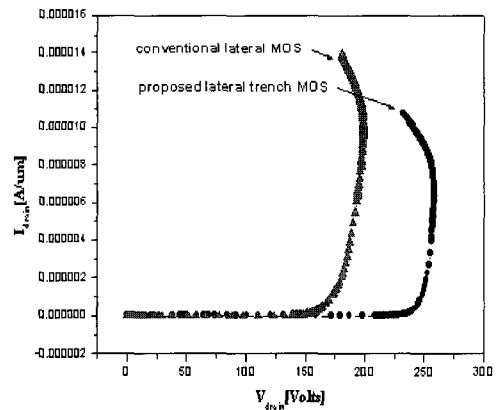


그림 3. 기존의 범용 파워 MOS와 제안한 수평형 트렌치 파워 MOS의 항복 특성.

Fig. 3. The forward blocking characteristics of conventional power MOSFET and the proposed lateral trench electrode power MOSFET.

그림 4는 실제 제작을 하기 위해서 먼저 수행되는 TSUPREM4 공정시뮬레이터를 이용하여 제작한 수평형 트렌치 파워 MOS 소자의 최종 단면도를 보여주고 있다. 기판은 SOI 구조를 이용하였으며, 표 1에서 주어진 공정 및 설계 변수를 사용하여 제작하였다.

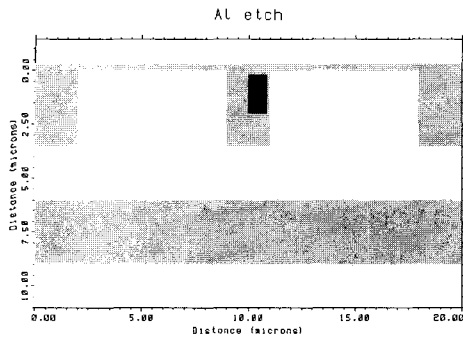


그림 4. TSUPREM4를 이용하여 제작한 트렌치 파워 소자의 최종 단면도.

Fig. 4. The final structure by carrying TSUPREM4 process simulator.

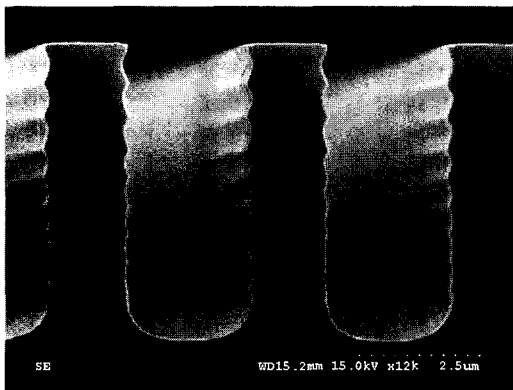


그림 5. 수평형 트렌치 파워 MOS 소자를 제작하기 위한 트렌치 공정을 수행한 후 웨이퍼의 SEM 단면도.

Fig. 5. SEM photograph after trench process for fabricating lateral trench electrode Power MOSFET.

그림 5는 트렌치 산화막 공정을 보여주는 그림이다. 본 논문에서 제안한 소자의 핵심은 트렌치 게이트 공정으로서 트렌치 공정 이후 산화막을 성장시켜 SEM 사진을 찍은 후 보여준 그림이 그림 5이며 산화막이 고르게 성장되어있음을 알 수 있다.

4. 결 론

본 논문에서는 범용 파워 MOS 소자보다 전기적 특성이 우수한 수평형 트렌치 파워MOS를 제안하여 2-D 소자 시뮬레이터인 MEDICI를 이용하여 소자의 우수함을 검증하였다. 순방향 전도전류는 1.2배 향상되었으며, 특히 항복내압은 소자의 크기가 20 μ m임에도 불구하고 같은 크기의 범용소자보다 100V 이상의 높은 항복전압을 얻을 수 있었다. 또한 소자의 공정에 있어서 중요한 트렌치 게이트 공정도 순조롭게 형성되어있는 것을 확인할 수 있었다. 제안한 LTEMOS 소자는 파워 IC의 최종목표라고 할 수 있는 스마트 파워 IC 시스템에 충분히 활용가능 할 것이라고 판단된다.

감사의 글

본 논문은 고려대학교 특별연구비에 의하여 수행되었음.

참고 문헌

- [1] Jun Cai, K. O. Sin Johnny, and K. T. Mok Philip, "A new lateral trench-gate conductivity modulated power transistor," IEEE Trans., ED, Vol. 46. No. 8, p. 1778, 1999.
- [2] E. G. Kang, S. H. Moon, and M. Y. Sung, "Simulation of a novel lateral trench electrode IGBT with improved latch-up and forward blocking characteristics," Trans. on EEM, Vol. 2, No. 1, p. 32, 2001.
- [3] 강이구, 성만영, "래치 업 특성의 개선과 고속 스위칭 특성을 위한 다중 게이트 구조의 새로운 LIGBT," 전기전자재료학회논문지, 13권, 5호, p. 371, 2000.
- [4] E. G. Kang and M. Y. Sung, "A novel EST with trench electrode to immunize Snab-back effect and to obtain high blocking voltage," Trans. on EEM, Vol. 2, No. 3, p. 33, 2001.